



(12) 发明专利申请

(10) 申请公布号 CN 104601121 A

(43) 申请公布日 2015.05.06

(21) 申请号 201410349199.9

(22) 申请日 2014.07.22

(30) 优先权数据

13/947,315 2013.07.22 US

(71) 申请人 晨星半导体股份有限公司

地址 中国台湾新竹县竹北市台元街 26 号 4 楼之 1

(72) 发明人 胡拉姆·穆罕默德

(74) 专利代理机构 上海专利商标事务所有限公  
司 31100

代理人 骆希聪

(51) Int. Cl.

H03F 1/32(2006.01)

H03F 1/02(2006.01)

H03F 3/20(2006.01)

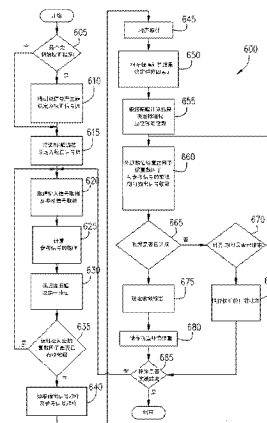
权利要求书3页 说明书13页 附图6页

(54) 发明名称

为功率放大器决定前置补偿数据的装置及方法

(57) 摘要

本发明提供的装置首先产生一基频信号,其中包含依一预定取样率产生的一连串基频取样数据。一基频信号取样及一功率放大器根据该基频取样数据产生的一输出取样数据分别被撷取。多个数值被叠代地分派给一因子,以使该基频取样数据与该因子的一乘积在各次叠代中朝向该输出取样数据收敛。该因子被储存于一存储器中,且其地址是对应于该基频取样数据的一数值。



1. 一种为一功率放大器决定一前置补偿数据的方法,包含:  
产生一基频信号,其中该基频信号包含依一预定取样率而产生的多个基频取样数据;  
取得该基频信号的一基频取样数据以及一输出信号的一输出取样数据,其中该输出取得数据是由该功率放大器根据该基频取样数据产生;  
分派该基频取样数据所对应的一数值给一因子;  
计算该基频取样数据与该因子的一乘积;以及  
若判断该乘积朝该输出取样数据的一等同值收敛,储存该因子至一存储器的一地址,做为该前置补偿数据,其中该地址对应于与自该基频取样数据相关的一数值。
2. 如权利要求 1 所述的方法,其特征在于,分派该多个复数数值包含:  
于单次叠代中,根据一误差,分派一复数数值给该因子,而该误差是于前一次叠代中产生,且该误差是根据自该输出取样数据与一乘积间的一差异所决定,该乘积是为自该基频信号取得的该基频取样数据与该前一次叠代中所分派的该因子的乘积。
3. 如权利要求 2 所述的方法,进一步包含:  
当该误差符合一收敛条件时,结束该叠代分派。
4. 如权利要求 3 所述的方法,其特征在于,分派该多个数值进一步包含:  
根据该误差,分派该数值给该因子,而该误差是于该前一次叠代中,根据一最小均方程序中的一误差计算与一更新计算而被决定。
5. 如权利要求 3 所述的方法,进一步包含:  
储存一指示信息,指出该因子是否已符合该收敛条件。
6. 如权利要求 5 所述的方法,进一步包含:  
根据基频取样数据的一数值,决定用以储存该因子的该地址;以及  
当被储存的该指示信息指出储存于该地址的该因子已符合该收敛条件,结束该叠代分派。
7. 如权利要求 6 所述的方法,进一步包含:  
若判定储存于该地址的该因子尚未符合该收敛条件,撷取储存于该存储器的该地址的该因子的该数值;以及  
于该分派叠代所包含的一初始叠代中,分派被撷取出的该数值给该因子。
8. 如权利要求 7 所述的方法,进一步包含:  
建立一计算期间,其对应于该叠代分派的一预定叠代次数;以及  
当该计算期间结束,停止该叠代分派。
9. 如权利要求 8 所述的方法,进一步包含:  
分配多个存储器位置,用以储存多个因子,该多个存储器位置的多个地址是相关于该基频信号的该多个基频取样数据的该多个数值构成的一数值范围;以及  
在该存储器中,将该因子储存于该地址,其中该地址是相关于该数值范围。
10. 如权利要求 9 所述的方法,其特征在于,分配该多个存储器位置包含:  
分割该功率放大器的一动态范围以成为一预定数量的多个子区域;  
平均地分配该多个存储器位置于该多个子区域;以及  
关连该多个存储器位置于对应的该多个子区域。
11. 如权利要求 1 所述的方法,其特征在于,取得该基频信号中的该基频取样数据及该

输出取样数据包含：

依低于该基频信号的该预定取样率的一速率，取得该基频取样数据及该输出取样数据。

12. 如权利要求 1 所述的方法，进一步包含：

若该基频取样数据的一振幅小于一门槛振幅值，标准化该基频取样数据及该输出取样数据，使得该基频取样数据及该输出取样数据各自的该多个数值可借由施以一相同乘法而被增加。

13. 一种为一功率放大器决定一前置补偿数据的装置，包含：

一数据撷取装置，用以依一预定取样率撷取该基频信号的一取样以及一输出信号相对应的一取样，其中该输出信号是该功率放大器根据该基频信号被撷取的该取样所产生；

一存储器，多个复数因子被各别储存至该存储器的多个地址，其中该多个地址与该基频信号被撷取的该取样的数值相关；以及

一复数数据处理器，用以针对各复数因子，借由叠代分派多个复数数值给该复数因子，使自该基频信号取得的该复数取样与该复数因子的一乘积在各次叠代中朝向自该输出信号取得的该取样收敛。

14. 如权利要求 13 所述的装置，其特征在于，该复数数据处理器被用以于一次叠代中，根据一误差分派一复数数值给该复数因子，其中该误差是于前一次叠代中产生，且是根据自该输出信号取得的该取样与一乘积间的一差异所决定，该乘积为自该基频信号取得的该复数取样与该前一次叠代中所分派的该复数因子的乘积。

15. 如权利要求 14 所述的装置，其特征在于，当该误差符合一收敛条件，该复数数据处理器结束该叠代分派。

16. 如权利要求 15 所述的装置，其特征在于，该复数数据处理器被进一步用以：

根据自该基频信号取得的该取样的数值，决定于该存储器中储存相对应的该复数因子的该地址；

若判定储存于该地址的该复数因子尚未符合该收敛条件，自该存储器的该地址撷取该复数因子的该复数数值；以及

于与该复数因子相关的一连串叠代所包含的一初始叠代中，将撷取出的该复数数值分派给该复数因子。

17. 如权利要求 16 所述的装置，进一步包含：

一时脉电路，用以建立对应于一预定叠代次数且用以进行该叠代分派的一计算期间，其中当该计算期间结束，该复数数据处理器停止该叠代分派。

18. 如权利要求 17 所述的装置，其特征在于，该时脉电路被耦接至该数据撷取装置，以令该数据撷取装置依低于该基频信号的一取样率的一速率撷取该基频信号的该取样及该输出信号相对应的该取样。

19. 如权利要求 13 所述的装置，进一步包含：

一标准化处理器，若该基频信号被撷取的该取样的一振幅小于一门槛振幅值，该标准化处理器将该基频信号被撷取的该取样与该输出信号相对应的该取样标准化，使得该基频信号被撷取的该复数取样及该输出信号相对应的该取样各自的数值被施以一相同乘法。

20. 一种有形非暂态电脑可读取媒体，其中储存有能被一处理器执行的至少一处理器

指令, 当该至少一处理器指令被执行时, 该处理器:

依一预定取样率, 接收一基频信号的一取样与一输出信号的一取样, 该输出信号的该取样是由一功率放大器根据该基频信号的该取样产生;

叠代地将多个复数数值分派给一复数因子, 使得自该基频信号取得的该复数取样与该复数因子的一乘积在各次叠代中朝向自该输出信号取得的该取样收敛; 以及

将该复数因子储存至一存储器的一地址, 其中该地址与该基频信号的该取样的一数值相关。

## 为功率放大器决定前置补偿数据的装置及方法

### 技术领域

[0001] 本发明与功率放大器的失真补偿相关。

### 背景技术

[0002] 对射频功率放大器来说,线性度和能源效率是彼此冲突的两个设计参数。良好的线性度能避免符号分布(constellation)及/或频谱被破坏。高能源效率则代表较低的耗电量,对使用电池供电的装置尤其重要。不幸的是,功率放大器能源效率最佳时,输入/输出信号的关系的线性度最差。前置补偿是用以平衡线性度和能源效率的几种技术之一。

[0003] 功率放大器的复数增益 $G_D$ 可被量化为功率放大器的输出信号 $Y$ 与输入信号 $X$ 的比值:

$$[0004] \quad G_D = \frac{Y}{X} = \frac{Y_{Re} + jY_{Im}}{X_{Re} + jX_{Im}} = A_D e^{j\theta_D} = G_{Re} + jG_{Im}, \quad (1)$$

[0005] 其中 $A_D$ 为振幅失真, $\theta_D$ 为相位失真。由于 $A_D$ 和 $\theta_D$ 与输入数据相关,在前置补偿校正的过程中必须多次计算该比值。更明确地说, $A_D$ 和 $\theta_D$ 与输出功率相关,而输出功率通常会受到输入数据的影响。随着校正技术的进步,用以实现式(1)的复数除法电路已被整合于功率放大器所在的装置中。目前的研究方向主要在追求降低复数除法耗用的资源。

[0006] 在一种传统的复数除法技术中,直角坐标先被转换为极坐标。进行除法和减法运算后,极坐标再被转换回直角坐标。实际上,有许多无线电路利用相同相位(I)和正交相位(Q)两个不同的路径分别处理复数信号的实部和虚部。式(1)可被改写为:

$$[0007] \quad G_D = \frac{Y_{Re} + jY_{Im}}{X_{Re} + jX_{Im}} = \frac{|Y|e^{j\theta_Y}}{|X|e^{j\theta_X}} = \frac{|Y|}{|X|} e^{j(\theta_Y - \theta_X)} = G_{Re} + jG_{Im}. \quad (2)$$

[0008] 这种做法最主要的缺点在于需要转换坐标。转换坐标通常是利用坐标旋转数字运算(CORDIC)或相似的技术达成。

[0009] 另一种传统复数除法技术是将式(1)中的分子和分母各自乘上分母的共轭复数,随后再进行一复数乘法运算与一实数除法运算,例如:

$$[0010] \quad G_D = \frac{Y_{Re} + jY_{Im}}{X_{Re} + jX_{Im}} \frac{X_{Re} - jX_{Im}}{X_{Re} - jX_{Im}} = \frac{(Y_{Re} + jY_{Im})(X_{Re} - jX_{Im})}{X_{Re}^2 + X_{Im}^2} = G_{Re} + jG_{Im}. \quad (3)$$

[0011] 这种技术亦需要进行数据转换(将分母自复数值转换为实数值)。

[0012] 上述两种传统技术都需要耗费大量资源的数据转换。因此,目前存在于计算复数增益时避免数据转换甚至是除法运算的需求。

### 发明内容

[0013] 于一无线装置中利用一射频功率放大器。一基频信号依一预定取样率被产生,包含一连串的基频取样数据。为了达成前置补偿校正,该基频信号的一基频取样数据被撷取,该功率放大器根据被撷取的该基频取样数据所产生的一个输出取样数据也被撷取出来。多

个数值被叠代地分配给用做前置补偿数据的一因子,使得该基频取样数据与该因子的一乘积在各次叠代中朝向自该输出信号取得的该输出取样数据收敛。该因子被储存于存储器中,其地址是相关于被撷取的该基频取样数据的数值。

### 附图说明

[0014] 为了让本发明的上述目的、特征和优点能更明显易懂,以下结合附图对本发明的具体实施方式作详细说明,其中:

[0015] 图 1 绘示能够实现本发明概念的一通讯装置的功能方块图。

[0016] 图 2 为用以说明根据本发明之前置补偿概念的信号关系图。

[0017] 图 3 绘示根据本发明的一实施例中的适应性前置补偿处理器的功能方块图。

[0018] 图 4 为根据本发明的一复数除法器的功能方块图范例。

[0019] 图 5 呈现根据本发明概念可能产生的复数因子收敛表现。

[0020] 图 6 绘示根据本发明的一实施例中的前置补偿权重计算程序的流程图。

[0021] 图中元件标号说明如下:

[0022]	10 :通讯装置	11 :数据信号
[0023]	12 :传送电路	14 :接收电路
[0024]	20 :收发电路	22 :接收器功率导通电路
[0025]	24 :滤波器略过电路	26 :增益控制电路
[0026]	28 :AMPM 相位控制程序	32 :传送端功率放大器
[0027]	34 :传送 / 接收开关	35 :天线
[0028]	36 :接收端低噪声放大器	100 :数字前端电路
[0029]	101 :校正信号	105 :调制 / 解调器
[0030]	107 :测试信号产生器	109 :校正开关
[0031]	110 :前置补偿处理器	111 :回归开关
[0032]	112 :振幅计算单元	114 :查找表
[0033]	116 :前置补偿器	117 :相位控制信号
[0034]	120 :补偿处理器	122 :升取样器
[0035]	124 :数字 - 模拟转换器	140 :同相 / 正交不匹配估计处理器
[0036]	150 :适应性前置补偿处理器	155 :时脉信号
[0037]	156 :接收器数字信号处理时脉信号	
[0038]	162 :延迟元件	164 :更新处理器
[0039]	166 :同相 / 正交不匹配校正处理器	
[0040]	170 :控制器	172 :收敛处理器重置信号
[0041]	173 :收敛门槛信号	174 :收敛达成信号
[0042]	175 :存储器读写信号	176 :解答选择信号
[0043]	177 :LDINIT 权重信号	178 :对准信号
[0044]	179 :更新信号	190 :存储器
[0045]	192 :PDWC 控制信号	194 :内建自我测试信号
[0046]	199 :降取样时脉速率控制信号	

[0047]	201 :实际输出功率曲线	
[0048]	202 :目标输出曲线	203 :前置补偿后输入曲线
[0049]	205、207、208、209 :数据点	212 :地址
[0050]	222 :索引值	224 :存储器基本偏移值
[0051]	230 :权重表格	232 :权重
[0052]	305 :输出输入接口	310 :分子 / 分母交换器
[0053]	320 :取样 / 保持电路	330 :振幅计算单元
[0054]	335 :降取样时脉产生器	337 :地址产生器
[0055]	342 :降取样时脉信号	350 :复数除法器
[0056]	405 :标准化处理器	407 :移位寄存器
[0057]	409 :移位控制器	410 :最小均方回路
[0058]	411、414 :乘法器	412、416 :加法器
[0059]	413 :误差寄存器	415 :单位延迟元件
[0060]	422、424、426 :信号路径	430 :收敛处理器
[0061]	430A :比较器	
[0062]	432 :布林收敛标志	434 :收敛信号
[0063]	435 :逻辑门	450 :存储器
[0064]	452 :记录	600 :前置补偿校正程序
[0065]	605 ~ 690 :流程步骤	

### 具体实施方式

[0066] 以下各实施例及其相关附图可充分说明本申请的发明概念。各附图中相似的元件编号是对应于相似的功能或元件。须说明的是,此处所谓本发明一辞是用以指称这些实施例所呈现的发明概念,但其涵盖范畴并未受限于这些实施例本身。此外,本说明书中的数学表示式是用以说明与本发明的实施例相关的原理和逻辑,除非有特别指明的情况,否则不对本发明的范畴构成限制。本发明所属技术领域普通技术人员可理解,有多种技术可实现这些数学式所对应的物理表现形式。

[0067] 本发明的附图包含呈现多种彼此关联的功能性模块的功能方块图。这些附图并非细部电路图,且其中的连接线仅用以表示信号流。功能性元件及 / 或程序间的多种互动关系不一定要通过直接的电性连结始能达成。此外,个别元件的功能不一定要如附图中绘示的方式分配,且分散式的区块不一定要以分散式的电子元件实现。

[0068] 本发明提出的技术能计算用以量化两复数数值的比例的复数因子 (complex factor) (或称为因子)。在以下说明中,复数因子包含复数增益  $G_b$  (放大器的输出相对于输入的比例) 以及复数前置补偿权重  $w$ , 也就是复数增益  $G_b$  的倒数。以下实施例主要为与无线局域网 (WLAN) 相关的应用,但本发明的范畴不以此为限。根据以下说明,本发明所属技术领域普通技术人员可理解本发明的概念能用于其他失真补偿场合。此外,本发明的范畴涵盖各种替代实施方式。

[0069] 图 1 为一通讯装置 10 的功能方块图。举例而言,通讯装置 10 可为符合 IEEE802. 11 无线区域网络通讯标准的无线通讯装置。待传输的数据信号 11 会被传送电路 12 加以处

理,而通讯装置 10 接收到的数据会经过接收电路 14 处理,成为数据信号 11。通讯装置 10 与其他装置间的通讯程序可由以下电路达成:数字前端电路 (DFE) 100、收发电路 20、传送端功率放大器 32、传送 / 接收 (T/R) 开关 34、接收端低噪声放大器 (LNA) 36,以及耦接至 T/R 开关 34 用以发送 / 接收射频电磁波的一个或多个天线 35。于一实施例中,图 1 绘示的所有电路被设置在同一平台或同一硬件中,例如平板电脑、笔记本电脑、智能电话等可携式平台 / 硬件。

[0070] 待传输的数据信号 11 被调制 / 解调器 105 转换为信号  $M0 = M0I + jM0Q$ ,其中  $M0I$  代表信号的同相成分, $M0Q$  代表信号的正交相位成分。通过校正开关 109,调制后信号  $M0$  被选择性地提供至前置补偿处理器 110,做为基频信号  $BB = BBI + jBBQ$ 。基频信号  $BB$  经前置补偿处理器 110 前置补偿 (细节容后详述) 后,被传递至补偿处理器 120。补偿处理器 120 输出的补偿后信号  $TD = TDI + jTDQ$  被升取样器 122 升取样、被数字 - 模拟转换器 124 转换为模拟信号,并且被提供至收发电路 20。收发电路 20 将模拟基频信号  $Tx = TxI + jTxQ$  转换为一模拟射频信号。该模拟射频信号被提供至功率放大器 32,做为包含信号成分  $RFP$ 、 $RFN$  的差动信号。该差动射频信号被功率放大器 32 放大并通过 T/R 开关 34 被提供至天线 35。

[0071] 天线 35 自通讯装置 10 外部接收到的电磁波会被转换为一电子信号,通过 T/R 开关 34 传递至低噪声放大器 36 放大。收发电路 20 将收到的射频信号降频转换为正交相位模拟基频信号  $Rx = RxI + jRxQ$ ,随后再转换为数字信号  $RD = RDI + jRDQ$ 。同相 / 正交不匹配校正 (IQ mismatch correction, IQMC) 处理器 166 负责针对接收电路 14 中的 IQ 不匹配来补偿数字信号  $RD$ 。随后,调制 / 解调器 105 将补偿后信号  $MI = MII + jMIQ$  解调,成为数据信号 11。

[0072] 除了通讯电路之外,数字前端电路 100 亦可包含其他支援电路,例如在传送电路 12 和接收电路 14 中进行校正 / 补偿程序的电路。通讯装置 10 包含一控制器 170,负责协调通讯装置 10 中各子系统和元件的工作。控制器 170 可利用多种控制和处理平台实现,包含固定式的和可编程的逻辑电路,例如可编程逻辑门阵列、针对特定应用的集成电路、微控制器、微处理器、数字信号处理器。此外,控制器可被设计为通过执行存储器 190 中所储存的处理器指令,来完成多种任务。以下说明会介绍控制器 170 可执行的功能及可产生的信号。

[0073] 存储器 190 涵盖通讯装置 10 为数据和程序码提供的储存功能;各个存储器电路、储存区块等等都可被视为存储器 190 的一部分。本发明的范畴并未限定于特定储存机制。存储器 190 可包含一个或多个挥发性或非挥发性存储器装置,例如随机存取半导体存储器、只读存储器、磁性及 / 或光学存储器、快闪存储器等等。

[0074] 通讯装置 10 可被施以一个或多个校正程序,以补偿、改善整个系统中的各种变异。补偿处理器 120 可接收补偿数据,以校正或预防传送器的变异,例如 IQ 不匹配、本地振荡馈通 (local oscillator feed-through, LOFT) 和信号衰减 (droop) 等问题造成的数据旋转、偏移、迟滞、压缩。IQMC 处理器 166 可补偿接收电路 14 中的 IQ 不匹配。补偿处理器 120 中的 IQ 不匹配校正和 IQMC 处理器 166 的操作依据可为 IQ 不匹配估计 (IQ mismatch estimation, IQME) 处理器 140 执行的校正程序得到的校正数据。本发明的范畴并未限定于用以达成 IQME、LOFT 补偿、直流偏移校正、衰减补偿滤波等程序的特定技术。本说明书主要做为说明范例的前置补偿校正可利用以下将介绍的补偿技术达成。



[0075] 前置补偿 (PD) 处理器 110 可包含一振幅计算单元 112、一查找表 114 与一前置补偿器 116。须说明的是,本发明的范畴并未限定于实施前置补偿的特定技术。于一实施例中,振幅计算单元 112 计算基频信号 BB 的振幅  $|BB| = \sqrt{BBI^2 + BBQ^2}$ , 并根据其计算出的振幅结果决定提供至查找表 114 的一索引值,以找出相对应的前置补偿权重  $w$ 。前置补偿器 116 可将基频信号 BB 的取样乘上相对应的前置补偿权重  $w$ , 借此根据基频信号 BB 的取样所具有的功率等级将基频信号 BB 前置补偿为达到相对应的复数增益  $G_D$ 。于一实施例中,查找表 114 包含振幅调制至振幅调制 (AMAM) 前置补偿数据,可借由复数乘法直接施于基频信号 BB 的取样。前置补偿处理器 110 产生的一相位控制信号 117 提供至收发电路 20 中的 AMPM 相位控制程序 28,借此振幅调制至相位调制 (AMPM) 失真可被改善,例如美国专利申请 13/668,470 所披露者 (在此并列为参考资料)。或者,亦可由前置补偿器 116 根据查找表 114 中的复数前置补偿权重直接对基频信号 BB 施以相位失真补偿。

[0076] 于一实施例中,内插技术被用以决定落在查找表 114 中各权重值间的权重值。于一实施例中,根据  $|BB|$  产生的一地址被分为两部分:地址中连续的五个较高有效位被用于自查找表 114 中搜寻初始权重,而其余的较低有效位被用以决定根据初始权重内插出的一最终权重值。前置补偿器 116 施于基频数据 BB 者为该最终权重值。

[0077] 功率放大器 32 造成的失真可用复数增益  $G_D$  的线性度偏差表示,以及用以线性化此失真的权重  $w$  可由适应性前置补偿 (APD) 处理器 150 执行的一校正程序来决定。一旦对应于所有可能输入数值的权重  $w$  都已决定,这些权重便可被储存于查找表 114,例如由控制器 170 用 PD\_UPDT 指令信号 179 控制一更新处理器 164。于另一实施例中,查找表 114 至少有一部分是由适应性前置补偿处理器 150 控制,并于校正程序中被更新,省去更新处理器 164 提供的转换机制。

[0078] 如上所述,功率放大器 32 造成的失真可利用复数增益  $G_D$  的线性度偏差来表示:

$$[0079] \quad G_D(k) = \frac{Y(k)}{X(k)}, \quad (4)$$

[0080] 其中  $Y(k)$  为功率放大器 32 根据一特定输入  $X(k)$  产生的输出信号  $Y$  的第  $k$  个取样。在功率放大器存在失真问题的情况下,  $Y(k)$  并未随着  $X(k)$  线性变化,也就是  $Y(k) \neq GX(k)$ , 其中  $G$  代表期望的固定增益。相反地,

$$[0081] \quad Y(k) = G_D(k)X(k) = A(k)e^{j\theta(k)}X, \quad (5)$$

[0082] 其中  $A(k)$  为对应于输入信号  $X$  的第  $k$  个取样的振幅失真,  $\theta(k)$  为对应于输入信号  $X$  的第  $k$  个取样的相位失真 (与  $X$  的功率或振幅相关)。由式 (5) 可看出,解出式 (6) 中的  $G_D$  等效于借由直接复数除法解出  $G_D$ :

$$[0083] \quad Y - G_D X = 0, \quad (6)$$

[0084] 于根据本发明的实施例中,式 (6) 中  $G_D$  的解为一估计值,例如,  $\hat{G}_D = G_D + e$ , 其中  $e$  为一误差项,且

[0085]

$$\lim_{e \rightarrow 0} [Y - (\hat{G}_D - e)X] = Y - G_D X = 0. \quad (7)$$

[0086] 借由叠代地迫使误差项  $e$  趋近于零,或至少落入某一收敛门槛值,即可产生等效

于复数除法的计算结果。易言之,虽未实际执行复数除法,但上述技术可被视为产生存在有限误差的结果的复数除法技术(于硬件系统称复数除法器)。

[0087] 图 2 是用以说明前置补偿处理器 110 所执行的前置补偿技术的范例。关系图 200 定义了传送电路 12 的输入/输出范围,其横轴为基频信号  $|BB| = \sqrt{BBI^2 + BBQ^2}$  的取样的振幅,其纵轴为功率放大器 32 的标准化后输出功率。功率放大器 32 的实际输出功率以曲线 201 表示,而前置补偿权重  $\{w_0, \dots, w_{M-1}\}$  的计算是使功率放大器 32 的输出功率线性化成为目标输出曲线 202。为此,本发明的实施例提供前置补偿权重  $\{w_0, \dots, w_{M-1}\}$ ,以反向于功率放大器 32 的增益  $G_0$  (实际输出曲线 201) 将输入信号前置补偿,其效果以前置补偿后输入曲线 203 表示。

[0088] 于一实施例中,针对输入信号的  $2^N$  种振幅大小,功率放大器 32 的动态范围被划分为  $M$  个区域,每个区域各自被分派一个权重  $w_m$  ( $m = 0, 1, \dots, M-1$ )。实务上,可根据特定应用选择  $M$ ,但通常小于  $2^N$ 。举例而言,若  $M$  为 32、 $N$  为 10,32 个不同的权重  $w_m$  被决定给具有 1024 种振幅大小的信号  $X(k)$ ,所以,每一个权重  $w_m$  对应于 32 个相邻的振幅数值。

[0089] 在某些实施例中,部分的存储器 190 被分派给一个权重表格 230,并且在前置补偿权重校正程序中决定权重表格 230 的内容(细节容后详述)。功率放大器 32 的整个动态范围被权重  $\{w_0 \dots w_{M-1}\}$  涵盖。当权重表格 230 中的所有权重  $w_m$  都已计算完成,权重表格 230 可被复制或转换至查找表 114。适当的存储器转换机制可利用更新处理器 164 达成,亦即回应于控制器 170 送出的更新信号 179,将在校正期间所储存的权重表格 230 之内容自适应前置补偿处理器 150(或存储器 190 中的其他位置)复制至前置补偿处理器 110 中的查找表 114。本发明的范畴并未限定于特定存储器方案、如何储存权重或于何处储存权重。本发明所属技术领域中具有通常知识者可理解,在不背离本发明精神的情况下,有多种技术和存储器方案可为本发明所用。

[0090] 为统一后续说明中的数学表示,图 1 中的基频信号  $BB$  以下称为基频信号  $x$ (或参考信号  $x$ ),其取样数据(基频取样数据)被表示为  $x(i)$ 。自 IQME 处理器 140 提供至适应性前置补偿处理器 150 的端点 IQMEI、IQMEQ 的信号被称为输出信号  $y$ (功率放大器 32 的输出),其取样数据(输出取样数据)被表示为  $y(i)$ 。此实施例中  $y(i)$  和  $x(i)$  皆为具有实部和虚部的复数数据字语。

[0091] 图 2 中以数据点 205 表示的取样  $x(i)$  可被提供至前置补偿处理器 110。举例而言,取样  $x(i)$  的振幅  $|x(i)| = \sqrt{x_{Re}^2(i) + x_{Im}^2(i)}$  可由振幅计算单元 112 计算。例如借由将索引值 222 与一存储器偏移值 224(对应于权重表格 230 的所在位置)相加,振幅计算单元 112 可产生一地址 212。据此找出的前置补偿权重  $w_m$ (在存储器 190 中储存于地址 212 的权重 232)可被提供至前置补偿器 116。随后,前置补偿器 116 将权重 232 施于数据点 205。数据点 205 原本未经前置补偿的输出功率是对应于数据点 208,经前置补偿后会被移位,成为前置补偿后输入曲线 203 上的数据点 207,并且在被功率放大器 32 放大后对应于目标输出曲线 202 上的数据点 209。

[0092] 在校正过程中, $x$  可为一已知的测试信号,例如由测试信号产生器 107 产生,且  $x$  的振幅可根据一已知方式变化,例如为一斜坡信号或锯齿波信号。如上所述,权重  $w_m$  是通过

一叠代过程决定,因此需要多个时脉期间始能趋于收敛。在计算一特定权重  $w_m$  的时间周期(以下称为权重计算期间)内,输入信号  $x$  不需要固定不变。于一实施例中, $x(i)$  的一特定取样值可于权重计算期间内被保持固定,而信号  $x$  可受测试信号产生器 107 控制持续变化。在这个情况下,该  $M$  个权重  $w_m$  的计算顺序并未受限;各权重  $w_m$  可于某一特定值  $x$  出现时被计算。因此,在足够数量的  $x$  振幅数值出现在每个权重  $w_m$  被指派的区间之前(获得各权重  $w_m$  的收敛解之前),可能需要经过一测试信号波形的多个周期。上述无须依固定顺序决定校正权重的做法,使得通讯装置 10 于利用调制/解调器 105 的输出做为参考信号  $x$  的来源时,亦能进行适应性预失真校正,也就是适应性前置补偿校正。借由此一适应性前置补偿技术,可针对多种因素(例如功率放大器 32 的温度)计算新的前置补偿权重。举例而言,在通讯装置 10 的运作过程中,功率放大器 32 的温度会上升。因此,一校正程序可被用以针对增加后的温度计算权重  $w_m$ ;计算所得的权重可被储存于查找表 114。当通讯装置 10 的使用量降低(例如未被使用时),另一校正程序可被启动,以针对较低的温度计算权重。或者,回应于控制器 170 产生的一 LDINIT 权重信号 177,初始制造时的校正程序所决定的预设权重可被重新载入查找表 114。

[0093] 请再次参阅图 1,通讯装置 10 可自传送电路 12 的输出端提供一回授路径至数字前端电路 100 中的校正电路,例如 IQME 处理器 140 和适应性前置补偿处理器 150。于一实施例中,通过在 T/R 开关 34 中对传送器端口/接收器端口进行有限的隔离可达成提供此回授路径的目的。也就是说,提供至 T/R 开关 34 的传送器端口 Tx 的传送器信号 Tx0 的微小但非零的一部分会出现在 T/R 开关 34 的接收器端口 Rx,并且此部分信号被提供至数字前端电路 100 中用于校正程序的电路。本发明所属技术领域中具有通常知识者根据本说明书能理解,其他不脱离本发明的精神和目标的回授机制亦可被使用。

[0094] 一般而言,当功率放大器 32 传输数据时,接收电路 14 中有多种电路的电力可被关闭。然而,于本发明的实施例中,接收电路 14 中的部分电路可能因校正目的(容后详述)而仍保有其电力。控制器 170 可提供一个或多个信号(例如名为前置补偿权重计算的 PDWC 控制信号 192)至收发电路 20 中的相关部分,以协助将传送器信号传递至校正电路。举例而言,PDWC 控制信号 192 可通过接收器功率导通电路 22 令电力被提供至相关接收电路(在非校正周期中通常会停止供电)。于一实施例中,当接收器未被用于校正或通讯,接收器数字电路的时脉信号(标示为 RCLK) 155 可被设定为一低活动模式,以最小化其能量消耗。PDWC 控制信号 192 亦可(例如借由一滤波器旁路电路 24)强制信号略过一个或多个滤波器,以避免在校正程序中输入信号被滤波器衰减。此外,PDWC 控制信号 192 可调整收发电路 20 中的可编程增益放大器(PGA),例如借由增益控制电路 26 调节通过 T/R 开关 34 回授的传送器信号的信号大小。于一实施例中,当一自动增益控制(AGC)电路被采用,额外的增益控制电路 26 便非必要。于另一实施例中,自动增益控制电路可针对通讯和校正两种状况采用不同的增益控制程序;在这个情况下,PDWC 控制信号 192 可被用以控制不同程序中的增益。

[0095] 须注意的是,式(4)假设  $X$  为功率放大器 32 的直接输入而  $Y$  为功率放大器 32 的直接输出。然而, $X$  和  $Y$  两信号可为于其他信号点(例如适应性前置补偿处理器 150)方被量测到。因此,针对功率放大器失真外的特定电路效应的补偿亦可被执行,例如借由传送电路 12 中的补偿处理器 120 和数字前端电路 100 中的 IQME 处理器 140,以易于适应性前置补偿处理器 150 处的  $x$ 、 $y$  数值接近于功率放大器 32 处的相同  $x$ 、 $y$  数值。残留的未补偿信号

可能不利于前置补偿权重计算,例如会导致权重反映出并非与功率放大器 32 相关的失真,因而并非完全针对功率放大器 32 反向前置补偿。

[0096] 于一前置补偿校正程序中,控制器 170 产生并提供一校正 (CAL) 信号 101 至校正开关 109。此外,控制器 170 可根据收发电路 20 与校正目的相关的必要的接收器元件,产生并提供 PDWC 信号 192 至收发电路 20。于此组态中,测试信号产生器 107 产生的一测试信号  $T = T_I + jT_Q$  可被提供至接收电路 12,做为基频信号  $x$  (或 BB)。测试信号  $T$  通过传送电路 12,并被施以针对多种效应的补偿。或者,如先前所述,若进行中的校正程序为一初始校正程序 (例如查找表 114 的内容尚未建立),前置补偿处理器 110 可不针对前置补偿提供权重。于一实施例中,查找表 114 的所有内容可被初始化为填入单位数据,例如  $1 + j0$  (针对权重  $w_m$  的乘法应用) 或零数据,例如  $0 + j0$  (针对权重  $w_m$  的加法应用)。

[0097] 测试信号  $T$  可自传送电路 12,通过 T/R 开关 34、低噪声放大器 36、收发电路 20 中的接收器电路 (例如降转换电路)、回归开关 111,被提供至 IQME 处理器 140。因此, IQME 处理器 140 的输入端的信号  $RD = RDI + jRDQ$  实际承受的失真量相当于是其功率振幅减去前置补偿处理器 110 所提供的各种前置补偿。IQME 处理器 140 可分别为传送电路 12、接收电路 14 计算 IQMC 数据。传送器 IQMC 数据 TCI、TCQ 被提供至传送器补偿处理器 120;接收器 IQMC 数据 RCI、RCQ 被提供至 IQMC 处理器 166。在决定这些 IQMC 数据的过程中, IQME 处理器 140 可将传送器 IQMC 数据 TCI、TCQ 及 / 或接收器 IQMC 数据 RCI、RCQ 加诸于输入信号  $RD$ ,且补偿后数据被提供至适应性前置补偿处理器 150,做为信号  $y$ 。

[0098] 同时,基频信号  $x$  被提供至适应性前置补偿处理器 150 的端点 REFI、REFQ,做为参考信号。于一实施例中,基频信号  $x$  会通过一延迟元件 162,其延迟量是受控制器 170 产生的一对准 (ALIGN) 信号 178 控制。延迟元件 162 施于信号  $x$  的延迟能令取样  $x(i)$  及根据  $x(i)$  产生的取样  $y(i)$  在时间上对齐。借此,适应性前置补偿处理器 150 中的复数除法被确保能正确地反映复数增益  $G_p(i)$ 。

[0099] 图 3 为根据本发明的适应性前置补偿处理器 150 的一种功能方块图范例。此范例中的适应性前置补偿处理器 150 包含一复数除法器 350、一取样 / 保持 (S/H) 电路 320、一分子 / 分母交换器 310、一振幅计算单元 330、一降取样时脉产生器 335 和一地址产生器 337。适应性前置补偿处理器 150 的输出输入接口被标示为 305a、305b (统称接口 305),其端点名称与图 1 中的端点名称存在对应关系。适应性前置补偿处理器 150 可被实现为固定式及 / 或可编程数字逻辑电路包含可编程逻辑门阵列、特定应用集成电路、微控制器、微处理器、数字信号处理器,与其他必要的电路。

[0100] 如图 3 所示,自传送电路 12 接收的可能经过失真及补偿的数据字语  $y(i)$  被提供至交换器 310 的对应端点。未失真的参考数据字语  $x(i)$  则被提供至交换器 310 的另外一组端点。控制器 170 可产生并提供一解答选择 (SOLUTNSEL) 信号 176 至适应性前置补偿处理器 150 的解答 (SOLUTN) 端点。根据解答选择信号 176,可决定是否要在复数除法器 350 中进行分子 / 分母交换。于一模式中,交换器 310 提供数据字语至复数除法器 350,以使  $y(i) / x(i)$  被计算。于另一模式中,  $x(i)$  和  $y(i)$  被交换,以令复数除法器 350 计算  $x(i) / y(i)$ 。复数比例  $y(i) / x(i)$  会计算出功率放大器 32 的复数增益  $G_p(i)$  (在已针对其他电路造成的异常补偿  $y(i)$  后),而复数比例  $x(i) / y(i)$  会计算出  $G_p^{-1}(i)$  或等效的  $w_m(i)$ ,亦即施于  $x(i)$  的前置补偿权重。无论交换与否,输出信号取样  $y(i)$  和参考信号  $x(i)$  都会被提供至取样

/保持电路 320,以于一权重计算期间内保存这些取样。取样/保持电路 320 可根据降取样时脉产生器 335 提供的时脉信号 342 撷取其输入端的取样  $x(i)$ 、 $y(i)$ 。也就是说,当降取样时脉信号 342 转换至一特定状态时,一组特定取样  $x(i)$  和  $y(i)$  被保留并储存于储存装置(例如取样/保持电路 320 中的寄存器),直到降取样时脉信号 342 于一权重计算期间后再次转换到该特定状态,取样/保持电路 320 才撷取并开始保留另一组新的取样  $x(i)$  和  $y(i)$ 。

[0101] 如图 3 所示,降取样时脉产生器 335 可自接收器数字信号处理时脉 (RDSPCK) 信号 156 取得其时脉信号 342,例如借由时脉信号除法。通过设定提供至适应性前置补偿处理器 150 的 DCLKRT 端点的降取样时脉速率 (SETDCLKRT) 控制信号 199,控制器 170 可控制 RDSPCK 信号 156 和降取样时脉信号 342 间的频率倍数。于另一实施例中,亦可将 RDSPCK 信号 156 提供至取样/保持电路 320,并于复数除法器 350 中利用一较快的时脉产生器来控制权重叠代计算。本发明所属技术领域普通技术人员可理解有多种不同的时序组态可为本发明所用,并不背离本发明的精神。

[0102] 振幅计算单元 330 可被设计为相似于前置补偿处理器 110 中的振幅计算单元 112。实际上,于一实施例中,是由单一振幅计算单元计算  $x(i)$  的振幅,计算得出的振幅值由前置补偿处理器 110 和适应性前置补偿处理器 150 共用。于另一实施例中,振幅计算单元 112 根据  $x(i)$  的振幅提供一地址至查找表 114,而非于输出端提供振幅值。另一方面,振幅计算单元 330 将  $|x(i)|$  的数值提供至复数除法器 350 和地址产生器 337。也就是说,  $|x(i)|$  被用以产生权重表格 230 中的一个地址 212,如先前介绍图 2 时所述。

[0103] 图 4 为复数除法器 350 的一功能方块图范例。复数除法器 350 可被实现为固定式及/或可编程数字逻辑电路,包含可编程逻辑门阵列、特定应用集成电路、微控制器、微处理器、数字信号处理器,与其他必要电路。复数除法器 350 可采用叠代计算来决定储存于权重表格 230 中的前置补偿权重  $w_m$ 。由于各权重  $w_m$  是根据  $x(i)$  和  $y(i)$  的一组取样进行叠代计算所产生,该组取样最好在叠代计算期间保持不变,亦即在权重计算期间保持不变。如同在介绍图 3 时所说明的,适应性前置补偿处理器 150 可建立分割时序,举例而言,其中一种是降取样时脉产生器 335 针对特定权重计算期间撷取输入数据的时序(相对较慢),另一种是 RDSPCK 信号 156 设定叠代时间的时序(相对较快)。

[0104] 如图 4 所示,于一实施例中,复数除法器 350 是利用一最小均方 (LMS) 回路 410 来实现。经过一特定权重计算期间  $T$ (例如降取样时脉信号 342 的一个周期),取样/保持电路 320 便撷取参考信号  $x(i)$  的一取样与输出信号  $y(i)$  的一取样。为避免混淆,目前储存于取样/保持电路 320 中的数值分别被标示为  $x(T)$  和  $y(T)$ 。此外,  $x(T)$  的共轭复数  $x^*(T)$  会被计算出来。 $x(T)$ 、 $x^*(T)$ 、 $y(T)$  分别通过信号路径 422、424、426 传递。针对 RDSPCK 信号 156 的各个周期(标示为  $n$ ),最小均方回路 410 产生一复数因子  $z(n+1)$  的一更新后数值。目前的复数因子  $z(n)$  为复数增益  $G_D$  或权重  $w_m$  须视交换器 310 是否有进行分子/分母交换。乘法器 411 的输出  $z(n)x(T)$  被提供至加法器 412。加法器 412 计算出的误差  $e(n) = y(T) - z(n)x(T)$  被储存至误差寄存器 413。乘法器 414 将误差寄存器 413 中的误差乘上适应因素  $\mu$  和  $x^*(T)$ ,因此产生的  $\mu e(n)x^*(T)$  随后被传递至单位延迟元件 415。加法器 416 的输出因此为  $z(n) + \mu e(n)x^*(T)$ 。相对应的权重  $w_m(n)$  做为权重 232 被储存至权重表格 230(当  $z(n) = w_m(n)$  时为直接储存,当  $z(n) = G_D(n)$  时须经过倒数运算),此权重 232

于存储器 450 中的地址 212 是由地址产生器 337 根据  $x$  的振幅计算产生。综上所述,以 LMS 叠代方案实现最小均方回路 410 时包含一误差计算:

$$[0105] \quad e(n) = y(T) - z(n)x(T), \quad (8)$$

[0106] 及一更新计算:

$$[0107] \quad z(n+1) = z(n) + \mu e(n)x^*(T)。 \quad (9)$$

[0108] 以令  $z(n)x(T)$  在各次叠代后收敛至  $y(T)$  为目标,借由叠代地分派数值给复数因子  $z(n)$ ,便可找出解答。本发明所属技术领域中具有通常知识者可理解,有多种不同的技术能实现上述叠代数值分派,LMS 技术仅为一范例。于另一实施例中,最小均方回路 410 可被调整为采用更新计算:  $z(n+1) = z(n) + \mu e^*(n)x(T)$ 。在 LMS 技术中,当  $e(n)$  趋近于零,  $y(T) - z(n)x(T) = 0$ ,对应于式 (6)。

[0109] 须说明的是,本发明不一定需要将误差  $e(n)$  储存在寄存器 413,也不一定需要借由单位延迟元件 415 产生一单位延迟。借由适当选择时脉信号,便可在最小均方回路 410 中于不同功能元件间正确传递数值。举例而言,通过存储器读写 (MRW) 信号 175,存储器 450 中的读写运作可受到控制器 170 控制;MRW 信号 175 可通过合适的逻辑门 435 与 RDSPCK 信号同步。在这个情况下,回应于 RDSPCK 信号 156,将加法器 416 输出的更新后权重  $w(n+1)$  储存至权重表格 230 的存储器写入动作可被强制进行,其中 RDSPCK 时脉信号 156 的时序与加法器 413 输出端的误差计算的时序之间具有相差  $180^\circ$ 。图 4 呈现的误差寄存器 413 仅为说明之用,特别是针对以下转换情况:当取样/保持电路 320 撷取  $x(T)$ 、 $x^*(T)$ 、 $y(T)$  的新取样,同时一个新的权重 232 被地址产生器 337 编址。在这个情况下,无论当时储存于最小均方回路 410(例如于误差寄存器 413 中)的  $e(n)$  数值的收敛状态为何,都会被套用至例如式 (8) 的权重更新计算;如此,一旦例如式 (9) 的误差计算被执行,至少在新权重计算期间的初始叠代中,都会造成误差值的急遽增加。因此,于权重计算期间的初期叠代中,  $e(n)$  一开始可能在零附近振荡,并且在后续权重更新计算中继续振荡,朝向其最终值收敛。此类振荡可见于图 5。

[0110] 收敛处理器 430 可评估最小均方回路 410 所执行的复数除法经过叠代运算后是否已取得一收敛解。于一实施例中,收敛处理器 430 将误差信号  $e(n)$  与一个或多个收敛门槛相比较,此些门槛是由控制器 170 利用收敛门槛 (CVRGTHRESH) 信号 173 建立的。为此,收敛处理器 430 可包含一比较器 430A(可能为硬件或硬件与软件的组合),用以在一门槛条件符合时于其输出端产生一预先决定的收敛 (CVG) 信号 434。于一实施例中,一收敛门槛信号 173 可被设计为接近于零,借此令该复数除法得出的剩余误差  $e(n)$  对于前置补偿权重是小到可容许的。收敛门槛信号 173 可被提供至控制器 170,做为收敛达成 (CNVRGREACHED) 信号 174;回应于此,控制器 170 可采取某些行动。于一实施例中,若收敛达成信号 174 指出已取得收敛解,便可使控制器 170 结束目前的权重计算期间,无论根据降取样时脉产生器 335 分配给本次叠代的剩余时间还有多长。此外,控制器 170 可借由一收敛处理器重置 (RESETCVGPROC) 信号 172 重置收敛处理器 430,将收敛处理器 430 设定为重置状态(包含重置收敛达成信号 174)。

[0111] 如图 4 所示,一旦已针对一特定权重找到其解,亦即最小均方回路 410 已找出存在一可容许误差的收敛解,一相关的指示信息可被储存于存储器 450(或存储器 190),例如将一布林收敛标志 (CVGFLG) 432 储存于与权重 232 相关的一记录 452 中。于一实施例中,各

权重 232 具有相对应的一收敛标志 432, 并且在权重 232 已符合预设收敛条件时被设定。须说明的是, 记录 452 与存储器表格 250 不需要被储存于同一个存储器空间内。无论一权重 232 的收敛标志 432 在存储器 190 中存放的实体位置为何, 只要能正确表示该权重 232 的状态即可。

[0112] 如上所述, 式 (9) 中的权重更新计算会受到一适应因素  $\mu$  的影响, 例如控制其收敛过程中的步增值 (step size)。较大的步增值可较快达成收敛, 但亦可能于收敛达成后存在较大的均方误差。相反地, 对应于一相对较小  $\mu$  的较小步增值需要较长的收敛时间, 但其稳态均方误差相对较小。因此, 收敛速度和稳态均方误差间的平衡点是选择适应因素  $\mu$  的依据。

[0113] 于一实施例中, 即使在一特定权重计算期间, 适应因素  $\mu$  亦为可变的。也就是说, 于一特定权重的权重计算期间内, 适应因素  $\mu$  可以起始于一相对较大的数值并随着时间逐步缩小。本发明的范畴并未限定适应因素  $\mu$  的缩减速度或适应因素  $\mu$  每次的改变量。于一实施例中, 这些因素是根据经验法则决定。

[0114] 适应性前置补偿处理器 150 可包含一标准化处理器 405, 用以当  $|x|$  较小时增加收敛速度。图 2 中的关系图 200 被分割为多个区域 R0-R3, 各自对应实际输出曲线 201 的一部分。在区域 R0 中,  $|x|$  较小, 而实际功率曲线 201 大致为线性且与欲达成的期望线性曲线 202 一致。在区域 R1 中,  $|x|$  微幅增加, 而实际功率曲线 201 和期望线性曲线 202 开始出现差异。此差异增加的趋势延续至区域 R3。在区域 R3 中,  $|x|$  达到最大值, 而实际功率曲线 201 与期望线性曲线 202 的差异也最大。须说明的是, 虽然图 2 中绘示出四个区域 R0-R3, 但本发明的范畴不限于此。实务上, 可采用较多或较少数量的区域, 亦不背离本发明的精神。

[0115] 当  $|x|$  较小时, 位 1 的数量较少且这些位主要出现在传送电路 12 的最低有效位。因此, 区域 R0 中的量化噪声会远多于区域 R2、R3。此外, 由于信号取样  $y(i)$  和参考信号  $x(i)$  的功率都较小, 可能会阻碍预计达到收敛的时间。于此同时,  $|x|$  较小的区域也大致是功率放大器 32 能提供线性响应的区域。标准化处理器 405 可将  $y(T)$  和  $x(T)$  左移相同的位数。于一实施例中, 标准化处理器 405 包含一移位控制器 409 和一组移位寄存器 407。移位控制器 409 自振幅计算单元 330 接收  $x(T)$  的振幅, 并据此位移  $y(T)$  和  $x(T)$ 。

[0116] 标准化的影响可由以下调整后的式 (8) 和式 (9) 看出:

$$[0117] \quad e_s(n) = 2^p y(T) - z(n) [2^p x(T)] = 2^p e(n), \quad (10)$$

[0118] 以及,

$$[0119] \quad z(n+1) = z(n) + \mu e_s(n) [2^p x^*(T)] = z(n) + (2^{2i} \mu) e(n) x^*(T). \quad (11)$$

[0120] 标准化处理器 405 进行的标准化具有将适应因素  $\mu$  向左位移  $2i$  位的效果, 因此加快了收敛速度。数值  $p$  是根据  $x$  的振幅被选定。于一实施例中,  $p$  被设定为使位移后取样占据传送电路 12 除了最高有效位之外的整个数据字语宽度。

[0121] 无论输入数据送达或离开的数据率为, 根据本发明的复数除法皆可叠代进行。因此, 复数因子计算可被施于即时数据, 亦即调制/解调器 105 产生的调制后数据。在这个情况下, 校正开关 109 被设定于一正常通讯模式, 连接调制/解调器 105 和前置补偿处理器 110。校正程序以与前述说明相同的方式进行, 测试信号产生器 107 提供的一测试信号被采用, 做为数据源。选择适当的测试信号波形能确保所有的复数因子在合理的时间内被计算

完成。当使用即时通讯数据做为校正信号源时便难以确保能达成这个目标,因为输入信号的振幅与其实际内容相关,并非定值。于一实施例中,在所有权重  $w_m$  皆计算完成后,查找表 114 始根据最新计算出的前置补偿数据被更新。在这个情况下,各权重  $w_m$  的收敛标志 422 是否皆以被设定,或是各权重的解是否已符合预设收敛条件皆可被决定。回应于此状况,控制器 170 可产生并提供更新信号 179 至更新处理器 164。因此,更新处理器 164 可将权重表格 230 的内容转换至查找表 114,而 PD 处理器可利用转换后的前置补偿权重  $w_m$  来进行前置补偿。

[0122] 图 6 为根据本发明的一实施例中的前置补偿校正程序 600 的流程图。步骤 605 为决定校正程序 600 是否为一初始校正程序,例如制造后的第一次校正。若程序 600 为初始校正,在步骤 610 中,测试信号产生器 107 被设定为校正信号源,且调制/解调器 105 可被设定为进入低功率状态。若程序 600 的目的是在于利用新进数据进行更新,且复数因子计算将为一背景程序,步骤 615 将被执行,以将调制/解调器 105 设定为校正信号源。在步骤 620 中,校正信号通过传送电路 12,通过 T/R 开关 34、低噪声放大器 36、IQME 处理器 140,终至适应性前置补偿处理器 150,成为输出信号  $y$ 。步骤 620 亦包含取得参考信号  $x$ 。步骤 625 为计算参考信号的振幅,例如借由振幅处理器 330。步骤 630 为根据该振幅决定一地址,例如借由地址产生器 337。步骤 635 为决定计算出的地址所对应的复数因子是否已有一收敛解。若步骤 635 的判断结果为是,步骤 620 将被执行,以继续撷取下一组输出取样和参考取样。

[0123] 若步骤 635 的判断结果为否,步骤 640 将被执行:参考信号和输出信号的取样将被撷取并且在对应于权重计算期间的一预定数量的时脉期间内被保存。步骤 645 为在时间上对齐参考信号和输出信号的取样,例如借由延迟元件 162。步骤 650 为根据步骤 625 中的振幅计算结果决定适应因素  $\mu$ ;该振幅计算结果会指出目前的振幅是位于收敛快速或收敛缓慢的区域。步骤 655 为根据步骤 625 中的被计算出的振幅可决定标准化应位移的位数。步骤 660 为分派一数值给复数因子,使复数因子与参考信号取样的乘积朝向该输出信号取样收敛。步骤 665 为判断收敛是否已达成。若步骤 665 判定目前的复数因子已达到收敛,于步骤 675 将设定一收敛标志,且于步骤 680 将储存一相对应的前置补偿权重。另一方面,若尚未达到收敛,在步骤 670 中将决定计算期间是否已结束。若是,尽管未得出最终解,该权重的目前状态将于步骤 690 被储存。若计算期间未结束,该计算期间的下一次叠代会在步骤 660 开始。步骤 685 为决定该程序是否该被结束。若前置补偿校正程序将继续进行,程序 600 将重新回到步骤 620,继续撷取下一组输出取样和参考取样。

[0124] 于一实施例中,如图 1 所示,一数字回归路径被设置于补偿处理器 120 和 IQME 处理器 140 之间。这个做法能让数字前端电路 100 进行封闭回路数字测试。利用该回归路径时,控制器 170 可产生并提供一内建自我测试 (BIST) 信号 194 至回归开关 111。借由将查找表 114 中的前置补偿权重施于一测试信号(例如是借由测试信号产生器 107 产生),并将此前置补偿后信号通过 IQME 处理器 140 提供至适应性前置补偿处理器 150,适应性前置补偿处理器 150 可被测试。此未失真的测试信号被用做适应性前置补偿处理器 150 中的参考信号。数字路径中的延迟为已知,延迟元件 162 因此可被设计为将前置补偿后取样对齐参考取样。适应性前置补偿处理器 150 随后可借由前述复数除法计算复数增益;由于测试信号中的失真是前置补偿处理器 110 提供的前置补偿权重所造成,适应性前置补偿处理器



150 计算出的复数因子应收敛至这些前置补偿权重本身（若交换器 310 有进行分子 / 分母交换则为复数增益）。若补偿处理器 120 存在一已知的 IQ 不匹配状况,该回归组态亦能达成 IQME 处理器 170 的封闭回路验证。此外,当即时调制数据被用于校正（而非斜坡信号或锯齿波信号等缓慢变化的测试信号）,该回归模式亦能协助验证适应性前置补偿技术是否依其设计参数正常运作。

[0125] 本发明的实施例的概念所呈现的功能性元件可被编码并储存为电脑可读取媒体中的处理器指令,以进行制造、运输、行销及 / 或贩售。无论这些处理器指令被执行的处理平台为何,亦无论这些处理器指令的编码方式为何,本发明的概念皆可被实现。

[0126] 须说明的是,只要储存于其中的指令可被一处理器依序撷取、解码、执行,上述电脑可读取媒体可为任一种非暂态媒体。非暂态电脑可读取媒体包含但不限于:只读存储器 (ROM)、随机存取存储器 (RAM) 和其他电子储存装置、CD-ROM、DVD 和其他光学储存装置、磁带、软盘、硬盘及其他磁性储存装置。这些处理器指令可利用各种程序语言实现本发明。

[0127] 虽然本发明已以较佳实施例揭示如上,然其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,当可作些许的修改和完善,因此本发明的保护范围当以权利要求书所界定的为准。

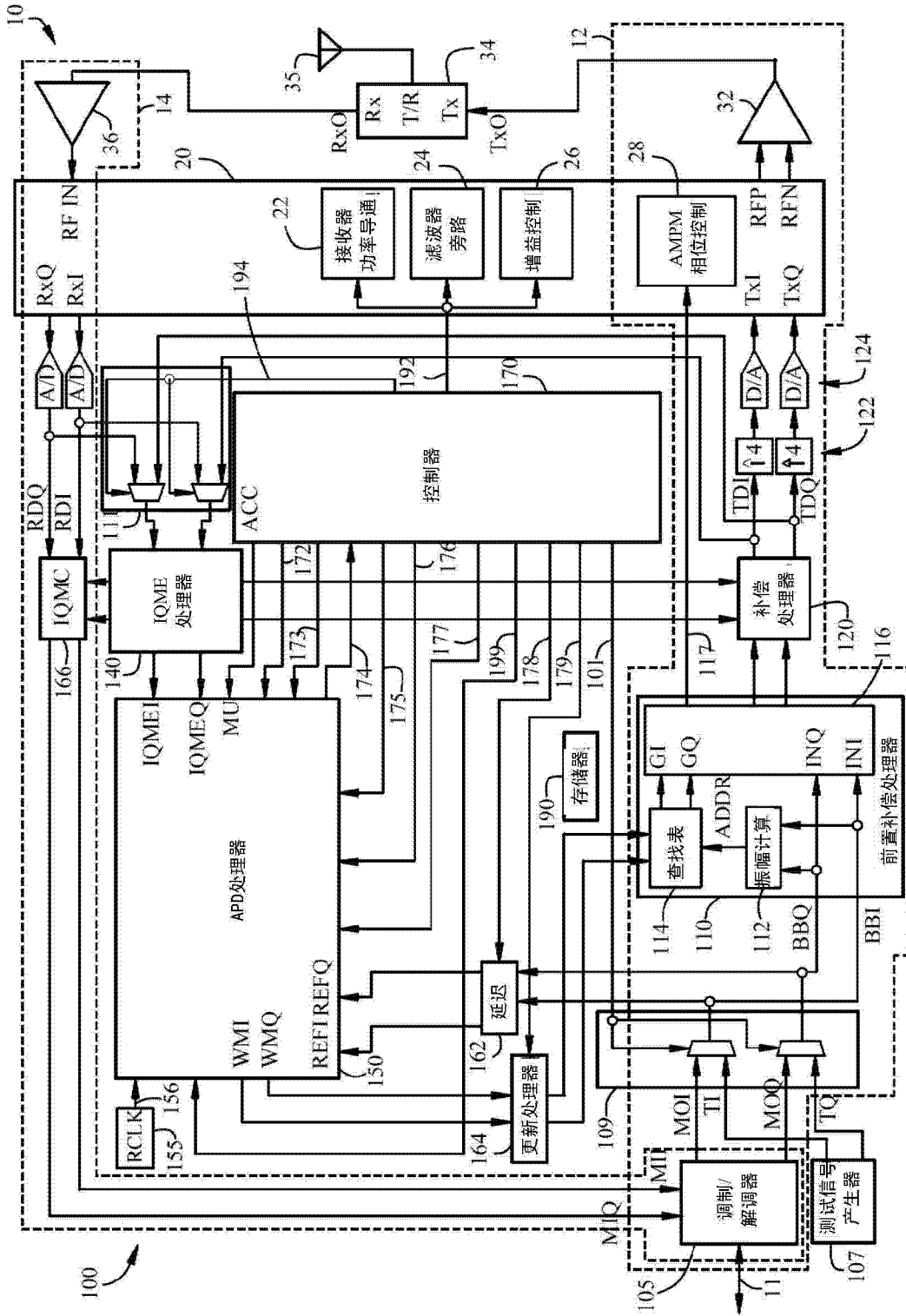


图 1

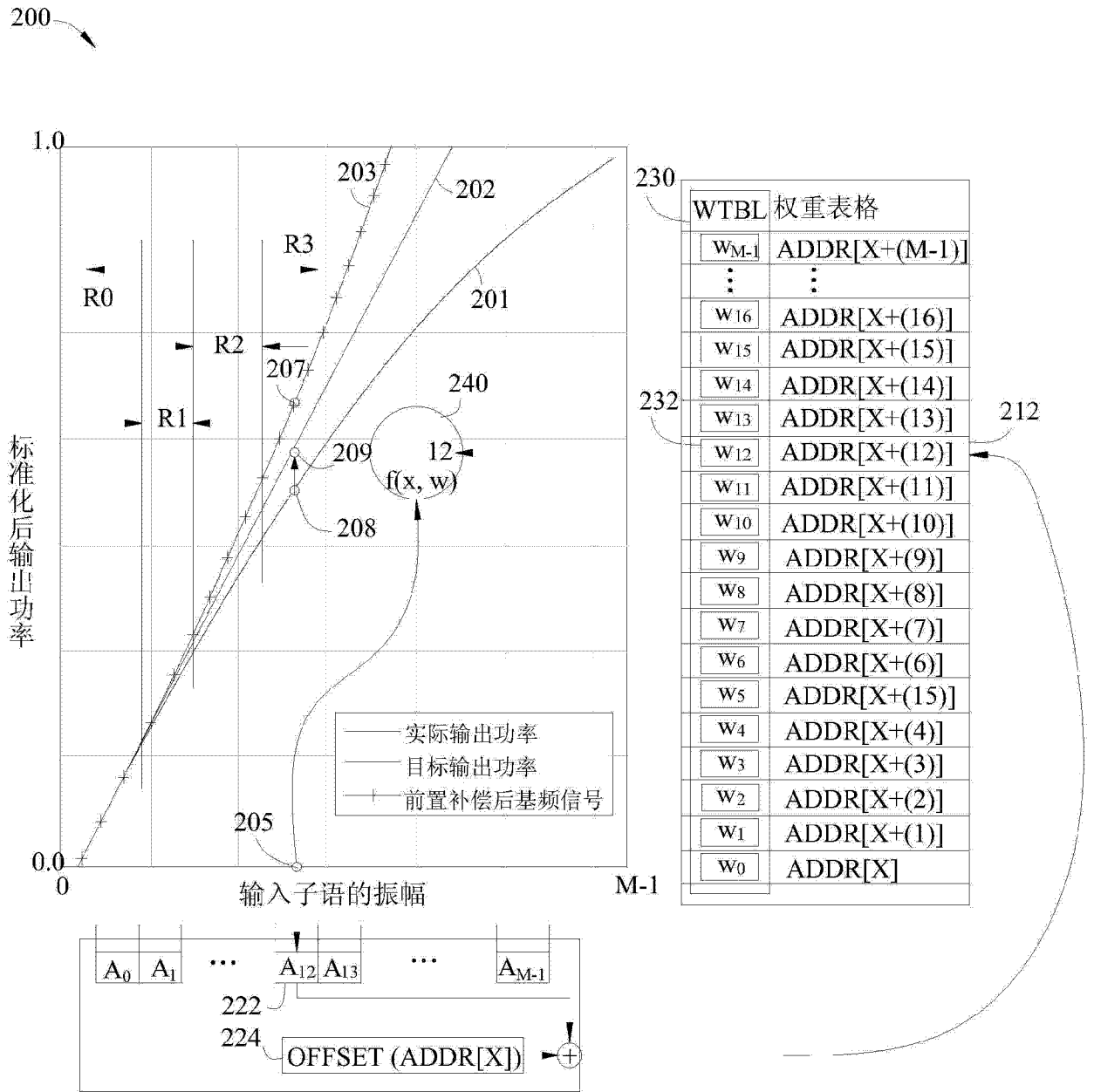


图 2

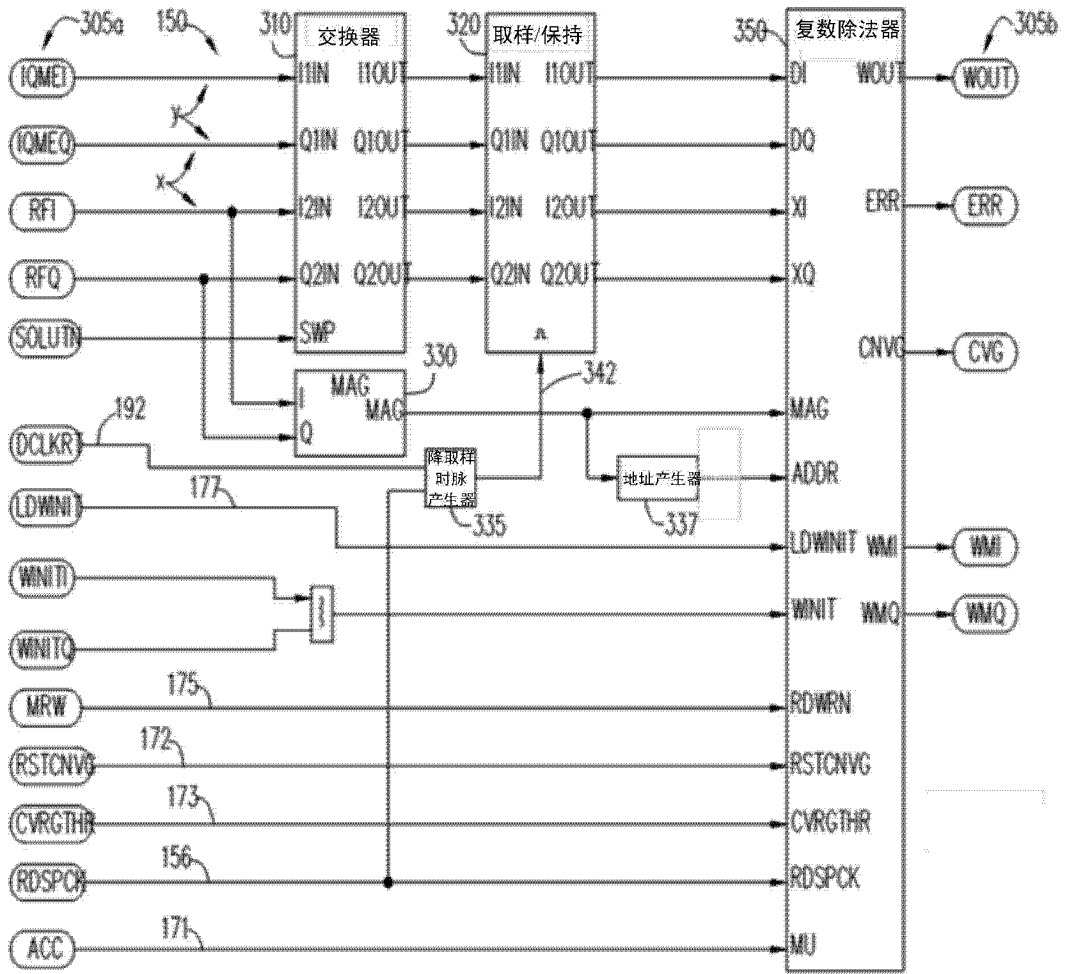


图 3

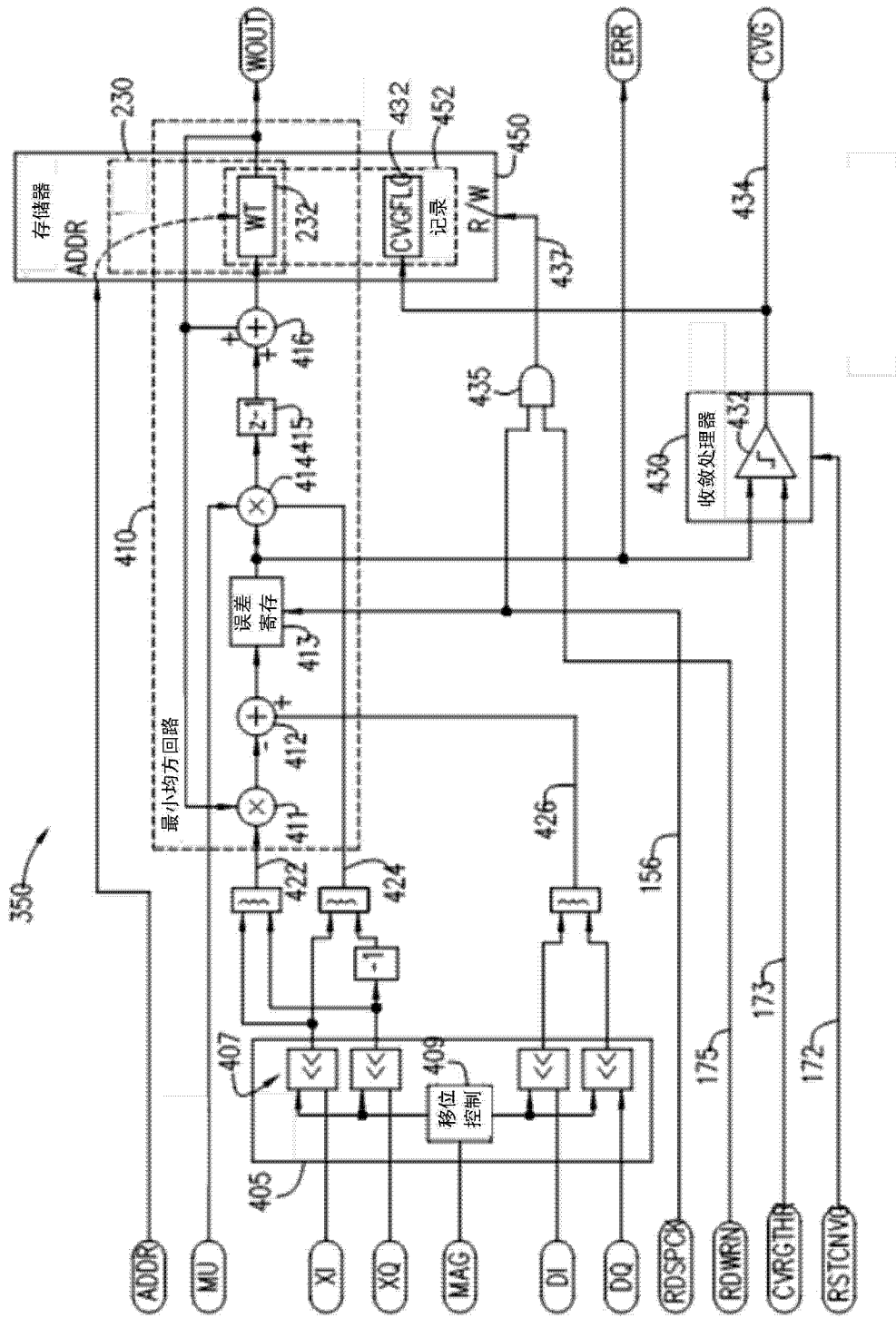


图 4

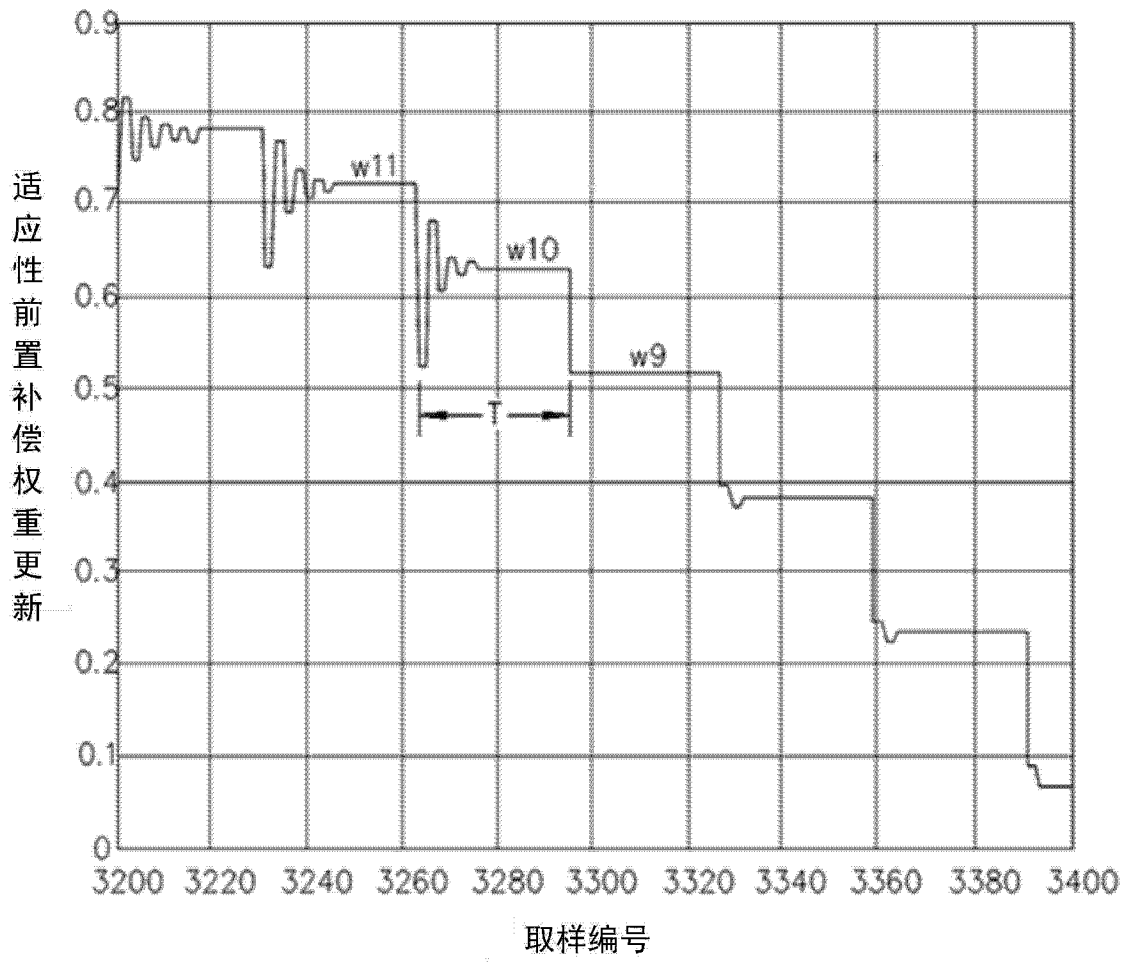


图 5

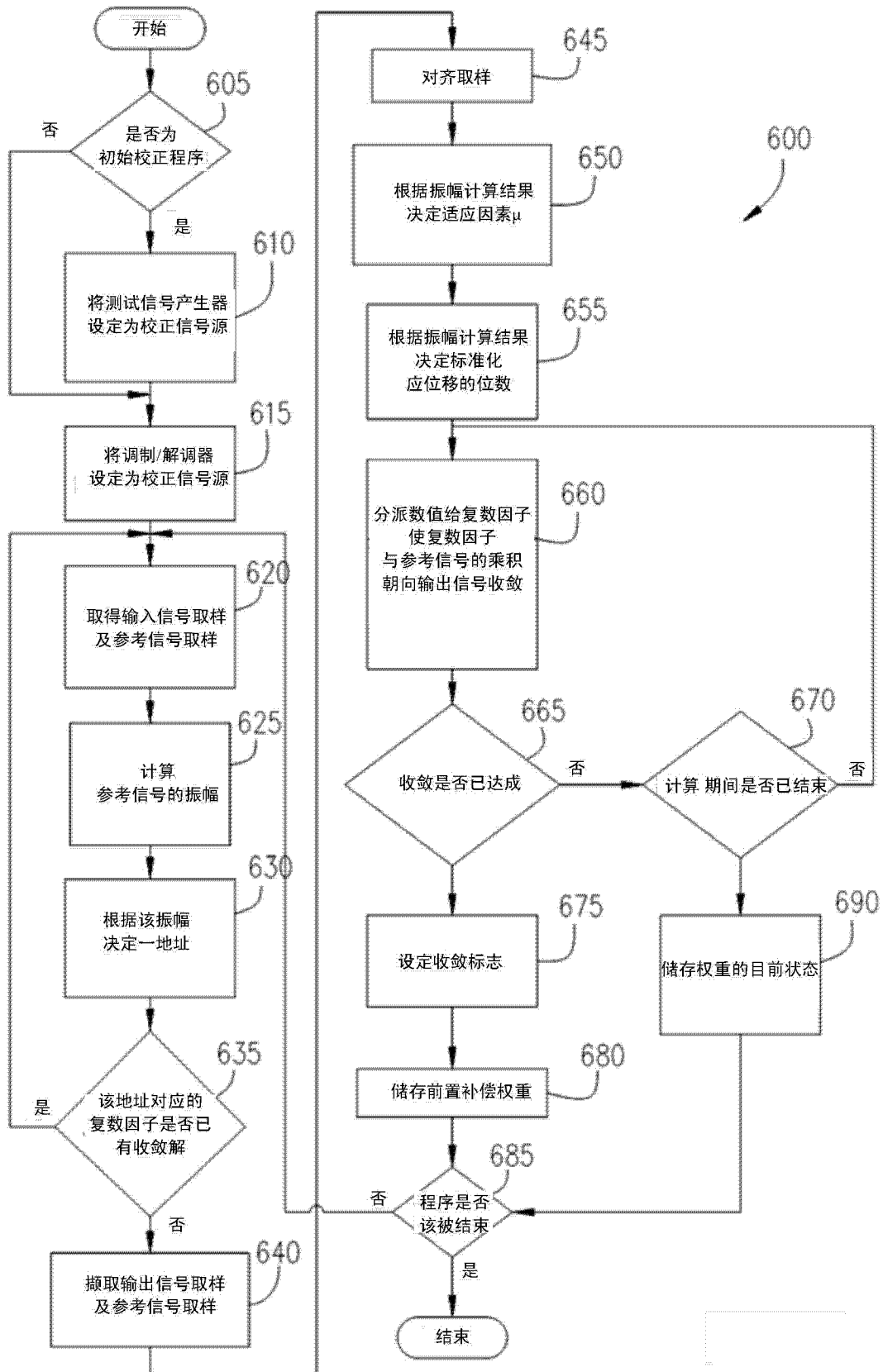


图 6