

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】平成22年1月21日(2010.1.21)

【公開番号】特開2005-109336(P2005-109336A)
 【公開日】平成17年4月21日(2005.4.21)
 【年通号数】公開・登録公報2005-016
 【出願番号】特願2003-343302(P2003-343302)
 【国際特許分類】

H 0 1 L 21/82 (2006.01)
 G 0 6 F 17/50 (2006.01)
 H 0 1 L 21/768 (2006.01)
 H 0 1 L 21/3205 (2006.01)
 H 0 1 L 23/52 (2006.01)
 H 0 1 L 21/822 (2006.01)
 H 0 1 L 27/04 (2006.01)

【F I】

H 0 1 L 21/82 W
 G 0 6 F 17/50 6 5 8 J
 H 0 1 L 21/90 A
 H 0 1 L 21/88 Z
 H 0 1 L 27/04 D
 H 0 1 L 21/82 C

【手続補正書】

【提出日】平成21年12月1日(2009.12.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

一定方向に平行に伸延する複数の線群と、該複数の線群に交わる他の方向に平行に伸延する複数の線群からなるグリッドを基準とし、特定の配線層の優先方向を下層優先方向として決定するステップと、

前記特定の配線層に前記下層優先方向に延びる下層ラインパターンを設計するステップと、

前記下層優先方向に測った寸法が前記下層ラインパターンの線幅よりも広くなるように、前記下層ラインパターンの終端部から前記下層優先方向と異なる前記グリッドの方向に延びる下層拡張領域のパターンを設計するステップと、

前記下層拡張領域が延びる方向において前記グリッドの交点に複数のビアホールのパターンを配置するステップと、

前記複数のビアホールのパターンが配置された位置を終端部として、前記特定の配線層の上層配線層において、前記下層拡張領域が延びる方向に延びる上層ラインパターンを設計するステップ

とを含むことを特徴とする自動設計方法。

【請求項2】

一定方向に平行に伸延する複数の線群と、該複数の線群に交わる他の方向に平行に伸延する複数の線群からなるグリッドを基準とし、特定の配線層の優先方向を下層優先方向と

して決定するステップと、

前記特定の配線層に前記下層優先方向に延びる下層ラインパターンを設計するステップと、

前記下層ラインパターンの終端部に複数のビアホールのパターンを前記下層優先方向に沿って前記グリッドの交点に配置するステップと、

前記特定の配線層の上層配線層において、前記グリッドを基準とし前記下層優先方向と異なる方向を上層優先方向として決定するステップと、

前記上層配線層に前記上層優先方向に延びる上層ラインパターンを設計するステップと、

前記複数のビアホールのパターンが配置されるように、前記上層ラインパターンが延びる方向に測った寸法が前記上層ラインパターンの線幅よりも広くなるように、前記上層ラインパターンの終端部から前記下層優先方向に延びる上層拡張領域のパターンを設計するステップ

とを含むことを特徴とする自動設計方法。

【請求項 3】

前記上層ラインパターンを設計するステップは、前記下層ラインパターンの延びる前記下層優先方向と直交する方向に前記上層ラインパターンを設計することを特徴とする請求項 1 又は 2 に記載の自動設計方法。

【請求項 4】

前記上層ラインパターンを設計するステップは、前記下層ラインパターンの延びる前記下層優先方向と斜めに交わる方向に前記上層ラインパターンを設計することを特徴とする請求項 1 又は 2 に記載の自動設計方法。

【請求項 5】

前記下層拡張領域が延びる方向に平行な前記線群を構成する複数の線上に沿って前記複数のビアホールのパターンがマトリクス状に配置され、前記マトリクス状に配置された複数のビアホールのパターンが配置されるように、前記上層ラインパターンの終端部から前記下層優先方向に延びる上層拡張領域のパターンを設計するステップを更に含むことを特徴とする請求項 1、3 又は 4 に記載の自動設計方法。

【請求項 6】

前記上層拡張領域が延びる方向に平行な前記線群を構成する複数の線上に沿って前記複数のビアホールのパターンがマトリクス状に配置され、前記マトリクス状に配置された複数のビアホールのパターンが配置されるように、前記下層ラインパターンの終端部から前記上層優先方向に延びる下層拡張領域のパターンを設計するステップを更に含むことを特徴とする請求項 2 ~ 4 のいずれか 1 項に記載の自動設計方法。

【請求項 7】

一定方向に平行に伸延する複数の線群と、該複数の線群に交わる他の方向に平行に伸延する複数の線群からなるグリッドを基準とし、特定の配線層の優先方向を下層優先方向として決定する配線条件設定部と、

前記特定の配線層に前記下層優先方向に延びる下層ラインパターンを設計する下層配線設計部と、

前記下層優先方向に測った寸法が前記下層ラインパターンの線幅よりも広くなるように、前記下層ラインパターンの終端部から前記下層優先方向と異なる前記グリッドの方向に延びる下層拡張領域のパターンを設計する下層拡張領域設計部と、

前記下層拡張領域が延びる方向において前記グリッドの交点に複数のビアホールのパターンを配置するビアホール設計部と、

前記複数のビアホールのパターンが配置された位置を終端部として、前記特定の配線層の上層配線層において、前記下層拡張領域が延びる方向に延びる上層ラインパターンを設計する上層配線設計部

とを有することを特徴とする自動設計装置。

【請求項 8】

前記複数のビアホールのパターンが配置されるように、前記上層ラインパターンが延びる方向に測った寸法が前記上層ラインパターンの線幅よりも広くなるように、前記上層ラインパターンの終端部から前記下層優先方向に延びる上層拡張領域のパターンを設計する上層拡張領域設計部を更に有することを特徴とする請求項 7 に記載の自動設計装置。

【請求項 9】

前記ビアホール設計部は、前記下層拡張領域が延びる方向に平行な前記線群を構成する複数の線上に沿って前記複数のビアホールのパターンをマトリックス状に配置することを特徴とする請求項 7 又は 8 に記載の自動設計装置。

【請求項 10】

下層優先方向に延びる遮光膜からなる下層ラインパターン、前記下層優先方向に測った寸法が前記下層ラインパターンの線幅より広くなるように、前記下層ラインパターンの終端部から前記下層優先方向と異なる方向に延びる遮光膜からなる下層拡張パターンを備えた第 1 のレチクルと、

該第 1 のレチクルの投影像にマスク合わせされるレチクルであって、前記下層拡張パターンの投影像の領域内に合わせられる複数の開口パターンを有する遮光膜を備えた第 2 のレチクルと、

前記第 1 及び第 2 のレチクルの投影像にマスク合わせされるレチクルであって、前記複数の開口パターンの投影像の位置を終端部の領域に含み、前記下層拡張パターンが延びる方向に延びる遮光膜からなる上層ラインパターンを備えた第 3 のレチクル

とを備えることを特徴とするレチクルセット。

【請求項 11】

下層優先方向に延びる遮光膜からなる下層ラインパターンを備えた第 1 のレチクルと、

該第 1 のレチクルの投影像にマスク合わせされるレチクルであって、前記下層ラインパターンの投影像の終端部の領域に合わせられる複数の開口パターンを有する遮光膜を備えた第 2 のレチクルと、

前記第 1 及び第 2 のレチクルの投影像にマスク合わせされるレチクルであって、前記下層優先方向と異なる上層優先方向に延びる遮光膜からなる上層ラインパターン、前記複数の開口パターンの投影像の位置を領域内に含み、前記上層優先方向に測った寸法が前記上層ラインパターンの線幅より広くなるように、前記上層ラインパターンの終端部から前記下層優先方向に延びる遮光膜からなる上層拡張パターンを備えた第 3 のレチクル

とを備えることを特徴とするレチクルセット。

【請求項 12】

前記第 3 のレチクルは、前記下層拡張パターンが延びる方向にマトリックス状に並んだ前記複数の開口パターンの投影像に合わせられるように、前記上層ラインパターンの終端部から前記下層優先方向に延びる遮光膜からなる上層拡張パターンを備えることを特徴とする請求項 10 に記載のレチクルセット。

【請求項 13】

下層優先方向に延びる導電膜からなる下層ラインパターン、前記下層優先方向に測った寸法が前記下層ラインパターンの線幅よりも広くなるように、前記下層ラインパターンの終端部から前記下層優先方向と異なる方向に延びる前記導電膜からなる下層拡張領域を有する下層配線層と、

該下層配線層上に配置される層間絶縁膜と、

該層間絶縁膜中に形成された複数のビアホールを埋め込み、前記下層拡張領域が延びる方向に配列された前記下層拡張領域に底部を電氣的に接続する導体からなる複数のビアプラグと、

前記層間絶縁膜上に配置され、前記複数のビアプラグの頂部に電氣的に接続される位置を終端部として、前記下層拡張領域が延びる方向に延びる前記導電膜からなる上層ラインパターンを有する上層配線層

とを備えることを特徴とする半導体集積回路。

【請求項 14】

下層優先方向に延びる導電膜からなる下層ラインパターンを有する下層配線層と、
該下層配線層上に配置される層間絶縁膜と、
該層間絶縁膜中に形成された複数のビアホールを埋め込み、前記下層優先方向に配列された前記下層ラインパターンの終端部に底部を電氣的に接続する導体からなる複数のビアプラグと、

前記層間絶縁膜上に配置され、前記下層優先方向と異なる上層優先方向に延びる前記導電膜からなる上層ラインパターン、前記複数のビアプラグの頂部が電氣的に接続されるように、前記上層優先方向に測った寸法が前記上層ラインパターンの線幅よりも広くなるように、前記上層ラインパターンの終端部から前記下層優先方向に延びる前記導電膜からなる上層拡張領域を有する上層配線層

とを備えることを特徴とする半導体集積回路。

【請求項 15】

前記上層配線層は、前記下層拡張領域が延びる方向にマトリックス状に並んだ前記複数のビアプラグの頂部が電氣的に接続されるように、前記上層ラインパターンの終端部から前記下層優先方向に延びる前記導電膜からなる上層拡張領域を有することを特徴とする請求項 13 に記載の半導体集積回路。

【請求項 16】

下層優先方向に延びる下層ラインパターン、該下層ラインパターンに接続された下層拡張領域を有する下層配線層と、

前記下層配線層上に配置される層間絶縁膜と、

前記下層優先方向、及び前記下層優先方向と異なる上層優先方向に沿ったマトリックス状に、前記層間絶縁膜中に配列された複数のビアホールを埋め込み、前記下層拡張領域に底部を電氣的に接続された複数のビアプラグと、

前記上層優先方向に延びる上層ラインパターン、該上層ラインパターンに接続され、前記複数のビアプラグの頂部に電氣的に接続された上層拡張領域とを有し、前記層間絶縁膜上に配置された上層配線層

とを備え、

前記下層拡張領域は、前記下層優先方向及び前記上層優先方向に測った寸法がそれぞれ前記下層ラインパターンの線幅よりも広く、

前記複数のビアプラグのうち前記上層優先方向において端部に位置する第 1 ビアプラグ群は、平面パターン上、前記下層ラインパターンと同一の直線上に配置されることを特徴とする半導体集積回路。

【請求項 17】

前記上層拡張領域は、前記下層優先方向及び前記上層優先方向に測った寸法が前記上層ラインパターンの線幅よりも広く、

前記複数のビアプラグのうち前記下層優先方向において端部に位置する第 3 ビアプラグ群は、平面パターン上、前記上層ラインパターンと同一の直線上に配置されることを特徴とする請求項 16 に記載の半導体集積回路

【請求項 18】

前記下層優先方向と前記上層優先方向とが直交することを特徴とする請求項 17 に記載の半導体集積回路。

【請求項 19】

前記下層優先方向と前記上層優先方向とが斜めに交わることを特徴とする請求項 17 に記載の半導体集積回路。

【請求項 20】

前記第 1 ビアプラグ群は、該第 1 ビアプラグ群のうち両端に位置するビアプラグが、前記上層拡張領域の対向する 2 辺との間にそれぞれ余裕を残さずに配置されることを特徴とする請求項 17 に記載の半導体集積回路。

【請求項 21】

前記第 3 ビアプラグ群は、該第 3 ビアプラグ群のうち両端に位置するビアプラグが、前

記下層拡張領域の対向する2辺との間にそれぞれ余裕を残さずに配置されることを特徴とする請求項20に記載の半導体集積回路。

【請求項22】

前記複数のビアプラグは、前記下層優先方向に余裕を残して前記下層拡張領域に配置されることを特徴とする請求項17に記載の半導体集積回路。

【請求項23】

前記複数のビアプラグの個数は、4であることを特徴とする請求項17に記載の半導体集積回路。

【請求項24】

下層優先方向に延びる下層ラインパターン、該下層ラインパターンに接続された下層拡張領域を有する下層配線層と、

前記下層配線層上に配置される層間絶縁膜と、

前記下層優先方向、及び前記下層優先方向と異なる上層優先方向に沿ったマトリックス状に、前記層間絶縁膜中に配列された複数のビアホールを埋め込み、前記下層拡張領域に底部を電氣的に接続された複数のビアプラグと、

前記上層優先方向に延びる上層ラインパターン、該上層ラインパターンに接続され、前記複数のビアプラグの頂部に電氣的に接続された上層拡張領域とを有し、前記層間絶縁膜上に配置された上層配線層

とを備え、

前記下層拡張領域は、前記下層優先方向及び前記上層優先方向に測った寸法がそれぞれ前記下層ラインパターンの線幅よりも広く、

前記複数のビアプラグのうち、前記下層拡張領域において、前記下層拡張領域が接続された前記下層ラインパターンから前記下層優先方向で最も離れて位置する第2ビアプラグ群は、平面パターン上、前記上層ラインパターンと同一の直線上に配置されることを特徴とする半導体集積回路。

【請求項25】

一定方向に平行に伸延する複数の線群と、該複数の線群に交わる他の方向に平行に伸延する複数の線群からなるグリッドを基準とし、特定の配線層の優先方向を下層優先方向として決定する手順と、

前記特定の配線層に前記下層優先方向に延びる下層ラインパターンを設計する手順と、

前記下層優先方向に測った寸法がビアホールの幅よりも広くなるように、前記下層ラインパターンの終端部から前記下層優先方向と異なる前記グリッドの方向に延びる下層拡張領域のパターンを設計する手順と、

前記下層拡張領域が延びる方向において前記グリッドの交点に複数のビアホールのパターンを配置する手順と、

前記複数のビアホールのパターンが配置された位置を終端部として、前記特定の配線層の上層配線層において、前記下層拡張領域が延びる方向に延びる上層ラインパターンを設計する手順

とを自動設計装置に実行させるための設計プログラム。

【請求項26】

一定方向に平行に伸延する複数の線群と、該複数の線群に交わる他の方向に平行に伸延する複数の線群からなるグリッドを基準とし、特定の配線層の優先方向を下層優先方向として決定する手順と、

前記特定の配線層に前記下層優先方向に延びる下層ラインパターンを設計する手順と、

前記下層ラインパターンの終端部に複数のビアホールのパターンを前記下層優先方向に沿って前記グリッドの交点に配置する手順と、

前記特定の配線層の上層配線層において、前記グリッドを基準とし前記下層優先方向と異なる方向を上層優先方向として決定する手順と、

前記上層配線層に前記上層優先方向に延びる上層ラインパターンを設計する手順と、

前記複数のビアホールのパターンが配置されるように、前記上層ラインパターンが延び

る方向に測った寸法がビアホールの幅よりも広くなるように、前記上層ラインパターンの
終端部から前記下層優先方向に延びる上層拡張領域のパターンを設計する手順
とを自動設計装置に実行させるための設計プログラム。