

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6054014号
(P6054014)

(45) 発行日 平成28年12月27日(2016.12.27)

(24) 登録日 平成28年12月9日(2016.12.9)

(51) Int. Cl. F I
HO 1 L 21/8232 (2006.01) HO 1 L 27/06 F
HO 1 L 27/06 (2006.01) HO 1 L 27/04 H
HO 1 L 21/822 (2006.01) HO 1 L 29/80 H
HO 1 L 27/04 (2006.01)
HO 1 L 21/338 (2006.01)

請求項の数 12 外国語出願 (全 10 頁) 最終頁に続く

(21) 出願番号	特願2011-97177 (P2011-97177)	(73) 特許権者	597161115
(22) 出願日	平成23年4月25日 (2011.4.25)		インターナショナル レクティファイアー
(65) 公開番号	特開2011-249778 (P2011-249778A)		コーポレーション
(43) 公開日	平成23年12月8日 (2011.12.8)		アメリカ合衆国 カリフォルニア州 90
審査請求日	平成23年4月26日 (2011.4.26)		245 エル セガンド ノース セブル
審判番号	不服2015-4576 (P2015-4576/J1)		ヴェーダ ブールバード 101
審判請求日	平成27年3月9日 (2015.3.9)	(74) 代理人	100147485
(31) 優先権主張番号	12/800,902		弁理士 杉村 憲司
(32) 優先日	平成22年5月24日 (2010.5.24)	(74) 代理人	100164448
(33) 優先権主張国	米国 (US)		弁理士 山口 雄輔
		(72) 発明者	ジェイソン チャン
			アメリカ合衆国 カリフォルニア州 91
			754 モントレー パーク バーナム
			ウェイ 662

最終頁に続く

(54) 【発明の名称】 疑似ダイオードを有する III 族窒化物スイッチングデバイス

(57) 【特許請求の範囲】

【請求項 1】

ドライバ回路によりスイッチングされる高しきい値の III 族窒化物トランジスタと、
この高しきい値の III 族窒化物トランジスタの両端間に結合された低しきい値の III 族窒化物ダイオード接続トランジスタであって、前記低しきい値の III 族窒化物ダイオード接続トランジスタのゲート及びソースが、実質的に零抵抗を有する相互接続金属を用いて互いに短絡された、低しきい値の III 族窒化物ダイオード接続トランジスタと

を具える III 族窒化物スイッチングデバイスであって、

前記高しきい値の III 族窒化物トランジスタにより、順方向モードで前記 III 族窒化物スイッチングデバイスに対する雑音排除性が得られ、

前記低しきい値の III 族窒化物ダイオード接続トランジスタが、逆方向モードで前記 III 族窒化物スイッチングデバイスを保護するための並列ダイオードとして機能するようになっており、

前記高しきい値の III 族窒化物トランジスタは、前記低しきい値の III 族窒化物ダイオード接続トランジスタの低しきい値の 4 倍超の高しきい値を有し、

前記 III 族窒化物スイッチングデバイスは、エンハンスメントモード (E モード) GaN - HEMT とデプレッションモード (D モード) GaN - HEMT との組み合わせを有する、III 族窒化物スイッチングデバイス。

【請求項 2】

請求項 1 に記載の III 族窒化物スイッチングデバイスにおいて、前記高しきい値の III 族

10

20

窒化物トランジスタがエンハンスメントモードのGaN - H E M Tを有しているIII族窒化物スイッチングデバイス。

【請求項 3】

請求項 1 に記載のIII族窒化物スイッチングデバイスにおいて、前記低しきい値のIII族窒化物ダイオード接続トランジスタがエンハンスメントモードのGaN - H E M Tを有しているIII族窒化物スイッチングデバイス。

【請求項 4】

請求項 1 に記載のIII族窒化物スイッチングデバイスにおいて、このIII族窒化物スイッチングデバイスは、ハーフブリッジ回路におけるスイッチとして用いられているIII族窒化物スイッチングデバイス。

10

【請求項 5】

請求項 1 に記載のIII族窒化物スイッチングデバイスにおいて、前記ドライバ回路は、前記高しきい値のIII族窒化物トランジスタをほぼ 0 及び 1 2 ボルト間の電圧によりスイッチングするようになっており、前記高しきい値のIII族窒化物トランジスタのドレイン及びソース間の電圧はほぼ 4 0 ボルト及び 6 0 0 ボルト間となるようにしてあるIII族窒化物スイッチングデバイス。

【請求項 6】

基板上に形成された高しきい値のGaN トランジスタと、
基板上に形成された低しきい値のGaN ダイオード接続トランジスタと
を具えるGaN スwitchングデバイスであって、
前記低しきい値のGaN ダイオード接続トランジスタのゲート及びソースが、実質的に零抵抗を有する相互接続金属を用いて互いに短絡され、この低しきい値のGaN ダイオード接続トランジスタが並列ダイオードとして機能するようになっており、
前記高しきい値のGaN トランジスタのドレインが前記低しきい値のGaN ダイオード接続トランジスタのドレインに短絡され、前記高しきい値のGaN トランジスタのソースが前記低しきい値のGaN ダイオード接続トランジスタのソースに短絡されており、
前記高しきい値のG a N トランジスタは、前記低しきい値のG a N ダイオード接続トランジスタの低しきい値の 4 倍超の高しきい値を有し、
前記GaN スwitchングデバイスは、エンハンスメントモード（Eモード）GaN - H E M T とデプレッションモード（Dモード）GaN - H E M T との組み合わせを有する、GaN ス
witchングデバイス。

20

30

【請求項 7】

請求項 6 に記載のGaN スwitchングデバイスにおいて、前記高しきい値のGaN トランジスタにより、順方向モードで前記GaN スwitchングデバイスに対する雑音排除性が得られるようになっているGaN スwitchングデバイス。

【請求項 8】

請求項 6 に記載のGaN スwitchングデバイスにおいて、前記低しきい値のGaN ダイオード接続トランジスタが、逆方向モードで前記GaN スwitchングデバイスを保護するための並列ダイオードとして機能するようになっているGaN スwitchングデバイス。

40

【請求項 9】

請求項 6 に記載のGaN スwitchングデバイスにおいて、前記基板は、GaN 基板と、炭化ケイ素基板と、アルミナ基板と、シリコンのみの基板とより成る群から選択されているGaN スwitchングデバイス。

【請求項 1 0】

請求項 6 に記載のGaN スwitchングデバイスにおいて、前記高しきい値のGaN トランジスタ対前記低しきい値のGaN ダイオード接続トランジスタの表面積比はほぼ 9 : 1 よりも大きくなっているGaN スwitchングデバイス。

【請求項 1 1】

請求項 6 に記載のGaN スwitchングデバイスにおいて、前記高しきい値のGaN トランジスタのしきい値電圧は、ほぼ 3 ボルトよりも大きくなっているGaN スwitchングデバイス

50

。

【請求項 1 2】

請求項 6 に記載の GaN スイッチングデバイスにおいて、前記低しきい値の GaN ダイオード接続トランジスタのしきい値電圧は、ほぼ 0.7 ボルトよりも小さくなっている GaN スイッチングデバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は概してトランジスタ及びスイッチング回路に関するものである。特に、本発明は III 族窒化物トランジスタ及びスイッチング回路に関するものである。

10

【定義】

本発明において、“III 族窒化物”とは、窒素と少なくとも 1 つの III 族元素とを有する化合物半導体、例えば、GaN、AlGaN、InN、AlN、InGaN、InAlGaN 等であるが、これらに限定されるものではない。

【背景技術】

【0002】

シリコン金属酸化物半導体電界効果トランジスタすなわちシリコン MOSFET のようなシリコンベースのトランジスタは、これらの固有のシリコン PN 接合により、ボディダイオードすなわち“イントリンシックダイオード”の有利な特性を有しうる。“イントリンシックダイオード”は、個別のダイオードを必要とすることなしに、従って、費用を低減させ、効率を改善させ、回路設計を単純化して、電力変換回路に対する固有の過電圧（又は不足電圧）保護のような利点を提供するものである。

20

【0003】

一方、窒化ガリウム高電子移動度トランジスタすなわち GaN - HEMT のような III 族窒化物トランジスタは、しばしば、スイッチング分野、特に高電圧スイッチング分野にとって、従来のシリコンベースのトランジスタよりも好ましいものとなる。高降伏電圧、高温動作、低減させた固有オン抵抗及びその他の所望特性を得ることにより、III 族窒化物トランジスタは、DC - DC 電力変換回路のような高電力高周波スイッチング分野にとって特に適するようになる。

【0004】

30

しかし、不運にも、“イントリンシックダイオード”はシリコン FET 構造の結果にすぎない為、III 族窒化物トランジスタは、シリコントランジスタにおける“イントリンシックダイオード”と同じ効果を得るために個別のダイオードを必要とする。しかも、GaN - HEMT にモノリシックダイオードを集積化する処理は困難で複雑である。更に、高性能のスイッチング分野の場合、順方向電圧降下を低くし且つ逆回復特性をゼロとしたショットキー形態のダイオード性能の必要性が、単一のデバイスへのモノリシック集積を更に複雑とする。従って、高性能の III 族窒化物スイッチングトランジスタは容易に入手しうるが、ショットキー形態の特性を有する高性能ダイオードを集積化するための適切な方法が存在しない為に、この III 族窒化物スイッチングトランジスタはまだ電力変換分野に広く採用されていない。

40

【発明の概要】

【発明が解決しようとする課題】

【0005】

従って、実用的であり且つ著しく複雑或いは高価でない高性能のショットキー形態のダイオード機能を有する GaN - HEMT のような III 族窒化物トランジスタを提供する解決策が必要となる。

【課題を解決するための手段】

【0006】

実質的に少なくとも 1 つの図面に示してある又はこれと関連して説明した或いはその双方の、より完全には請求の範囲に規定した疑似（エミュレーテッド）ダイオードを有する

50

III族窒化物スイッチングデバイスを提供する。

【図面の簡単な説明】

【0007】

【図1】図1は、GaNスイッチを用いたDC電力変換用の代表的なハーフブリッジ回路を示す線図である。

【図2】図2は、代表的なGaNスイッチに対する電流対電圧（IV）グラフを示す線図である。

【図3】図3は、本発明の実施例による、疑似ダイオードを有するエンハンスメントモードのGaNスイッチを示す線図である。

【図4】図4は、本発明の実施例による、疑似ダイオードを有するエンハンスメントモードのGaNスイッチに対する電流対電圧（IV）グラフを示す線図である。

【図5】図5は、本発明の実施例による、ハーフブリッジ回路内に集積化した疑似ダイオードを有するエンハンスメントモードのGaNスイッチを示す線図である。

【発明を実施するための形態】

【0008】

本発明は、疑似ダイオードを有するIII族窒化物スイッチングデバイスを対象とするものである。以下の説明には、本発明の実施に関連する具体的情報が含まれるものである。当業者にとって明らかなように、本発明は、本明細書で具体的に説明したのとは異なる方法で実施しうるものである。更に、本発明の特定の細部のあるものは、本発明をあいまいとしないようにするために説明していない。本明細書で説明していないこれらの細部は当業者の知識範囲内のものである。

【0009】

本発明の図面及びこれらに付随する詳細な説明は、単に本発明の代表的な実施例に向けられたものにすぎないものである。又、簡潔さを維持するために、本発明の原理を用いる本発明の他の実施例は本明細書で具体的に説明せず且つ本発明の図面に具体的に示していない。

【0010】

図1は、GaNスイッチを用いるDC電力変換用の代表的なハーフブリッジ回路を示す線図である。図1には、ドライバ110と、GaNスイッチ112aと、GaNスイッチ112bと、ダイオード114aと、ダイオード114bと、インダクタ116と、集積回路（IC）118とが示されている。図1のハーフブリッジ回路は、例えば、与えられた V_{DC} 電圧を、IC118が必要とする適切なDC電圧に変換することができる。ダイオード114a及びダイオード114bの向きで示してあるように、これらのダイオードは、GaNスイッチ112a及び112bに対する逆並列として構成されている。ダイオード114b及びインダクタ116に隣接する矢印は、“デッドタイム”の一部中の電流の流れを示している。

【0011】

「背景技術」の欄で説明したように、III族窒化物トランジスタにはシリコントランジスタの“固有のダイオード”に欠けている。従って、図1に示すハーフブリッジ回路の構成におけるGaNスイッチ112a及びGaNスイッチ112bのようなIII族窒化物トランジスタには、ダイオード機能のために個別のダイオード114a及びダイオード114bを追加する必要がある。このようなダイオード機能には、逆方向モードの場合のGaNスイッチ112a及び112bに対する“過電圧保護”（この保護は、ある状況では、“不足電圧保護”とも称しうるが、ここでは簡単のために、用語“過電圧保護”のみを用いるものであり、この用語は過電圧保護及び不足電圧保護の双方を総称するものである）を含めることができる。

【0012】

図1に示す回路は、例えば、GaNスイッチ112a及び112bの双方が現在、開放状態又は閉成状態にあるデッドタイム中にあるものと仮定している。インダクタ116を通る誘導性負荷への電流の流れはデッドタイムにより急激に中断される為、大きな電圧スパ

10

20

30

40

50

イクが逆方向に生じる。特にGaNスイッチ112bに着目するに、ダイオード114bが存在しないものとする、誘導性負荷の電流は通常このGaNスイッチ112bから引き出され、このGaNスイッチ112bをブレークダウン及び破壊させる。しかし、図1に示すように、ダイオード114bが存在すると、電流は上述したのとは相違しこのダイオード114bから引き出され、これにより逆方向モードのGaNスイッチ112bに対する“過電圧保護”(又はより正確には、この場合“不足電圧保護”)を達成する。同様に、ダイオード114aによってもGaNスイッチ112aに対する“過電圧保護”を達成しうる。

【0013】

図2は、代表的なGaNスイッチに対する電流対電圧($I-V$)グラフを示している(図2は、実際のものに正比例して描いていない)。X軸(V_{DS})はスイッチのドレイン及びソース間の電圧を表し、Y軸(I_D)はスイッチのドレインを流れる電流を表している。第3象限、すなわち逆方向モードでのスイッチの動作に着目するに、 $I-V$ 曲線220及び $I-V$ 曲線222を図2に示す。 $I-V$ 曲線220は、ダイオードを有していないスイッチの動作に相当し、 $I-V$ 曲線222は、ダイオードを有しているスイッチの動作に相当する。GaNスイッチは例えば、デプレッションモード(Dモード)のGaNスイッチを有しうる。しかし、図2と関連して説明する原理は、エンハンスメントモード(Eモード)のGaNスイッチにも同様に適用されるものである。

【0014】

逆方向モード、すなわち第3象限におけるゲート駆動電圧 V_{GS} は、例えば、 $-1.2V$ とすることができる。逆方向モードにおける電圧降下、すなわち V_F は式 $V_F = V_{th} - V_{GS}$ を用いて、すなわちしきい値電圧からゲート駆動電圧を引いた式を用いて計算しうる。しきい値電圧 V_{th} が -2 であるものとする、電圧降下は $V_F = -2 - (-1.2) = 1.0V$ である。この場合、GaNスイッチに対する $I-V$ 曲線は $I-V$ 曲線220に類似するようになる。図2の第3象限の例に示すように、 $I-V$ 曲線220に対する電圧は一般に $-10.0V$ 以上になる。この V_F 電圧($1.0V$)は、 V_F が代表的に約 $0.7V$ であるダイオードのもの等価とみなすにはあまりにも大きすぎる。更に、電力に対する式 $P = I \cdot V$ が示すように、 $1.0V$ の大きな電圧降下は不所望なことに極めて高い電力消費をもたらす。スイッチングデバイスのしきい値電圧は電圧降下を相殺するように高く調整することができるが、スイッチング性能に対する不利益が、如何なる潜在的な利益よりも重大となるものである。

【0015】

一方、GaNスイッチに対して逆並列ダイオードを設けると、これに対応する $I-V$ 曲線を $I-V$ 曲線222に一層類似するようにしうる。この場合、逆並列ダイオードを設けない場合と相違し、電流は、 $V_F = 0.7$ ボルト以下のようなショットキー形態の低い電圧降下を有しうるダイオードを通る為、高電圧状態が回避され、これによりGaNスイッチに対する過電圧保護を達成する。しかし、前述したように、GaNスイッチングトランジスタに対しモノリシックダイオードを集積化するのは困難で複雑である。ダイオードをトランジスタに対し集積化しないと、シリコンFETからIII族窒化物HEMTへ切り替えることにより得られる利点が著しく消滅するおそれがある。従って、ダイオードの集積化が困難である為に、 $I-V$ 曲線222に類似する所望の第3象限動作を呈する高電圧動作に適しているGaNスイッチを得るのが困難である。

【0016】

図3は、本発明の一実施例による、疑似ダイオードを有するエンハンスメントモードのGaNスイッチを示す線図である。この図3には、ドライバ310と、高しきい値のGaNトランジスタ340と、低しきい値のGaNダイオード接続トランジスタ346と、ドレインノード342と、ソースノード344と、共通ノード348とが示されている。本例では、高しきい値のGaNトランジスタ340と、低しきい値のGaNダイオード接続トランジスタ346との各々がEモードのGaN-HEMTを有している。図3は例示的なものにすぎず、DモードのGaN-HEMTを用いるか、又はEモードのGaN-HEMTとDモードのGaN-HEMTとの組み合わせを用いる他の実施例も可能であることに注意すべきである

10

20

30

40

50

。用語“低しきい値”及び“高しきい値”は、それぞれのトランジスタのしきい値電圧及びこれらの相対値を言及するものである。低しきい値のGaNダイオード接続トランジスタ346に対する用語“ダイオード接続”は、ソースが共通ノード348でゲートに接続されて図3に示すように並列ダイオードが提供される構成を言及するものである。低しきい値のGaNダイオード接続トランジスタ346のソース及びゲートを互いに短絡させるには、例えば、抵抗値が極めて低い相互接続金属を用いることができる。

【0017】

図3に示すように、低しきい値のGaNダイオード接続トランジスタ346は、高しきい値のGaNトランジスタ340の両端間に結合されている。特に、高しきい値のGaNトランジスタ340のドレインは低しきい値のGaNダイオード接続トランジスタ346のドレインに短絡されており、高しきい値のGaNトランジスタ340のソースは低しきい値のGaNダイオード接続トランジスタ346のソースに短絡されている。

10

【0018】

特に、低しきい値のGaNダイオード接続トランジスタ346に着目するに、GaNトランジスタの電圧降下は $V_F = V_{th} - V_{GS}$ である。しかし、GaNトランジスタは、ゲートが低抵抗をもってソースに短絡されている“ダイオード接続”されている為、 V_{GS} はゼロに簡約され、電圧降下は単にしきい値電圧 V_{th} に等しくなる。従って、 V_{th} を約0.7ボルト以下のような低い値に設定することにより、ダイオードを逆方向モードで模倣するための十分に低い電圧降下を達成しうる。低い V_{th} は雑音余裕度を極めて小さくする為、例えば、前述した相互接続金属を用いることにより、ソースへのゲートの短絡ができるだけ小さい抵抗値を有するようにすることが重要である。従って、 V_{th} を適切に低くし、ゲート及びソース間の接続を極めて低い抵抗値とすることにより、ショットキー形態のダイオード性能を達成しうる。

20

【0019】

しかし、不運なことに、極めて低い V_{th} の特性を有するトランジスタは、特に高電圧分野に対するスイッチングに適さなくなるおそれがある。 V_{th} が約3ボルト以上のように充分高くないと、高電圧回路動作に対する充分な雑音排除性のような、ある種の所望の回路特性を実現できない。例えば、ソースノード344が接地されているものとする、ドレインノード342における電圧は40ボルト及び600ボルト間の値としうる。更に、ドライバ310は、0ボルトと12ボルトとの間のゲート駆動電圧で高しきい値のGaNトランジスタ340を駆動することができる。このような高電圧を支持するためには、高しきい値のGaNトランジスタ340を、ほぼ0.7ボルト以下のような比較的低いしきい値電圧を有しうる低しきい値のGaNダイオード接続トランジスタ346に比べて、ほぼ3ボルト以上高い電圧のような、比較的高いしきい値電圧を有するように構成する必要がある。

30

【0020】

高しきい値のGaNトランジスタ340及び低しきい値のGaNダイオード接続トランジスタ346は代表的に互いに著しく近接させるか又は単一のスイッチングデバイス内にモノリシックに集積化させ、GaN / AlGaIn - HEMTのようなIII族窒化物トランジスタの高性能スイッチング特性を利用した有効な低抵抗回路を得るようにする必要がある。例えば、高しきい値のGaNトランジスタ340及び低しきい値のGaNダイオード接続トランジスタ346は、例えば、GaN基板、炭化ケイ素基板、アルミナ基板又はシリコンのみの基板を有することのできる同じデバイス基板上に形成しうる。デバイスのフォームファクタ（形状因子）を最適化するために、順方向モードでのスイッチングに対して応答しうる高しきい値のGaNトランジスタ340は、逆方向モードでのダイオード機能に対してのみ応答しうる低しきい値のGaNダイオード接続トランジスタ346に比べて著しく大きなデバイス表面積を有するようにしうる。特に、高しきい値のGaNトランジスタ340と低しきい値のGaNダイオード接続トランジスタ346との間の表面積の比は約9：1よりも大きくしうる。

40

【0021】

トランジスタは互いに著しく近接している為、一方のトランジスタが他方のトランジス

50

タのしきい値電圧に影響を及ぼさないようにするのは困難である。しかし、適切なマスキング処理やトランジスタのしきい値電圧を変更する種々の技術を用いることにより、低しきい値のGaNダイオード接続トランジスタ346と高しきい値のGaNトランジスタ340との間で充分なしきい値電圧差を達成しうる。例えば、低しきい値のGaNダイオード接続トランジスタ346を形成してマスキングした後に、GaNトランジスタ340のしきい値電圧を変更して高しきい値電圧を達成するようにしうる。GaNトランジスタ340における2DEG（二次元電子ガス）伝導チャネルを遮断することにより、高しきい値電圧を達成しうる。例えば、2DEG伝導チャネルを遮断する方法は、トランジスタのゲートの下側に凹所を形成する処理を有する方法である。他の方法は、トランジスタのゲート領域内で電荷を捕捉する処理を有する方法である。電荷は、例えば、ゲート電極内や、このゲート電極の下側のゲート誘電体内や、このゲート誘電体の下側の半導体領域内でも形成したり、捕捉したり、又はその双方を行ったりしうる。図3に示すような二重のしきい値スイッチデバイスを形成することにより、逆方向モードでの過電圧保護に対するダイオード機能と、順方向モードでの高電圧動作に対する雑音排除性とを達成しうる。

10

【0022】

図4は、本発明の実施例による、疑似ダイオードを有するエンハンスメントモードのGaNスイッチに対する電流対電圧（ I_V ）グラフを示す（図4は実際のものに正比例して描いていない）。X軸（ V_{DS} ）はスイッチのドレイン及びソース間の電圧を表しており、Y軸（ I_D ）はスイッチのドレインを流れる電流を表している。第3象限では、 I_V 曲線422は逆方向モードに対して示されている。第1象限では、 I_V 曲線426a、426b及び426cが順方向モードに対して示されており、各曲線はそれぞれ異なる V_{GS} すなわちゲート駆動電圧を表している。図4に示す I_V グラフは、図3の線図に示すデバイスに対応しうる。

20

【0023】

図4の第3象限に示すように、 I_V 曲線422の電圧降下は、 V_{th} 424で示すように逆方向モードにおいて0.7ボルト以下の極めて低い値となる。 V_{th} 424は例えば、低しきい値のGaNダイオード接続トランジスタ346の V_{th} に相当しうる。従って、GaNスイッチは、逆方向モードにおいて過電圧に対して保護される。

【0024】

図4の第1象限に示すように、 I_V 曲線426a、426b及び426cの各々は、順方向モードにおいてそれぞれ異なるゲート駆動電圧、すなわち V_{GS} に対応している。従って、ゲート駆動電圧を調整することにより、デバイスを高電圧分野に対し柔軟に構成しうる。高しきい値のGaNトランジスタ340の V_{th} を約3ボルト以上のような適切に高い値に調整することにより、第1象限におけるGaNスイッチの順方向モードの動作に対し雑音排除性を得ることができる。

30

【0025】

図5は、本発明の実施例による、ハーフブリッジ回路内に集積化された疑似ダイオードを有するエンハンスメントモードのGaNスイッチを示す線図である。この図5には、ドライバ510aと、ドライバ510bと、GaNスイッチングデバイス530aと、GaNスイッチングデバイス530bと、インダクタ516と、IC518とが示されている。GaNスイッチングデバイス530a及びドライバ510aは、図3の線図に示すデバイスに相当しうる。GaNスイッチングデバイス530b及びドライバ510bも、図3の線図に示すデバイスに相当しうる。

40

【0026】

図5に示すように、ハーフブリッジ回路は、インダクタ516と、GaNスイッチングデバイス530a及び530bとを用い、各GaNスイッチングデバイスが本発明による疑似ダイオードを有するようにすることにより、IC518に対する有効なDC-DC電力変換を達成しうる。従って、通常固有のボディダイオードを有するシリコンFETにより得られていた過電圧保護が依然として得られているとともに、GaN-HEMTのようなIII族窒化物トランジスタの優れたスイッチング特性を利用しうる。

50

【 0 0 2 7 】

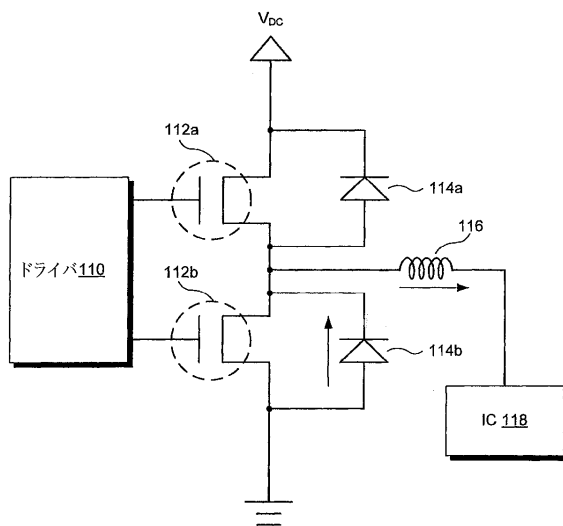
従って、上述したところでは、疑似ダイオードを有するIII族窒化物デバイスを説明したものである。二重しきい値トランジスタを有する本発明のスイッチングデバイスによれば、シリコンのみの技術で集積化ダイオード（例えば、ボディダイオード）により得られたモノリシック構造及び過電圧保護を有するIII族窒化物トランジスタのスイッチングの利点を提供するものである。これらの利点は、DC - DC電力変換回路のような高圧電力分野にとって特に有利なことである。

【 0 0 2 8 】

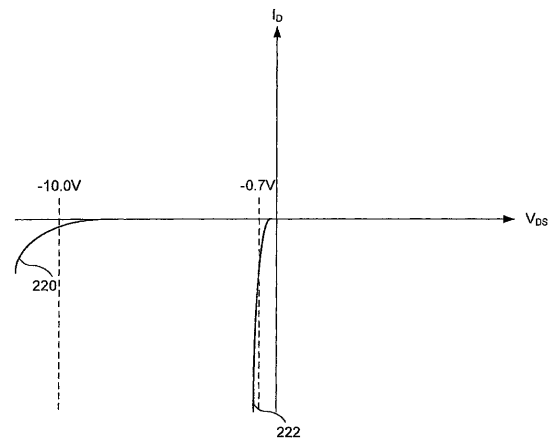
本発明の上述した説明から明らかなように、本発明の範囲を逸脱することなしに本発明の概念を遂行するのに、種々の技術を用いることができる。更に、幾つかの実施例を特に参照して本発明を説明したが、当業者にとって明らかなように、本発明の精神及び範囲を逸脱することなしに本発明の形態及び細部において変更を行い得るものである。従って、上述した実施例はあらゆる点において例示的なものであり、限定的なものではないことを考慮すべきである。更に、本発明は上述した特定の実施例に限定されず、本発明の範囲から逸脱することなしに、本発明に多くの再配置、変形及び置換を行い得ることを理解すべきである。

10

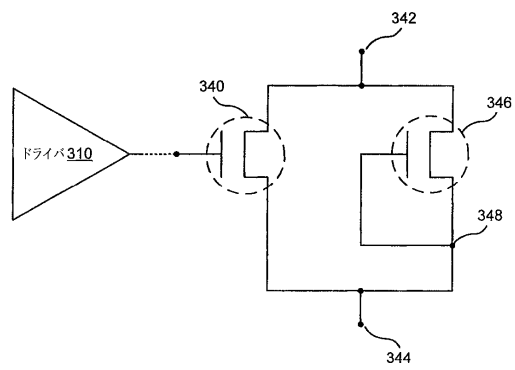
【 図 1 】



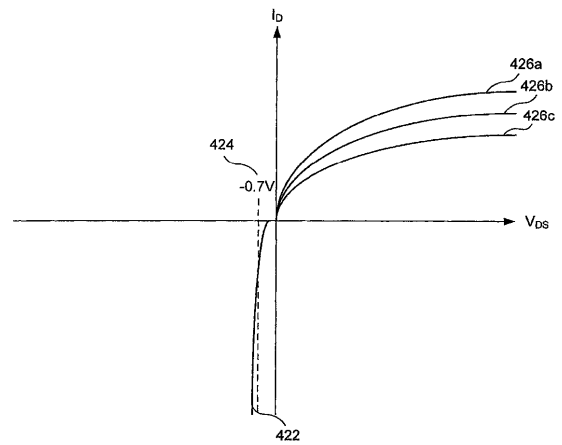
【 図 2 】



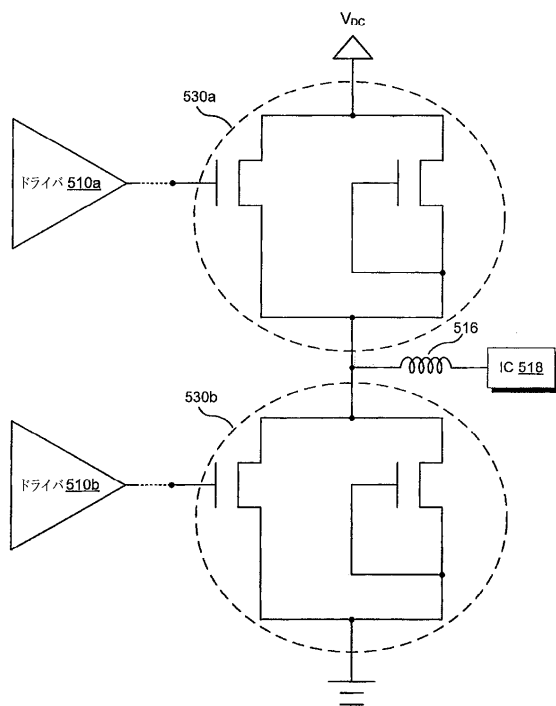
【図 3】



【図 4】



【図 5】



フロントページの続き

(51)Int.Cl. F I

H 0 1 L 29/778 (2006.01)

H 0 1 L 29/812 (2006.01)

合議体

審判長 飯田 清司

審判官 鈴木 匡明

審判官 河口 雅英

(56)参考文献 米国特許出願公開第2009/72269(US, A1)

特表2009-509343(JP, A)

特開2005-235985(JP, A)

特開2008-21930(JP, A)

特開2009-164158(JP, A)

特開2008-91394(JP, A)

特開2006-157110(JP, A)

特開昭54-148365(JP, A)

特表2011-512119(JP, A)

特開平9-223799(JP, A)

特開平2-98170(JP, A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 27/06

H 0 1 L 29/80

H 0 1 L 29/78

H 0 1 L 21/8236

H 0 1 L 29/778