

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
G01H 13/00

(45) 공고일자 1992년 11월 13일
(11) 공고번호 특 1992-0010024

(21) 출원번호	특 1988-0012353	(65) 공개번호	특 1989-0017861
(22) 출원일자	1988년 09월 23일	(43) 공개일자	1989년 12월 18일
(30) 우선권 주장	88-129671 1988년 05월 27일 일본(JP)		
(71) 출원인	요코가와덴기 가부시기가이샤 야마나카 다카시 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고		
(72) 발명자	긴지 하라다 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고 이께다 교이찌 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고 구와야마 히데끼 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고 고바야시 다카시 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고 니시카와 다다시 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고 와다나베 데쓰야 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고 요시다 다카시 일본국 도오교오도 무사시노시 나카쥬 2쥬오메 9반 32고		
(74) 대리인	신중훈		

심사관 : 김영진 (책자공보 제3041호)

(54) 진동형 변환기 및 그 제조방법

요약

내용 없음.

대표도

도 1

명세서

[발명의 명칭]

진동형 변환기 및 그 제조방법

[도면의 간단한 설명]

제1도는 진동형 변환기가 압력센서로서 사용된 종래 구성을 도시한 사시도.

제2도는 제1도의 단면 A를 확대하고, 그것에 진동검출회로가 연결된 블록도.

제3도는 제2도의 A-A' 선을 따라 자른 단면도.

제4도는 제2도에 도시된 구성을 전기적 등가회로로 표시한 설명도.

제5도는 본 발명의 일 실시예의 전체 구성을 도시한 전체구성도.

제6도는 제5도에 도시된 진동기 본체의 요부구성을 도시한 것으로,

제6a도는 셀이 제거된 경우의 상면도.

제6b도는 제6a도의 B-B' 선을 따라 자른 단면도.

제7도는 제1도에 도시된 진동형 변환기의 5/N비의 측정을 통해 얻어진 결과의 특성을 도시한 특성도.

제8도는 제5도에 도시된 실시예의 변형예의 요부를 도시한 블록도.

제9도는 제5도에 도시된 진동형 변환기를 제조하는 공정을 도시한 공정도.

제10도는 제5도에 도시된 H형 진동기본체를 형성하는 일부공정을 도시한 공정도.

제11도는 제9도에 도시된 공정중 진동기의 수율을 증강하고 안정화하는 공정을 도시한 공정도.

제12도는 제9도 공정의 개량점을 예시한 예시도.

제13도는 제11도의 보조에피택셜층의 효과를 예시한 예시도.

제14도는 셀의 내부를 진공으로 유지하는 진동기본체의 구조를 실현하는 제조공정의 요부를 도시한 공정도.

제15도는 제14도에서 셀의 내부를 진공으로 유지하도록 가스를 배기하는 특성도.

제16도는 제14도에 도시된 공정이 부분적으로 변형된 공정도.

제17도는 초기장력을 진동기에 주기위한 진동형 변환기의 요부구성을 도시한 단면도.

제18도는 각종 불순물의 공유결합반경(R_i)과 실리콘의 공유결합반경(R_{Si})에 대한 각각의 불순물의 공유결합반경(R_i)의 관계를 나타낸 특성도.

제19도는 불순물 농도에 대한 격자 상수의 변화를 도시한 특성도.

제20도는 제17도에 도시된 진동형 변형센서의 요부인 진동기본체를 위한 제조공정의 요부를 도시한 공정도.

제21도는 제5도에 도시된 증폭기의 상세한 구성을 도시한 회로도.

제22도는 제21도에 도시된 증폭기의 회로 구성을 채용한 경우의 효과를 나타내는 특성도.

제23도는 제21도에 도시한 전계효과트랜지스터를 제거하고 단락하여 구동력을 일정(일정한 구동전압에 의한 구동)하게 한때의 회로블록도.

* 도면의 주요부분에 대한 부호의 설명

24 : 진동기본체	25 : 다이아프램
26A, 26B : 제1진동기	27 : 제2진동기
28 : H형오목부	29, 30, 31, 32 : 전극
33 : 입력변압기	34 : 입력단자
35 : 출력단자	36 : 출력변압기
39 : 증폭기	40 : n형 실리콘단결정 기판
41, 52 : 보호막	42, 53 : 개구부
43 : 오목부	44 : 제1에피택셜층
45 : 제2에피택셜층	46 : 제3에피택셜층
47 : 제4에피택셜층	48 : 주입구
51, 75 : 셀	54 : H형오목부
71 : 보조에피택셜층	72 : P형잔류부
73 : n형반전층	74 : 중공실
76 : 진동기	77 : 제2에피택셜층

[발명의 상세한 설명]

본 발명은, 진동형 변환기 및 그 제조방법에 관한 것으로, 특히 실리콘 기판에 형성한 비임형 진동기를 그 진동기가 가진 고유진동수로 진동시켜두고, 이 실리콘기판에 가해지는 힘, 압력, 혹은 차압 등의 물리량에 대응하여 진동기에 발생하는 고유진동수의 변화로부터 이들 물리량을 검출하는 진동형변환기 및 그 제조방법에 관한 것이다.

더욱 상세하게 설명하면, 본 발명은 S/N비가 높고, 자기(自己)발진을 안정하게 일으킬 수 있는 진동형 변환기에 관한 것이다.

제1도~제4도는 종래의 진동형 변환기의 일실시예의 구성을 도시한 구성도이다.

제1도는 진동형 변환기를 압력센서로서 사용한 구성으로 하였을때의 사시도, 제2도는 제1도에 있어서의 단면 A를 확대하고 여기에 진동검출회로를 접속한 구성도, 제3도는 제2도에 있어서의 A-A' 단면을 도시한 단면도, 제4도는 제2도에 도시한 구성을 전기적인 등가회로로 도시한 설명도이다.

제1도에 도시한 바와 같이, (10)은 그 상부면이 결정면(100)을 가지는 예를들면 불순물 농도 10^{15} 원

자/cm³ 이하에서 전도형식이 P형인 실리콘단결정기판이다. 이 기판(10)의 한쪽면에 다이어프램(11)이 뒷면부터 에칭에 의하여 파울려져서 얇게 형성되어 있다.

이 다이어프램(11)의 주변의 두꺼운 벽부(12)는 중앙에 압력도입구멍(13)을 가진 대좌부(14)에 접합되고, 또한 이 대좌부(14)는 압력도입구멍(13)과 연통하도록 도입관(15)이 접합되어, 이 도입관(15)에 측정해야 할 압력 P가 도입된다.

이 다이어프램(11)의 부호 A로 표시한 상기 에칭하지 않은 쪽의 표면에는 부분적으로 불순물을 농도 10¹⁷ 정도의 n⁺ 확산층(도면에서는 생략)이 형성되고, 이 n⁺ 확산층의 일부에 진동기(16)가 <001> 방향으로 형성되어 있다(제2도).

이 진동기(16)는 예를들면 다이어프램(11)에 형성된 n⁺층 및 p층을 포토리소그래피(photo-lithography)와 언더에칭(underetching)의 기술을 사용하여 가공함으로써 얻어진다.

(17)은 진동기(16)의 거의 중앙부상에 진동기(16)에 직교하여 비접촉의 상태로 설치된 자석이고, (18)은 절연막으로서의 SiO₂막이다(제3도 참조).

(19a)(19b)는 예를들면 Al 등의 금속전극이며, 이 금속전극(19a)의 일단부는 진동기(16)에서부터 연장된 n⁺층에 SiO₂ 층을 개재하여 형성된 접촉구멍(20a)을 통해서 접속되고, 그 타단부는 리이드선을 개재하여 진동기(16)의 저항치와 거의 동등한 비교저항(R₀)의 일단부와 증폭기(21)의 입력단부에 각각 접속되어 있다. 증폭기(21)의 출력단부로부터는 출력신호가 출력됨과 동시에 변압기(22)의 1차코일(L₁)의 일단부에 접속되어 있다. 이 코일(L₁)의 타단부는 공통선에 접속되어 있다.

한편, 비교저항(R₀)의 타단부는 중점이 공통선에 접속된 변압기(22)의 2차코일(L₂)의 일단부에 접속되고, 이 2차코일(L₂)의 타단부는 진동기(16)의 타단부에 상기와 마찬가지로 형성된 금속전극(19b) 및 접속구멍(20b)을 개재하여 n⁺층에 접속되어 있다.

이상의 구성에 있어서, P형층(기판(10))과 n⁺형층(진동기(16)) 사이에 역바이어스전압을 인가하여 절연하고, 진동기(16)에 교류전류(i)를 흐르게 하면 진동기(16)의 공진상태에 있어서 진동기(16)의 임피던스가 상승하나 이때의 임피던스를 R로 하면, 제4도에 도시한 바와 같은 등가회로를 얻는다.

따라서, 중점(Co)을 공통선에 접속한 2차코일(L₂), 비교저항(R₀) 및 임피던스(R₀)에 의하여 브리지가 구성되므로, 이 브리지에 의한 불평형 신호를 증폭기(21)로 검출하고 그 출력을 귀환선(23)을 개재하여 1차 코일(L₁)로 정귀환하면, 시스템은 진동자(16)의 고유진동수로 자기발진을 일으킨다.

상기 구성에 있어서, 진동기(16)의 임피던스(R)는 공유진동수에 따라서 상승한다. 이 임피던스(R)는, 다음식과 같이 나타낼 수 있다.

$$R \approx (1/222) \cdot (1/(Egr)^{1/2}) \cdot (AB^2 l^2 / bh^2) \cdot Q + Rd$$

여기에서, E ; 탄성율

g ; 중력가속도

r ; 진동자를 구성하는 있는 재료의 밀도

A ; 진동모드에 의해 결정되는 상수

B ; 자속밀도

l ; 진동비임의 길이

b ; 진동비임의 폭

h ; 진동비임의 두께

Q ; 양호도(품질인자)

Rd ; 직류저항치.

상기 식에 의하면 진동기(16)의 Q가 수백~수만의 값을 취하기 때문에, 공진상태에 있어서, 증폭기(21)의 출력으로서, 큰 진폭신호를 얻을 수 있다. 이와 같이 진동형 변환기는 증폭기(21)의 이득을 충분히 크게 취하여 정귀환하도록 구성하면 그 시스템은 고유진동수로 자기발진한다.

그러나, 진동기는, 예를들면 n형실리콘 기판에 B(붕소)를 4×(10¹⁹ 원자/cm³) 이상으로 확산하여 선택성 에칭에 의하여 P형으로서 형성한 것을 사용해도 된다.

그러나, 이와 같은 진동형 변환기에 있어서는, 진동기(16)에 발생하는 역기전력을 교류 브리지의 불평형 전압으로부터 검출하고 있으나, 여진전류의 여진성분을 교류 브리지로 완전하게 억압하는 것은 사실상 불가능하므로 브리지출력에는 여진전류 성분에 의거한 전압이 실려온다. 이때문에, 여진성분의 전압에 진동기의 임피던스의 변화에 의거한 전압이 중첩하여 S/N비가 나빠지고, 안정된 출력신호를 얻을 수 없다고 하는 문제가 있다.

이상의 종래기술을 감안하여, 본 발명의 제1목적은 이상과 같은 과제를 해결하여 S/N비가 양호하고 안정된 출력을 얻을 수 있으며 또한 감도가 양호한 진동기를 가진 진동형 변환기를 제공하는 것이고, 제2목적은 이와 같은 진동형 변환기를 제조하는 제조방법을 제공방법을 제공하는 것이다.

이상의 목적을 달성하기 위한 본 발명의 주된 구성은, 첫째로 실리콘 단결정의 기판상에 설치된 실리콘 단결정재로 이루어진 진동기 본체와, 이 진동기본체를 여진하는 여진수단과, 진동기본체의 여진된 진동을 검출하는 진동검출수단을 구비한 진동형 변환기에 있어서, 양단부가 기판에 고정되고 서로 평행하게 배치된 2개의 제1진동기와 이 제1진동기의 중앙부를 기계적으로 결합하는 제2진동기를 가진 H형의 진동기본체와, 진동기본체에 직교하고 직류전계를 인가하는 자장인가수단과, 한쪽의 제1진동기의 양단부 혹은 2개의 제1진동기의 한쪽의 동일 단부쪽으로 교류전류를 흐르게하여 상기 직류자장과 상호작용에 의하여 진동기를 진동시키는 여진수단과, 다른쪽의 제1진동기의 양단부 혹은 2개의 제1진동기의 다른쪽의 동일 단부쪽에 발생하는 기전력을 검출하는 진동검출수단과, 상기 여진수단과 진동검출수단과의 사이에 접속된 증폭수단을 구비한 것을 특징으로하고, 또한, 진동기를 구성하는 원자의 결합반경보다 작은 결합반경을 가진 다른 원자를 주입하여 소정의 초기장력이 부여된 진동기를 구비하도록한 것이고, 둘째로 실리콘 단결정의 기판상에 형성된 얇은 다이어프램상에 단부를 제외하고 이 다이어프램과 소정의 간격을 유지하여 일체로 비임형상의 진동기를 형성하고 또한 그 상부면을 셀에 의하여 진동기와는 소정의 간격을 유지하여 덮도록 형성하는 진동형 변환기의 제조방법에 있어서, 실리콘 혹은 실리콘산화막으로 이루어진 간격대응부와 진동기를 기판과 일체가 되도록 형성한 후, 간격대응부의 상부를 셀에 상당하는 셀상당부로 기판과 일체로 덮고, 다음에 간격대응부에 이르는 에칭액의 주입구를 셀상당부에 형성하여 간격대응부를 에칭에 의하여 제거한 후, 주입구를 폐쇄하여 기밀을 유지하도록 하여 제조한 것이다.

이상의 구성에 있어서는, 기판상의 다이어프램에 외력이 가해지면, 진동기본체의 고유진동수는 이 외력에 대응하여 변화한다. 이 진동기 본체의 진동은 진동검출수단에 의하여 검출되고 고유진동수의 변화가 출력신호로서 출력된다.

그후, 이 고유진동수의 변화로부터 다이어프램에 가해진 물리량을 감지한다.

또, 이상의 제조방법에 있어서는, 실리콘 기판에 대하여 에칭에 의하여 얇은 다이어프램을 형성하고, 이 부분에 단결정의 특성을 이용하여 에칭과 반도체기술을 사용하여 H형의 진동기 본체를 다이어프램과 일체로 형성할 수 있다.

이하, 본 발명의 실시예에 대하여 도면에 의거하여 설명한다.

제5도는 본 발명의 일실시예의 전체 구성을 도시한 구성도이다.

제6도는 제5도에 도시한 진동자 본체의 요부의 구성을 도시한 것으로, 제6a도는 셀을 제거하였을때의 상면도, 제6b도는 제6a도의 B-B' 단면을 도시하고 있다.

진동기 본체(24)는, 예를들면 전도형식이 n형인 실리콘 단결정으로 이루어진 다이어프램(25)상에 일체로 형성된 P형의 실리콘으로 이루어진 제1진동기(26A),(26B)와 제2진동기(27)로 구성된 H형의 진동기동으로 구성되어 있다.

다이어프램(25)은, 제3도에 도시한 다이어프램(11)과 마찬가지로 주위에 두꺼운 벽부(도시하지 않음)를 가진 n형의 실리콘 기판의 하부면의 중앙부를 에칭하여 얇게해서 형성되어 있으며, 측정압력이 이 면에 인가되므로써 전체로서 변위한다. 이 다이어프램(25)의 상부면의 결정면(100)의 일부에는 에칭에 의하여 각 진동기가 수납되는 H형상의 오목부(28)가 형성되어 있다.

이 오목부(28)를 넘도록 하여, 비임형상의 제1진동기(26A),(26B)가 각각 결정축 <011> 과 평행하게 다이어프램(25)과 일체로 P형으로 형성되고, 이들의 중앙부를 이들 진동기에 직각으로 P형의 비임형상의 제2진동기(27)로 결합하여 H형의 진동기를 형성하고 있다.

이 제1진동기(26A)의 양단부에는 전극(29)과 (30)이, 또한 제1진동기(26B)의 양단부에는 전극(31)과 (32)이 형성되어 있다.

제2진동기(27)의 상부에는 이것과 평행하게 자석(17)이 배치되고, 제1진동기(26A),(27B)에 직각으로 자장을 발생시키고 있다.

여진수단으로서 기능하는 입력변압기(33)의 출력단자는 전극(29),(30)에, 그 입력단자(34)의 일단부는 출력단자(35)에, 타단부는 공통선에 각각 접속되어 있다.

진동검출수단으로서 기능하는 출력변압기(36)의 입력단자는 전극(31),(32)에 접속되고, 그 출력단자(37),(38)는 증폭기(39)의 입력단부에 각각 접속되어 있다.

또한, 이상의 제5도, 제6도에 있어서는 설명의 편의상, 다이어프램(25)의 상부를 덮는 셀을 제외하고 기재하고 있으나, 후술하는 바와 같이 실제로는 제1진동기(26A),(26B) 및 제2진동기(27)의 주위는 소정의 간격으로 에피택셜 성장등의 반도체 기술로 다이어프램(25)과 일체로 덮혀지고, 또한 이 간격으로 내부는 진공으로 유지되고 진동기의 진동에 대하여 높은 Q인자가 유지되도록 되어있다.

이상의 구성에 있어서, 입력변압기(33)에 증폭기(39)로부터 입력된 전압에 의하여, 제1진동기(26A)가 자석(17)의 자장과 상호작용에 의하여 여진되어 진동한다. 이 진동에 의하여, 제1진동기(26B)는 제2진동기(27)를 개재하여 진동되고 이 진동을 자석(17)과의 상호작용에 의하여 출력변압기(36)의 입력단부에 기전력(e)을 발생시킨다. 이 기전력(e)은 출력변압기(36)를 개재하여 증폭기(39)에 입력되고 증폭되어서 출력단자(35)로 출력된다. 이 증폭된 전압은 입력변압기(33)에 정귀환되고, 이것이 반복되어서 시스템이 자기발진을 한다.

이상과 같이, 진동기 본체(24)는 여진용의 제1진동기(26A)와, 기전력검출용의 제1진동기(26B)로 나뉘어지고, 제2진동기(27)로 제1진동기(26A)와 (26B)의 진동루프의 부분을 기계적으로 결합하도록 하였으므로, 여진전류 성분이 기전력(e)에 중첩하지 않고, 높은 여진성분 제거비(S/M비)를 얻을 수 있다.

제7도는 이상과 같이 구성된 진동형 변환기의 S/N비를 측정한 결과를 나타낸 것이다. 제7도에 있어

서, 가로축은 1논금당 1KHz의 폭으로 나타낸 주파수, 세로축은 1논금당 5dBm의 폭으로 나타낸 감쇠도를 나타내고 있다.

다이어프램(25)에 인가된 압력을 영으로 하였을때의 공진주파수는 71551.1Hz이고, 이때 X표로 표시한 점은 기준레벨을 -7.0dBm으로 해서 -13.3dBm이고, 공진점을 벗어나에 따라서 -52dBm의 노이즈라인을 표시한 선에 점점 가까워지고 있다. 5/N비는 이들의 차이로서 표현되고, 종래에 비하여 현격히 좋은 대략 30~40dB의 S/N비가 얻어지고 있다.

제8도는 본 발명의 다른 실시예의 요부를 도시한 구성도이다.

본 실시예에서는, 입력변압기(33)의 2차측을 2개의 제1진동기(26A), (26B)의 한쪽의 동일단부측에 접속하고, 출력변압기(36)의 1차측을 2개의 제1진동기(26A), (26B)의 다른쪽의 동일 단부측에 접속하도록 한 것이다.

또한, 상기한 실시예에서는, 제2진동기(27)는 P형실리콘으로서 설명하였으나, 이것에 한정되는 것은 아니고, 예를들면, 산화실리콘(SiO_2), 혹은 질화규소(Si_3N_4)에 알루미늄등의 도체를 증착한 것이어도 된다.

또, 이러한 진동형 변환기는 실리콘 탄성율의 온도계수에 따라서 그 진동주파수가 변화하므로, 압력계 외에 진공용기에 수납하여 온도계로서 이용할 수 있는 외에, 밀도계로서도 이용할 수 있다.

바와 같이, 진동기 본체(24)는, 여진용의 제1진동기(26A)와 기전력 검출용의 제1진동기(26B)로 나누어져 있으며, 또한 제2진동기(27)로 제1진동기(26A)와 (26B)의 진동루프의 부분을 기계적으로 결합하도록 하였으므로, 여진 전류성분을 함유하지 않고, 높은 여진성분의 제거비(S/N비)를 얻을 수 있다.

따라서, 제5도에 도시한 실시예에 의하면, S/N비가 양호하고 한정한 주파수 출력신호를 얻을 수 있는 진동형변환기를 실현할 수 있다.

제9도는 제5도에 도시한 진동형 변환기를 제조하는 제조방법을 도시한 공정도이다. 또한, 이 공정도에서는 설명을 간단하게하기 위하여, 우선 진동기 본체(24) 대신에 제2진동기(27)를 결합하지 않은 상태의 빙형상의 제1진동기(26A)를 제조하는 것으로서 설명한다.

제9a도는 보호막의 형성과 그 일부를 개구하는 공정을 도시하고 있다.

n형의 실리콘단결정기판(40)의 결정면(100)상에 실리콘산화물 혹은 실리콘질화물등의 보호막(41)을 형성한 후, 제1진동기(26A)의 형상에 따른 패턴이 형성된 마스크를 사용하여 보호막(41)의 일부에 개구부(42)를 형성한다.

다음에, 제9b도로 이행하나 이 공정은 기판중에 오목부를 형성하는 공정이다.

1050℃의 수소(H_2)분위기중에서 염화수소를 사용하여 에칭을 행하여, 개구부(42)에 대응하는 기판(40)에 오목부(43)를 형성한다.

이 경우에, 예를들면 염화수소 대신에 40℃~130℃의 알칼리액을 사용하여 이방성에칭을 행하여도 된다.

제9c도는 에피택셜공정을 도시하고 있다.

1050℃의 수소(H_2)의 분위기중에서 소스가스에 염화수소를 혼입하여 다층의 선택에피택셜 성장을 행한다. 이점에 대해서, 이하 더욱 상세하게 설명한다.

① 제1스텝으로서, 붕소의 농도가 1^{18}cm^{-3} 인 P형실리콘에 의하여 오목부(43)상에 간격대응부의 하반부로서 기능하는 제1에피택셜층(44)을 선택에피택셜 성장시킨다.

② 제2스텝으로서, 붕소의 농도가 10^{20}cm^{-3} 인 P형실리콘에 의하여 제1에피택셜층(44)표면에 개구부(42)를 막도록 하여 제1진동기(26A)에 상당하는 제2에피택셜층(45)을 선택에피택셜 성장시킨다.

③ 제3스텝으로서, 붕소의 농도가 10^{28}cm^{-3} 인 P형실리콘에 의하여 제2에피택셜층(45)의 표면에 간격대응부의 상반부로서 기능하는 제3에피택셜층(46)을 선택에피택셜성장시킨다.

④ 제4스텝으로서, 붕소의 농도가 10^{20}cm^{-3} 인 P형실리콘에 의하여 제3에피택셜층(46)의 표면에 후술하는 셀에 상당하는 제4에피택셜층(47)을 선택에피택셜성장시킨다.

그러나, 이 경우에 제3에피택셜층(46)을 인의 농도가 10^{17}cm^{-3} 인 n형 실리콘을 사용해도 된다.

제9d도는 에칭액을 주입하는 주입구를 형성하는 공정이다.

이 공정에서는 보호막(41)을 불화수소산(HF)으로 에칭하여 제거하고, 제4에피택셜층(47)의 측면에 에칭액을 주입하는 주입구(48)를 형성한다.

제9e도는 진동기와 기판등과의 사이에 간격을 형성하는 선택에칭의 공정을 도시한 것이다.

P형의 제4에피택셜층(47)에 대하여 n형기판(40)이 역바이어스가 되도록 펄스전원(E_p)으로부터 양(+)의 펄스전압을 인가하여 기판(40)을 보호하면서 주입구(48)로부터 알칼리액을 주입하여 제1에피택셜층(44)과 제3에피택셜층(46)을 선택에칭하여 제거한다.

또한, 이 경우, 제3에피택셜층(46)에 인의 농도가 10^{17}cm^{-3} 인 n형 실리콘을 사용하고, 제4에피택셜층

(47)에 붕소의 농도가 10^{20} cm^{-3} 인 P형실리콘을 사용해도 좋다. 이것은, 붕소의 농도가 $4 \times 10^{19} \text{ cm}^{-3}$ 이상으로 되면 에칭작용에 억제현상이 일어나는 것을 이용하고 있다.

마지막으로, 제9f도에 도시한 밀봉공정으로 이행한다.

이 공정에서는, 1050°C 의 수소(H_2)분 위기중에서 n형 실리콘의 에피택셜성장을 행하고, 기판(40)과 제4에피택셜층(47)의 외표면에 에피택셜층(50)을 형성하여 그 일부에서 셀(51)을 구성함과 동시에 주입구(48)를 폐쇄하여 밀봉한다.

또한, 이 밀봉공정은, 이상의 방법 이외에 ① 열산화에 의하여 주입구(48)를 폐쇄하는 방법, ② 폴리실리콘을 CVD법 또는 스퍼터법에 의하여 주입구(48)에 막을 형성시켜서 주입구(48)를 폐쇄하는 방법, ③ 실리콘의 에피택셜법중의 진공증착법에 의하여 주입구(48)를 메우는 방법 또는 ④ 절연물, 예를들면 유리(SiO_2), 규소질화물, 알루미늄등을 CVD법, 스퍼터법, 혹은 증착법에 의하여 주입구(48)를 메우는 방법으로 해도 된다.

이후, 도시하고 있지 않으나, 기판(40)의 바닥면쪽에서부터 에칭에 의하여 기판을 올려서 다이어프램(25)을 형성한다.

이와같은 제조방법을 취하므로써, 다음과 같은 효과를 기대할 수 있다.

첫째로, 기판(40), 제1진동기(26A)로서 기능하는 제2에피택셜층(45) 및 셀(51)이 일체적으로 형성되므로, 기판(40)과 셀(51)을 접합할 필요가 없어, 접합에 의거한 불안정함을 회피할 수 있다.

둘째로, 단순한 구조로 외기와 진동기를 절연할 수 있으므로, 소형화를 용이하게 할 수 있다.

셋째로, 반도체공정기술을 이용하고 있으므로, 진동기와 셀의 정확한 위치, 두께 형상을 용이하게 실현할 수 있다.

제10도는 H형의 진동기본체를 형성한 경우의 공정 일부를 도시한 것이다.

이 경우는, 제9a,b도에 도시한 공정에 대신에 제10도에 도시한 공정으로 교체하고, 그 외의 공정은 제9도에 도시한 공정과 동일하므로써, H형의 진동기 본체(24)를 실현할 수가 있다.

먼저, 제10a도에 도시한 바와같이, 실리콘 기판(40)의 결정면(100)의 상부면에 실리콘산화물 혹은 실리콘질화물등의 보호막(52)을 형성한후, H형으로 개구부를 가진 마스크를 사용하여 기판(40)의 표면에 형성된 보호막(52)을 H형으로 포토리소그라피에 의하여 제거하여 보호막(52)에 H형의 개구부(53)를 형성한다.

이 H형 개구부(53)는, 제1진동기(26A), (26B)와 제2진동기(27)각각에 의하여 형성된 H형 빔의 방향이 기판(40)의 <001> 방향과 이것에 직각 방향으로 되도록 배열한다.

다음에, 제10b도에 도시한 바와같이, 이와같은 개구부(53)를 가진 보호막(52)에 대하여 에칭하면 기판(40)에 개구부(53)에 대응하는 H형의 오목부(54)가 형성된다.

이후는, 제9도에 도시한 바와같이 공정에 따라서 각 공정을 진행하므로써, 제9도에 도시한 바와같은 H형의 진동기 본체(24)가 형성된다.

제11도는 제9도에 도시한 제조공정에 있어서의 진동기의 수율을 향상시켜 안정화하기 위한 공정을 도시한 것이다.

이 공정은, 제11c도를 제외하고 제9도에 도시한 공정과 거의 동일하다.

제11c도의 공정은, 제11b도에 도시한 바와같이 형성한 오목부(43)의 표면에 붕소로 고농도 P^{++} 의 P형의 에피택셜층(71)을 $1\mu\text{m}$ 이하로 얇게 형성한 점에 있다. 이 경우는 P형의 에피택셜층(71)이 에칭액으로 에칭되는 한계부근, 예를들면 $3 \times 10^{19} \text{ cm}^{-3}$ 정도의 농도에 이 농도를 설정하면 된다.

이후, 제11d도의 에피택셜공정, 제11e도의 에칭의 주입구를 형성하는 공정을 거쳐서 제11f도의 에칭공정으로 이행한다.

이 공정에서도, 주입구(48)로 에칭액을 주입하여 간격대응부에 상당하는 제1에피택셜층(44) 및 제3에피택셜층(46)을 에칭하여 제거한다. 이 경우에, 보조에피택셜층(71)은 본래 P형이고 고농도이므로 에칭되지 않으나, 그 두께가 극히 얇으므로 선택에피택셜공정의 자동도핑이나 열공정에 의한 확산에 의하여 알칼리액으로 에칭될 정도로 붕소의 농도가 저하하여 에칭되어, 기판(40)의 n형면이 표면에 나타난다.

이상의 공정에 대하여, 제12도와 제13도를 사용하여 더욱 상세하게 설명한다.

제11c도의 공정에 있어서, 보조에피택셜층(71)이 없을 경우에는, 제11f도의 에칭공정에 있어서 n형의 기판(40)과 P형의 제1에피택셜층(44)과의 사이의 PN접합부와 P형의 Si가 섬모양으로 남는다.

이 섬모양으로 남은 P형의 잔류부(72)(제12도)는 에칭중에 에칭액인 알칼리액과의 경계면에서 n형으로 반전하는 n형 반전층(73)을 형성하고, 이 때문에 펄스 전원(E_p)(제11f도)으로부터 화살표로 표시한 바와 같이 전류(TI)가 흐르는 길이 생겨서 잔류부(72)의 표면이 보호되어 에칭되지 않고, 진동기의 하부가 부분적으로 에칭되지 않는등의 문제가 발생하기 쉽다.

그래서, $1\mu\text{m}$ 이하의 얇은 P형의 고농도 P^{++} ($3 \times 10^{19} \text{ cm}^{-3}$ 정도)의 붕소의 도핑층인 보조에피택셜층(71)을 기판(40)의 상부면에 형성하고, 누설전류(TI)를 차단하여 이 잔류부(72)가 형성되지 않도록 하여 안정된 에칭을 확보하고, 이것에 의하여 생산성 향상을 도모하고 있다.

이후의 공정은, 제9f도에 도시한 공정과 같은 공정에 의하여 셀을 형성한다. 제14도는 셀의 내부를 진공으로 유지하는 진동기 본체의 구조를 실현하는 제조방법의 요부를 도시한 공정도이다.

높은 Q인자를 유지하여 감도 좋게 압력등을 검출하기 위해서는, 진동기의 주위를 진공으로 유지해 둘 필요가 있다. 그러나, 이 경우에, 이와같은 빙형상의 진동기(26A), (26B), (27)를 다이어프램(25)에 일체적으로 형성한 구조의 진동형 변환기에서는 그 제조법의 연구를 요한다.

제14도에서는 제5도에 도시한 진동기 본체중에 제1진동기를 베이스로 하여 그 주위를 진공으로 유지할 경우를 예로들어 설명한다.

제9a~e도까지의 공정은 동일하고, 이에 의하여 제9f도에 상당하는 제14a도의 에칭결과를 얻는다.

제14b도의 공정에서는, 전체를 1050℃의 온도로 수소(H₂)분위기중 또는 진공중에서 기판(40)과 제4에피택셜층(47)외부면의 부분에 n형의 에피택셜 성장을 시킨다. 이 에피택셜성장에 의하여, 기판(40)과 제4에피택셜층(47)과의 사이의 형성된 주입구(48)가 메워져서 셀(51)이 형성되고, 내부에 제2에피택셜층으로 형성된 예를들면 제1진동기(26A)를 가진 진동형 변환기의 진동기의 본체가 형성된다.

이 경우 제1진동기(26A)의 주위와 중공실(74)의 내면에는 주입구(48)의 간격(t)에 상당하는 두께의 n형층이 형성된다.

이 제14b도의 공정에서는 수소(H₂)분위기 중에서 에피택셜성장을 시켰으므로, 실리콘 단결정의 기판(40)과 셀(51)과의 사이에 형성된 중공실(74)안에는 수소(H₂)가 채워져 있다.

그래서, 제14c도에 도시한 바와같이 900℃에서 진공으로한 분위기중에 이 진동기 본체를 가진 진동형 변환기를 넣고, 실리콘의 결정격자의 사이를 통하여 이 수소(H₂)를 탈기하여 진공으로 한다.

이와같이 하여 얻어진 진공 또는 1×10^{-3} Torr 이하로 된다.

또한, 수소분압이 적은 불활성가스 및 질소가스중에서도 마찬가지로의 결과가 얻어지고 있다.

다음에, 제15도를 사용하여 이 수소탈기에 대하여 설명한다. 제15도에 있어서, 가로축은 온도이고, 세로축은 해리압력을 나타내고 있다. 원점에서부터 비스듬하게 그어진 직선은 기판(40)의 실리콘중에 수소가 흡수되는 영역과 실리콘에서 외부로 탈기되는 영역이 분리되는 경계를 나타내고 있다.

이 도면에 의하면, T1 예를들면 1200° K의 진공중에서 긴 시간동안 방치하면, 셀(51)의 내부의 수소는 셀(51)과 기판(40)의 실리콘중에 흡수되어 이들의 실리콘속으로 확산되고, 그 표면에 도달한 수소는 주위의 압력이 P1 예를들면 10^{-3} Torr 이하이면 해리되어 방출된다.

따라서, 중공실(74)안을 예를들면 10^{-3} Torr의 진공도로 해도된다.

이상의 내용은, 상기 공정에 의하여 실험한 결과, 셀(51)내부의 중공실(74)을 대략 10^{-3} Torr에 상당하는 제1진공기(26A)의 Q값인 3×10^4 이상의 값이 얻어지고 있다는 것으로부터 알 수 있다.

제16도에 제14도에 도시한 공정의 일부를 변경한 공정도이다.

제14a도까지의 공정은 동일하고, 이후로 제16a도의 공정으로 이동한다.

제14a도의 공정에서는 에칭에 의하여 주입구(48)를 형성하였으나, 제16a도의 공정은 이 주입구(48)를 밀봉하는 다른 공정이다.

이 공정에서는, 제2에피택셜층(45)에 대하여 제1진동기(26A)로서 작용하는 제4에피택셜층(47)과 실리콘 기판(40)으로 형성된 간격에 산소를 치환한후, 무정형 실리콘을 스퍼터하여 주입구(48)를 밀봉하여, 셀(75)을 형성한다.

이후, 제16b도의 공정으로 이동하여, 탈기한다. 이 공정에서는, 진동기 본체를 포함한 진동형 변환기를 900℃이상의 온도의 진공중에 두고, 제16a도의 공정으로 중공실(74)에 채워진 산소로 중공실(74)내벽을 산화하으로서, 혹은 실리콘 중의 산소의 확산에 의하여 그 일부가 실리콘의 표면으로부터 방출되므로써 진공도를 올린다.

이상 본 발명에 의한 제조방법에 의하면, 실리콘의 기판에 대하여 소정의 갭으로 진동기를 일체로 형성한 후, 소정이 공정으로 진공으로 하였으므로, 압력특성 및 온도 특성이 뛰어난 진동형변환기를 실현할 수 있다.

제17도는 진동기에 초기장력을 부여한 진동형 변환기의 요부구성을 도시한 단면도이다.

진동기 본체는, 예를들면 n형 실리콘 기판(40)에 양단부가 고정되고 이 양단부를 제외하고 기판(40)과 소정의 간격을 유지하여 P형의 진동기(76)가 고정되고, 그 위는 실리콘의 셀(51)로 기판(40)과 일체로 덮이고, 이들등에 둘러싸여 중공실(74)이 형성되어 있다. 이 중공실(74)의 내부는 진공으로 유지되어 있다.

그리고, 다이어프램(25)에 예를들면 측정압력(Pn)이 인가되어 이 다이어프램(25)에 양단부가 고정된 진동기(76)에 발생하는 변형에 대응한 진동기(76)의 공진주 파수를 측정하으로서, 측정압력(Pn)을 얻을 수 있다.

그런데, 진동기(76)는 측정압력(Pm)이 영일때에도 초기장력을 부여해두지 않으면, 측정압력(Pm)에 의하여 파국을 일으켜 측정할 수 없는 상태로 되고, 또 이 초기장력의 분산을 제어해두지 않으면 감

도의 분산도 발생하게 된다.

이하 이점에 대하여 설명한다. 제18도는 각종 불순물의 공유결합 반경(Ri)과, 실리콘의 공유 결합반경(RSi)에 대한 각 불순물의 공유 결합반경(Ri)과의 관계를 나타내고 있다. 제19도는 불순물의 농도에 대한 격자 상수의 변화를 나타내고 있다. 제18도로부터 알 수 있듯이, 실리콘(Si)의 공유결합반경(RSi)이 1.17 Å 인데 대하여 인(P)은 1.10 Å, 붕소(B)는 0.88 Å로 작다. 따라서, 붕소 혹은 인이 실리콘속에 주입되면 이 부분은 인장변형을 받는다. 그 변형의 정도는, 제19도로부터, 예를들면 붕소의 농도가 10^{20} cm^{-3} 일 경우의 격자상수의 변화는 $2 \times 10^{-3} \text{ Å}$ 이고, 한편 실리콘의 격자상수는 5.431 Å 이므로 변형은 약 $4 \times 10^{-4} (=2 \times 10^{-3} / 5.431)$ 으로 된다. 4×10^{-4} 이상의 변형을 부여하기 위해서는, 예를 들면 붕소를 2배인 $2 \times 10^{20} \text{ cm}^{-3}$ 만큼 주입하면, 주입량에 비례하여 8×10^{-4} 의 초기장력이 발생한다. 따라서, 임의의 농도의 붕소를 주입하면 임의의 초기장력을 부여할 수 있다.

제17도에 도시한 진동기(76)는 이것을 이용하여 초기장력이 부여되고 있다.

또한, 4×10^{-4} 미만의 변형을 부여하기 위해서는, n형 실리콘 기판(40)의 인농도를 높여주거나, 혹은 진동기(76)를 산화하여 진동기 표면의 붕소를 산화막중에 편석시키고, HF에 의하여 산화막을 제거함으로써 진동기(76)속의 붕소농도를 내려서 변형을 4×10^{-4} 이하로 조절할 수 있다. 또, 제21도로부터 알 수 있듯이 붕소의 농도가 10^{17} cm^{-3} 정도에서는 거의 변형이 발생하지 않는 것으로 추정된다.

제20도는 본 발명의 진동형 변형 센서의 요부인 진동기 본체의 제조 공정의 요부를 도시한 공정도이다.

제20a도는 제9a-b도의 공정으로 HCl에 의해 에칭되어서 오목부(43)가 형성된 상태를 도시하고 있다.

다음에, 제20b도에 도시한 바와같이, 오목부(43)내에 1050℃의 온도로 수소가스(H_2) 분위기중에서 10^{18} cm^{-3} 의 농도의 붕소(P형)를 선택에피택셜하여 제1에피택셜층(44)을 형성한다.

이후, 제20c도에 도시한 바와같이, 제1에피택셜층(44)상에 1050℃의 온도로 수소가스(H_2)분위기중에서 10^{20} cm^{-3} 정도의 농도로 되도록 조정된 붕소(P형)를 선택에피택셜하여 진동기(76)로 되는 제2에피택셜층(77)을 형성한다.

이것은, 실리콘의 공유결합반경이 1.17 Å이며, 붕소의 공유결합반경은 0.88 Å이므로, 붕소가 부분적으로 실리콘속에 주입되면 그 부분이 인장변형을 받는 것을 이용하여 진동기(76)가 되는 제2에피택셜층(77)의 붕소의 농도를 조정하여 여기에 필요한 초기장력을 부여하기 위함이다.

다음에, 제20d도에 도시한 바와같이, 제2에피택셜층(77)상에 1050℃의 온도로 수소가스(H_2)의 분위기중에서, 10^{18} cm^{-3} 농도의 붕소(P형)를 선택에피택셜하여 제3에피택셜층(46)을 형성한다.

또한, 제20e도에 도시한 바와같이, 제3에피택셜층(46)상에 1050℃의 온도로 수소가스(H_2)분위기중에서, 10^{20} cm^{-3} 농도의 붕소(P형)를 선택에피택셜하여 제4에피택셜층(47)을 형성한다.

제20f도는, 제20e도에 도시한 바와같이 선택에피택셜 고정후에 SiO_2 보호막(41)을 불화수소(HF)로 에칭하여 제거(공정은 도시하지 않음)한 상태에 있어서, 제1에피택셜층(44)과 제3에피택셜층(46)을 제거하는 에칭공정을 도시하고 있다.

이 에칭공정에서는, 도시하고 있지 않으나, 알칼리액중에 전체가 침지되어 있으며, n형의 실리콘기판(40)이 P형의 제2에피택셜층(77)에 대하여 플라스의 전위로 되도록 직류펄스전원(Fp)으로부터 피크치가 5V이고 반복주기가 0.04Hz정도인 양의 펄스전압이 인가되어 있다. 이 전압인가에 의하여 n형의 실리콘기판(40)과 제4에피택셜층(47)은 그 표면에 불용성막이 형성되어서, 그 에칭속도가 제1에피택셜층(44)과 제3에피택셜층(46)에 대하여 대폭으로 지연되므로, 이것을 이용하여 제1에피택셜층(44)과 제3에피택셜층(46)을 제거한다. 또한, 제2에피택셜층(77)은 도핑된 붕소의 농도가 4×10^{19} 보다 클때에는 에칭속도가 도핑되지 않은 실리콘의 경우의 통상속도에서 대폭 지연되는 현상을 이용하여, 제20g도에 도시한 바와같이 제2에피택셜층(77)을 남기고 일부에 주입구(48)를 가지며, 또한 전체로서 실리콘 기판(40)과 제2에피택셜층(77)과의 사이에 간격을 가지도록 형성된다.

이후의 공정에 대해서는, 제9g도 혹은 제14b-e도에 도시한 바와같은 공정과 동일하게 된다. 이와같은 공정을 통해서 제17도에 도시한 진동기 본체의 요부가 형성된다.

또한, 진동기(76)의 초기장력을 더욱 상세하게 조정하기 위해서는, 예를들면 n형의 실리콘 기판(40)속의 인농도를 조정하여 기판(40)과 제2에피택셜층(77)과의 상대변형을 이용하여 초기장력을 조정하도록 한다.

혹은, 저농도의 n형 실리콘을 적당한 두께로 진동기(76)에 에피택셜 성장시키므로써, 외관상 초기장력을 저하시킬 수도 있다. 또, 열산화에 의해 열산화막중에 압축변형이 발생하여 외관상 초기장력을 조절할 수 있다. 또한, CVD, 스퍼터, 증착등에 의해서도 마찬가지로 초기장력을 조절할 수 있다.

지금까지의 실시예에서는, 주입하는 원자를 붕소 혹은 인으로하여 설명하였으나, 이것에 한정되는 것은 아니다. 또, 진동 빔은 실리콘에 한하는 것도 아니다.

이상의 진동형 변형 센서는, 압력측정을 베이스로서 설명하였으나, 이것은 가속도센서, 차압센서등에도 적용할 수 있다.

이상, 구체적으로 설명한 바와같이 본 발명에 의하면, 종래에 비해서 간단한 구성으로 진동비임에

초기장력을 부여할 수 있으며, 또한 그 장력을 용이하게 조정할 수 있다.

다음에, 제5도에 도시한 증폭기를 상세히 설명한다.

제4도에 도시한 종래의 진동형 변환기는, 진동기가 비선형 영역에서 발진을 하는 구성이므로, 예를 들면 제너다이오드로 발진진폭을 제한하면 발진주파수가 변화하고, 또 구동전압을 제어하는 구성에서는 다른 공진시스템과의 결합이나 축정유체와의 접합등의 경계조건에 의하여 진동기의 진폭이 변화하는 일이 종종 발생하여, 정확한 공진주파수를 발생할 수 없다고 하는 문제가 있다. 제21도에 도시한 증폭기를 사용하므로써 이와같은 문제를 해결할 수 있다.

제21도는 제5도에 도시한 증폭기(39)의 상세한 구성을 도시한 회로도이다.

(AMC_1)은 증폭회로로서, 그의 입력단부(+,-)는 진동기 본체(24)의 출력단부(37),(38)에 접속되어 있다. 그 출력단부는 결합 콘덴서(C_5)를 개재하여 증폭회로(AMC_2)에 입력되고 그 출력전압은 결합점(J)에 출력된다. 그 후, 이 출력은 위상조정회로(PHC)를 개재하여 이득 조정회로(GAC)에 출력된다. 이득 조정회로(GAC)는, 그 초기 단계에서 증폭된 후, 그 증폭출력이 저항(R_{10}), 전계효과 트랜지스터(Q_1), 변압기(T)의 직렬회로에 인가되고, 이 변압기(T)의 2차쪽 권선으로부터 출력단자(35)에 그 크기가 제어된 출력전압을 출력한다.

한편, 결합점(J)의 전압(V_j)은 반파정류회로(HWR)에 입력되고, 여기에서 이 전압(V_j)의 크기에 대응한 직류전압(E_j)으로 변환된후, 비교기(CMP)의 반전 입력단부(-)에 입력된다. 비교기(CMP)의 비반전 입력 단부(+)에는 진폭설정회로(ASC)로부터 기준전압(VR)이 인가되어 있으며, 비교기(CMP)는 이것등의 직류전압(E_j)과 기준전압(VR)과의 편차를 증폭하여 그 출력단부로부터 전계 효과 트랜지스터(Q_1)의 게이트에 이 차이전압을 인가하여 그 드레인 게이트간의 저항을 조절하여 변압기(T)에 흐르는 전류를 조절한다.

또한, 이들의 회로에 있어서, (C_6)와 저항(R_{17})에 의하여 위상을 조정하고, 저항(R_{26})에 의하여 출력단자(35)에 발생하는 전압의 진폭을 설정한다.

이상이 구성에 있어서, 증폭기(39)로부터 입력변압기(29)에 전압이 인가되면 그 출력으로부터 제1진동기(26A)에 전류(i)가 흐르고, 자석(17)에 의한 자장과 사이에서 전자력이 작용하여 제1진동기(26A)가 진동한다. 이 진동은 제2진동기(27)를 개재하여 제1진동기(26B)를 진동시키나, 제1진동기(26B)에는 자석(17)으로부터 자장이 인가되어 있으므로, 제1진동기(26B)에는 전압(e)이 발생하여 출력전압기(36)를 개재하여 증폭기(39)에 입력된다. 증폭기(39)는 이 전압을 증폭하여 그 출력단자(35)에 증폭한 전압을 발생시킨다.

이 증폭된 전압은 재차 입력변압기(33)에 인가되고, 제1진동기(26A)에 더욱더 큰 전압으로서 인가된다.

이상을 반복하여 증폭기(39)와 진동기 본체(24)를 결합한 루프는 자기발진을 한다. 그리고, 이 루프의 루프이득을 1이상을 설정해 두므로써, 이 자기발진은 지속된다.

이 경우에, 이 자기발진의 전압진폭은 기준 전압(VR)에 대하여 일정한 오차내에 들어가도록 제어된다.

즉, 결합점의 전압(V_j)에 대응하는 직류 전압(E_j)이 기준전압(VR)에 대하여 클때는, 이들 편차에 따라서 비교기(CMP)의 출력으로 전계효과 트랜지스터(Q)의 내부저항을 증가시켜서 변압기(T)에 흐르는 전류를 최소화하여 출력단자(35)에 발생하는 전압을 최소화한다. 이 결과, 진동기본체(24)에 인가되는 전압이 최소화되고, 증폭기(39)에 입력되는 전압이 최소로 된다.

반대로, 결합점의 전압(V_j)에 대응하는 직류전압(E_j)이 기준 전압(VR)에 대하여 작을때는 이 반대로 동작한다.

이와같이하여 항상 발진진폭을 기준 전압(VR)에 일정한 오차범위내에서 일치하도록 동작한다. 이 오차는 비교기(CMP)의 출력전압/비교기(CMP)의 이득에 의하여 결정된다. 따라서, 비교기(CMP)의 이득이 크면 오차는 무시할 수 있는 값으로 되고, 항상 진동기의 진폭은 기준 전압(VR)과 같아지도록 동작한다.

다음에, 제22도와 제23도를 사용하여 제21도에 도시한 회로구성을 취하였을때의 효과에 대하여 설명한다.

제22도는 제21도에 도시한 회로구성을 채용하였을때의 효과를 나타내고 있으며, 제23도는 제21도에 도시한 전계효과 트랜지스터(Q_1)를 제거하여 단락되고 구동력을 일정(일정한 전원전압에 의한 구동)하게 하였을때의 종래의 회로구성을 취하였을때의 효과를 각각 나타내고 있다. 모두, 스펙은 $1\text{kg}/\text{cm}^2$ 이며, 가로축은 압력, 세로축은 지시치를 각각 나타내고 있다.

이들의 결과로부터 알 수 있듯이, 제22도에 나타낸 경우는 $\pm 0.005\%$ 정도의 변동에 대하여 제23도에 나타낸 경우는 최대 $\pm 0.025\%$ 정도의 변동을 나타내고 있어, 약 5배정도의 개선이 도모되고 있다.

이상, 구체적으로 설명한 바와같이, 본 발명은, 자기발진의 발진진폭은 증폭기의 도중에서부터 검출하고, 이 검출한 발진진폭을 미리 설정한 기준 전압과 비교하여 여기준전압으로 되도록 그 후기단계에 설치된 이득 조절수단을 조정하도록 하여 진폭을 일정하게 유지하였으므로, 발진진폭은 외부조건으로 좌우되지 않고 항상 일정하게 유지되어 자기발진이 발진주파수의 변동을 초래하는 일이 없게 되어, 고정밀도의 진동형 변환기를 실현할 수 있다.

이상, 실시예와 함께 구체적으로 설명한 바와같이 본 발명에 의하면 다음의 효과를 가진다.

(a) 제1청구항에 의한 구성에 의하면, 진동기 본체가 여진용의 제1진동기(26A)와 기전력검출용의 제1진동기(26B)로 나뉘어져 있으며, 또한 제2진동기(27)로 제1진동기(26A)와 (26B)의 진동이 루프부분을 기계적으로 결합하도록 하였으므로, 여진전류성분을 함유하지 않아, 높은 여진성분의 제거비(S/N비)를 얻을 수 있고, 안정한 주파수 출력신호를 얻을 수 있는 진동형 변환기를 실현할 수 있다.

(b) 제2청구항에 의한 구성은 진동기 비임의 방향을 실리콘 단결정의 결정축과 관련시켜서 한정된 것으로, 제1청구항과 동일한 효과를 기대할 수 있다.

(c) 제3청구항에 의한 구성에 의하면, 첫째로, 기판, 제1진동기로서 기능하는 제2에피택셜층 및 셀 어 일체로 형성되므로, 기판과 셀을 접합할 필요가 없이, 접합에 의기한 불안정을 회피할 수 있다. 둘째로, 단순한 구조로 외기와 진동기를 절연할 수 있으므로, 소형화를 용이하게 할 수 있다. 셋째로 반도체 공정기술을 이용하고 있으므로, 진동기 및 셀의 정확한 위치, 두께, 형상을 용이하게 실현할 수 있다.

(d) 제4청구항에 의한 구성은 제3청구항에 기재한 제조방법에 대한 각 부의 구성요소를 도전형식으로 한정된 것으로, 제3청구항과 동일한 효과를 가진다.

(e) 제5청구항에 의한 구성에 의하면, 제3청구항과 기재한 제조방법을 H형의 진동기 본체에 대한 제조 방법에 적용한 것으로, H형으로도 제3청구항의 제조방법과 마찬가지로의 효과를 유지할 수 있다.

(f) 제6청구항에 의한 구성은 제3청구항에 기재한 제조방법을 더욱더 한정하여 진동기, 간격대응부, 셀 상당부를 에피택셜성장법에 의하여 제조하는 제조방법으로 한 것으로, 제3청구항과 동일한 효과를 가진다.

(g) 제7청구항에 의한 구성에 의하면, 제4청구항에 기재한 제조방법에 대하여, 더욱더 수율을 향상시키도록한 제조방법을 제공할 수 있다.

(h) 제8청구항에 의한 구성에 의하면, 실리콘 기판에 대하여 소정의 간격으로 진동기를 일체로 형성한 후, 소정의 공정으로 간단히 진공을 유지하므로, 압력특성 및 온도특성이 뛰어난 진동형 변환기를 실현할 수 있다.

(i) 제9청구항에 의한 구성에 의하면, 제8청구항에 대한 제조방법에 대하여 수소가스 분위기중에서 밀봉하여 진공으로 유지하는 것으로, 제8청구항과 동일한 효과가 있다.

(j) 제10청구항에 의한 구성에 의하면, 제8청구항에 대한 제조방법에 대하여 산소가스분위기 중에서 밀봉하여 진공으로 유지하는 것으로, 제8청구항과 동일한 효과가 있으며, 다양한 제조방법을 확보할 수 있다.

(k) 제11청구항에 의한 구성에 의하면, 종래에 비하여 간단한 구성으로 진동자에 초기장력을 부여할 수 있으며, 또한 그 장력을 용이하게 조정할 수 있다.

(l) 제12청구항에 의한 구성에 의하면, 제2청구항에 기재한 H형의 진동기에 대하여 간단한 구성으로 진동기에 초기장력을 부여할 수 있으며, 또한 그 장력을 용이하게 조정할 수 있다.

(m) 제13청구항에 의한 구성에 의하면, 자기발진의 발진진폭을 증폭기의 도출에서부터 검출하고, 이 검출한 발진진폭을 미리 설정한 기준전압과 비교하여 이 기준 전압으로 되도록 그 후기단계에 설치된 이득조절 수단을 조정하도록 하여 진폭을 일정하게 유지하였으므로, 발진진폭은 외부조건으로 좌우되지 않고 항상 일정하게 유지되어 자기 발진의 발진주파수의 변동을 초래하는 일 없이, 고정밀도의 진동형 변환기를 실현할 수 있다.

(57) 청구의 범위

청구항 1

실리콘 단결정 기판상에 설치된 실리콘 단결정재로 이루어지는 진동기 본체와, 이 진동기 본체를 여진하는 여진수단과, 상기 진동기 본체의 여진된 진동을 검출하는 진동 검출 수단을 구비한 진동형 변환기에 있어서, 양단부가 상기 기판(40)에 고정되고 서로 평행하게 배치된 2개의 제1진동기(26A,26B)와 이 제1진동기의 중앙부를 기계적으로 결합하는 제2진동기(27)를 가진 H형의 진동기 본체(24)와, 이 진동기 본체에 직교하여 직류자장을 인가하는 자장인가 수단(17)과, 한쪽의 상기 제1진동기의 양단부 혹은 2개의 제1진동기의 한쪽의 동일 단부쪽으로 교류전류를 흐르게 하여 상기 직류자장과 상호 작용에 의해 진동기를 진동시키는 여진수단(33)과, 다른쪽의 상기 제1진동기의 양단부 혹은 2개의 상기 제1진동기의 다른 쪽의 동일단부쪽에 발생하는 기전력을 검출하는 진동검출수단(36)과, 상기 여진수단과 상기 진동검출 수단과의 사이에 접속된 증폭 수단(39)을 구비한 것을 특징으로 하는 진동형 변환기.

청구항 2

제1항에 있어서, 상기 각 진동기가 형성되는 기판의 결정면(100)에 대하여 <001>의 방향으로 빔형상으로 상기 각 제1진동기(26A,26B)가 형성되고, 이들 진동기에 직각 방향으로 상기 제2진동기(27)가 형성된 H형상의 진동기 본체(24)를 구비한 것을 특징으로 하는 진동형 변환기.

청구항 3

실리콘 단결정의 기판상에 형성된 얇은 다이어프램상에 단부를 제외하고 이 다이어프램과 소정의 간격을 유지하여 일체적으로 빔형상의 진동기를 형성하고 또 그 상부면을 셀에 의하여 상기 진동화는 소정의 간격을 유지하여 덮도록 형성한 진동형 변환기의 제조방법에 있어서, 실리콘 혹은 실리콘 산화물로 이루어진 상기 간격 대응부(44,46)와 상기 진동기의 대응부(45)를 상기 기판(40)과 일체가 되도록 형성한 후, 상기 간격 대응부의 상부(46)를 상기 셀(51)에 상당하는 셀상단부(47)에서 상기

기판과 일체로 덮고, 다음에 상기 간격 대응부에 이르는 에칭액의 주입구(46)를 상기 셀상당부(47)에 형성하여 상기 간격대응부(44,46)를 에칭에 의하여 제거한 후, 상기 주입구를 폐쇄하여 기밀을 유지하는 공정으로 이루어진 것을 특징으로하는 진동형 변환기의 제조방법.

청구항 4

제3항에 있어서, 상기 기판(40)의 도전형식이 n형, 상기 간격 대응부(44,46)의 도전형식이 P형이고, 상기 진동기 대응부(45)와 상기 셀상당부(47)를 형성하는 에피택셜 성장공정에 있어서, 각각 불순물 농도가 10^{20} cm^{-3} 정도 이상으로 되도록 P형으로 도핑시키는 것을 특징으로하는 진동형 변환기의 제조방법.

청구항 5

제3항에 있어서, 상기 기판의 결정면을(100)면으로하고, 이 면에 대하여 <001>의 방향과 이것과 직각방향으로 이루어진 H형상의 에칭 마스크를 사용하여 상기 기판을 에칭하여 상기 진동기 대신에 H형의 진동기 본체가 수납되는 H형의 오목부(54)를 형성하는 공정이 삽입된 것을 특징으로 하는 진동형 변환기의 제조방법.

청구항 6

제3항에 있어서, 상기 기판상에 실리콘 산화물 혹은 질화물의 보호막(41)을 형성하여 그 일부를 에칭에 의하여 제거하여 오목부(43)를 형성하고, 다음에 이 오목부내에 상기 진동기 대응부(45)와 상기 간격 대응부(44,46)와 셀상당부(47)를 에피택셜성장법에 의하여 형성하고, 이 후 상기 보호막의 나머지 부분을 에칭에 의하여 제거하여 상기 주입구(48)를 형성한 것을 특징으로하는 진동형 변환기의 제조방법.

청구항 7

제4항에 있어서, 상기 기판상에 두께가 $1\mu\text{m}$ 이하이고, 불순물 농도가 10^{20} cm^{-3} 정도이상으로 되도록 도핑시켜 P형의 도전형식을 가진 보조에피택셜층(71)을 형성하는 공정을 삽입한 것을 특징으로 하는 진동형 변환기의 제조방법.

청구항 8

제3항에 있어서, 상기 간격 대응부를 에칭에 의하여 제거하여 중공실(74)을 형성한 후, 상기 주입구(48)를 가스분위기중에서 밀봉하고 나서, 주위를 진공으로 해서 온도 대 해리압력 특성의 관계에 의거한 온도로 유지하므로써 상기 중공실을 진공 상태로 한 것을 특징으로하는 진동형 변환기의 제조방법.

청구항 9

제8항에 있어서, 상기 가스분위기로서 수소가스를 사용한 것을 특징으로하는 진동형 변환기의 제조방법.

청구항 10

제8항에 있어서, 상기 가스분위기로서 산소 가스를 사용한 것을 특징으로 하는 진동형 변환기의 제조방법.

청구항 11

양단부가 실리콘의 기판에 고정된 빔형상의 진동기의 공진주파수를 측정하므로써 이 진동기의 양단부에 더해진 변형에 관련된 물리량을 측정하는 진동형 변환기에 있어서, 상기 진동기를 구성하는 원자의 결합반경보다 작은 결합반경을 가진 다른 원자를 주입하여 소정의 초기 장력이 주어진 진동기(76)를 구비하는 것을 특징으로하는 진동형 변환기.

청구항 12

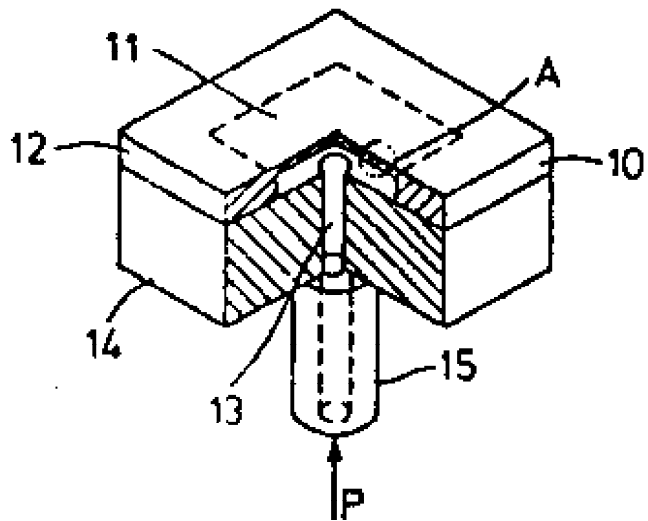
제2항에 있어서, 상기 각 진동기에는 상기 각 진동기를 구성하는 원자의 결합반경보다 작은 결합 반경을 가진 다른 원자를 주입하여 소정의 초기장력을 부여한 것을 특징으로 하는 진동형 변환기.

청구항 13

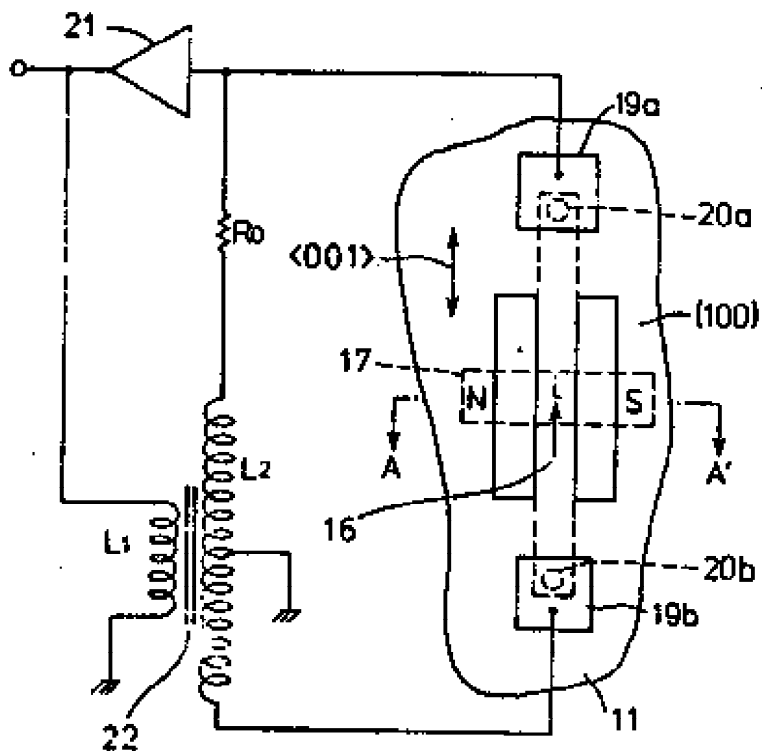
제1항에 있어서, 상기 증폭기(39)로서, 상기 진동기 본체(24)로부터 출력된 신호를 증폭하는 제1증폭수단(AMC1)과, 이 제1증폭수단의 출력에 관련된 신호를 증폭하여 그 이득을 조절하는 이득 조절수단(GAC)와, 상기 제1증폭수단의 출력의 진폭에 관련된 신호와 소정의 기준치를 비교하여 그 차이신호를 출력하는 비교수단(CMP)을 구비하고, 이 차이신호에 의하여 상기 이득 조절수단을 제어하여 상기 자기발진의 발진진폭을 일정하게 하도록 한 것을 특징으로하는 진동형 변환기.

도면

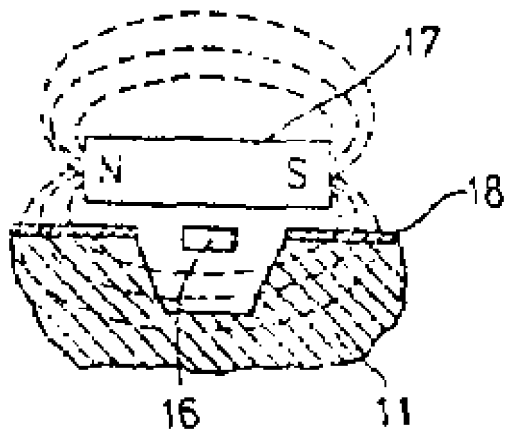
도면1



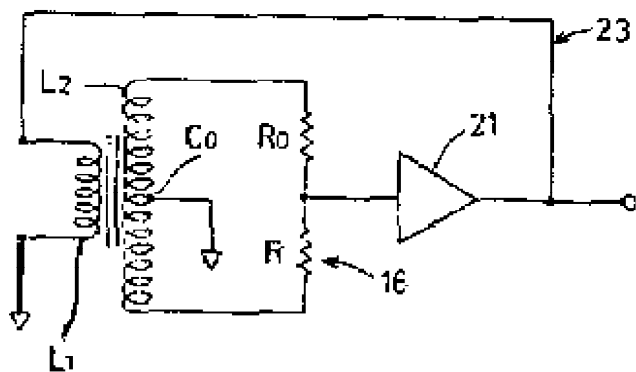
도면2



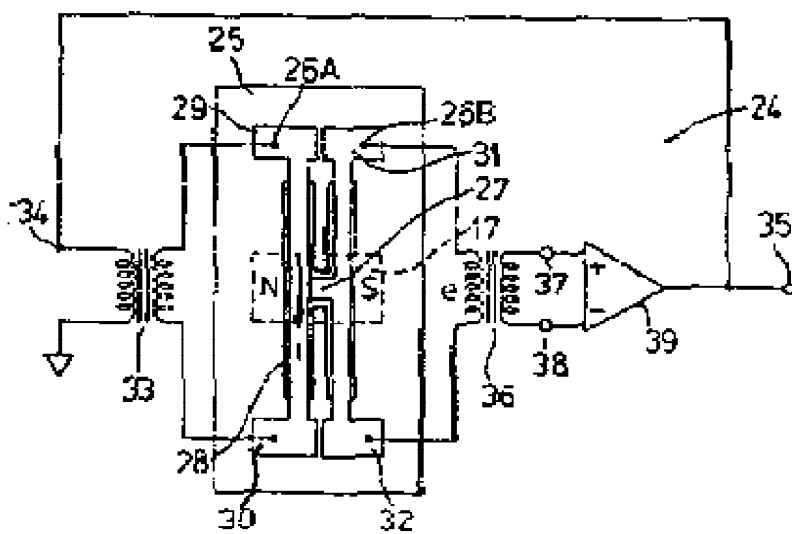
도면3



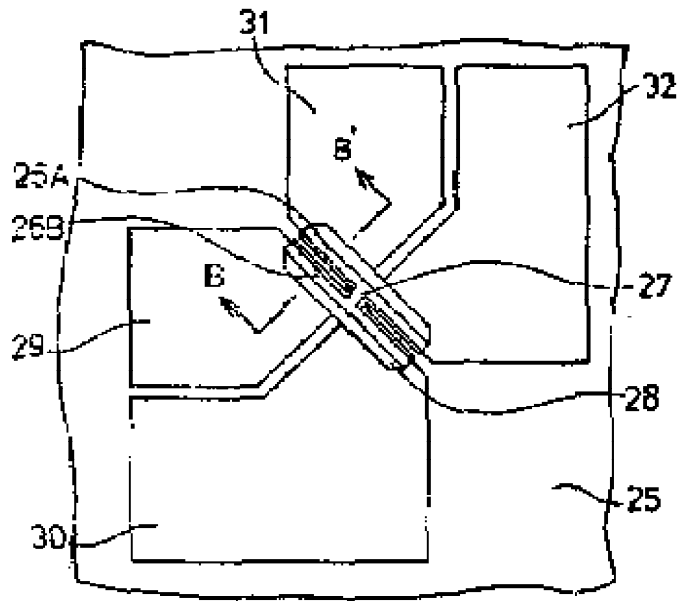
도면4



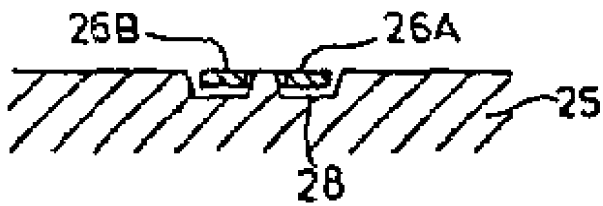
도면5



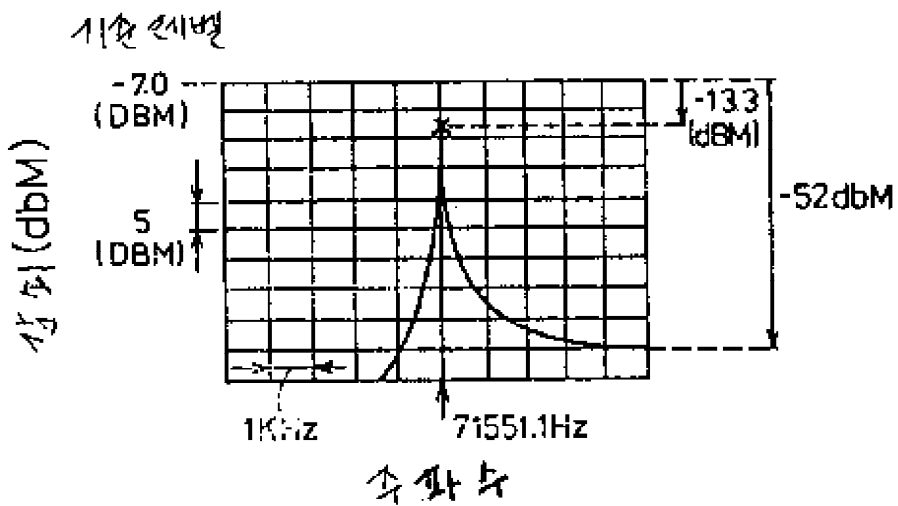
도면6-a



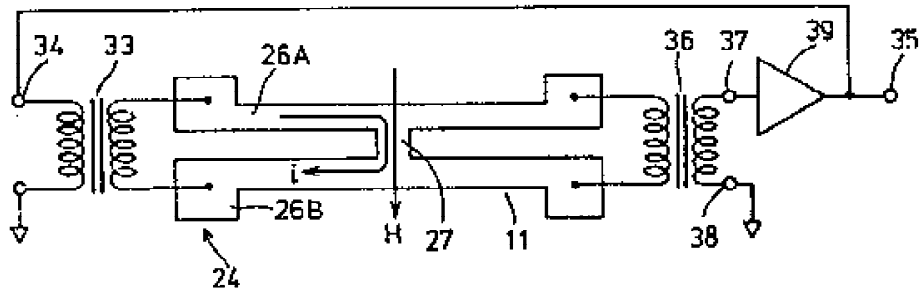
도면6-b



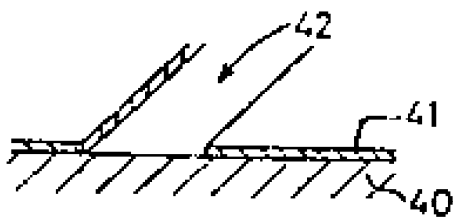
도면7



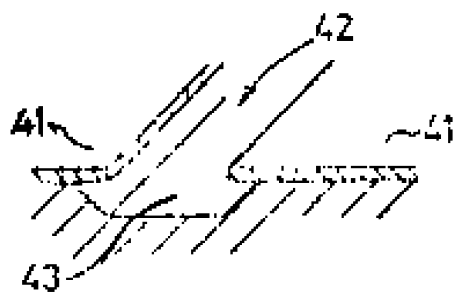
도면8



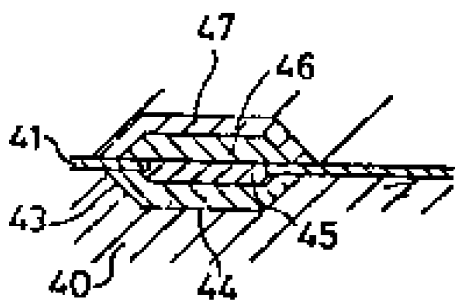
도면9-a



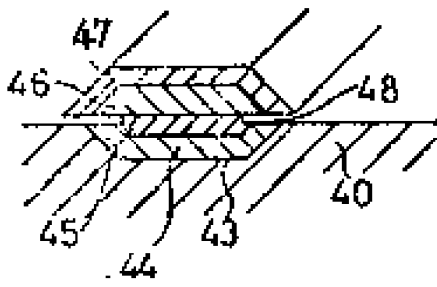
도면9-b



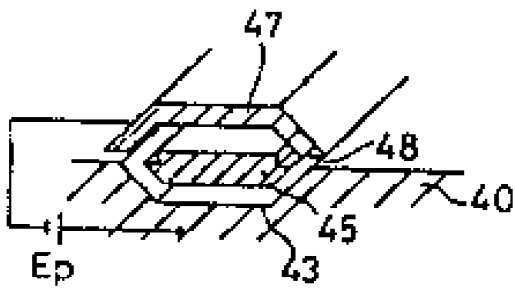
도면9-c



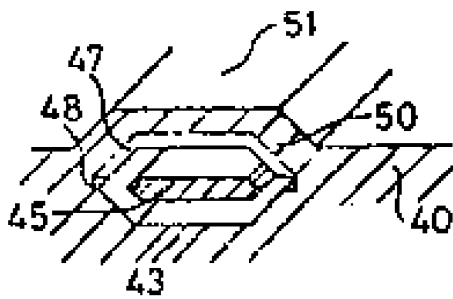
도면9-d



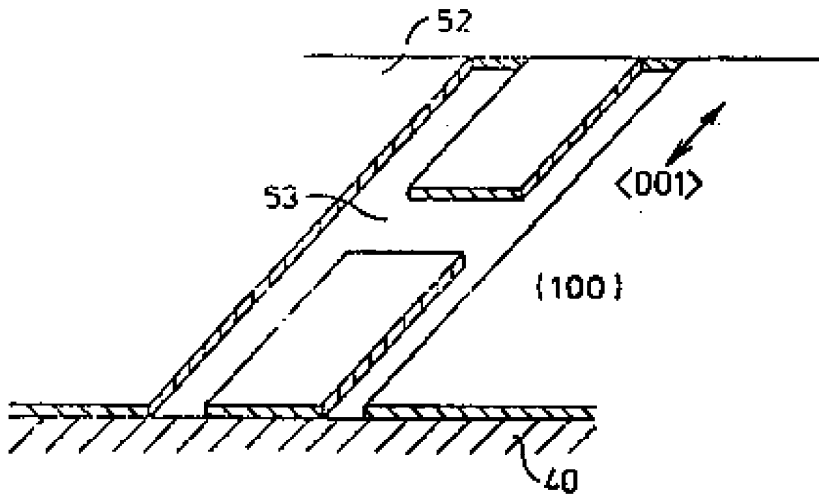
도면9-e



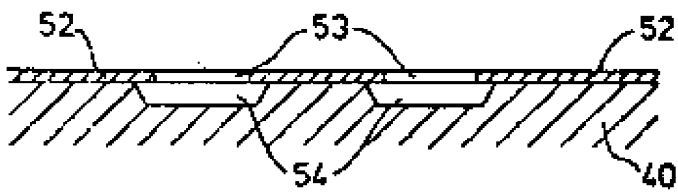
도면9-f



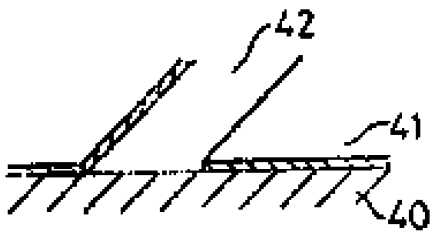
도면 10-a



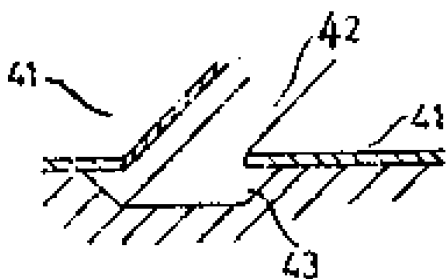
도면 10-b



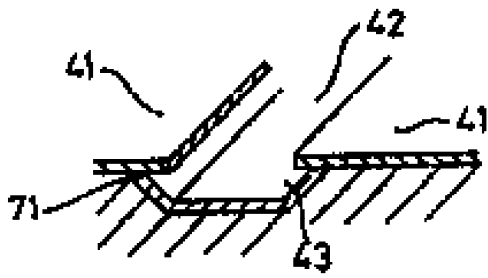
도면 11-a



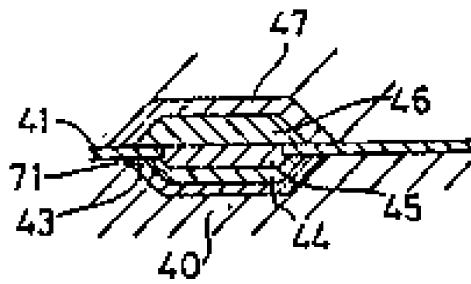
도면 11-b



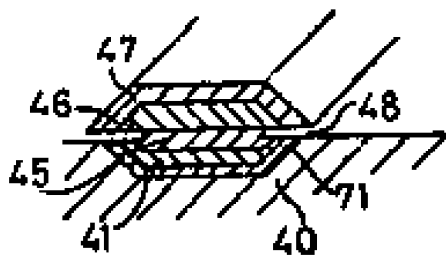
도면11-c



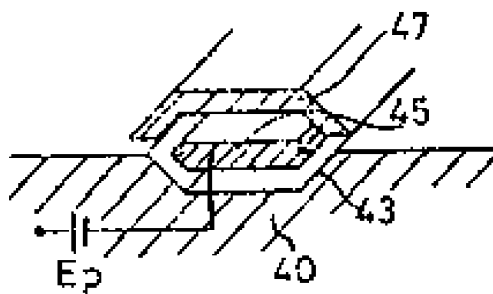
도면11-d



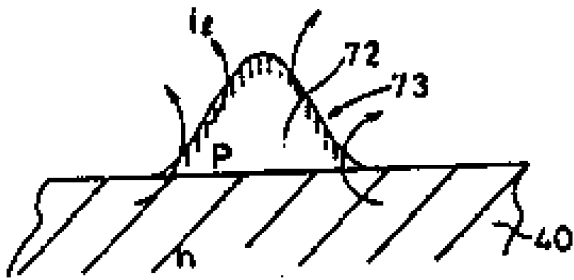
도면11-e



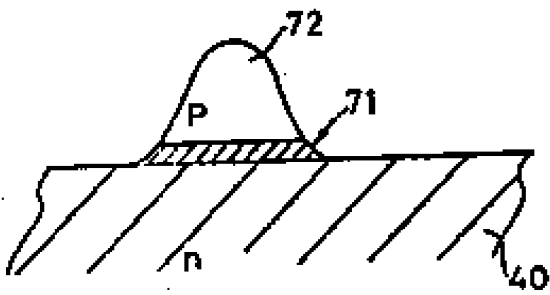
도면11-f



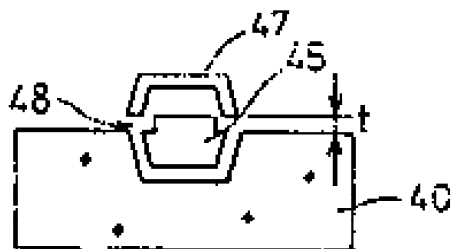
도면 12



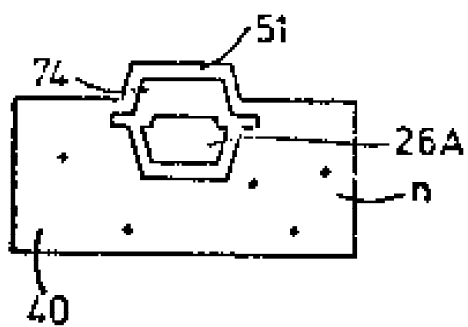
도면 13



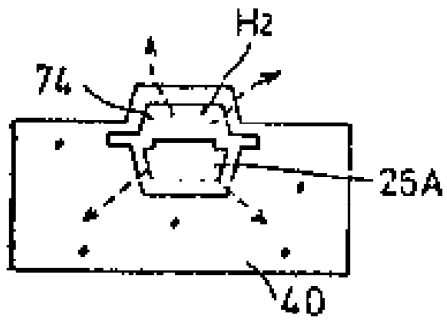
도면 14-a



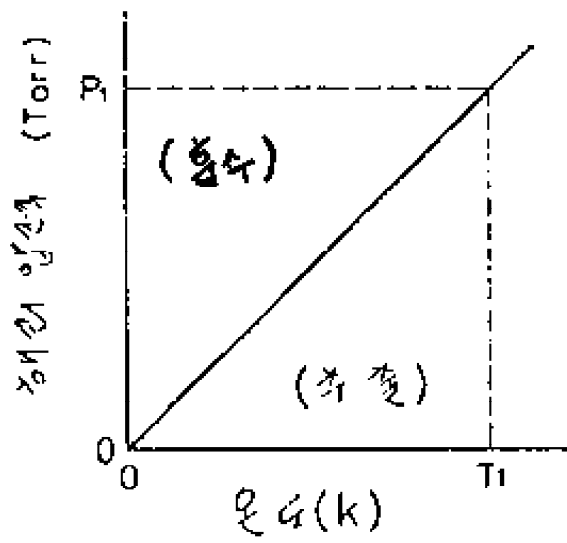
도면 14-b



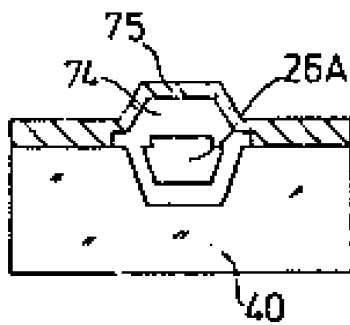
도면 14-c



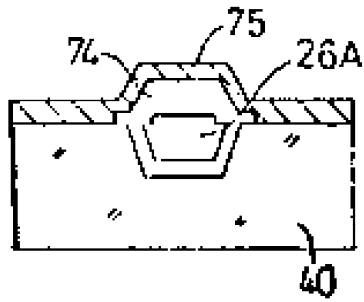
도면 15



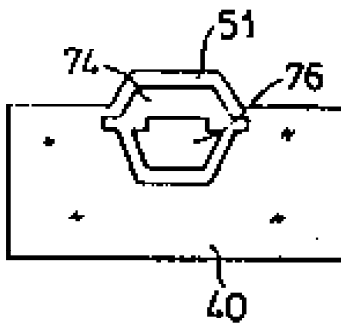
도면 16-a



도면 16-b



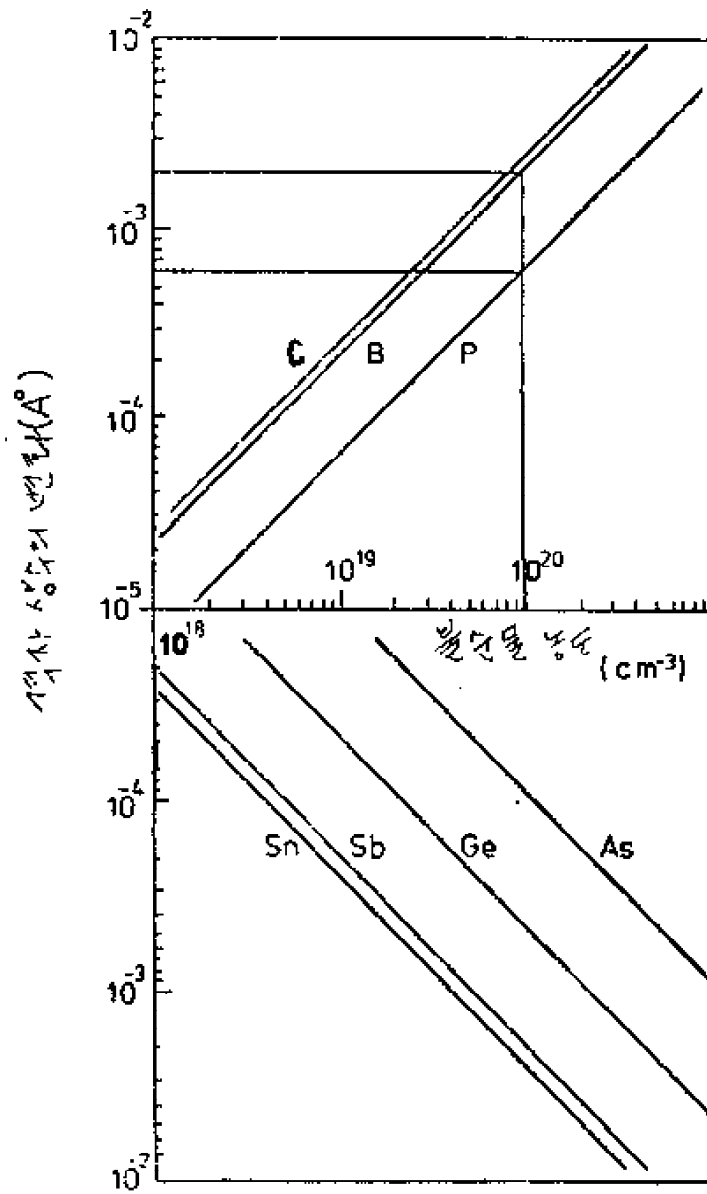
도면 17



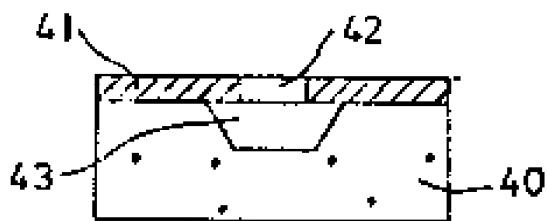
도면 18

분포물	공유결합 반경 R(A)	R_i/R_{Si}
P	1.10	0.940
As	1.18	1.001
Sb	1.36	1.162
B	0.88	0.752
C	0.77	0.658
Si	1.17	1
Ge	1.22	1.043
Sn	1.40	1.197

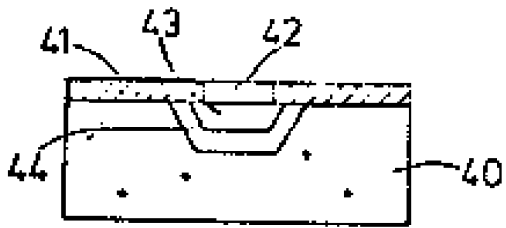
도면19



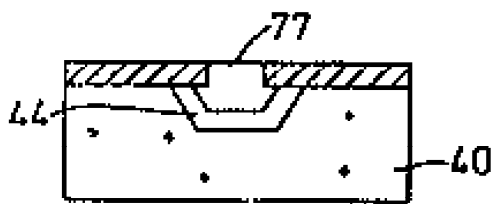
도면20-a



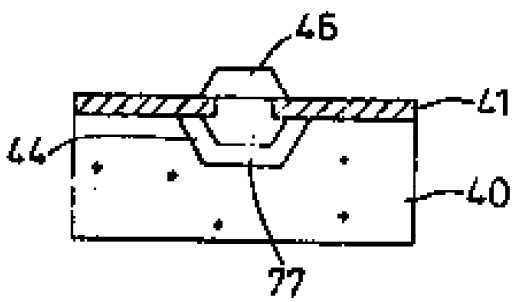
도면20-b



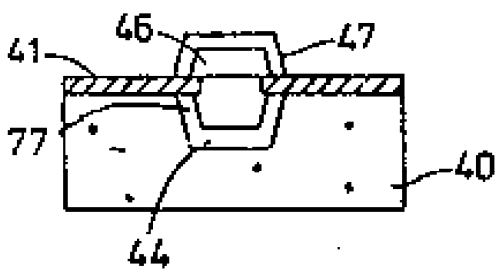
도면20-c



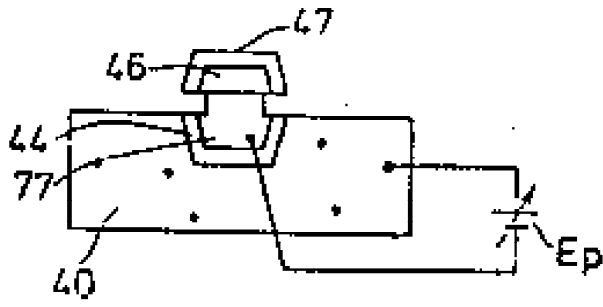
도면20-d



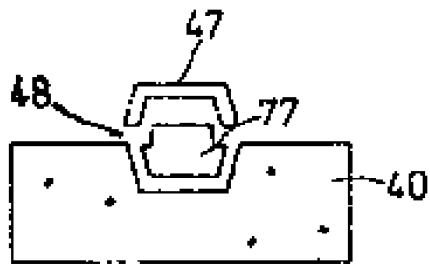
도면20-e



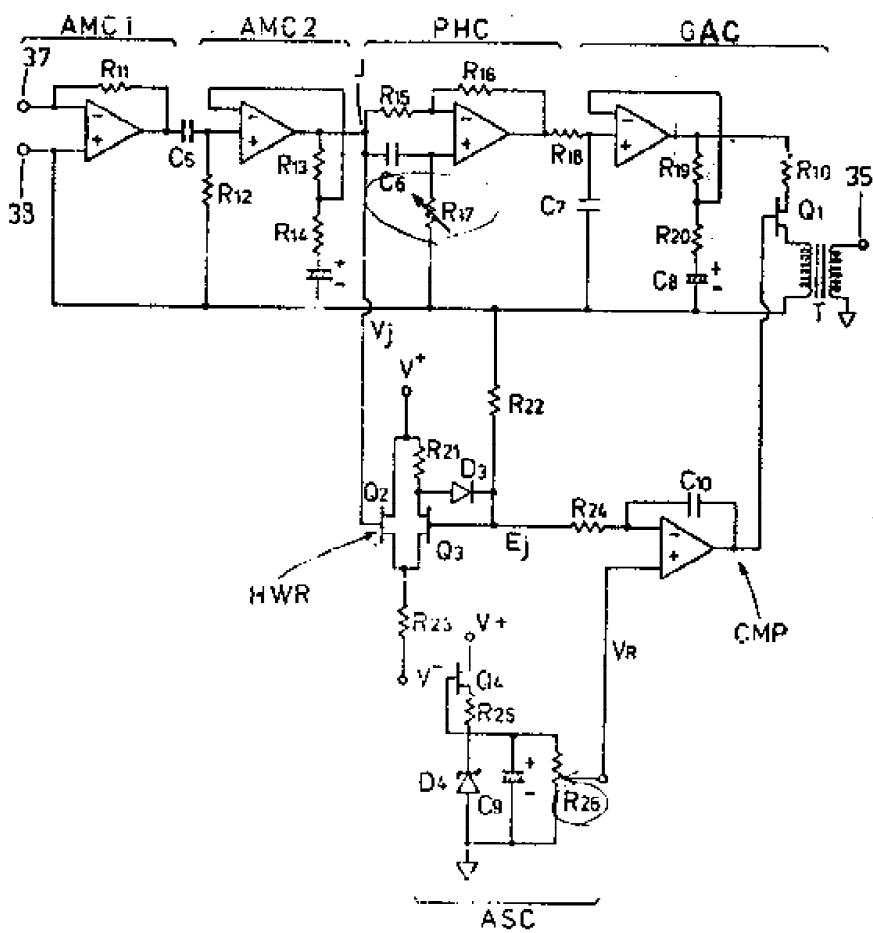
도면20-f



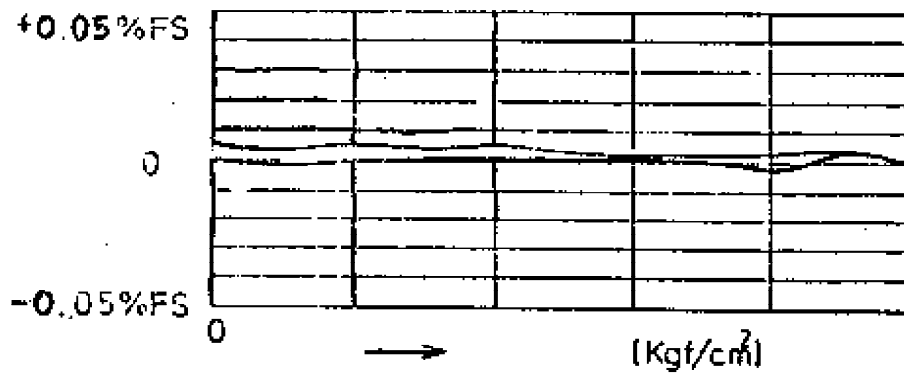
도면20-g



도면21



도면22



도면23

