

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年4月14日(14.04.2022)



(10) 国際公開番号

WO 2022/075262 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01) *H02M 7/72* (2006.01)
H02M 7/49 (2007.01)
- (21) 国際出願番号: PCT/JP2021/036629
- (22) 国際出願日: 2021年10月4日(04.10.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-168285 2020年10月5日(05.10.2020) JP
- (71) 出願人: 東芝キャリア株式会社 (TOSHIBA CARRIER CORPORATION) [JP/JP]; 〒2128585 神奈川県川崎市幸区堀川町7番地34 Kanagawa (JP).
- (72) 発明者: 新井 卓郎 (ARAI, Takuro); 〒2120013 神奈川県川崎市幸区堀川町7番地34 東芝インフラシステムズ株式会社内 Kanagawa (JP).
餅川 宏 (MOCHIKAWA, Hiroshi); 〒2120013 神奈川県川崎市幸区堀川町7番地34 東芝イ

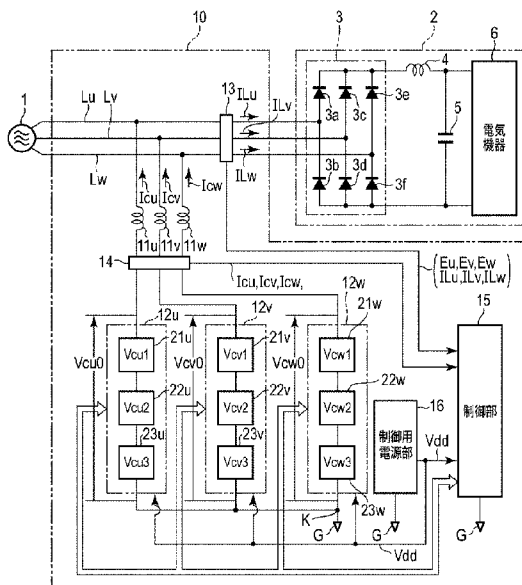
ンフラシステムズ株式会社内 Kanagawa (JP).
久保田 洋平(KUBOTA, Yohei); 〒4168521 静岡県富士市蓼原336番地 東芝キャリア株式会社内 Shizuoka (JP). 金森 正樹(KANAMORI, Masaki); 〒4168521 静岡県富士市蓼原336番地 東芝キャリア株式会社内 Shizuoka (JP). 石田 圭一(ISHIDA, Keiichi); 〒4168521 静岡県富士市蓼原336番地 東芝キャリア株式会社内 Shizuoka (JP). 温品 治信(NUKUSHINA, Harunobu); 〒4168521 静岡県富士市蓼原336番地 東芝キャリア株式会社内 Shizuoka (JP).

(74) 代理人: 特許業務法人スズエ国際特許事務所 (S & S INTERNATIONAL PPC); 〒1050001 東京都港区虎ノ門一丁目12番9号 スズエ・アンド・スズエビル Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,

(54) Title: POWER CONVERSION DEVICE

(54) 発明の名称: 電力変換装置



6 ... Electric apparatus
15 ... Control unit
16 ... Power supply unit for control

(57) Abstract: Provided is a power conversion device which can ensure a suitable operational voltage for a drive unit and a voltage detection unit of each unit converter of a multilevel converter, and which can thereby simplify the configuration and lower the cost of the device. Each unit converter of the multilevel converter includes: first and second output terminals; a plurality of switch elements; a capacitor connected to the first and second output terminals via the switch elements; a drive unit which is actuated by the voltage of the capacitor and drives the individual switch elements on/off in accordance with a drive signal from a control unit; and a voltage detection unit which is actuated by an operational voltage output from a power supply unit for control of the control unit and detects the voltage of the capacitor. A plurality of levels of direct-current voltages are output by the selective formation of a plurality of conduction paths created by on/off of the individual switch elements. The control unit outputs the drive signal to the drive unit on the basis of a detection result of the voltage detection unit of each unit converter.

HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: マルチレベル変換器の各单位変換器における駆動部および電圧検出部の動作電圧を適切に確保することができ、これにより構成の簡略化およびコスト低減が図れる電力変換装置を提供する。マルチレベル変換器の各单位変換器は、第1および第2出力端子、複数のスイッチ素子、これらスイッチ素子を介して上記第1および第2出力端子に接続されるコンデンサ、このコンデンサの電圧により動作し制御部からの駆動信号に応じて上記各スイッチ素子をオン、オフ駆動する駆動部、上記制御部の制御用電源部から出力される動作電圧により動作し上記コンデンサの電圧を検出する電圧検出部を含み、上記各スイッチ素子のオン、オフによる複数の通電路の選択的な形成により複数レベルの直流電圧を出力する。上記制御部は、上記各单位変換器の上記電圧検出部の検出結果に基づいて上記駆動部に駆動信号を出力する。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本発明の実施形態は、複数の単位変換器を直列接続してなるマルチレベル変換器を備えた電力変換装置に関する。

背景技術

[0002] それぞれが複数レベル（マルチレベル）の直流電圧を出力する複数の単位変換器（ブリッジセルやチョッパセルともいう）を直列接続（カスケード接続）し、これら単位変換器の出力電圧を足し合わせることで、高調波抑制用の交流電圧を生成し出力する電力変換器としてモジュラー・マルチレベル変換器（MMC；Modular Multilevel Converter）の開発および実用化が進んでいる。このモジュラー・マルチレベル変換器（単にマルチレベル変換器という）の出力を系統ラインに供給することにより、その系統ラインに流れる高調波を抑制することができる。

[0003] マルチレベル変換器の各単位変換器は、一对の出力端子、複数のスイッチ素子、これらスイッチ素子を介して各出力端子に接続されるコンデンサ、上記各スイッチ素子を駆動する駆動部、上記コンデンサの電圧を検出する電圧検出部などを含み、上記各スイッチ素子のオン、オフにより複数レベルの直流電圧を選択的に出力する。

先行技術文献

非特許文献

[0004] 非特許文献1：萩原 誠、赤木泰文 著、「モジュラー・マルチレベル変換器（MMC）のPWM制御法と動作検証」、電気学会論文誌D，128巻7号，2008

特許文献

[0005] 特許文献1：特許第5378274号公報

発明の概要

発明が解決しようとする課題

[0006] 上記電力変換装置では、数多くの単位変換器を備えるため、各単位変換器における駆動部および電圧検出部の動作電圧をどのように確保するかが構成の簡略化およびコストの低減を図る上で大きな課題となっている。

[0007] 本発明の実施形態の目的は、マルチレベル変換器の各単位変換器における駆動部および電圧検出部の動作電圧を適切に確保することができ、これにより構成の簡略化およびコスト低減が図れる電力変換装置を提供することである。

課題を解決するための手段

[0008] 請求項 1 の電力変換装置は、それぞれが複数レベルの直流電圧を選択的に出力する複数の単位変換器を直列接続し、これら単位変換器の出力電圧を足し合わせて出力するマルチレベル変換器と；前記各単位変換器の駆動を制御する制御部と；前記制御部の動作電圧を出力する制御用電源部と；を備える。前記各単位変換器は、第 1 および第 2 出力端子、複数のスイッチ素子、これらスイッチ素子を介して前記第 1 および第 2 出力端子に接続されるコンデンサ、このコンデンサの電圧により動作し前記制御部からの駆動信号に応じて前記各スイッチ素子をオン、オフ駆動する駆動部、前記制御用電源部から出力される前記動作電圧により動作し前記コンデンサの電圧を検出する電圧検出部を含み、前記各スイッチ素子のオン、オフによる複数の通電路の選択的な形成により前記複数レベルの直流電圧を出力する。前記制御部は、前記各単位変換器の前記電圧検出部の検出結果に基づいて前記駆動部に駆動信号を出力する。

図面の簡単な説明

[0009] [図1]図 1 は一実施形態の構成を示すブロック図である。

[図2]図 2 は一実施形態における各単位変換器の構成を示す図である。

[図3]図 3 は一実施形態におけるスイッチングパターンを示す図。

[図4]一実施形態における PWM 制御を示す図。

[図5]一実施形態における自給電源部の構成の一例を示す図。

[図6]一実施形態における自給電源部の構成の他の例を示す図。

[図7]一実施形態における各単位変換器の変形例の構成を示す図。

[図8]一実施形態における各マルチレベル変換器の変形例の構成を示す図。

発明を実施するための形態

[0010] 本発明の一実施形態について図面を参照しながら説明する。

図1に示すように、3相交流系統（電力系統や配電系統を含む）1の系統ライン L_u 、 L_v 、 L_w に本実施形態の電力変換装置10を介して負荷2が接続されている。負荷2は、ダイオード3a～3fをブリッジ接続してなる3相整流回路3、この3相整流回路3の出力端に直流リアクトル4を介して接続された直流コンデンサ5、この直流コンデンサ5に接続された電気機器6である。電気機器6は、例えばモータを駆動するインバータ等である。

[0011] 電力変換装置10は、バッファリアクトル11u、11v、11w、これらバッファリアクトル11u、11v、11wをそれぞれ介して系統ライン L_u 、 L_v 、 L_w に一端が接続され他端が相互接続（星形結線）されたマルチレベル変換器（第1、第2、第3マルチレベル変換器）12u、12v、12w、上記系統ライン L_u 、 L_v 、 L_w におけるバッファリアクトル11u、11v、11wの接続位置より負荷2側の位置に配置され3相交流系統1の交流電圧（系統電圧ともいう） E_u 、 E_v 、 E_w および負荷2に流れる電流（負荷電流ともいう） I_{Lu} 、 I_{Lv} 、 I_{Lw} を検出する検出器13、バッファリアクトル11u、11v、11wとマルチレベル変換器12u、12v、12wとの間の通電路に配置されそのマルチレベル変換器12u、12v、12wから系統ライン L_u 、 L_v 、 L_w （主回路ともいう）に供給される補償電流（出力電流ともいう） I_{cu} 、 I_{cv} 、 I_{cw} を検出する検出器14、これら検出器13、14の検出結果に応じてマルチレベル変換器12u、12v、12wを制御する制御部15、この制御部15の動作に必要な直流電圧（動作電圧ともいう） V_{dd} を出力する制御用電源部16を含む。この動作電圧 V_{dd} は、例えば5Vまたは15Vであり、マルチレベル変換器12u、12v、12w内の後述する電圧検出部34、44、54の動作電圧としても用

いられる。

[0012] 制御用電源部 16 の出力電圧の基準となる共通電位 G の端子は、例えば、マルチレベル変換器 12u, 12v, 12w の他端の相互接続（星形結線）されている中性点 K に接続されている。また、共通電位 G の端子は、さらに電位固定のために直流コンデンサ 5 の負側端子に接続される場合もある。

[0013] 系統ライン Lu に接続されたマルチレベル変換器 12u は、それぞれが複数レベル（マルチレベル）の直流電圧をスイッチングにより選択的に生成し出力する第 1 ～第 N の複数の単位変換器（第 1 単位変換器；チョップセル、ブリッジセルまたは PWM コンバータともいう）21u, 22u, 23u を直列接続してなるいわゆる多直列変換器クラスタであり、単位変換器 21u, 22u, 23u の出力電圧（セル出力電圧） V_{cu1} , V_{cu2} , V_{cu3} を足し合わせることで高調波を低減するための交流電圧 V_{cu0} を生成し出力する。本実施形態では単位変換器の個数が 3 つの例を示している。系統ライン Lv, Lw に各々接続されるマルチレベル変換器 12v, 12w もマルチレベル変換器 12u と同じ構成を有している。

[0014] 制御部 15 は、負荷電流 I_{Lu} , I_{Lv} , I_{Lw} をできるだけ交流電圧 E_u , E_v , E_w と同期した正弦波に近づけるために、その負荷電流 I_{Lu} , I_{Lv} , I_{Lw} に足し合わせるべき補償電流 I_{cu} , I_{cv} , I_{cw} をそれぞれ算出する。さらに、制御部 15 は、算出した補償電流 I_{cu} , I_{cv} , I_{cw} を供給するのに必要な交流電圧 V_{cu0} , V_{cv0} , V_{cw0} を算出し、その交流電圧 V_{cu0} を得るための単位変換器 21u, 22u, 23u の出力電圧 V_{cu1} , V_{cu2} , V_{cu3} を決定する。そして、制御部 15 は、決定した出力電圧 V_{cu1} , V_{cu2} , V_{cu3} が得られるように各単位変換器 21u, 22u, 23u, 21v, 22v, 23v, 21w, 22w, 23w の動作を制御する。

[0015] 一般的に、3 相交流系統 1 に接続されたマルチレベル変換器では、上述のように算出される出力電圧 V_{cu0} , V_{cv0} , V_{cw0} はほぼ正弦波に近い波形となる。

[0016] マルチレベル変換器 12v は、それぞれが複数レベル（マルチレベル）の

直流電圧をスイッチングにより選択的に生成し出力する複数の単位変換器（第2変換器） $21v$ 、 $22v$ 、 $23v$ を直列接続してなる多直列変換器クラスタであり、単位変換器 $21v$ 、 $22v$ 、 $23v$ の出力電圧（セル出力電圧） V_{cv1} 、 V_{cv2} 、 V_{cv3} を足し合わせることで高調波を低減するための正弦波に近い波形の交流電圧 V_{cv0} を生成し出力する。

[0017] マルチレベル変換器 $12w$ は、それぞれが複数レベル（マルチレベル）の直流電圧をスイッチングにより選択的に生成し出力する複数の単位変換器（第3変換器） $21w$ 、 $22w$ 、 $23w$ を直列接続してなる多直列変換器クラスタであり、単位変換器 $21w$ 、 $22w$ 、 $23w$ の出力電圧（セル出力電圧） V_{cw1} 、 V_{cw2} 、 V_{cw3} を足し合わせることで高調波を低減するための正弦波に近い波形の交流電圧 V_{cw0} を生成し出力する。

[0018] 交流電圧 V_{cu0} 、 V_{cv0} 、 V_{cw0} がマルチレベル変換器 $12u$ 、 $12v$ 、 $12w$ から系統ライン L_u 、 L_v 、 L_w に供給されることにより、負荷電流 I_{Lu} 、 I_{Lv} 、 I_{Lw} に含まれる高調波を補償して抑制することができる。

[0019] 単位変換器 $21u$ 、 $22u$ 、 $23u$ の回路構成を図2に示す。

単位変換器 $21u$ は、出力端子（第1出力端子） $P1$ 、出力端子（第2出力端子） $N1$ 、スイッチ素子（第1スイッチ素子） $Q1a$ およびスイッチ素子（第2スイッチ素子） $Q1b$ を直列接続してなる第1スイッチングレグ、スイッチ素子（第3スイッチ素子） $Q1c$ およびスイッチ素子（第4スイッチ素子） $Q1d$ を直列接続してなり上記第1スイッチングレグに並列接続された第2スイッチングレグ、これらスイッチ素子 $Q1a \sim Q1d$ を介して出力端子 $P1$ 、 $N1$ に接続されるコンデンサ $C1$ 、制御部15からの駆動信号に応じてスイッチ素子 $Q1a$ 、 $Q1b$ をオン、オフ駆動する駆動部（ゲートアンプ）31、制御部15からの駆動信号に応じてスイッチ素子 $Q1c$ 、 $Q1d$ をオン、オフ駆動する駆動部32、コンデンサ $C1$ の電圧（コンデンサ電圧という） V_{c1} を駆動部31、32の動作に必要な直流電圧（動作電圧という） V_{dd} に変換する自給電源部33、制御用電源部16から出力される動作電圧 V_{dd} により動作しコンデンサ電圧 V_{c1} を検出する電圧検出部34

を含み、スイッチ素子 $Q1a \sim Q1d$ のオン、オフによる複数の通電路の選択的な形成により複数レベル（正レベル・零レベル・負レベル）の直流電圧 V_{cu1} を生成し出力する。

[0020] 単位変換器22uは、出力端子（第1出力端子）P2、出力端子（第2出力端子）N2、スイッチ素子（第1スイッチ素子） $Q2a$ およびスイッチ素子（第2スイッチ素子） $Q2b$ を直列接続してなる第1スイッチングレグ、スイッチ素子（第3スイッチ素子） $Q2c$ およびスイッチ素子（第4スイッチ素子） $Q2d$ を直列接続してなり上記第1スイッチングレグに並列接続された第2スイッチングレグ、これらスイッチ素子 $Q2a \sim Q2d$ を介して出力端子P2、N2に接続されるコンデンサC2、制御部15からの駆動信号に応じてスイッチ素子 $Q2a$ 、 $Q2b$ をオン、オフ駆動する駆動部（ゲートアンプ）41、制御部15からの駆動信号に応じてスイッチ素子 $Q2c$ 、 $Q2d$ をオン、オフ駆動する駆動部42、コンデンサC2の電圧（コンデンサ電圧という） V_{c2} を駆動部41、42の動作に必要な直流電圧（動作用電圧という）に変換する自給電源部43、制御用電源部16から出力される動作用電圧 V_{dd} により動作しコンデンサ電圧 V_{c2} を検出する電圧検出部44を含み、スイッチ素子 $Q2a \sim Q2d$ のオン、オフによる複数の通電路の選択的な形成により複数レベル（正レベル・零レベル・負レベル）の直流電圧 V_{cu2} を生成し出力する。

[0021] 単位変換器23uは、出力端子（第1出力端子）P3、出力端子（第2出力端子）N3、スイッチ素子（第1スイッチ素子） $Q3a$ およびスイッチ素子（第2スイッチ素子） $Q3b$ を直列接続してなる第1スイッチングレグ、スイッチ素子（第3スイッチ素子） $Q3c$ およびスイッチ素子（第4スイッチ素子） $Q3d$ を直列接続してなり上記第1スイッチングレグに並列接続された第2スイッチングレグ、これらスイッチ素子 $Q3a \sim Q3d$ を介して出力端子P3、N3に接続されるコンデンサC3、制御部15からの駆動信号に応じてスイッチ素子 $Q3a$ 、 $Q3b$ をオン、オフ駆動する駆動部（ゲートアンプ）51、制御部15からの駆動信号に応じてスイッチ素子 $Q3c$ 、 Q

3 d をオン、オフ駆動する駆動部 5 2、コンデンサ C 3 の電圧（コンデンサ電圧という） V_{c3} を駆動部 5 1、5 2 の動作に必要な直流電圧（動作電圧という）に変換する自給電源部 5 3、制御用電源部 1 6 から出力される動作電圧 V_{dd} により動作しコンデンサ電圧 V_{c3} を検出する電圧検出部 5 4 を含み、スイッチ素子 $Q_{3a} \sim Q_{3d}$ のオン、オフによる複数の通電路の選択的な形成により複数レベル（正レベル・零レベル・負レベル）の直流電圧 V_{cu3} を生成し出力する。

[0022] なお、単位変換器 2 1 u、2 2 u、2 3 u の各スイッチ素子 $Q_{1a} \sim Q_{3d}$ には例えば IGBT を用いることができる。

[0023] 単位変換器 2 1 u におけるスイッチ素子 $Q_{1a} \sim Q_{1d}$ のオン、オフにより形成される複数の通電路として第 1 通電路、第 2 通電路、第 3 通電路がある。同様に、単位変換器 2 2 u におけるスイッチ素子 $Q_{2a} \sim Q_{2d}$ のオン、オフにより形成される複数の通電路として第 1 通電路、第 2 通電路、第 3 通電路があり、単位変換器 2 3 u におけるスイッチ素子 $Q_{3a} \sim Q_{3d}$ のオン、オフにより形成される複数の通電路として第 1 通電路、第 2 通電路、第 3 通電路がある。

[0024] 例えば、図 2 の単位変換器 2 1 u において示すように、交流電圧 E_u の正レベル期間において、スイッチ素子 Q_{1b} 、 Q_{1d} をオンしてスイッチ素子 Q_{1a} 、 Q_{1c} をオフする動作により、出力端子 P 1、N 1 の相互間を導通してコンデンサ C 1 をバイパスする第 1 通電路が実線矢印のように形成され、零レベルのセル出力電圧 $V_{cu1} (= 0)$ が出力端子 P 1、N 1 間に生じる。

[0025] 図 2 の単位変換器 2 2 u において示すように、交流電圧 E_u の正レベル期間において、スイッチ素子 Q_{2a} 、 Q_{2c} をオンしてスイッチ素子 Q_{2b} 、 Q_{2d} をオフする動作によっても、同様に出力端子 P 2、N 2 の相互間を導通してコンデンサ C 2 をバイパスする第 1 通電路が実線矢印のように形成され、零レベルのセル出力電圧 $V_{cu2} (= 0)$ が出力端子 P 2、N 2 間に生じる。零レベルのセル出力電圧については、単位変換器 2 1 u において示す動作と単位変換器 2 2 u において示す動作のどちらを用いてもよい。

[0026] 図2の単位変換器23uにおいて示すように、交流電圧 E_u の正レベル期間において、スイッチ素子 Q_{3a} 、 Q_{3d} をオンしてスイッチ素子 Q_{3b} 、 Q_{3c} をオフする動作により、出力端子P3とコンデンサC3の一端とを導通して出力端子N3とコンデンサC3の他端とを導通する第2通電路が実線矢印のように形成され、コンデンサ電圧 V_c3 に基づく正レベルのセル出力電圧 $V_{cu3} (= +V_c)$ が出力端子P3、N3間に生じる。

[0027] 図2の同じく単位変換器23uにおいて示すように、交流電圧 E_u の正レベル期間において、スイッチ素子 Q_{3a} 、 Q_{3d} をオンしてスイッチ素子 Q_{3b} 、 Q_{3c} をオフする動作により、出力端子N3とコンデンサC3の一端とを導通して出力端子P3とコンデンサC3の他端とを導通する第3通電路が破線矢印のように形成され、コンデンサ電圧 V_c3 に基づく負レベルのセル出力電圧 $V_{cu3} (= -V_c)$ が出力端子P3、N3間に生じる。

[0028] 単位変換器21uの出力端子P1が上記バッファリアクトル11uを介して系統ライン L_u に接続され、単位変換器21uの出力端子N1に単位変換器22uの出力端子P2が接続され、単位変換器22uの出力端子N2に単位変換器23uの出力端子P3が接続され、単位変換器23u出力端子N3が当該マルチレベル変換器12uの他端として他のマルチレベル変換器12v、12wの他端と相互接続（星形結線）されている。この単位変換器21u、22u、23uの直列接続（カスケード接続）により、単位変換器21u、22u、23uのセル出力電圧 V_{cu1} 、 V_{cu2} 、 V_{cu3} を足し合わせた電圧 V_{cu0} が系統ライン L_u に供給される。図2の例では $V_{cu0} = "0" + "0" + "+V_c" = +V_c$ となる。

[0029] 以下、単位変換器21uを例にとって説明するが、他の単位変換器21v、21wも同様である。さらに、他のマルチレベル変換器12v、12w内の各単位変換器も同様の動作を行う。

[0030] 単位変換器21uから複数レベル（正レベル・零レベル・負レベル）のセル出力電圧 V_{cu1} を得るためのスイッチ素子 $Q_{1a} \sim Q_{1d}$ のオン、オフパターンとセル出力電圧 V_{cu1} との関係を図3に示す。所望のレベルを得るには、

三角波変調波と目標とする出力電圧を指示する指令値信号によって、パルス幅変調制御（PWM制御）を用いれば良い。

[0031] また、特殊な変調方式（疑似3レベル変調ともいう）を用いたスイッチングを行うための制御部15のパルス幅変調制御（PWM制御）を図4に示す。

すなわち、制御部15は、3相交流系統1の交流電圧 E_u とほぼ同じ波形の交流電圧をマルチレベル変換器12uで生成させるための交流電圧指令値 $V_{cu} \sin \theta$ を設定し、単位変換器21u, 22u, 23uの個数と同じ個数で互いに位相が異なる三角波状のキャリア信号 V_{t1} , V_{t2} , V_{t3} の電圧レベルとその交流電圧指令値 $V_{cu} \sin \theta$ の電圧レベルとを比較するパルス幅変調により、単位変換器21u, 22u, 23uのスイッチ素子 $Q1a \sim Q3d$ に対するスイッチング用の駆動信号（ゲート信号ともいう）を生成する。これら駆動信号の生成に際し、制御部15は、単位変換器21u, 22u, 23uの各スイッチングレグにおいて直列に配置されているスイッチ素子 $Q1a$, $Q1b$ のオンとオフの間、スイッチ素子 $Q2a$, $Q2b$ のオンとオフの間、スイッチ素子 $Q3a$, $Q3b$ のオンとオフの間にそれぞれ短絡防止のためにオフ状態となるデッドタイムを確保する。

[0032] また、制御部15は、単位変換器21u, 22u, 23uのコンデンサ電圧 V_{c1} , V_{c2} , V_{c3} をバランスさせるバランス制御を実行する。具体的には、マルチレベル変換器12uの単位変換器21u, 22u, 23uのうち、互いに隣り合う2つの単位変換器21u, 22uにおけるコンデンサ $C1$, $C2$ の電圧 V_{c1} , V_{c2} の平均値、互いに隣り合う2つの単位変換器22u, 23uにおけるコンデンサ $C2$, $C3$ の電圧 V_{c2} , V_{c3} の平均値、N番目と1番目の2つの単位変換器23u, 21uにおけるコンデンサ $C3$, $C1$ の電圧 V_{c3} , V_{c1} の平均値が、単位変換器21u, 22u, 23uのすべてのコンデンサ $C1$, $C2$, $C3$ の電圧 V_{c1} , V_{c2} , V_{c3} の平均値 V_{cave} に一致するように、交流電圧指令値 $V_{cu} \sin \theta$ を補正する。なお、3つのマルチレベル変換器12u, 12v, 12wに対して制御

部 15 が設定する交流電圧指令値 $V_{cu} \sin \theta$ は、互いに 120° 位相がずれている。

[0033] [自給電源部の構成]

単位変換器 21u の自給電源部 33 は、図 5 の DC-DC コンバータ（チョッパ回路ともいう）または図 6 の可変抵抗回路（シリーズレギュレータともいう）を用いることができる。

[0034] 図 5 の DC-DC コンバータは、入力コンデンサ 60、スイッチ素子 61、62、リアクトル 63、出力コンデンサ 64 を含み、コンデンサ C1 の電圧 V_c1 をスイッチングにより駆動部 31、32 の動作に必要な所定レベル（例えば 10V）の直流電圧 V_d1 に変換（降圧）する。この DC-DC コンバータは、構成する部品の価格は高いが、大きな電力を扱うことができ、しかも効率がよいという利点がある。

[0035] 一方、図 6 の可変抵抗回路は、入力コンデンサ 70、可変抵抗器 71、出力コンデンサ 72 を含み、コンデンサ C1 の電圧 V_c1 を可変抵抗器 71 により上記駆動部 31、32 の動作に必要な所定レベルの直流電圧 V_d1 に変換する。この可変抵抗回路は、抵抗による電力消費によって効率が低下するが、構成が簡素でしかも部品の価格が安いという利点がある。なお、一般的には可変抵抗器 71 はトランジスタ等の半導体素子で構成される。

[0036] 図 5 の DC-DC コンバータおよび図 6 の可変抵抗回路の直列回路を 1 つの自給電源部 33 とする構成を採用し、コンデンサ電圧 V_c1 を DC-DC コンバータで降圧してから可変抵抗回路で所定レベルの直流電圧に変換する構成としてもよい。

[0037] 単位変換器 22u、23u の自給電源部 43、53 も、コンデンサ C2、C3 の電圧 V_c2 、 V_c3 をスイッチングにより駆動部 41、42、51、52 の動作に必要な所定レベルの直流電圧 V_d2 、 V_d3 に変換する DC-DC コンバータまたは可変抵抗回路である。

[0038] [駆動部の構成]

単位変換器 21u の駆動部 31、32 は、制御部 15 からの駆動信号が入

力される入力端子およびこの入力端子とは電氣的に絶縁された状態でスイッチ素子 $Q1a \sim Q1d$ のゲートに接続される出力端子を有する絶縁型の増幅回路（ゲートアンプ）である。単位変換器 $22u$ の駆動部 $41, 42$ および単位変換器 $23u$ の駆動部 $51, 52$ も絶縁型の増幅回路である。

[0039] これら駆動部 $31 \sim 52$ から各スイッチ素子のゲートに供給するオン、オフ駆動用の駆動信号（ゲート信号）の分解能は $1\mu s$ 程度であり、これに伴い、ゲートアンプである駆動部 $31 \sim 52$ には数MHz程度の応答性が必要になる。これら駆動部 $31 \sim 52$ として、例えばフォトカプラやレベルシフタなどが用いられる。

[0040] [電圧検出部の構成]

単位変換器 $21u$ の電圧検出部 34 は、コンデンサ $C1$ の一端に第1分圧抵抗器 $R1$ を介して接続される反転入力端子（－）、コンデンサ $C1$ の他端に第2分圧抵抗器 $R2$ を介して接続されかつ第3分圧抵抗器 $R3$ を介して共通電位 G に接続される非反転入力端子（＋）、上記反転入力端子（－）に第4分圧抵抗器 $R4$ を介して接続される出力端子を有する演算増幅器（オペアンプという） A を含み、反転入力端子（－）の電位と非反転入力端子（＋）の電位との差、すなわちコンデンサ $C1$ の両端間電圧 V_{c1} に対応するレベルの電圧 $V \times 1$ をオペアンプ A から出力する差動増幅回路である。

[0041] 単位変換器 $22u$ の電圧検出部 44 及び単位変換器 $23u$ の電圧検出部 54 も、同様に、それぞれコンデンサ $C2, C3$ の両端間電圧に対応するレベルの電圧 $V \times 2, V \times 3$ をそれぞれのオペアンプ A から出力する。

[0042] 単位変換器 $21u, 22u, 23u$ の各オペアンプ A は、図1に示す制御用電源部 16 から出力される動作電圧 V_{dd} に基づく正電圧 $+V_{dd}$ が印加される正側電源端子、および動作電圧 V_{dd} に基づく負電圧 $-V_{dd}$ が印加される負側電源端子を備える。

[0043] 負側電源端子の電位の変動を取り除くオフセット回路を設ける構成を採用すれば、正電圧 $+V_{dd}$ のみを動作電圧としてオペアンプ A に加えてもよい。

- [0044] 以上のように、単位変換器 21u, 22u, 23u の駆動部 31~52 の動作電圧についてはコンデンサ電圧 V_{c1} , V_{c2} , V_{c3} を用いながら、単位変換器 21u, 22u, 23u の電圧検出部 34, 44, 54 の動作電圧については特別の電源を設けることなく制御部 15 用の動作電圧 V_{dd} を流用する構成なので、構成の簡略化およびコスト低減が図れる。
- [0045] なお、制御部 15 用の動作電圧 V_{dd} を電圧検出部 34, 44, 54 の各オペアンプ A に共通に加える構成の場合、単位変換器 21u, 22u, 23u の相互間の電位差（例えば 50V）が各オペアンプ A に加わるので、各オペアンプ A が破壊に至る可能性がある。また、電圧検出部 34, 44, 54 の各オペアンプ A の共通電源となる制御用電源部 16 の共通電位 G と、主回路であるマルチレベル変換器 12u, 12v, 12w の中性点 K の電位が同じなので、主回路の電源電圧（例えば 200V）が各オペアンプ A に加わり、各オペアンプ A が破壊する可能性もある。
- [0046] このような各オペアンプ A の破壊が生じないように、本実施形態では、電圧検出部 34, 44, 54 のそれぞれ分圧抵抗器 R1, R2 として抵抗値の大きいものを採用し、各オペアンプ A に加わる電圧を抑制する。
- [0047] 一方、コンデンサ C1, C2, C3 の両端の電位が各スイッチ素子のオン、オフに伴って急峻に変動する。この電位変動については電圧検出部 34, 44, 54 の各分圧抵抗器によって取り除くことができると考えられるが、実際には、各分圧抵抗器の抵抗値のばらつきや誤差あるいは各オペアンプ A の漏れ電流の影響により、コンデンサ C1, C2, C3 の両端に生じる急峻な電位変動を完全には取り除くことができない。
- [0048] そこで、本実施形態では、図 2 に示すように、電圧検出部 34, 44, 54 の各オペアンプ A の出力端子と制御部 15 との間の各信号線にフィルタ 35, 44, 55 を配置している。フィルタ 35, 44, 55 は、コンデンサ C1, C2, C3 の両端に生じる電位変動のうち、数 MHz の急峻な電位変動をノイズとして取り除く。これにより、誤差のない適正なコンデンサ電圧 V_{c1} , V_{c2} , V_{c3} を検出して制御部 15 に知らせることができる。

[0049] また、上記のように、電圧検出部 3 4, 4 4, 5 4 の各オペアンプ A の共通電源となる制御用電源部 1 6 の共通電位 G と、主回路であるマルチレベル変換器 1 2 u, 1 2 v, 1 2 w の中性点 K の電位が同じとなる構成なので、コンデンサ C 1, C 2, C 3 がそれぞれ分圧抵抗器 R 2, R 3 を介して主回路に接続される。このような状況において、単位変換器 2 1 u, 2 2 u, 2 3 u のセル出力電圧 V_{cu1} , V_{cu2} , V_{cu3} が互いに異なると、コンデンサ C 1, C 2, C 3 から分圧抵抗器 R 2, R 3 を介して放電される電荷量が異なる。一方、交流系統の電圧に対抗するべく、コンデンサ電圧 V_{c1} , V_{c2} , V_{c3} の和はある一定以上の電圧となるように制御される。したがって、中性点 K から最も離れた位置に存する単位変換器 2 1 u のコンデンサ C 1 が最も多く放電し、中性点 K に最も近い位置に存する単位変換器 2 1 w のコンデンサ C 3 が充電され続ける事態が生じ、コンデンサ C 3 に加わる電圧がコンデンサ C 3 の定格電圧を超過する可能性がある。

[0050] そこで、本実施形態では、分圧抵抗器 R 2, R 3 の抵抗値の和より小さい抵抗値を有する放電用抵抗器 3 6, 4 6, 5 6 を単位変換器 2 1 u, 2 2 u, 2 3 u のコンデンサ C 1, C 2, C 3 にそれぞれ並列接続している。これら放電用抵抗器 3 6, 4 6, 5 6 の並列接続により、コンデンサ C 3 に加わる電圧がコンデンサ C 3 の定格電圧を超過する不具合を解消するとともに各コンデンサ C 1, C 2, C 3 のコンデンサ電圧 V_{c1} , V_{c2} , V_{c3} を互いに近い値に維持することができる。

[0051] なお、以上は系統ライン L u に接続された単位変換器 2 1 u を主体に詳細に説明したが、系統ライン L v, L w にそれぞれ接続される単位変換器 2 1 v, 2 1 w も上述の単位変換器 2 1 u 同一の構成となっており、同様の動作を行う。

[0052] [変形例 1]

上記実施形態では、コンデンサ C 1, C 2, C 3 の両端に生じる急峻な電位変動を取り除くため、電圧検出部 3 4, 4 4, 5 4 の各オペアンプ A の出力端子と制御部 1 5 との間の各信号線にフィルタ 3 5, 4 4, 5 5 を配置す

る構成としたが、それに代えて、電圧検出部 34, 44, 54 の各オペアンプ A の出力信号（検出結果）のうち、図 4 に示すパルス幅変調用のキャリア信号 V_{t1} , V_{t2} , V_{t3} のそれぞれ三角波が頂点となるタイミングの出力信号を、電圧検出結果として制御部 15 に取り込む構成としてもよい。

[0053] コンデンサ電圧 V_{c1} , V_{c2} , V_{c3} は、基本的に三角波状のキャリア信号 V_{t1} , V_{t2} , V_{t3} の電圧レベルと交流電圧指令値 $V_{cu} \sin \theta$ とが交差する点で変化するので、キャリア信号 V_{t1} , V_{t2} , V_{t3} のそれぞれ三角波が頂点となるタイミングでは変化が少ない。したがって、キャリア信号 V_{t1} , V_{t2} , V_{t3} のそれぞれ三角波が頂点となるタイミングの出力信号を電圧検出結果として制御部 15 が取り込む構成であれば、ノイズの影響が少なく、誤差のない適正なコンデンサ電圧 V_{c1} , V_{c2} , V_{c3} を制御部 15 において認識することができる。

[0054] [変形例 2]

上記実施形態では、単位変換器 21u, 22u, 23u がそれぞれ 4 つのスイッチ素子と 2 つの駆動部 31, 32 を含む場合を例に説明したが、図 7 に示すように、単位変換器 21u, 22u, 23u がそれぞれ 2 つのスイッチ素子と 1 つの駆動部 31 を含む場合についても同様に実施できる。

[0055] [変形例 3]

上記実施形態では、マルチレベル変換器 12u, 12v, 12w の一端をバッファリアクトル 11u, 11v, 11w を介して交流系統ラインに接続し、マルチレベル変換器 12u, 12v, 12w の他端を相互接続（星形結線）する構成の電力変換装置について説明したが、図 8 に示すように、それぞれ一对のマルチレベル変換器 12u, 12v, 12w の一端をそれぞれバッファリアクトル 11u, 11v, 11w を介して交流系統ラインに接続し、それぞれマルチレベル変換器 12u, 12v, 12w の他端を直流系統ラインに接続する構成の電力変換装置においても同様に実施できる。この場合、直流系統ラインの負側が共通電位 G に接続される。

[0056] その他、上記実施形態および変形例は、例として提示したものであり、発

明の範囲を限定することは意図していない。これら実施形態および変形例は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、書き換え、変更を行うことができる。これら実施形態および変形例は、発明の範囲は要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

符号の説明

[0057] 1…3相系統電源、2…負荷、10…電力変換装置、12u, 12v, 12w…マルチレベル変換器、15…制御部、16…制御用電源部、21u, 22u, 23u…単位変換器、21v, 22v, 23v…単位変換器、21w, 22w, 23w…単位変換器、Q1a～Q3d…スイッチ素子、C1, C2, C3…コンデンサ、Gu1～Gu3′…駆動信号、系統ラインLu, Lv, Lw。

請求の範囲

- [請求項1] それぞれが複数レベルの直流電圧を選択的に出力する複数の単位変換器を直列接続し、これら単位変換器の出力電圧を足し合わせて出力するマルチレベル変換器と、
- 前記各単位変換器の駆動を制御する制御部と、
- 前記制御部の動作電圧を出力する制御用電源部と、
- を備え、
- 前記各単位変換器は、第1および第2出力端子、複数のスイッチ素子、これらスイッチ素子を介して前記第1および第2出力端子に接続されたコンデンサ、このコンデンサの電圧により動作し前記制御部からの駆動信号に応じて前記各スイッチ素子をオン、オフ駆動する駆動部、前記制御用電源部から出力される前記動作電圧により動作し前記コンデンサの電圧を検出する電圧検出部を含み、前記各スイッチ素子のオン、オフによる複数の通電路の選択的な形成により前記複数レベルの直流電圧を出力する、
- 前記制御部は、前記各単位変換器の前記電圧検出部の検出結果に基づいて前記駆動部に駆動信号を出力する、
- 電力変換装置。
- [請求項2] 前記マルチレベル変換器は、その一端が交流系統の各系統ラインに接続され、各マルチレベル変換器の他端が相互接続された中性点を備え、
- 前記制御用電源部の出力の一端は、前記マルチレベル変換器の中性点と接続されている、
- 請求項1に記載の電力変換装置。
- [請求項3] 前記各単位変換器は、前記コンデンサの電圧を前記駆動部の動作電圧に変換する自給電源部を含む、
- 請求項1または請求項2に記載の電力変換装置。
- [請求項4] 前記自給電源部は、前記コンデンサの電圧をスイッチングにより前

記駆動部の動作に必要な所定レベルの直流電圧に変換するDC-DCコンバータである、

請求項3に記載の電力変換装置。

[請求項5] 前記自給電源部は、前記駆動部の動作に必要な所定レベルの直流電圧に変換する可変抵抗回路である、

請求項3に記載の電力変換装置。

[請求項6] 前記駆動部は、前記制御部に接続される入力端子およびこの入力端子とは絶縁された状態で前記各スイッチ素子に接続される出力端子を有する絶縁型の増幅回路であり、

前記電圧検出部は、前記コンデンサの一端に第1分圧抵抗器を介して接続される反転入力端子、前記コンデンサの他端に第2分圧抵抗器を介して接続されかつ第3分圧抵抗器を介して前記制御用電源部から出力される前記動作電圧の基準となる共通電位に接続される非反転入力端子、前記反転入力端子に第4分圧抵抗器を介して接続される出力端子を有する演算増幅器を含み、前記反転入力端子の電位と前記非反転入力端子の電位との差に対応するレベルの電圧を出力する非絶縁型の差動増幅回路である、

請求項1から請求項5のいずれか一項に記載の電力変換装置。

[請求項7] 前記各単位変換器は、前記コンデンサに並列接続され、前記各分圧抵抗器の抵抗値の和より小さい抵抗値を有する放電用抵抗器を含む、

請求項6に記載の電力変換装置。

[請求項8] 前記マルチレベル変換器は、前記各単位変換器の出力電圧を足し合わせるにより正弦波に近い波形の交流電圧を生成しそれを交流系統に供給する、

前記制御部は、前記交流系統の交流電圧とほぼ同じ波形の交流電圧を前記マルチレベル変換器で生成させるための交流電圧指令値を設定し、前記各単位変換器の個数と同じ個数で互いに位相が異なる三角波状の複数のキャリア信号を前記交流電圧指令値でパルス幅変調するこ

とにより前記各単位変換器に対するスイッチング用の駆動信号を生成する、

請求項 1 に記載の電力変換装置。

[請求項9] さらに、前記制御部は、前記各単位変換器における全ての前記各電圧検出部の検出結果と一致するように、前記交流電圧指令値を補正する、

請求項 8 に記載の電力変換装置。

[請求項10] 前記制御部は、前記各電圧検出部の検出結果のうち、前記各キャリア信号の三角波が頂点となるタイミングの検出結果を取り込む、

請求項 9 に記載の電力変換装置。

[請求項11] 前記各単位変換器は、前記第 1 および第 2 出力端子の相互間を導通して前記コンデンサをバイパスする第 1 通電路、前記第 1 出力端子と前記コンデンサの一端とを導通して前記第 2 出力端子と前記コンデンサの他端とを導通する第 2 通電路、前記第 2 出力端子と前記コンデンサの一端とを導通して前記第 1 出力端子と前記コンデンサの他端とを導通する第 3 通電路を、前記各スイッチ素子のオン、オフで選択的に形成することにより、前記複数レベルの直流電圧を出力する、

請求項 1 に記載の電力変換装置。

[請求項12] 前記マルチレベル変換器は、

それぞれが複数レベルの直流電圧を選択的に出力する第 1 ～第 N の複数の単位変換器を直列接続し、これら第 1 単位変換器の出力電圧を足し合わせることでにより正弦波に近い波形の交流電圧を生成しそれを 3 相交流系統の U 相に供給する第 1 マルチレベル変換器、

それぞれが複数レベルの直流電圧を選択的に出力する複数の第 2 単位変換器を直列接続し、これら第 2 単位変換器の出力電圧を足し合わせることでにより正弦波に近い波形の交流電圧を生成しそれを前記 3 相交流系統の V 相に供給する第 2 マルチレベル変換器、

それぞれが複数レベルの直流電圧を選択的に出力する複数の第 3 単

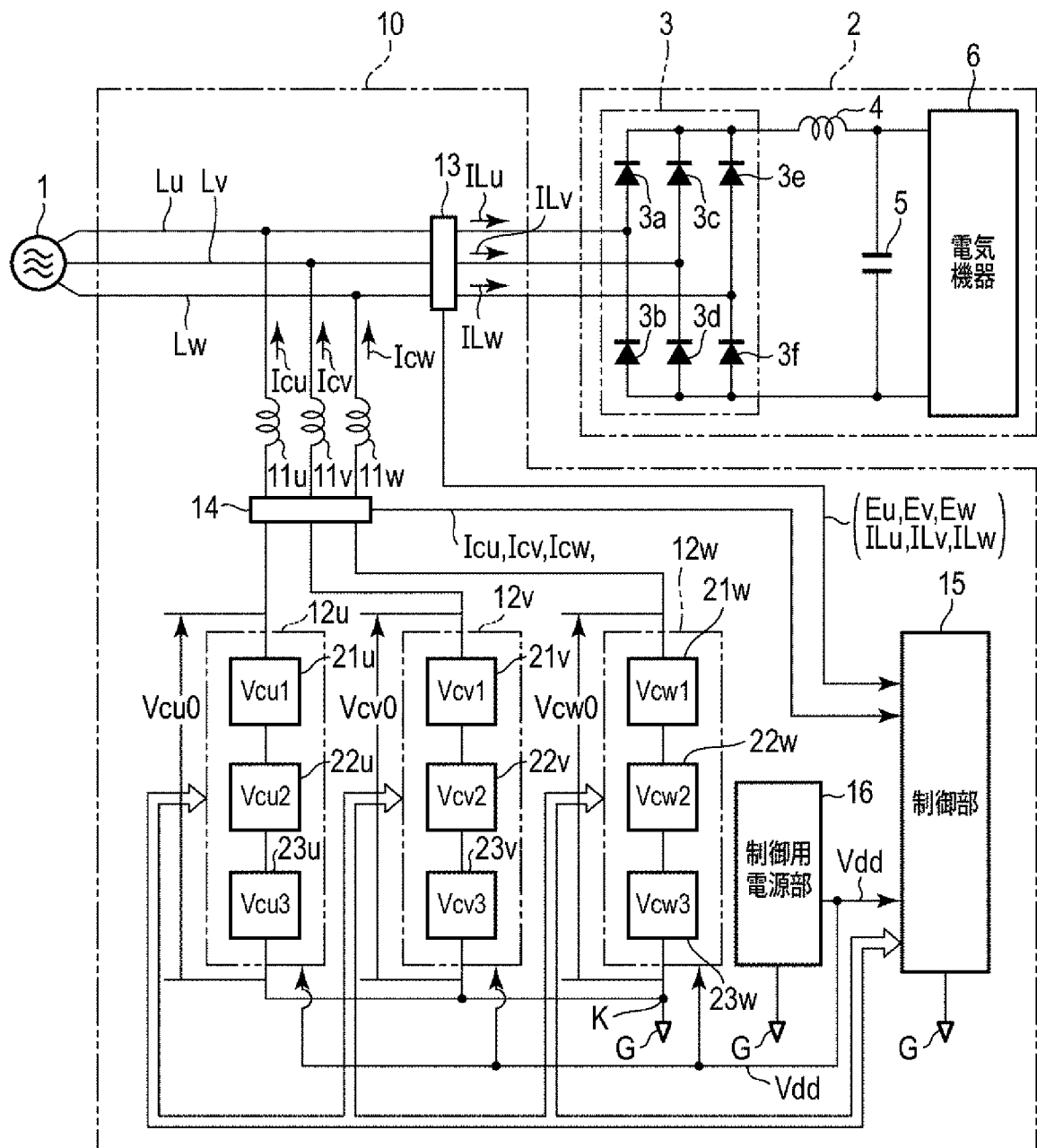
位変換器を直列接続し、これら第3単位変換器の出力電圧を足し合わせるにより正弦波に近い波形の交流電圧を生成しそれを前記3相交流系統のW相に供給する第3マルチレベル変換器、

であり、

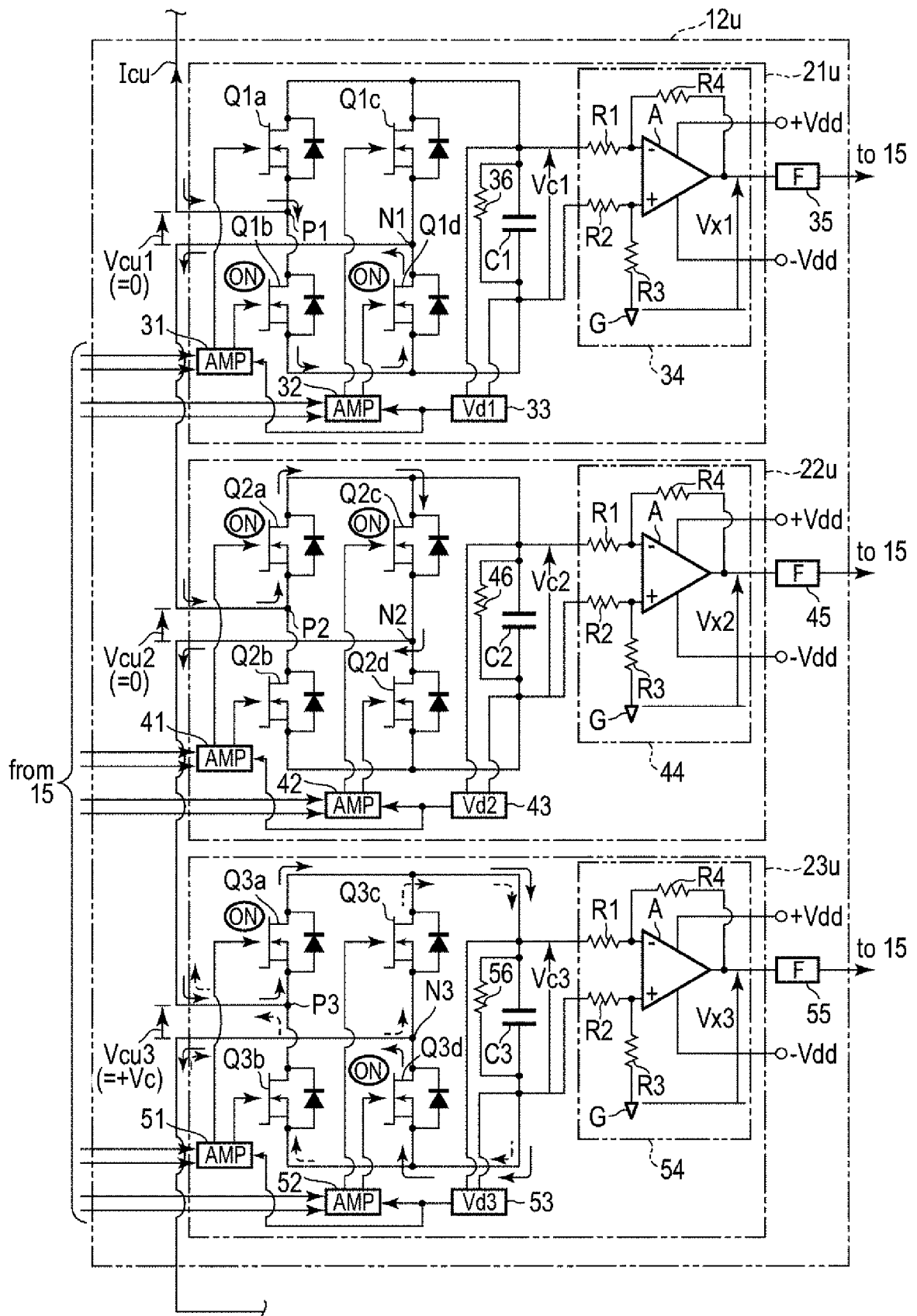
前記第1、第2、第3マルチレベル変換器のそれぞれ一端が第1、第2、第3バッファリアクトルを介して前記3相交流系統の各系統ラインに接続され、前記第1、第2、第3マルチレベル変換器のそれぞれ他端が相互接続（星形結線）された、

請求項1から請求項11のいずれか一項に記載の電力変換装置。

[図1]



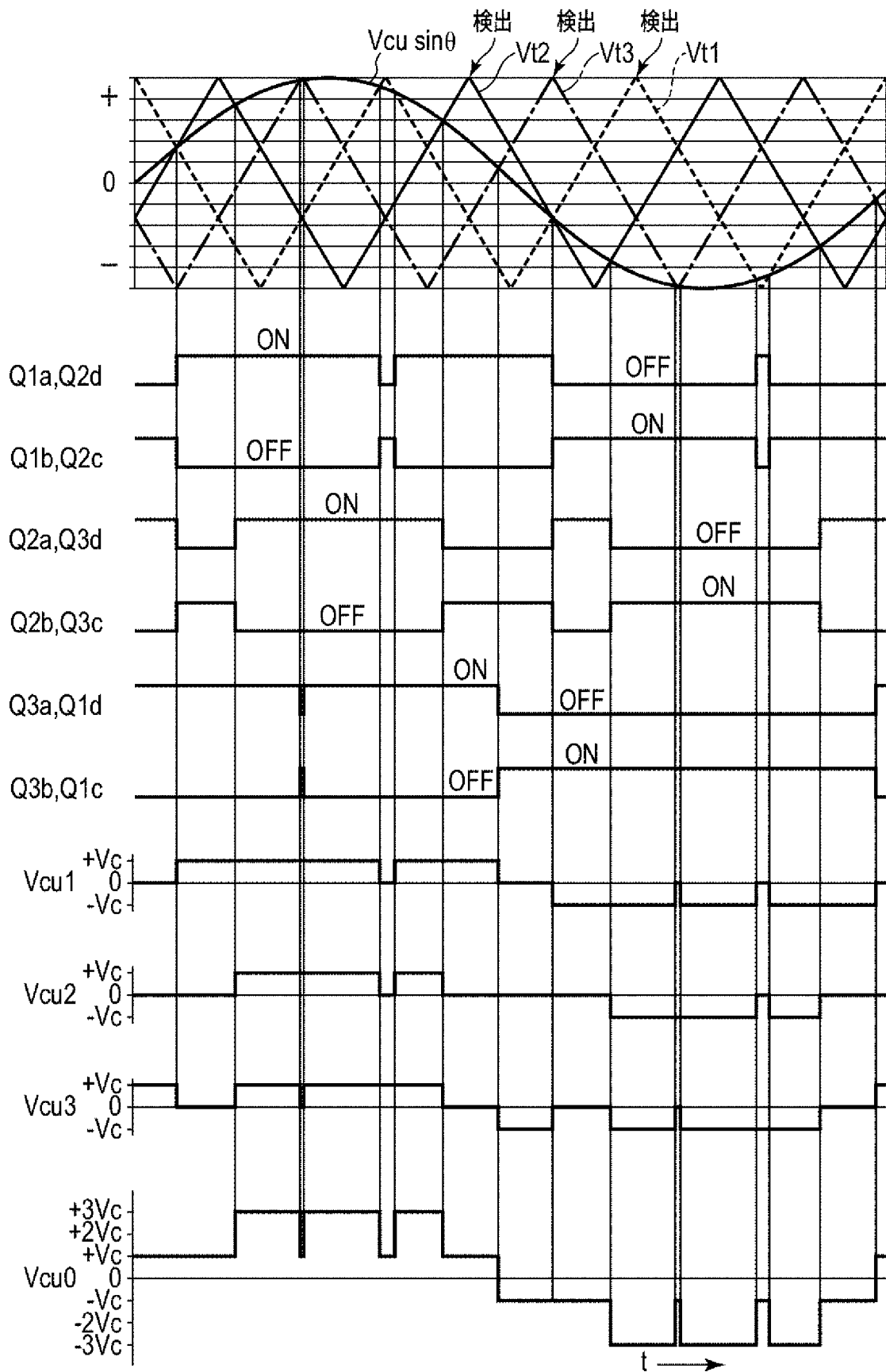
[図2]



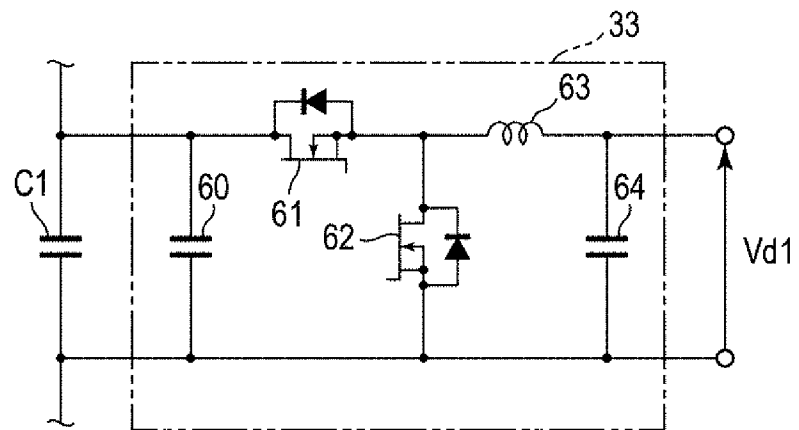
[図3]

Q1a	Q1b	Q1c	Q1d	セル出力電圧
ON	OFF	OFF	ON	V_c
OFF	ON	OFF	ON	0
ON	OFF	ON	OFF	0
OFF	ON	ON	OFF	$-V_c$

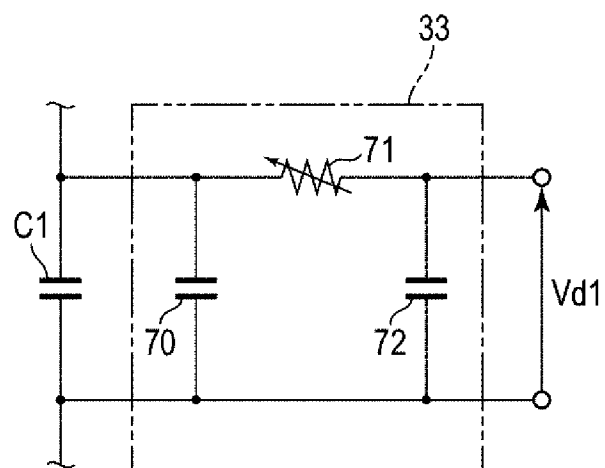
[図4]



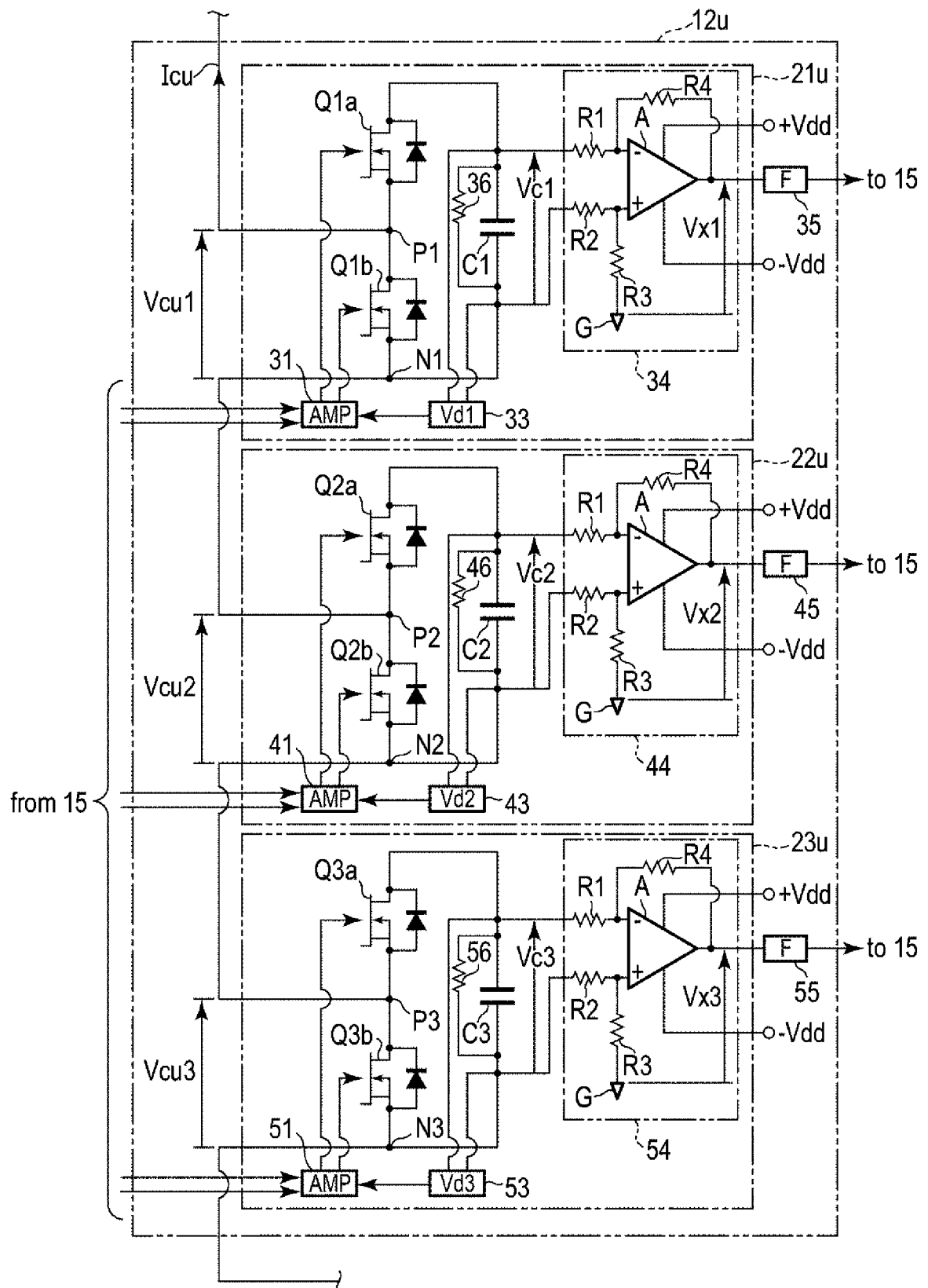
[図5]

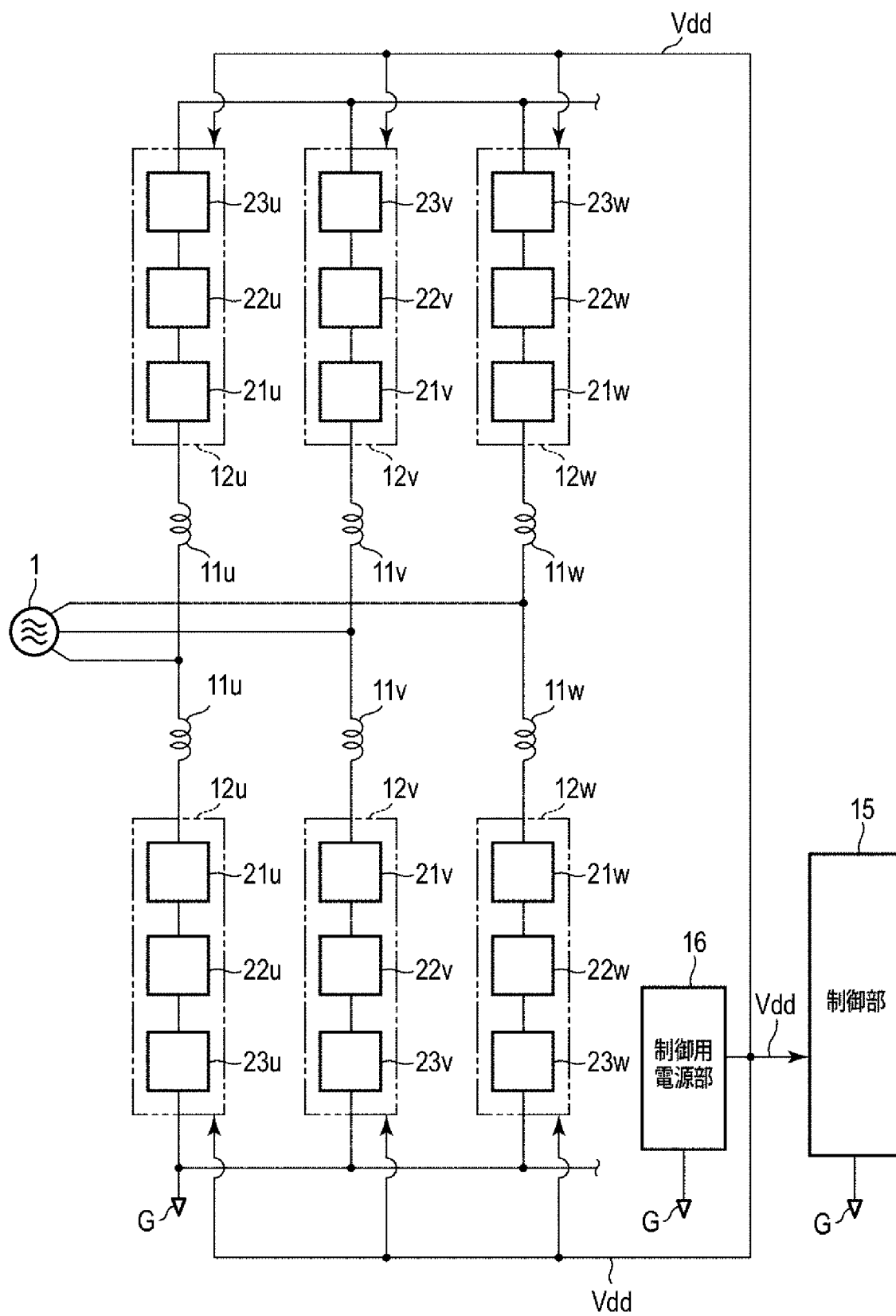


[図6]



[図7]





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/036629

A. CLASSIFICATION OF SUBJECT MATTER**H02M 7/48**(2007.01)i; **H02M 7/49**(2007.01)i; **H02M 7/72**(2006.01)i

FI: H02M7/49; H02M7/48 E; H02M7/72

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/48; H02M7/49; H02M7/72

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2016/203517 A1 (TOSHIBA MITSUBISHI ELECTRIC INDUSTRIAL SYSTEMS CORP.) 22 December 2016 (2016-12-22) paragraphs [0012]-[0064], fig. 1-7	1-12
A	JP 2013-27260 A (HITACHI, LTD.) 04 February 2013 (2013-02-04) paragraphs [0016]-[0030], fig. 1-7	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

17 November 2021

Date of mailing of the international search report

30 November 2021

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/036629

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2016/203517	A1	22 December 2016	US 2019/0157968 A1 paragraphs [0026]-[0078], fig. 1-7 EP 3309950 A1	
JP	2013-27260	A	04 February 2013	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 7/48(2007.01)i; H02M 7/49(2007.01)i; H02M 7/72(2006.01)i FI: H02M7/49; H02M7/48 E; H02M7/72														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H02M7/48; H02M7/49; H02M7/72														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2021年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2021年	日本国実用新案登録公報	1996-2021年	日本国登録実用新案公報	1994-2021年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2021年													
日本国実用新案登録公報	1996-2021年													
日本国登録実用新案公報	1994-2021年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
A	WO 2016/203517 A1（東芝三菱電機産業システム株式会社）22.12.2016（2016-12-22） 段落 [0012] - [0064]、図1-7	1-12												
A	JP 2013-27260 A（株式会社日立製作所）04.02.2013（2013-02-04） 段落 [0016] - [0030]、図1-7	1-12												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 17.11.2021	国際調査報告の発送日 30.11.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 赤穂 嘉紀 5G 3458 電話番号 03-3581-1101 内線 3568													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2021/036629

引用文献			公表日	パテントファミリー文献	公表日
WO	2016/203517	A1	22.12.2016	US 2019/0157968 A1 段落 [0 0 2 6] - [0 0 7 8] 、 図 1 - 7 EP 3309950 A1	
JP	2013-27260	A	04.02.2013	(ファミリーなし)	