

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年3月5日(2009.3.5)

【公開番号】特開2006-253662(P2006-253662A)

【公開日】平成18年9月21日(2006.9.21)

【年通号数】公開・登録公報2006-037

【出願番号】特願2006-29198(P2006-29198)

【国際特許分類】

H 01 L 27/10 (2006.01)

H 01 L 27/28 (2006.01)

H 01 L 51/05 (2006.01)

H 01 L 51/30 (2006.01)

H 01 L 51/40 (2006.01)

【F I】

H 01 L 27/10 4 3 1

H 01 L 27/10 4 4 9

H 01 L 27/10 4 6 1

H 01 L 29/28 1 0 0 A

H 01 L 29/28 2 2 0 C

H 01 L 29/28 3 1 0 C

【手続補正書】

【提出日】平成21年1月20日(2009.1.20)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】記憶素子及びその作製方法

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の導電層と、

前記第1の導電層上の第一部に撥液層と、

前記第1の導電層及び前記撥液層上に絶縁層と、

前記絶縁層上に第2の導電層と、

を有することを特徴とする記憶素子。

【請求項2】

第1の導電層と、

前記第1の導電層の周縁より内側に接して重なる撥液層と、

前記第1の導電層及び前記撥液層上に絶縁層と、

前記絶縁層上に第2の導電層と、

を有することを特徴とする記憶素子。

【請求項3】

請求項1又は2において、前記撥液層を複数有することを特徴とする記憶素子。

【請求項 4】

請求項 1 乃至 3 のいずれか一項において、前記撥液層は、フッ化炭素基を有する物質を含むことを特徴とする記憶素子。

【請求項 5】

請求項 1 乃至 3 のいずれか一項において、前記撥液層は、シランカップリング剤を含む物質を含むことを特徴とする記憶素子。

【請求項 6】

請求項 5 において、前記シランカップリング剤はアルキル基を有することを特徴とする記憶素子。

【請求項 7】

請求項 1 乃至 3 のいずれか一項において、前記撥液層は、シランカップリング剤の単分子膜であることを特徴とする記憶素子。

【請求項 8】

請求項 1 乃至 7 のいずれか一項において、

前記第 1 の導電層の端部は、前記絶縁層に対するぬれ性が前記第 1 の導電層より高い隔壁に覆われ、

前記絶縁層は、前記第 1 の導電層、前記撥液層、及び前記隔壁上に形成されていることを特徴とする記憶素子。

【請求項 9】

第 1 の導電層を形成し、

前記第 1 の導電層上に選択的に撥液層を形成し、

前記第 1 の導電層及び前記撥液層上に絶縁層を形成し、

前記絶縁層上に第 2 の導電層を形成することを特徴とする記憶素子の作製方法。

【請求項 10】

第 1 の導電層を形成し、

前記第 1 の導電層上に撥液層を形成し、

前記撥液層上にマスク層形成材料を含む組成物を吐出しマスク層を形成し、

前記マスク層を用いて前記撥液層の一部を除去し、

前記第 1 の導電層及び前記一部が除去された撥液層上に絶縁層を形成し、

前記絶縁層上に第 2 の導電層を形成することを特徴とする記憶素子の作製方法。

【請求項 11】

請求項 9 又は 10 において、前記撥液層は、フッ化炭素基を有する物質を含むことを特徴とする記憶素子の作製方法。

【請求項 12】

請求項 9 又は 10 において、前記撥液層は、シランカップリング剤を含む物質を含むことを特徴とする記憶素子の作製方法。

【請求項 13】

請求項 12 において、前記シランカップリング剤はアルキル基を有することを特徴とする記憶素子の作製方法。

【請求項 14】

請求項 9 又は 10 において、前記撥液層に、シランカップリング剤の単分子膜を用いることを特徴とする記憶素子の作製方法。

【請求項 15】

請求項 9 乃至 14 のいずれか一項において、

前記第 1 の導電層の端部に、前記絶縁層に対するぬれ性が前記第 1 の導電層より高い隔壁を形成し、

前記第 1 の導電層、前記撥液層、及び前記隔壁上に前記絶縁層を形成することを特徴とする記憶素子の作製方法。

【請求項 16】

請求項 9 乃至 15 のいずれか一項において、

前記記憶素子への書き込みは、

前記第1の導電層と前記第2の導電層との間に電圧を印加して、前記撥液層上の前記絶縁層を前記撥液層が形成されていない前記第1の導電層表面に移動させるように前記絶縁層を変形させ、前記第1の導電層と前記第2の導電層とを短絡させることにより行うこと
を特徴とする記憶素子の作製方法。