

2

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY PATENTU TYMCZASOWEGO

74640

Patent tymczasowy dodatkowy
do patentu nr _____

Zgłoszono: 27.09.1971 (P. 150740)

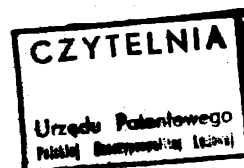
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 31.01.1975

Kl. 21e,31/28

MKP G01r 31/28



Twórcy wynalazku: Grzegorz Ziembicki, Bernard Horwat

Uprawniony z patentu tymczasowego: Przemysłowy Instytut Automatyki i Pomiarów Oddział we Wrocławiu, Wrocław (Polska)

Urządzenie do badania układów logicznych

1

Przedmiotem wynalazku jest urządzenie do badania układów logicznych przeznaczone do pomiarów stanu pracy typowych układów logicznych, zbudowanych w oparciu o technikę TTL/DTL, a w szczególności do pomiarów poziomów napięć „1” logicznej i „0”, stwierdzenia przerw na wyjściu lub wejściu badanego układu, pomiarów kierunku wzrostu i opadania zbocza impulsów, określenia współczynnika wypełnienia, pomiarów fazy impulsów w zakresie zgodności lub przeciwstawności faz dwóch przebiegów, pomiarów prawidłowości zliczania impulsów w przypadku układów liczących, pomiarów polaryzacji impulsów oraz zależności czasowych między pojedynczymi impulsami.

Znane i stosowane laboratoryjne stanowiska pomiarowe do badania układów logicznych są utworzone ze specjalistycznych przyrządów pomiarowych, jak na przykład oscyloskopu dwustrumieniowego, woltomierza cyfrowego, generatora i innych. Testowanie układów logicznych przy pomocy takich zestawów jest pracochłonne i wymaga wysoko kwalifikowanej obsługi. Złożoność stosowanych zestawów pomiarowych wyklucza ich przydatność do pomiarów serwisowych, zaś znaczna pracochłonność uniemożliwia zastosowanie do pomiarów dużych ilości elementów logicznych przy masowej produkcji urządzeń budowanych z tych elementów. Znane jest również urządzenie utworzone z układu zadającego i układu wyświetlania, które umożliwia sprawdzanie wyłącznie poziomów zero-jedynkowych

2

układów logicznych, nie pozwala na pomiar innych stanów statycznych oraz na pomiar jakiegokolwiek stanu dynamicznego.

5 Celem wynalazku jest umożliwienie pomiarów stanów statycznych i dynamicznych układów logicznych w warunkach laboratoryjnych, produkcyjnych oraz przy wszelkich naprawach serwisowych aparatury i urządzeń zbudowanych z układów logicznych.

10 Zadaniem wynalazku jest skonstruowanie urządzenia realizującego postawiony cel.

15 Cel ten został osiągnięty przez skonstruowanie urządzenia do badania układów logicznych zrealizowanych w oparciu o technikę TTL/DTL, zapożyczanego w znany układ wyświetlania i sondę pomiarową, które ma układ porównania przeznaczony do pomiarów statycznych oraz układ pamiętający przeznaczony do pomiarów stanów dynamicznych, przy czym wyjścia obydwu układów są połączone przez układ sumy logicznej za wspólnym znanym układem wyświetlania.

20 Urządzenie według wynalazku umożliwia dokonywanie w sposób łatwy i prosty pomiarów poziomów napięć „1” i „0”, stwierdzanie przerw na wejściu lub wyjściu badanego układu, pomiar kierunków wzrostu i opadania zbocza impulsów, określenie współczynnika wypełnienia, pomiar fazy impulsów, prawidłowości zliczania w odniesieniu do logicznych układów liczących, pomiar polaryzacji impulsów oraz zależności czasowych między pojedyn-

czymi impulsami. Urządzenie według wynalazku nadaje się do stosowania w pomiarach laboratoryjnych, przy produkcji aparatury zbudowanej z układów logicznych oraz we wszystkich naprawach serwisowych tej aparatury, eliminuje konieczność stosowania całych zestawów specjalistycznej aparatury pomiarowej oraz zatrudnienia do pomiarów kadry wysokokwalifikowanych specjalistów.

Wynalazek zostanie bliżej objaśniony w przykładzie wykonania przedstawionym na załączonym rysunku, na którym pokazano schemat elektryczny urządzenia.

Urządzenie według wynalazku na sondę pomiarową 1 połączoną przez styki 2 przełącznika rodzaju pracy 3 z układem porównania 4, a przez styki 5 przełącznika rodzaju pracy 3 z układem pamiętającym 6. Styki 2 przełącznika 3 są połączone z jednym wejściem zanegowanego iloczynu logicznego 7, którego drugie wejście jest połączone z jednym z wejść drugiego zanegowanego iloczynu logicznego 8 oraz z wyjściem trzeciego zanegowanego iloczynu logicznego 9. Trzy zanegowane iloczyny logiczne 7, 8 i 9 tworzą wejściowy układ brakujuący 10.

Wejścia trzeciego zanegowanego iloczynu logicznego 9 są zwarte i połączone przez przełącznik 11 z punktem uziemienia układu. Przełącznik 11 służy do sprawdzania poziomu „0” logicznego.

Drugie wejście drugiego zanegowanego iloczynu liczbowego 8 jest połączone z gniazdkiem wejściowym 12, przez które wprowadza się impulsowe przebiegi porównawcze. Wyjścia wejściowego układu bramkującego 10 są połączone z dwoma wejściami logicznymi układu 13, realizującego funkcję $X = AB + \bar{A}\bar{B}$ gdzie A i B oznacza dwa niezależne od siebie dwustanowe sygnały wprowadzone na wejście układu, a $\bar{A}$ i $\bar{B}$ oznacza zanegowane wartości A i B. Wyjście logicznego układu 13 jest połączone bezpośrednio z jednym z wejść zanegowanego iloczynu logicznego 14 oraz przez dodatkowy zanegowany iloczyn logiczny 15, z jednym z wejść drugiego zanegowanego iloczynu logicznego 16. Drugie wejścia obydwu zanegowanych iloczynów logicznych 14 i 16 są zwarte i połączone ze stykami 17 przełącznika rodzaju pracy 3. Wyjścia zanegowanych iloczynów logicznych 14 i 16 są połączone z pierwszymi wejściami zanegowanych iloczynów logicznych 18 i 19, tworzących układ sumy logicznej 20. Wyjścia zanegowanych iloczynów logicznych 18 i 19, tworzących układ sumy logicznej 20, są połączone z dwoma wejściami układu wyświetlania 21, utworzonego z dwóch wzmacniaczy 22 i 23, sterujących dwoma świetlnymi wskaźnikami 24 i 25. Układ pamiętający 6 ma dwa zanegowane iloczyny logiczne 26 i 27, których wejścia są połączone ze stykami 5 przełącznika rodzaju pracy 3, zaś wyjścia są połączone z wejściami synchronicznymi dwóch bistabilnych przerzutników 28 i 29 typu J—K. Wejścia strobojujące tych przerzutników są połączone poprzez opóźniający układ 30 z wyłącznikiem 31, którego drugi koniec jest połączony z masą układu.

Wyjścia przerzutników 28 i 29 są połączone z drugimi wejściami zanegowanych iloczynów logicznych 18 i 19, tworzących układ sumy logicznej 20. Przerzutniki 28 i 29 spełniają rolę komórek pamięci. Ka-

sowanie zawartości tych przerzutników następuje poprzez podanie z wyłącznika 31 poziomu logicznego „0” na asynchroniczne wejścia przerzutników. Impuls kasowania będący jednocześnie impulsem wpisu nowej zawartości do przerzutników 28 i 29 wyprzedza impuls wpisu o czas opóźnienia, określony parametrami opóźniającego układu 30. Wejścia strobojujące przerzutników są jednocześnie równolegle połączone z wyjściem 32, umożliwiającym synchroniczne strobowanie w przypadku pracy dwóch urządzeń.

Przy pomiarach stanów statycznych przy zwartych stykach 2 przełącznika rodzaju pracy 3 przeprowadzić można następujące pomiary: Pomiar logicznego poziomu napięć „1” i „0” przeprowadza się przykładając sondę 1 do badanego punktu przy wciśniętym wyłączniku 11, obserwując wskazania świetlnych wskaźników 24 i 25. Świecenie się pierwszego wskaźnika 24 oznacza poziom logiczny „0”, świecenie się drugiego wskaźnika 25 oznacza poziom logiczny „1” lub przerwę w obwodzie. Pomiar cyklu stanów pracy polega na przyłożeniu sondy 1 do badanego punktu i obserwacji wskaźników 24 i 25. Jeżeli pierwszy wskaźnik 24 świeci się jaśniej niż drugi wskaźnik 25 współczynnik wypełnienia jest mniejszy od 0,5, jeżeli obydwu wskaźniki świecą się jednakowo, współczynnik wypełnienia wynosi 0,5, jeżeli zaś drugi wskaźnik 25 świeci się jaśniej współczynnik wypełnienia jest większy od 0,5. Przy pomiarze porównania fazy impulsów sondę 1 przykładają się do badanego punktu, a do wejścia 12 przyłącza się impulsowy przebieg odniesienia. Jeżeli świeci się pierwszy wskaźnik 24 oznacza to przeciwfazowość obydwu przebiegów, jeżeli świeci się drugi wskaźnik 25, świadczy to o współfazowości obydwu przebiegów. Sprawdzając zliczenie impulsów należy sondę 1 przyłożyć do badanego punktu na wyjściu sprawdzanego układu logicznego, zaś jego wejście połączyć z wejściem 12 urządzenia. Jeżeli pierwszy wskaźnik 24 lub drugi wskaźnik 25 świecą jasno oznacza to brak dzielenia częstotliwości, przy spadku świecenia do połowy podział częstotliwości przebiega prawidłowo. Przy pomiarach stanów dynamicznych przełącznik rodzaju pracy 3 jest włączony w pozycji zwartych styków 5 i 17 i rozwartym styku 2.

Polaryzację impulsu bada się przykładając sondę pomiarową 1 do interesującego nas punktu badanego układu logicznego oraz naciskając i zwalniając przyciskowy wyłącznik 31. Jeżeli świeci się pierwszy wskaźnik 24 badany impuls jest spolaryzowany ujemnie, jeśli zaś świeci się drugi wskaźnik 25 badany impuls jest spolaryzowany dodatnio. Sprawdzanie zależności czasowych impulsów odbywa się przy użyciu dwóch urządzeń według wynalazku. Sondę 1 jednego urządzenia przykładają się do punktu, w którym występuje impuls a, sondę 1 drugiego urządzenia przykładają się do punktu, w którym występuje impuls b. Wyjścia 32 obydwu urządzeń łączy się, a następnie przyciska i zwalnia przyciskowy wyłącznik 31 jednego z urządzeń. Następuje zaświecenie się wskaźnika tego urządzenia, które odbiera impuls jako pierwsze.

Jeżeli obydwu impulsy a i b mają polaryzację do-

datnią i impuls a będzie wyprzedzał w fazie impuls b, zaświeci się drugi wskaźnik 25 tego urządzenia, którego sonda 1 jest połączona ze źródłem impulsów a. Jeżeli obydwa impulsy a i b mają polaryzację ujemną i impuls a będzie wyprzedzał w fazie impuls b, zapali się wskaźnik pierwszy tego urządzenia, którego sonda 1 jest połączona ze źródłem impulsów a. Jeżeli obydwa impulsy a i b mają polaryzację dodatnią i impuls b będzie wyprzedzał w fazie impuls a, zaświeci się drugi wskaźnik 25 tego urządzenia, którego sonda 1 będzie połączona ze źródłem impulsów b. Jeżeli obydwa impulsy a i b mają polaryzację ujemną i impuls b będzie wyprzedzał w fazie impuls a, wówczas zaświeci się pierwszy wskaźnik 24 tego urządzenia, którego sonda 1 jest połączona ze źródłem impulsów b.

Zastrzeżenia patentowe

1. Urządzenie do badania układów logicznych zaopatrzone w znany układ wyświetlania oraz sondę pomiarową, **znamiennie tym**, że ma układ porównania (4) przeznaczony do pomiarów stanów statycznych oraz układ pamiętający (6) przeznaczony do pomiarów stanów dynamicznych, przy czym wyjścia obydwu układów (4, 6) są połączone przez układ su-

my logicznej (20) ze wspólnym układem wyświetlania (21).

2. Urządzenie według zastrz. 1, **znamiennie tym**, że układ porównania (4) ma wejściowy układ bramkujący utworzony z trzech zanegowanych iloczynów logicznych (7, 8, 9) połączony z wejściem zanegowanego układu logicznego (13), realizującego funkcję $X = \overline{AB} + \overline{AB}$, którego wyjście jest połączone bezpośrednio z jednym z wejść pierwszego zanegowanego iloczynu logicznego (14) oraz przez dodatkowy zanegowany iloczyn logiczny (15) z jednym z wejść drugiego zanegowanego iloczynu logicznego (16), przy czym drugie wejścia obydwu zanegowanych iloczynów logicznych (14, 16) są zwarte i połączone ze stykiem (17) przełącznika rodzaju pracy (3), zaś wejścia tych iloczynów logicznych są połączone z pierwszymi wejściami zanegowanych iloczynów logicznych (18, 19) tworzących układ logicznej sumy (20).

3. Urządzenie według zastrz. 1, **znamiennie tym**, że układ pamiętający (6) ma dwa zanegowane iloczyny logiczne (26, 27), których wyjścia są połączone z wejściami synchronicznymi dwóch bistabilnych przerzutników (28, 29) typu J—K, przy czym wejścia strobuujące tych przerzutników są połączone z układem opóźniającym (30), zaś wyjścia obydwu przerzutników (28, 29) są połączone z drugimi wejściami zanegowanych iloczynów logicznych (18, 19), tworzących układ sumy logicznej (20).

