

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2007年4月19日 (19.04.2007)

PCT

(10) 国際公開番号
WO 2007/043583 A1

(51) 国際特許分類:
H04N 7/30 (2006.01)

(21) 国際出願番号: PCT/JP2006/320331

(22) 国際出願日: 2006年10月11日 (11.10.2006)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
60/724,788 2005年10月11日 (11.10.2005) US

(71) 出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006 番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): リム チョンスン (LIM, Chong, Soon). シエン シエン メイ (SHEEN, Sheng, Mei). 角野 真也 (KADONO, Shinya).

(74) 代理人: 新居 広守 (NII, Hiromori); 〒5320011 大阪府大阪市淀川区西中島 5 丁目 3 番 10 号タナカ・イトーピア新大阪ビル 6 階 新居国際特許事務所内 Osaka (JP).

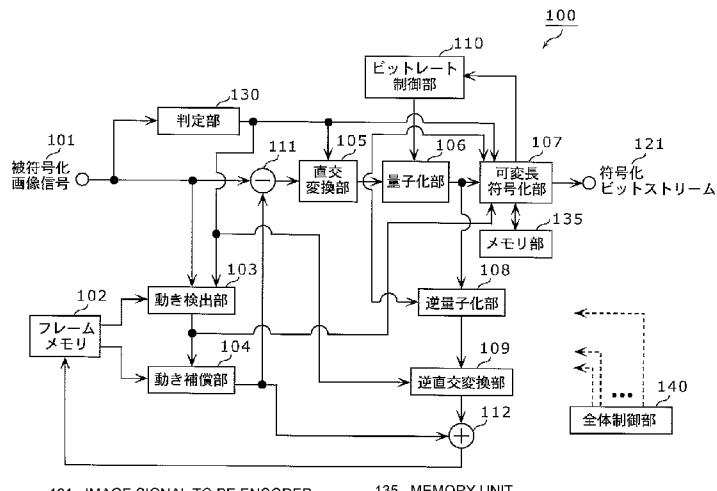
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

[続葉有]

(54) Title: IMAGE ENCODING DEVICE, IMAGE DECODING DEVICE, AND METHOD THEREOF

(54) 発明の名称: 画像符号化装置、画像復号化装置及びこれらの方法



101 IMAGE SIGNAL TO BE ENCODED
130 JUDGMENT UNIT
110 BIT RATE CONTROL UNIT
105 ORTHOGONAL CONVERSION UNIT
106 QUANTIZATION UNIT
107 VARIABLE-LENGTH ENCODING UNIT
121 ENCODED BIT STREAM

135 MEMORY UNIT
103 MOTION DETECTION UNIT
108 INVERSE QUANTIZATION UNIT
102 FRAME MEMORY
104 MOTION COMPENSATION UNIT
109 INVERSE ORTHOGONAL CONVERSION UNIT
140 WHOLE CONTROL UNIT

(57) Abstract: There are provided an image encoding device, an image decoding device, and others capable of using a scan pattern specially set by a user. The image encoding device and the image decoding device employ a new method for adaptively changing the scan pattern of an orthogonal conversion coefficient. This new scan pattern is encoded in the encoded bit stream of a video sequence and can use an optimal scan pattern for each picture. By adding a small amount of header information, it is possible to select a scan pattern having a preferable compression efficiency of the entropy encoding, thereby increasing the video sequence compression efficiency.

[続葉有]



CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:
— 国際調査報告書

(57) 要約: ユーザが特別に設定したスキャンパターンも利用することを可能とする画像符号化装置及び画像復号化装置等を提供する。本発明における画像符号化装置および画像復号化装置は、直交変換係数のスキャンパターンを適応的に変化させる新たな方法を導入している。この新しいスキャンパターンは、ビデオシーケンスの符号化ビットストリーム内に符号化し、ピクチャ毎に最適なスキャンパターンを使用できるようにしたことである。わずかなヘッダ情報の追加により、エントロピー符号化の圧縮効率の良いスキャンパターンを選択でき、ビデオシーケンスの圧縮効率を高めることができる。

明細書

画像符号化装置、画像復号化装置及びこれらの方法

技術分野

[0001] 本発明は、画像符号化装置及び画像復号化装置に関し、特に動画像の直交変換後の2次元の直交変換係数を1次元化するためのスキャン方式の制御に関する。

背景技術

[0002] 従来、インターレース方式のピクチャを符号化する際の代表的な形態として、フレームマクロブロック単位又はフィールドマクロブロック単位で行う形態がある。また、その際の符号化効率を達成するため、符号化対象のピクチャには、図1(a)に示すように、フレームマクロブロックとフィールドマクロブロックが混在する場合が少くない。なお、図1(b)は、フレームマクロブロックとフィールドマクロブロックの画素構成を模式的に示した図である。

[0003] また、従来では、フレームマクロブロック単位又はフィールドマクロブロック単位で直交変換後の直交変換係数を1次元化する際のスキャン方式には、予め規定されたスキャンパターンが用いられる。図2(a)は、従来の 4×4 画素のフレームマクロブロック単位で符号化する際に使用されるジグザグスキャン方式におけるスキャンパターンの一例であり、図2(b)は、従来の 4×4 画素のフィールドマクロブロック単位で符号化する際に使用されるフィールドスキャン方式におけるスキャンパターンの一例である。また、図2(c)は、従来の 8×8 画素のフレームマクロブロック単位で符号化する際に使用されるジグザグスキャン方式におけるスキャンパターンの一例であり、図2(d)は、従来の 8×8 画素のフィールドマクロブロック単位で符号化する際に使用されるフィールドスキャン方式におけるスキャンパターンの一例である。ここで、左上が低周波数成分で、右に行くほど水平周波数が高くなり、下に行くほど垂直周波数が高くなるように配置されている。

[0004] 上記のジグザグスキャン方式等は、MPEG-1 Video、MPEG-2 Video、ITU-T H.264といった規格において用いられる一般的なスキャン方式であり、周波数変換(MPEG-1、MPEG-2では離散コサイン変換)されたブロック係数を、エント

ロピー符号化を用いて有効に圧縮されるような形でスキャンするための方式である。

- [0005] 上記の図2(a)～(d)に示すように、2次元直交変換されたブロックの変換係数は、図示された値の小さい係数位置から大きい係数位置へとスキャンされて、その順序で係数がエントロピー符号化される。

非特許文献1:ITU-T Recommendation H.264, "Advanced video coding for generic audiovisual services", (03/2005)

発明の開示

発明が解決しようとする課題

- [0006] しかしながら、ビデオシーケンスまたはピクチャによっては、ジグザグスキャンパターンのような予め定められたスキャンパターンが、それらピクチャにとって最良のスキャンパターンとは云えない場合もある。そして、ピクチャの内容によっては、予め定められたスキャンパターンと比較して、特別に設定したスキャンパターンの方がより符号化効率が良い場合もある。そのような場合、新たなスキャンパターンを符号化することにより、これらピクチャの符号化効率を高めることができる。

- [0007] 本発明は、上記課題に鑑みてなされたものであり、ユーザが特別に設定したスキャンパターンも利用することを可能とする画像符号化装置及び画像復号化装置等を提供することを目的とする。

課題を解決するための手段

- [0008] 上記課題を解決するために、本発明に係る画像符号化装置は、ピクチャをマクロブロック単位で符号化する画像符号化装置であって、ピクチャを符号化する際に、少なくとも2以上の種類のマクロブロックを用いて符号化すべきか否かを判定する判定手段と、前記判定手段において、前記2以上のマクロブロックを用いて符号化すべきと判定された場合は、それぞれの種類のマクロブロック毎に、複数のスキャン方式の中から選択されたひとつのスキャン方式を示す情報をヘッダ情報として符号化すると共に、前記選択されたそれぞれのスキャン方式に基づいて、各スキャン方式に対応するマクロブロックの2次元配列の直交変換係数を1次元配列の順序で符号化する符号化手段とを備えることを特徴とする。

- [0009] また、本発明に係る画像復号化装置は、ヘッダ情報を有する符号化ビットストリーム

をマクロブロック単位で復号化する画像復号化装置であって、前記符号化ビットストリームのヘッダ情報を復号化し、当該復号化されたヘッダ情報から、ピクチャを構成する少なくとも2以上の種類のマクロブロックについて2次元配列の直交変換係数を1次元配列に並び替えるためのスキャン方式を示す情報を抽出し、当該スキャン方式を示す情報を用いて、1次元配列順序で符号化された前記符号化ビットストリームの直交変換係数を復号化して2次元配列に変換する復号化手段を備えることを特徴とする。

- [0010] 本発明の新規な点は、任意の新たなスキャンパターンをビットストリームのヘッダ情報に含めることで画像復号化装置にダウンロードすることを可能としたため、ピクチャ毎に最適なスキャンパターンを使用できるようにしたことである。これにより、わずかなヘッダ情報の追加により、エントロピー符号化の圧縮効率の良いスキャンパターンを選択でき、より符号化効率の高い画像圧縮を実現することができる。
- [0011] なお、本発明は、上記画像符号化装置又は画像復号化装置における特徴的な構成手段をステップとする画像符号化方法又は画像復号化方法として実現したり、それらステップをコンピュータ等に実行させるプログラムとして実現したりすることもできる。そして、そのプログラムをDVD等の記録媒体やインターネット等の伝送媒体を介して広く流通させることができるのは云うまでもない。さらに、本発明は、上記画像符号化装置又は画像復号化装置の特徴的な構成手段を備える集積回路として実現することもできる。

発明の効果

- [0012] 本発明に係る画像符号化装置および画像復号化装置によれば、ユーザが特別に設定したスキャンパターンも利用することが可能となり、符号化効率を高めることができる。

図面の簡単な説明

- [0013] [図1]図1(a)は、フレームマクロブロックとフィールドマクロブロックが混在する符号化対象のピクチャの様子を示す図である。図1(b)は、フレームマクロブロックとフィールドマクロブロックの画素構成を模式的に示した図である。
- [図2]図2(a)は、従来の4×4画素のフレームマクロブロック単位で符号化する際に

使用されるジグザグスキャン方式におけるスキャンパターンの一例である。図2(b)は、従来の 4×4 画素のフィールドマクロブロック単位で符号化する際に使用されるジグザグスキャン方式におけるスキャンパターンの一例である。図2(c)は、従来の 8×8 画素のフレームマクロブロック単位で符号化する際に使用されるジグザグスキャン方式の一例である。図2(d)は、従来の 8×8 画素のフィールドマクロブロック単位で符号化する際に使用されるフィールドスキャン方式におけるスキャンパターンの一例である。

[図3]図3は、本発明に係る画像符号化装置の機能構成を示すブロック図である。

[図4]図4は、本発明に係る画像復号化装置の機能構成を示すブロック図である。

[図5]図5は、画像符号化装置におけるシーケンスヘッダ内のスキャンパターンを符号化するプロセスを示すフローチャートである。

[図6]図6は、画像復号化装置におけるシーケンスヘッダ内のスキャンパターンを復号化するプロセスを示すフローチャートである。

[図7]図7は、画像復号化装置におけるピクチャヘッダ内のスキャンパターンを符号化するプロセスを示すフローチャートである。

[図8]図8は、画像復号化装置におけるピクチャヘッダ内のスキャンパターンを復号化するプロセスを示すフローチャートである。

[図9]図9は、画像符号化装置におけるスライスヘッダ内のスキャンパターンを符号化するプロセスを示すフローチャートである。

[図10]図10は、画像復号化装置におけるスライスヘッダ内のスキャンパターンを復号化するプロセスを示すフローチャートである。

[図11]図11(a)は、本発明の画像符号化装置から出力されたビデオシーケンスの符号化ビットストリームのストリーム構造を示す図である。図11(b)は、本発明の画像符号化装置から出力されたピクチャの符号化ビットストリームのストリーム構造を示す図である。図11(c)は、本発明の画像符号化装置から出力されたスライスの符号化ビットストリームのストリーム構造を示す図である。

[図12]図12は、本発明における第1、第2参照ピクチャと対象ピクチャとの関係を示す図である。

[図13]図13(a)は、 4×4 ブロックのジグザグスキャンパターン用のスキャンパターン位置と逆スキャンパターン位置の一例を示す図である。図13(b)は、本発明の画像符号化装置から出力された 4×4 ブロック用の符号化スキャンパターンのストリーム構造を示す図である。図13(c)は、本発明の画像符号化装置から出力された 8×8 ブロック用の符号化スキャンパターンのストリーム構造を示す図である。

[図14]図14は、本発明の画像符号化装置および画像復号化装置において、予め定められたスキャンパターンを選択するプロセスを示すフローチャートである。

[図15]図15は、本発明の画像符号化装置および画像復号化装置において、メモリ部からスキャンパターンを選択するプロセスを示すフローチャートである。

[図16]図16は、本発明の画像符号化装置および画像復号化装置において、メモリ部にスキャンパターンを格納するプロセスを示すフローチャートである。

[図17]図17は、本発明の画像符号化装置および画像復号化装置において、メモリ部から、プログレッシブ、フィールドおよびブロックサイズに対応したスキャンパターンを選択するプロセスを示すフローチャートである。

[図18]図18は、本発明の画像符号化装置および画像復号化装置において、メモリ部に、プログレッシブ、フィールドおよびブロックサイズに対応したスキャンパターンを格納するプロセスを示すフローチャートである。

[図19]図19は、本発明の実施の形態1に係る画像符号化装置および画像復号化装置において、メモリ部からプログレッシブスキャンパターンを選択するプロセスを示すフローチャートである。

[図20]図20は、本発明の実施の形態1に係る画像符号化装置および画像復号化装置において、メモリ部からフィールドスキャンパターンを選択するプロセスを示すフローチャートである。

[図21]図21は、本発明の実施の形態1に係る画像符号化装置および画像復号化装置において、メモリ部にシーケンスプログレッシブスキャンパターンを格納するプロセスを示すフローチャートである。

[図22]図22は、本発明の実施の形態1に係る画像符号化装置および画像復号化装置において、メモリ部にシーケンスフィールドスキャンパターンを格納するプロセスを

示すフローチャートである。

[図23]図23は、本発明の実施の形態1に係る画像符号化装置および画像復号化装置において、メモリ部にプログレッシブスキャンパターンを格納するプロセスを示すフローチャートである。

[図24]図24は、本発明の実施の形態1に係る画像符号化装置および画像復号化装置において、メモリ部にプログレッシブスキャンパターンを格納するプロセスを示すフローチャートである。

[図25]図25は、本発明の実施の形態2に係る画像符号化装置および画像復号化装置において、メモリ部からプログレッシブスキャンパターンを選択するプロセスを示すフローチャートである。

[図26]図26は、本発明の実施の形態2に係る画像符号化装置および画像復号化装置において、メモリ部からフィールドスキャンパターンを選択するプロセスを示すフローチャートである。

[図27]図27は、本発明の実施の形態2に係る画像符号化装置および画像復号化装置において、メモリ部にシーケンスプログレッシブスキャンパターンを格納するプロセスを示すフローチャートである。

[図28]図28は、本発明の実施の形態2に係る画像符号化装置および画像復号化装置において、メモリ部にシーケンスフィールドパターンを格納するプロセスを示すフローチャートである。

[図29]図29は、本発明の実施の形態2に係る画像符号化装置および画像復号化装置において、メモリ部にプログレッシブスキャンパターンを格納するプロセスを示すフローチャートである。

[図30]図30は、本発明の実施の形態2に係る画像符号化装置および画像復号化装置において、メモリ部にフィールドスキャンパターンを格納するプロセスを示すフローチャートである。

[図31]図31は、本発明の実施の形態3に係る画像符号化装置および画像復号化装置において、メモリ部からフィールドスキャンパターンを選択するプロセスを示すフローチャートである。

[図32]図32は、本発明の実施の形態3に係る画像符号化装置および画像復号化装置において、メモリ部にシーケンスフィールドパターンを格納するプロセスを示すフローチャートである。

[図33]図33は、本発明の実施の形態4に係る画像符号化装置および画像復号化装置において、メモリ部からフィールドスキャンパターンを選択するプロセスを示すフローチャートである。

[図34]図34は、本発明の実施の形態4に係る画像符号化装置および画像復号化装置において、メモリ部にシーケンスフィールドスキャンパターンを格納するプロセスを示すフローチャートである。

符号の説明

- [0014]
- 100 画像符号化装置
 - 101 被符号化画像信号
 - 102 フレームメモリ
 - 103 動き検出部
 - 104 動き補償部
 - 105 直交変換部
 - 106 量子化部
 - 107 可変長符号化部
 - 108 逆量子化部
 - 109 逆直交変換部
 - 110 ビットレート制御部
 - 111 差分器
 - 112 加算器
 - 121 符号化ビットストリーム
 - 130 判定部
 - 135 メモリ部
 - 140 全体制御部
 - 141 復号化画像信号

- 200 画像復号化装置
- 201 可変長復号化部
- 202 フレームメモリ
- 208 逆量子化部
- 209 逆直交変換部
- 212 加算器
- 235 メモリ部
- 240 全体制御部

発明を実施するための最良の形態

- [0015] 図3は、本発明に係る画像符号化装置100の機能構成を示すブロック図である。この画像符号化装置100は、ピクチャを符号化する際に種類の異なるマクロブロックが混在する場合であっても、それらに対応する好適な直交変換係数のスキャンを行うためのヘッダ情報についても符号化を行う装置であり、判定部130、直交変換部105、量子化部106、可変長符号化部107、メモリ部135、逆量子化部108、逆直交変換部109、フレームメモリ102、動き検出部103、動き補償部104及びビットレート制御部110等を備えている。なお、メモリ部135は、可変長符号化部107の指示により、スキヤン方式に関する情報のリード／ライトを行う。
- [0016] 判定部130は、入力された被符号化画像信号101の特徴に基づき、符号化する際のマクロブロックの種類等(例えば、ピクチャにフレームマクロブロックとフィールドマクロブロックを混在させるか否か、当該マクロブロックはフレームマクロブロックかフィールドマクロブロックの何れであるか等)を判定(又は決定)し、この判定結果を直交変換部105、動き検出部103、逆直交変換部109、可変長符号化部107に通知する。
- [0017] 直交変換部105は、受信した被符号化画像信号101(画像信号データ)に対して、マクロブロック単位もしくはマクロブロックを構成するブロック単位で離散コサイン変換(DCT:Discrete Cosine Transform)を行い、DCT係数を生成して量子化部106に出力する。ここで、I(Intra coded)ピクチャのフレームについては、画面内の画素値に対しDCT演算が行われる。P(Predictive coded)ピクチャのフレームについては、時間的に過去に位置するIピクチャ又はPピクチャに基づいて前方向予測符号化した予測誤

差の画素値に対しDCT演算が行われる。B(Bidirectionally)ピクチャのフレームについては、時間的に前後に位置するIピクチャ又はPピクチャに基づいて両方向予測符号化した予測誤差の画素値に対しDCT演算が行われる。なお、直交変換部105では、判定部130で判定した結果のマクロブロックタイプ(フレームマクロブロックまたはフィールドマクロブロック)に基づき、フレームもしくはフィールドのそれぞれに対応する直交変換を行う。

- [0018] 量子化部106は、直交変換部105から入力したDCT係数に対し、マクロブロック毎にビットレート制御部110から受信した量子化ステップ(又は量子化パラメータでもよい。)で量子化を行い、可変長符号化部107及び逆量子化部108に出力する。可変長符号化部107は、量子化部106から入力した量子化されたDCT係数について判定部130で判定した結果のマクロブロックタイプ(フレームマクロブロックまたはフィールドマクロブロック)に基づいたスキャン順序をメモリ部135から取得し、そのスキャン順序で量子化されたDCT係数の可変長符号化及び多重化を行い、出力バッファ(図示せず)にビットストリームを出力する。また、可変長符号化部107は、量子化されたDCT係数以外に、動きベクトルや量子化ステップ、マクロブロックタイプ等も符号化し、ビットストリームを構成する。なお、マクロブロックタイプに基づいたスキャン順序はあらかじめメモリ部135に格納されており、ピクチャの最初のヘッダ情報として符号化される。
- [0019] 逆量子化部108は、量子化部106から受信した量子化されたDCT係数に対して逆量子化演算を行い、逆直交変換部109に出力する。逆直交変換部109は、逆量子化部108から入力した逆量子化されたDCT係数に対し、判定部130で判定した結果のマクロブロックタイプ(フレームマクロブロックまたはフィールドマクロブロック)に基づき、フレームもしくはフィールドのそれぞれに対応する逆直交変換演算を行って画像信号データを再現し、フレームメモリ102に出力する。
- [0020] フレームメモリ102は、Iピクチャ又はPピクチャの復号化された画像信号データと動き補償部104で生成された動き補償データとを加算して格納する。動き検出部103は、フレームメモリ102に格納されている参照画像からフレーム単位もしくはフィールド単位の動きベクトルを検出し、この動きベクトルを表すデータを動き補償部104と可

変長符号化部107に出力する。

- [0021] 動き補償部104は、Pピクチャ又はBピクチャの符号化のためにフレームメモリ102に格納されている参照画像と動き検出部103から入力した動きベクトルを表すデータに基づいて動き補償データ(参照画像データ)を生成する。ビットレート制御部110は、可変長符号化部107から発生ビット数を受信し、この発生ビット数に基づいて、量子化ステップを決定し、この量子化ステップを量子化部106と可変長符号化部107に送信する。
- [0022] 全体制御部140は、例えば、ROMやRAM等を備えるマイクロコンピュータ等であり、画像符号化装置100全体の制御を行う部分である。全体制御部140は、制御信号等に基づいて、各部の処理タイミングの制御等を行う。
- [0023] 図4は、本発明に係る画像復号化装置200の機能構成を示すブロック図である。この画像復号化装置200は、上記画像符号化装置100から出力された符号化ビットストリーム121に含まれる、符号化時における複数の種類のマクロブロックに対応するスキャン方式を表す情報の復号し、当該復号されたスキャン方式を表す情報を用いて直交変換係数の逆スキャンおよび復号化を行う装置であり、可変長復号化部201、メモリ部235、動き補償部204、加算部212、フレームメモリ202、逆量子化部208および逆直交変換部209等を備えている。なお、メモリ部235は、可変長復号化部201の指示により、スキャン方式に関する情報のリード／ライトを行う。
- [0024] 符号化ビットストリーム121が入力されると、可変長復号化部201は、入力された符号化ビットストリーム121から符号化されている量子化されたDCT係数、動きベクトル、量子化ステップおよびマクロブロックタイプを分離・復号化し、逆量子化部208、動き補償部204、逆直交変換部209に出力する。また、マクロブロックタイプ(フレームマクロブロックまたはフィールドマクロブロック)に基づいたスキャン順序を復号化し、メモリ部235に格納する。量子化されたDCT係数を復号化する際には、復号化したマクロブロックタイプに基づいたスキャン順序をメモリ部235から取得し、そのスキャン順序で量子化されたDCT係数の可変長復号化を行う。
- [0025] 動き補償部204は、可変長復号化部201から出力される動きベクトルおよびフレームもしくはフィールドを示すマクロブロックタイプを用いて、フレームメモリ202に格納さ

れている復号化画像から動き補償データを生成する。

- [0026] 逆量子化部208は、量子化されたDCT係数を復号した量子化ステップで逆量子化してDCT係数に復元し、逆直交変換部209に出力する。逆直交変換部209は、フレームもしくはフィールドを示すマクロブロックタイプを参照し、DCT係数から画素差分値に逆周波数変換し、加算部212に出力する。加算部212は、画素差分値と動き補償部204から出力される予測画像とを加算して復号化画像とする。この復号化画像は、以降の画面間予測での参照に使用する場合、フレームメモリ202に格納される。また、この復号化画像は復号化画像信号141として外部に出力される。
- [0027] 全体制御部240は、例えば、ROMやRAM等を備えるマイクロコンピュータ等であり、画像復号化装置200全体の制御を行う部分である。全体制御部240は、制御信号等に基づいて、各部の処理タイミングの制御等を行う。
- [0028] 図5は、本発明に係る画像符号化装置100を用いて、符号化ビットストリーム121のシーケンスヘッダ900にスキャンパターンを符号化するプロセスを示すフローチャートである。なお、フレームとフィールドの切替えはマクロブロック単位で行われるが、シーケンスのスキャンパターンはブロック単位で切替えるため、今後の説明では、便宜上、フレームブロック、フィールドブロックと呼ぶことにする。
- [0029] まず、ステップS300において、progressive_sequence flagがシーケンスヘッダ900に符号化される。progressive_sequence flagの値が「1」の場合は、そのビデオシーケンス内のピクチャがすべてプログレッシブなわちフレームピクチャであることを示している。
- [0030] 次に、ステップS302において、seq_adaptive_scanning_flagがシーケンスヘッダ900に符号化される。seq_adaptive_scanning_flagは、ビデオシーケンス内の複数のピクチャが、予め定められたスキャンパターンとは異なるスキャンパターンを用いているかどうかを示す(例えば、フラグの値が「1」のとき、予め定められたスキャンパターンとは異なるスキャンパターンを用いている場合を示す。)ために用いられるフラグである。
- [0031] 次に、ステップS304において、progressive_sequence scanning patternが、シーケンスヘッダ900に符号化される。progressive_sequence scanning patternは、1つの

フレームブロック内における係数のスキャンパターンの順序を示す情報であり、図13(a)～(c)に示すデータ構造で符号化される。さらに、ステップS306では、progressive_sequence scanning patternが、本発明に係る画像符号化装置100内のメモリ部135に格納される。

- [0032] このあと、ステップS310において、progressive_sequence flagの値が「1」でないと判定された場合(即ち、そのビデオシーケンス内のピクチャにフィールドピクチャが含まれている場合)、画像符号化装置100は、field_sequence scanning patternをシーケンスヘッダ900に符号化する(ステップS312)。field_sequence scanning patternは、1つのフィールドブロック内におけるすべての係数のスキャンパターンの順序を示す情報であり、図13(a)～(c)に示すデータ構造で符号化される。次に、field_sequence scanning patternは、メモリ部135に格納される(ステップS314)。最後に、ステップS318において、画像符号化装置100は、シーケンス内のピクチャについて、フレームブロックもしくはフィールドブロックのタイプに応じた符号化を継続する。
- [0033] 一方、ステップS310において、progressive_sequence flagが「1」と判定された場合、画像符号化装置100は、シーケンス内のピクチャを全てフレームブロックとして符号化する(ステップS318)。
- [0034] 図6は、本発明に係る画像復号化装置200において、符号化ビットストリーム121のシーケンスヘッダ900におけるスキャンパターンを復号化するプロセスを示すフローチャートである。
- [0035] まず、ステップ400において、シーケンスヘッダ900におけるprogressive_sequence flagが復号化される。次に、ステップS402では、シーケンスヘッダ900におけるseq_adaptive_scanning_flagが復号化される。次に、ステップS404において、シーケンスヘッダ900におけるprogressive_sequence scanning patternが復号化される。さらに、ステップS406では、復号化されたprogressive_sequence scanning patternが画像復号化装置200内のメモリ部235に格納される。
- [0036] 次に、ステップ410において、progressive_sequence flagの値が「1」でないと判定された場合、画像復号化装置200は、field_sequence scanning patternをシーケンスヘッダ900から復号化する(ステップS412)。このfield_sequence scanning patternは

、ステップS414において、メモリ部235に格納される。最後に、ステップS418において、画像復号化装置200は、シーケンス内のピクチャを、フレームブロックもしくはフィールドブロックのタイプに応じて復号化する。

- [0037] なお、ステップS410において、progressive_sequence flagが「1」と判定された場合、画像復号化装置200は、シーケンス内のピクチャを全てフレームブロックとして復号化する(ステップS418)。
- [0038] 図7は、本発明の画像符号化装置100から出力される符号化ビットストリーム121のピクチャヘッダ904におけるスキャンパターンの符号化プロセスを示すフローチャートである。
- [0039] まず、ステップS500において、progressive_frame flagがピクチャヘッダ904に符号化される。このprogressive_frame flagが「1」の場合は、そのピクチャがプログレッシブなわちフレーム符号化ピクチャであることを示している。この場合、field scanning patternは、ピクチャヘッダ904に符号化されない。
- [0040] 次に、ステップS506では、seq_adaptive_scanning_flagの値が判定される。このフラグは、図11(a)に示す通り、シーケンスヘッダ900に格納されるフラグである。
- [0041] さらに、ステップS508において、seq_adaptive_scanning_flagの値が「1」と判定された場合、pic_adaptive_scanning_flag(「scan_pattern_update_flag」ともいう。)がピクチャヘッダ904に符号化される(ステップS510)。このpic_adaptive_scanning_flagは、新たなスキャンパターンが、符号化対象ピクチャのピクチャヘッダ904に符号化されるか否かを示すために用いられるフラグである。もし、pic_adaptive_scanning_flagが「1」の場合は(ステップS516: Yes)、ステップS518において、新たなスキャンパターンがピクチャヘッダ904に符号化される。
- [0042] 次に、ステップS520において、新たなスキャンパターンが画像符号化装置100のメモリ部135に格納される。さらに、ステップS522において、画像符号化装置100は、メモリ部135からスキャンパターンを選択し、選択されたスキャンパターンを用いて、対象ピクチャのスライスを符号化する(ステップS528)。
- [0043] なお、ステップS516において、pic_adaptive_scanning_flagが「1」でないと判定された場合、画像符号化装置100は、メモリ部135からスキャンパターンを選択して(

ステップS526)、ステップS528において、選択されたスキャンパターンを用いてスライスを符号化する。

- [0044] また、ステップS508において、seq_adaptive_scanning_flagが「1」でないと判定された場合、画像符号化装置100は、予め定められたスキャンパターンを選択して(ステップS514)、ステップS528において、選択された予め定められたスキャンパターンを用いて対象ピクチャのスライスを符号化する。ここで、予め定められたスキャン順の例は、上記図4(a)～(d)に示されている。
- [0045] 図8は、本発明に係る画像復号化装置200における、符号化ビットストリーム121のピクチャヘッダ904におけるスキャンパターンの復号化プロセスを示すフローチャートである。
- [0046] まず、ステップS600において、progressive_frame_flagがピクチャヘッダ904から復号化される。なお、progressive_frame_flagの値が「1」の場合は、field scanning patternはピクチャヘッダ904に符号化されない。
- [0047] 次に、ステップS606では、seq_adaptive_scanning_flagの値が判定される。このフラグは、図11(a)に示す通り、シーケンスヘッダ900に格納されるフラグである。
- [0048] これにより、ステップS608において、seq_adaptive_scanning_flagの値が「1」と判定された場合、pic_adaptive_scanning_flagがピクチャヘッダ904から復号化される(ステップS610)。また、ステップS614において、pic_adaptive_scanning_flagが「1」と判定された場合、スキャンパターンがピクチャヘッダ904から復号化される(ステップS616)。さらに、ステップS618において、復号化されたスキャンパターンが画像復号化装置200のメモリ部235に格納される。さらに、ステップS620において、画像復号化装置200は、メモリ部235からスキャンパターンを選択し、ステップS628において、選択されたスキャンパターンを用いて、対象ピクチャのスライスを復号化する。
- [0049] なお、ステップS614において、pic_adaptive_scanning_flagが「1」でないと判定された場合、画像復号化装置200は、メモリ部235からスキャンパターンを選択して、選択されたスキャンパターンを用いてスライスを復号化する(ステップS628)。
- [0050] 一方、ステップS608において、seq_adaptive_scanning_flagが「1」でないと判定された場合、画像復号化装置200は、予め定められたスキャンパターンを選択して(

ステップS624)、選択された予め定められたスキャンパターンを用いて対象ピクチャのスライスを復号化する(ステップS628)。予め定められたスキャン順の例は、図4(a)～(d)に示されている。

[0051] 図9は、本発明の画像符号化装置100における、符号化ビットストリーム121のスライスヘッダ908にスキャンパターンを符号化するプロセスを示すフローチャートである。

[0052] まず、ステップS700において、seq_adaptive_scanning_flagの値が判定される。次に、seq_adaptive_scanning_flagの値が「1」の場合(ステップS702:Yes)、ステップS704において、slice_adaptive_scanning_flagがスライスヘッダ908に符号化される。slice_adaptive_scanning_flagは、新たなスキャンパターンが対象ピクチャのスライスヘッダにおいて符号化されるかどうかを示すのに用いられるフラグである。slice_adaptive_scanning_flagが「1」の場合(ステップS706:Yes)、新たなスキャンパターンがスライスヘッダ908に符号化される(ステップS708)。

[0053] 次に、ステップS710において、新たなスキャンパターンは、画像符号化装置100のメモリ部135に格納される。さらに、ステップS712において、画像符号化装置100は、メモリ部135からスキャンパターンを選択し、選択されたスキャンパターンを用いて対象ピクチャのマクロブロックを符号化する(ステップS720)。

[0054] なお、ステップS706において、slice_adaptive_scanning_flagが「1」でない場合、画像符号化装置100は、メモリ部135からスキャンパターンを選択し、選択されたスキャンパターンを用いてマクロブロックを符号化する(ステップS720)。

[0055] 一方、ステップS702において、seq_adaptive_scanning_flagが「1」でない場合(ステップS702:No)、画像符号化装置100は、予め定められたスキャンパターンを選択し(ステップS716)、ステップS720において、選択された予め定められたスキャンパターンを用いて対象ピクチャのマクロブロックを復号化する。予め定められたスキャン順の例は、図4(a)～(d)に示されている。

[0056] 図10は、本発明に係る画像復号化装置200における、符号化ビットストリーム121のスライスヘッダ908におけるスキャンパターンの復号化プロセスを示すフローチャートである。

- [0057] まず、ステップS800において、seq_adaptive_scanning_flagの値が判定される。このフラグは、図11(a)に示されるように、シーケンスヘッダ900に格納されるフラグである。
- [0058] seq_adaptive_scanning_flagの値が「1」の場合(ステップS802:Yes)、ステップS804において、slice_adaptive_scanning_flagがスライスヘッダ908から復号化される。slice_adaptive_scanning_flagが「1」の場合(ステップS806:Yes)、新たなスキャンパターンがスライスヘッダ908から復号化される(ステップS808)。
- [0059] 次に、ステップS810において、新たなスキャンパターンは、画像復号化装置200のメモリ部235に格納される。さらに、ステップS812において、画像復号化装置200は、メモリ部235からスキャンパターンを選択し、ステップS820において、選択されたスキャンパターンを用いて対象スライスのマクロブロックを復号化する。
- [0060] なお、ステップS806において、slice_adaptive_scanning_flagが「1」でない場合(ステップS806:No)、画像復号化装置200は、メモリ部235からスキャンパターンを選択して(ステップS816)、ステップS820において、選択されたスキャンパターンを用いて対象スライスのマクロブロックを復号化する。
- [0061] 一方、ステップS802において、seq_adaptive_scanning_flagが「1」でない場合(ステップS802:No)、画像復号化装置200は、予め定められたスキャンパターンを選択し(ステップS814)、ステップS820において、選択された予め定められたスキャンパターンを用いて対象スライスのマクロブロックを復号化する。予め定められたスキャン順の例は、図4(a)～(d)に示されている。
- [0062] 図11(a)～(c)は、本発明に係る画像符号化装置100から出力される符号化ビットストリーム121のストリーム構造を示す図である。この図に示されるように、図10(a)のシーケンスヘッダ900には、4×4ブロックおよび8×8ブロックで共用のseq_adaptive_scanning_flag、プログレッシブスキャン(フレームスキャン)順およびフィールドスキャン順が格納される。図11(b)のピクチャヘッダ904には、4×4ブロックおよび8×8ブロックで共用のpic_adaptive_scanning_flag、プログレッシブスキャン順およびフィールドスキャン順が格納される。図10(c)のスライスヘッダ908には、4×4ブロックおよび8×8ブロックで共用のslice_adaptive_scanning_flag、プログレッシブスキャン順が格納される。

ヤン順およびフィールドスキャン順が格納される。

- [0063] 図13(a)～(c)は、上記図11(a)～(c)に示されるようなシーケンスヘッダ900、ピクチャヘッダ904およびスライスヘッダ908にある、 4×4 ブロックおよび 8×8 ブロックそれぞれのスキャンパターンのストリーム構造を示す図である。図13(b)に示されるように、 4×4 ブロックのスキャンパターンは16のスキャンパターン位置から成る。各スキャンパターン位置は、4ビットで符号化され、その位置は逆スキャンパターンの順に番号がふられている。図13(a)は、スキャンパターン位置と逆スキャンパターン位置との関係を示している。図13(c)は、64のスキャンパターン位置から成る 8×8 ブロック用のスキャンパターンを示している。これらの位置はそれぞれ6ビットで符号化され、逆スキャンパターンに配置されている。
- [0064] 図14は、本発明に係る画像符号化装置100および画像復号化装置200における複数の予め定められたスキャンパターンの中からスキャンパターンを選択するプロセスを示すフローチャートである。
- [0065] まず、ステップS1100において、progressive_sequence flagの値を判定する。このフラグは、上記図11(a)に示されるように、シーケンスヘッダ900に符号化されるフラグである。ステップS1102において、progressive_sequence flagが「1」の場合(ステップS1102: Yes)、ステップS1116、S1120、S1124およびS1126に示されるプロセスにより、プログレッシブスキャンパターンが選択される。
- [0066] ステップS1102においてprogressive_sequence flagが「1」でない場合(ステップS1102: No)、progressive_frame flagの値が判定される(ステップS1104)。このフラグは、上記図11(b)に示されるように、ピクチャヘッダ904に符号化されるフラグである。
- [0067] ステップS1106において、progressive_frame flagが「1」の場合(ステップS1106: Yes)、ステップS1116、S1120、S1124およびS1126に示されるプロセスによりプログレッシブスキャンパターンが選択される。一方、ステップS1106においてprogressive_frame flagが「1」でない場合(ステップS1106: No)、ステップS1108においてadvanced_pred_mode_disable flagの値が判定される。このフラグは、図11(c)に示されるように、ピクチャヘッダ904に格納されるフラグである。

- [0068] ステップS1110において、advanced_pred_mode_disable flagの値が「1」でない場合(ステップS1110:No)、マクロブロックmbp_field_flagの値が判定される(ステップS1112)。mbp_field_flagは、マクロブロックヘッダ内のフラグであり、そのマクロブロックがフレーム符号化かフィールド符号化かを識別するために用いられる。mbp_field_flagが「0」の場合(ステップS1114:Yes)、ステップS1116、S1120、S1124およびS1126によってプログレッシブスキャンパターンが選択される。一方、mbp_field_flagが「1」の場合(ステップS1114:No)、ステップS1118、S1122、S1128およびS1130に示されるプロセスにより、フィールドスキャンパターンが選択される。
- [0069] なお、ステップS1110において、advanced_pred_mode_disable flagの値が「1」の場合(ステップS1110:Yes)、ステップS1112、S1114におけるステップはスキップされ、ステップS1118、S1122、S1128およびS1130に示されるプロセスによりフィールドスキャンパターンが選択される。
- [0070] 予め定められたプログレッシブスキャンパターンを選択するプロセスは、以下のように定められる。ステップS1116において、マクロブロックの変換タイプが判定される。ステップS1120に示されるように、変換タイプが 8×8 の場合、ステップS1126において、予め定められた 8×8 ブロック用のプログレッシブスキャンパターンがメモリ部135(又はメモリ部235)から選択される。予め定められたプログレッシブスキャンパターンの例は、図2(c)に示されるようなジグザグスキャンパターンである。なお、ステップS1120において、変換タイプが 8×8 でない場合は、ステップS1124において、予め定められた 4×4 ブロック用のプログレッシブスキャンパターンがメモリ部135(又はメモリ部235)から選択される。予め定められたプログレッシブスキャンパターンの例は、図2(a)に示されるようなジグザグスキャンパターンである。
- [0071] 一方、予め定められたフィールドスキャンパターンを選択するプロセスは、以下のように定められる。ステップS1118において、マクロブロックの変換タイプが判定される。マクロブロックの変換タイプが 8×8 の場合(ステップS1122:No)、ステップS1130において、予め定められた 8×8 ブロック用のフィールドスキャンパターンがメモリ部135(又はメモリ部235)から選択される。予め定められたフィールドスキャンパターンの例は、図2(d)に示すようなフィールドスキャンパターンである。また、マクロブロックの

変換タイプが 8×8 でない場合は(ステップS1122:Yes)、ステップS1128において、予め定められた 4×4 ブロック用のフィールドスキャンパターンがメモリ部135(又はメモリ部235)から選択される。予め定められたフィールドスキャンパターンの例は、図2(b)に示すようなフィールドスキャンパターンである。

- [0072] 図15は、本発明の画像符号化装置100および画像復号化装置200に予め格納された複数のスキャンパターンからスキャンパターンを選択するプロセスを示すフローチャートである。
- [0073] まず、ステップS1300において、progressive_sequence flagの値が判定される。progressive_sequence flagが「1」の場合(ステップS1302:Yes)、ステップS1316において、メモリ部135(又はメモリ部235、以下同じ。)に格納された複数のプログレッシブスキャンパターンから1つのプログレッシブスキャンパターンが選択される。
- [0074] 一方、progressive_sequence flagが「1」でない場合(ステップS1302>No)、progressive_frame flagの値が判定される(ステップS1304)。この結果、progressive_frame flagが「1」の場合は(ステップS1306:Yes)、ステップS1316において、メモリ部135に格納された複数のプログレッシブスキャンパターンの中から1つのプログレッシブスキャンパターンが選択される。なお、progressive_frame flagが「1」でない場合は(ステップS1306>No)、advanced_pred_mode_disable flagの値がステップS1308において判定される。この結果、advanced_pred_mode_disable flagの値が「1」でない場合は(ステップS1310>No)、ステップS1312において、そのマクロブロックのmbp_field_flagの値が判定される。mbp_field_flagが「0」の場合は(ステップS1314:Yes)、ステップS1316において、メモリ部135に格納された複数のプログレッシブスキャンパターンの中から1つのプログレッシブスキャンパターンが選択される。一方、mbp_field_flagが「1」の場合は(ステップS1314>No)、ステップS1318において、メモリ部135に格納された複数のフィールドスキャンパターンの中から1つのフィールドスキャンパターンが選択される。
- [0075] なお、ステップS1310において、advanced_pred_mode_disable flagの値が「1」の場合は(ステップS1310:Yes)、ステップS1312およびS1314はスキップされ、ステップS1318において、メモリ部135に格納された複数のフィールドスキャンパター

ンの中から1つのフィールドスキャンパターンが選択される。

- [0076] 図16は、本発明の画像符号化装置100および画像復号化装置200のメモリ部にスキャナーパターンを格納するプロセスを示すフローチャートである。
- [0077] まず、ステップS1400において、progressive_sequence flagの値が判定される。この結果、progressive_sequence flagが「1」の場合は(ステップS1402:Yes)、ステップS1416において、メモリ部135(又はメモリ部235、以下同じ。)にプログレッシブスキャナーパターンが格納される。
- [0078] 一方、progressive_sequence flagが「1」でない場合は(ステップS1402>No)、progressive_frame flagの値が判定される(ステップS1404)。この結果、progressive_frame flagが「1」の場合は(ステップS1406:Yes)、ステップS1416において、メモリ部135にプログレッシブスキャナーパターンが格納される。また、progressive_frame flagが「1」でない場合は(ステップS1406>No)、advanced_pred_mode_disable flagの値が判定される(ステップS1408)。この結果、advanced_pred_mode_disable flagの値が「1」でない場合は(ステップS1410>No)、ステップS1416において、メモリ部135にプログレッシブスキャナーパターンが格納される。
- [0079] 一方、advanced_pred_mode_disable flagの値が「1」の場合は(ステップS1410:Yes)、ステップS1414において、フィールドスキャナーパターンがメモリ部135に格納される。
- [0080] 図17は、本発明の画像符号化装置100および画像復号化装置200のメモリ部に格納されている複数のスキャナーパターンから各マクロブロックのサイズに対応したスキャナーパターンを選択するプロセスを示すフローチャートである(図14及び図15を参照)。図17に示されるフローチャートでは、各マクロブロックのサイズに対応したスキャナーパターンを選択する際に、ユーザが特別に設定したスキャナーパターンを選択することを可能としている。
- [0081] 図18は、本発明の画像符号化装置100および画像復号化装置200のメモリ部に、各マクロブロックのサイズに対応するスキャナーパターンを格納するプロセスを示すフローチャートである(図14及び図16を参照)。
- [0082] 図18に示されるフローチャートでは、各マクロブロックのサイズに対応したスキャ

パターンを格納する際に、ユーザが特別に設定したスキャンパターンを格納することを可能としている。

[0083] (実施の形態1)

図19は、本発明の画像符号化装置100および画像復号化装置200のメモリ部に格納される複数のプログレッシブスキャンパターンの中から1つのプログレッシブスキャンパターンを選択するプロセスを示すフローチャートである。

[0084] まず、ステップS1500において、ピクチャタイプが判定される。次に、ステップS1502において対象ピクチャのピクチャタイプがBピクチャの場合(ステップS1502:Yes)、ステップS1504、S1506、S1508およびS1510で定められたプロセスを用いて直前の復号化ピクチャのスキャンパターンを選択する。さらに、ステップS1502において対象ピクチャのピクチャタイプがBピクチャではない場合(ステップS1502>No)、ステップS1512、S1514、S1516およびS1518で定義されたプロセスを用いて直前の参照ピクチャのスキャンパターンを選択する。

[0085] Bピクチャの例は、図12のNon-Reference B Picture1010に示されるように、双方向予測を行うことによって定義されるピクチャである。この例では、直前に復号化されたBピクチャは、Non-Reference B Picture1008に示されるピクチャである。対象ピクチャが図12のReference P Picture1012の場合、Bピクチャが参照ピクチャでなければ、先行する参照ピクチャは図12のReference Picture1006で示されるPピクチャである。

[0086] 直前の復号化ピクチャのスキャンパターンを選択するプロセスは、以下の通りである。ステップS1504において、マクロブロックの変換タイプが判定される。ステップS1506において変換タイプが 8×8 であれば(ステップS1506:Yes)、ステップS1510において、 8×8 ブロック用に直前の復号化ピクチャのスキャンパターンがメモリ部135(又はメモリ部235、以下同じ。)から選択される。変換タイプが 8×8 でない場合(ステップS1506>No)、ステップS1508において、 4×4 ブロック用に直前の復号化ピクチャのスキャンパターンがメモリ部135から選択される。

[0087] 直前の参照ピクチャのスキャンパターンを選択するプロセスは、以下の通りである。ステップS1514において、マクロブロックの変換タイプが判定される。ステップS1514において変換タイプが 8×8 であれば(ステップS1514:Yes)、ステップS1518にお

いて、 8×8 ブロック用に直前の参照ピクチャのスキャンパターンがメモリ部135から選択される。変換タイプが 8×8 でない場合(ステップS1514:No)、ステップS1516において、 4×4 ブロック用に直前の参照ピクチャのスキャンパターンがメモリ部135から選択される。

[0088] 図20は、本発明の画像符号化装置100および画像復号化装置200のメモリ部に格納される複数のフィールドスキャンパターンの中から1つのフィールドスキャンパターンを選択するプロセスを示すフローチャートである。このプロセスは、上記図19におけるプログレッシブスキャンパターンの選択プロセスと同じであるが、上記図19におけるメモリ部135(又はメモリ部235、以下同じ。)に格納されているスキャンパターン1520～1526が図20におけるメモリ部135に格納されているスキャンパターン1620～1626に代わっている点が異なる。スキャンパターン1620～1626は、それぞれ 4×4 ブロックの直前の参照ピクチャのフィールドスキャンパターン、 8×8 ブロックの直前の参照ピクチャのフィールドスキャンパターン、 4×4 ブロックの直前の復号化ピクチャのフィールドスキャンパターン、および 8×8 ブロックの直前の復号化ピクチャのフィールドスキャンパターンである。

[0089] 図21は、シーケンスヘッダのプログレッシブスキャンパターンを、本発明に係る画像符号化装置100のメモリ部135および画像復号化装置200のメモリ部235に格納するプロセスを示すフローチャートである。

[0090] まず、ステップS1700において、スキャンパターンの値が判定される。次に、ステップS1702において、ビデオシーケンスが適応変換を行うかどうかを判定するためのチェックが行われる。そのシーケンスがステップS1704に示すように、 4×4 および 8×8 変換の両方に対応している場合は、まずステップS1708において、 8×8 ブロック用の新たなスキャンパターンがメモリ部135のスキャンパターン1718およびスキャンパターン1722にコピーされ、そこでそれぞれ直前の参照ピクチャと直前の復号化ピクチャ用の 8×8 ブロックスキャンパターンが格納される。

[0091] 次に、ステップS1710において、 4×4 ブロック用の新たなスキャンパターンがメモリ部135のスキャンパターン1716およびスキャンパターン1720にコピーされ、そこでそれぞれ直前の参照ピクチャと直前の復号化ピクチャ用の 4×4 ブロックスキャンパタ

ーンが格納される。

- [0092] さらに、シーケンスが 4×4 変換にしか対応していない場合は(ステップS1706:Yes)、ステップS1712において、 4×4 ブロック用スキャンパターンがメモリ部135のスキャンパターン1716およびスキャンパターン1720にコピーされ、そこでそれぞれ直前の参照ピクチャおよび直前の復号化ピクチャ用の 4×4 ブロックスキャンパターンが格納される。
- [0093] また、シーケンスが 8×8 変換にしか対応していない場合は(ステップS1706:No)、ステップS1714において、 8×8 ブロック用スキャンパターンがメモリ部135のスキャンパターン1718およびスキャンパターン1722にコピーされ、そこでそれぞれ直前の参照ピクチャおよび直前の復号化ピクチャ用の 8×8 ブロックスキャンパターンが格納される。
- [0094] 図22は、シーケンスヘッダのフィールドスキャンパターンを、本発明に係る画像符号化装置100のメモリ部135および画像復号化装置200のメモリ部235に格納するプロセスを示すフローチャートである。このプロセスは、上記図21におけるプログレッシブスキャンパターンの格納プロセスと同じであるが、上記図21におけるスキャンパターン1716～1722がそれぞれスキャンパターン1816～1822に代わっている点が異なる。スキャンパターン1816～1822はそれぞれ、 4×4 ブロックの直前の参照ピクチャのフィールドスキャンパターン、 8×8 ブロックの直前の参照ピクチャのフィールドスキャンパターン、 4×4 ブロックの直前の復号化ピクチャのフィールドスキャンパターン、および 8×8 ブロックの直前の復号化ピクチャのフィールドスキャンパターンである。
- [0095] 図23は、ピクチャおよびスライスヘッダに符号化されたプログレッシブスキャンパターンを、本発明に係る画像符号化装置100のメモリ部135および画像復号化装置200のメモリ部235に格納するプロセスを示すフローチャートである。
- [0096] まず、ステップS1900において、スキャンパターンの値が判定される。次に、ステップS1902において、対象ピクチャがPまたはI参照ピクチャの場合(ステップS1902:Yes)、ステップS1904において、スキャンパターンブロックタイプが判定される。
- [0097] もし、スキャンパターンブロックタイプが 4×4 の場合は(ステップS1906:Yes)、ステ

ップS1908において、スキャンパターン値がメモリ部135内のスキャンパターン1920とスキャンパターン1924として格納され、そこでそれぞれ直前の参照ピクチャと直前の復号化ピクチャ用の 4×4 ブロックスキャンパターンが保持される。一方、スキャンパターンブロックタイプが 8×8 の場合(ステップS1906:No)、ステップS1910においてスキャンパターン値がメモリ部135内にスキャンパターン1922とスキャンパターン1926として格納され、そこでそれぞれ直前の参照ピクチャと直前の復号化ピクチャ用の 8×8 ブロックスキャンパターンが保持される。

- [0098] なお、対象ピクチャがPまたはIピクチャではない場合(ステップS1902:No)、ステップS1912において、スキャンパターンブロックタイプが判定される。ステップS1912においてスキャンパターンブロックタイプが 4×4 の場合(ステップS1914:Yes)、ステップS1916において、スキャンパターン値がメモリ部135内のスキャンパターン1924として格納され、そこで直前の復号化ピクチャ用の 4×4 ブロックスキャンパターンが保持される。ステップS1912において、スキャンパターンブロックタイプが 8×8 の場合(ステップS1914:No)、ステップS1918において、スキャンパターン値がメモリ部135のスキャンパターン1926として格納され、そこで直前の復号化ピクチャ用の 8×8 ブロックスキャンパターンが保持される。

- [0099] 図24は、ピクチャおよびライスヘッダに符号化されたフィールドスキャンパターンを、本発明に係る画像符号化装置100および画像復号化装置200のメモリ部に格納するプロセスを示すフローチャートである。このプロセスは、上記図23におけるプログラシブスキャンパターンの格納プロセスと同じであるが、図23におけるスキャンパターン1920～1926がそれぞれスキャンパターン2020～2026に代わっている点が異なる。スキャンパターン2020～2026は、それぞれ、 4×4 ブロックの直前の参照ピクチャのフィールドスキャンパターン、 8×8 ブロックの直前の参照ピクチャのフィールドスキャンパターン、 4×4 ブロックの直前の復号化ピクチャのフィールドスキャンパターン、および 8×8 ブロックの直前の復号化ピクチャのフィールドスキャンパターンである。

- [0100] (実施の形態2)

図25は、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置

のメモリ部に格納されている複数のプログレッシブスキャンパターンの中から1つのプログレッシブスキャンパターンを選択するプロセスを示すフローチャートである。

- [0101] まず、ステップS2100において、ピクチャタイプが判定される。次に、対象ピクチャのピクチャタイプがBピクチャの場合(ステップS2102:Yes)、ステップS2104において対象ピクチャの時間的位置が判定される。さらに、対象ピクチャが第1参照ピクチャに時間的により近くない場合(ステップS2106:No)、ステップS2108、S2110、S2112およびS2114で定義されたプロセスを用いて第2参照ピクチャのスキャンパターンを選択する。一方、対象ピクチャが第1参照ピクチャに時間的により近い場合(ステップS2106:Yes)、ステップS2116、S2120、S2122およびS2124で定義されたプロセスを用いて第1参照ピクチャのスキャンパターンを選択する。
- [0102] 対象ピクチャがBピクチャの場合、例えば図12のNon-Reference B Picture1004が対象ピクチャの場合、そのBピクチャに対する第1参照ピクチャは図12のReference P Picture1006である。また、そのBピクチャに対する第2参照ピクチャは図12のReference I Picture1000である。一般に、第1参照ピクチャは、対象Bピクチャより後の表示時間において時間的に前の参照ピクチャであり、第2参照ピクチャは、対象Bピクチャより時間的に後の参照ピクチャである。PまたはIピクチャに対する第1参照ピクチャは対象ピクチャより時間的に前の参照ピクチャである。
- [0103] さらに、ステップS2102において、対象ピクチャがBピクチャでない場合は(ステップS2102:No)、ステップS2116、S2120、S2122およびS2124で定義されたプロセスを用いて第1参照ピクチャのスキャンパターンを選択する。
- [0104] 第2参照ピクチャのスキャンパターンを選択するプロセスは、以下の通りである。まず、ステップS2108において、マクロブロックの変換タイプが判定される。もし、変換タイプが 8×8 であれば(ステップS2108:Yes)、ステップS2114において、 8×8 ブロック用に第2参照ピクチャのスキャンパターンがメモリ部135から選択される。なお、変換タイプが 8×8 でない場合(ステップS2108:No)、ステップS2112において、 4×4 ブロック用に直前の復号化ピクチャのスキャンパターンがメモリ部2130から選択される。
- [0105] 第1参照ピクチャのスキャンパターンを選択するプロセスは、以下の通りである。ま

す、ステップS2116において、マクロブロックの変換タイプが判定される。もし、変換タイプが 8×8 であれば(ステップS2120:Yes)、ステップS2124において、 8×8 ブロック用に第1参照ピクチャのスキャンパターンがメモリ部135から選択される。一方、変換タイプが 8×8 でない場合(ステップS2120>No)、ステップS2122において、 4×4 ブロック用に直前の参照ピクチャのスキャンパターンがメモリ部135から選択される。

[0106] 図26は、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置のメモリ部に格納された複数のフィールドスキャンパターンの中から1つのフィールドスキャンパターンを選択するプロセスを示すフローチャートである。このプロセスは、上記図25におけるプログレッシブスキャンパターンの選択プロセスと同じであるが、上記図25におけるスキャンパターン2126～2132がそれぞれスキャンパターン2226～2232に代わっている点が異なる。スキャンパターン2226～2232は、それぞれ、 4×4 ブロックの第1参照ピクチャのフィールドスキャンパターン、 8×8 ブロックの第1参照ピクチャのフィールドスキャンパターン、 4×4 ブロックの第2参照ピクチャのフィールドスキャンパターン、および 8×8 ブロックの第2参照ピクチャのフィールドスキャンパターンである。

[0107] 図27は、シーケンスヘッダのプログレッシブスキャンパターンを、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置のメモリ部に格納するプロセスを示すフローチャートである。まず、ステップS2300において、スキャンパターンの値が判定される。次に、ステップS2302において、ビデオシーケンスが適応変換をおこなうかどうかを判定するためのチェックがおこなわれる。そのシーケンスがステップS2304に示すように、 4×4 および 8×8 変換の両方に対応している場合は(ステップS2304:Yes)、まずステップS2308において、 8×8 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン2318および2322としてコピーされ、そこでそれぞれ第1参照ピクチャと第2参照ピクチャ用の 8×8 ブロックスキャンパターンが格納される。次に、ステップS2310において、 4×4 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン2316および2330としてコピーされ、そこでそれぞれ第1参照ピクチャと第2参照ピクチャ用の 4×4 ブロックスキャンパターンが格納される。

[0108] 一方、シーケンスが 4×4 変換にしか対応していない場合は(ステップS2306:Yes)

)、ステップS2312において、 4×4 ブロック用スキャンパターンがメモリ部内のスキャンパターン2316および2320としてコピーされ、そこでそれぞれ第1参照ピクチャおよび第2参照ピクチャ用の 4×4 ブロックスキャンパターンが格納される。

[0109] また、シーケンスが 8×8 変換にしか対応していない場合は(ステップS2306:No)、ステップS2314において、 8×8 ブロック用スキャンパターンがメモリ部内のスキャンパターン2318および2322としてコピーされ、そこでそれぞれ第1参照ピクチャおよび第2参照ピクチャ用の 8×8 ブロックスキャンパターンが格納される。

[0110] 図28は、シーケンスヘッダのフィールドスキャンパターンを、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置のメモリ部に格納するプロセスを示すフローチャートである。このプロセスは、上記図27におけるプログレッシブスキャンパターンの格納プロセスと同じであるが、上記図27におけるメモリ部内のスキャンパターン2316～2322がそれぞれメモリ部内のスキャンパターン2416～2422に代わっている点が異なる。メモリ部内のスキャンパターン2416～2422は、それぞれ、 4×4 ブロックの第1参照ピクチャのフィールドスキャンパターン、 8×8 ブロックの第1参照ピクチャのフィールドスキャンパターン、 4×4 ブロックの第2参照ピクチャのフィールドスキャンパターン、および 8×8 ブロックの第2参照ピクチャのフィールドスキャンパターンである。

[0111] 図29は、ピクチャおよびライスヘッダに符号化されたプログレッシブスキャンパターンを、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置のメモリ部に格納するプロセスを示すフローチャートである。

[0112] まず、ステップS2500において、スキャンパターンの値が判定される。このとき、対象ピクチャがPまたはI参照ピクチャの場合は(ステップS2502:Yes)、ステップS2504においてスキャンパターンブロックタイプが判定される。さらに、ステップS2506において、スキャンパターンブロックタイプが 4×4 の場合(ステップS2506:Yes)、ステップS2508において、メモリ部における第1参照ピクチャのスキャンパターン2516が、メモリ部における第2参照ピクチャのスキャンパターン2520にコピーされる。そして新たな 4×4 ブロックのスキャンパターン値が、ステップS2510において、メモリ部における第1参照ピクチャのスキャンパターンに格納される。ステップS2506において、ス

ヤンパターンブロックタイプが8×8の場合(ステップS2506:No)、ステップS2512において、メモリ部における第1参照ピクチャのスキャンパターン2518が、メモリ部における第2参照ピクチャのスキャンパターン2522にコピーされる。そして新たな8×8ブロックのスキャンパターン値が、ステップS2514において、メモリ部における第1参照ピクチャのスキャンパターン2518に格納される。

[0113] 図30は、ピクチャおよびライスヘッダに符号化されたフィールドスキャンパターンを、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置のメモリ部に格納するプロセスを示すフローチャートである。このプロセスは、上記図29におけるプログレッシブスキャンパターンの格納プロセスと同じであるが、上記図25におけるメモリ部内のスキャンパターン2516～2522がそれぞれメモリ部内のスキャンパターン2616～2622に代わっている点が異なる。メモリ部内のスキャンパターン2616～2622はそれぞれ、4×4ブロックの第1参照ピクチャのフィールドスキャンパターン、8×8ブロックの第1参照ピクチャのフィールドスキャンパターン、4×4ブロックの第2参照ピクチャのフィールドスキャンパターン、および8×8ブロックの第2参照ピクチャのフィールドスキャンパターンである。

[0114] (実施の形態3)

図31は、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置のメモリ部に格納されている複数のフィールドスキャンパターンの中から1つのフィールドスキャンパターンを選択するプロセスの別の実施の形態を示すフローチャートである。

[0115] まず、ステップS2700において、対象ピクチャのピクチャタイプが判定される。このとき、対象ピクチャがBピクチャの場合(ステップS2702:Yes)、ステップS2704において対象マクロブロックがトップフィールドサンプルだけを含んでいるかどうか判定するためにチェックがおこなわれる。もし、対象マクロブロックがトップフィールドサンプルを含んでいない場合は(ステップS2704:No)、ステップS2706～S2714で定義されたプロセスを用いて直前の復号化ピクチャのボトムフィールドスキャンパターンを選択する。一方、対象マクロブロックがトップフィールドサンプルを含んでいる場合は(ステップS2704:Yes)、ステップS2710～S2720で定義されたプロセスを用いて直前の

復号化ピクチャのトップフィールドスキャンパターンを選択する。

- [0116] ステップS2702において対象ピクチャがBピクチャではない場合は(ステップS2702:No)、ステップS2722において、対象マクロブロックがトップフィールドサンプルだけを含んでいるかどうか判定するためにチェックがおこなわれる。ステップS2722において、対象マクロブロックがトップフィールドサンプルを含んでいない場合は(ステップS2722:No)、ステップS2732～2738で定義されたプロセスを用いて直前の参照ピクチャのボトムフィールドスキャンパターンを選択する。ステップS2722において対象マクロブロックがトップフィールドサンプルを含んでいる場合(ステップS2722:Yes)、ステップS2724～S2730で定義されたプロセスを用いて直前の参照ピクチャのトップフィールドスキャンパターンを選択する。
- [0117] 直前の復号化ピクチャのボトムフィールドスキャンパターンを選択するプロセスは、以下の通りである。
- [0118] まず、ステップS2706において、マクロブロックの変換タイプが判定される。もし、変換タイプが 8×8 であれば(ステップS2708:Yes)、ステップS2714において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2756から選択される。一方、変換タイプが 8×8 でない場合(ステップS2708:No)、ステップS2712において、 4×4 ブロックのスキャンパターンがメモリ部内のスキャンパターン2752から選択される。
- [0119] 直前の復号化ピクチャのトップフィールドスキャンパターンを選択するプロセスは以下の通りである。ステップS2710において、マクロブロックの変換タイプが判定される。もし、変換タイプが 8×8 であれば(ステップS2716:Yes)、ステップS2720において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2754から選択される。一方、変換タイプが 8×8 でない場合(ステップS2716:No)、ステップS2718において、 4×4 ブロックのスキャンパターンがメモリ部2750から選択される。
- [0120] 直前の参照ピクチャのボトムフィールドスキャンパターンを選択するプロセスは、以下の通りである。ステップS2732において、マクロブロックの変換タイプが判定される。もし、ブロック変換が 8×8 であれば(ステップS2734:Yes)、ステップS2738において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2748から選

択される。一方、変換タイプが 8×8 でない場合は(ステップS2734:No)、ステップS2736において、 4×4 ブロックのスキャンパターンがメモリ部内のスキャンパターン2744から選択される。

- [0121] 直前の参照ピクチャのトップフィールドスキャンパターンを選択するプロセスは、以下の通りである。ステップS2724において、マクロブロックの変換タイプが判定される。もし、ブロック変換が 8×8 であれば(ステップS2726:Yes)、ステップS2728において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2746から選択される。一方、ブロック変換が 8×8 でない場合は(ステップS2726:No)、ステップS2730において、 4×4 ブロックのスキャンパターンがメモリ部内のスキャンパターン2742から選択される。
- [0122] 図32は、シーケンスヘッダのプログレッシブスキャンパターンを、本実施の形態に係る画像符号化装置のメモリ部および画像復号化装置のメモリ部に格納するプロセスを示すフローチャートである。
- [0123] まず、ステップS2800において、スキャンパターンの値が判定される。次に、ステップS2802において、ビデオシーケンスが適応変換をおこなうかどうかを判定するためのチェックがおこなわれる。そのシーケンスがステップS2804に示すように 4×4 および 8×8 変換の両方に対応している場合は、まず、ステップS2806において、 8×8 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン2818、2822、2826および2830にコピーされ、そこでそれぞれ直前の参照フレームのトップフィールド、直前の参照フレームのボトムフィールド、直前の復号化フレームのトップフィールドおよび直前の復号化フレームのボトムフィールド用の 8×8 ブロックスキャンパターンが格納される。
- [0124] 次に、ステップS2808において、 4×4 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン2816、2820、2824および2828にコピーされ、そこでそれぞれ直前の参照フレームのトップフィールド、直前の参照フレームのボトムフィールド、直前の復号化フレームのトップフィールドおよび直前の復号化フレームのボトムフィールド用の 4×4 ブロックスキャンパターンが格納される。
- [0125] ステップS2810に示すように、シーケンスが 4×4 変換にしか対応していない場合

は、ステップ2812において、 4×4 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン2818、2820、2824および2828にコピーされ、そこでそれぞれ直前の参照フレームのトップフィールド、直前の参照フレームのボトムフィールド、直前の復号化フレームのトップフィールドおよび直前の復号化フレームのボトムフィールド用の 4×4 ブロックスキャンパターンが格納される。

[0126] ステップS2810に示すように、シーケンスが 8×8 変換にしか対応していない場合は、ステップS2814において、 8×8 ブロック用の新たなスキャンパターンがまず、メモリ部内のスキャンパターン2818、2822、2826および2830にコピーされ、そこでそれぞれ直前の参照フレームのトップフィールド、直前の参照フレームのボトムフィールド、直前の復号化フレームのトップフィールドおよび直前の復号化フレームのボトムフィールド用の 8×8 ブロックスキャンパターンが格納される。

[0127] 上記図24は、ピクチャおよびスライスヘッダに符号化されたフィールドスキャンパターンを、本実施の形態に係る画像符号化装置のメモリ部および復画像号化装置のメモリ部に格納するプロセスを示すフローチャートである。本実施の形態においては、対象フィールドピクチャパリティによって、そのピクチャまたはスライスヘッダにおける新たなスキャンパターンが、対応するフィールドパリティのメモリ位置に格納される。

[0128] 例えば、対象ピクチャがトップフィールドピクチャの場合、直前の復号化フレームのトップフィールド用のスキャンパターンを含むメモリ部に、新たなスキャンパターンが格納される。

[0129] (実施の形態4)

図33は、本実施の形態に係る画像符号化装置のメモリ部(図示せず)および画像復号化装置のメモリ部(図示せず)に格納されている複数のフィールドスキャンパターンの中から1つのフィールドスキャンパターンを選択するプロセスの別の実施の形態を示すフローチャートである。

[0130] まず、ステップS2900において、対象ピクチャのピクチャタイプが判定される。次に、ステップS2902において対象ピクチャがBピクチャの場合(ステップS2902:Yes)、ステップS2904において対象ピクチャの時間的位置が判定される。もし、ステップS2906において対象ピクチャが第1参照ピクチャに時間的により近くない場合は(ステッ

プS2906:No)、ステップS2908において対象マクロブロックがトップフィールドサンプルだけを含んでいるかどうか判定するためにチェックがおこなわれる。もし、対象マクロブロックがトップフィールドサンプルを含んでいない場合は(ステップS2908:No)、ステップS2918～S2924によって定義されたプロセスを用いて第2参照フレームのボトムフィールドスキャンパターンを選択する。一方、対象マクロブロックがトップフィールドサンプルを含んでいる場合は(ステップS2908:Yes)、ステップS2910～S2916により定義されたプロセスを用いて第2参照フレームのトップフィールドスキャンパターンを選択する。

[0131] 上記ステップS2906において、対象ピクチャが第1参照ピクチャに時間的により近いと判定された場合(ステップS2906:Yes)、またはステップS2902において対象ピクチャBピクチャでない場合は(ステップS2902:No)、ステップS2926において対象マクロブロックがトップフィールドサンプルだけを含んでいるかどうか判定するためにチェックがおこなわれる。もし、対象マクロブロックがトップフィールドサンプルを含んでいない場合は(ステップS2926:No)、ステップS2936～S2942によって定義されたプロセスを用いて第1参照フレームのボトムフィールドスキャンパターンを選択する。一方、対象マクロブロックがトップフィールドサンプルを含んでいる場合は(ステップS2926:Yes)、ステップS2928～S2934により定義されたプロセスを用いて第1参照フレームのトップフィールドスキャンパターンを選択する。

[0132] なお、第2参照フレームのボトムフィールドスキャンパターンを選択するプロセスは、以下の通りである。まず、ステップS2918において、マクロブロックの変換タイプが判定される。もし、変換タイプが 8×8 であれば(ステップS1920:Yes)、ステップS2924において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2958から選択される。

[0133] 一方、変換タイプが 8×8 でない場合は(ステップS1920:No)、ステップS2922において、 4×4 ブロックのスキャンパターンがメモリ部内のスキャンパターン2954から選択される。

[0134] また、第2参照フレームのトップフィールドスキャンパターンを選択するプロセスは、以下の通りである。まず、ステップS2910において、マクロブロックの変換タイプが判

定される。ブロック変換が 8×8 であれば(ステップS2912:Yes)、ステップS2916において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2956から選択される。一方、ブロック変換が 8×8 でない場合は(ステップS2912>No)、ステップS2914において、 4×4 ブロックのスキャンパターンがメモリ部内のスキャンパターン2952から選択される。

- [0135] さらに、第1参照フレームのボトムフィールドスキャンパターンを選択するプロセスは以下の通りである。まず、ステップS2936において、マクロブロックの変換タイプが判定される。もし、変換タイプが 8×8 であれば(ステップS2938:Yes)、ステップS2942において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2950から選択される。一方、変換タイプが 8×8 でない場合は(ステップS2938>No)、ステップS2940において、 4×4 ブロックのスキャンパターンがメモリ部内のスキャンパターン2946から選択される。
- [0136] さらに、第1参照フレームのトップフィールドスキャンパターンを選択するプロセスは、以下の通りである。まず、ステップS2928において、マクロブロックの変換タイプが判定される。もし、変換タイプが 8×8 であれば(ステップS2930:Yes)、ステップS2934において、 8×8 ブロックのスキャンパターンがメモリ部内のスキャンパターン2948から選択される。一方、変換タイプが 8×8 でない場合は(ステップS2930>No)、ステップS2932において、 4×4 ブロックのスキャンパターンがメモリ部内のスキャンパターン2944から選択される。
- [0137] 図34は、シーケンスヘッダのプログレッシブスキャンパターンを、本実施の形態に係る画像符号化装置のメモリ部(図示せず)および画像復号化装置のメモリ部(図示せず)に格納するプロセスを示すフローチャートである。
- [0138] まず、ステップS3000において、スキャンパターンの値が判定される。次に、ステップS3002において、ビデオシーケンスが適応変換をおこなうかどうかを判定するためのチェックがおこなわれる。そのシーケンスがステップS3004に示すように、 4×4 および 8×8 変換の両方に対応している場合は(ステップS3004:Yes)、まずステップS3006において、 8×8 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン3020、3022、3028および3030にコピーされ、そこでそれぞれ第1参照フレ

ームのトップフィールド、第1参照フレームのボトムフィールド、第2参照フレームのトップフィールドおよび第2参照フレームのボトムフィールド用の 8×8 ブロックスキャンパターンが格納される。

- [0139] 次に、ステップS3008において、 4×4 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン3016、3018、3024および3026にコピーされ、そこでそれぞれ第1参照フレームのトップフィールド、第1参照フレームのボトムフィールド、第2参照フレームのトップフィールドおよび第2参照フレームのボトムフィールド用の 4×4 ブロックスキャンパターンが格納される。
- [0140] もし、シーケンスが 4×4 変換にしか対応していない場合は(ステップS3010:Yes)、ステップS3012において、 4×4 ブロック用の新たなスキャンパターンがメモリ部内のスキャンパターン3016、3018、3024および3026にコピーされ、そこでそれぞれ第1参照フレームのトップフィールド、第1参照フレームのボトムフィールド、第2参照フレームのトップフィールドおよび第2参照フレームのボトムフィールド用の 4×4 ブロックスキャンパターンが格納される。
- [0141] 一方、シーケンスが 8×8 変換にしか対応していない場合は(ステップS3010>No)、ステップS3014において、 8×8 ブロック用の新たなスキャンパターンがまずメモリ部内のスキャンパターン3020、3022、3028および3030にコピーされ、そこでそれぞれ第1参照フレームのトップフィールド、第1参照フレームのボトムフィールド、第2参照フレームのトップフィールドおよび第2参照フレームのボトムフィールド用の 8×8 ブロックスキャンパターンが格納される。
- [0142] 上記図30は、ピクチャおよびスライスヘッダに符号化されたフィールドスキャンパターンを、本発明のピクチャ符号化および復号化装置のメモリ部に格納するプロセスを示すフローチャートである。本実施の形態においては、対象フィールドピクチャのパリティによって、そのピクチャまたはスライスヘッダにおける新たなスキャンパターンが、対応するフィールドパリティのメモリ位置に格納される。例えば、対象ピクチャがトップフィールド参照ピクチャの場合、第1参照フレームのトップフィールド用のスキャンパターンを含むメモリ部に、新たなスキャンパターンが格納される。
- [0143] なお、上記実施の形態では、完全な(即ち、 4×4 画素のマクロブロックの場合は16

のスキャン順序があり、 8×8 画素のマクロブロックの場合は64のスキャン順序がある)スキャンパターンを用いたが、スキャンパターンの一部が省略されていてもよい。この場合は、予め規定したスキャン方式に従ってスキャンを実行する。

産業上の利用可能性

[0144] 本発明は、マルチメディアデータの符号化装置および復号化装置として利用が可能であり、特に2次元の直交変換係数を1次元化するためにスキャンを行う画像符号化装置及び画像復号化装置に利用可能である。

請求の範囲

- [1] ピクチャをマクロブロック単位で符号化する画像符号化装置であって、
ピクチャを符号化する際に、少なくとも2以上の種類のマクロブロックを用いて符号
化すべきか否かを判定する判定手段と、
前記判定手段において、前記2以上のマクロブロックを用いて符号化すべきと判定
された場合は、それぞれの種類のマクロブロック毎に、複数のスキャン方式の中から
選択されたひとつのスキャン方式を示す情報をヘッダ情報として符号化すると共に、
前記選択されたそれぞれのスキャン方式に基づいて、各スキャン方式に対応するマ
クロブロックの2次元配列の直交変換係数を1次元配列の順序で符号化する符号化
手段と
を備えることを特徴とする画像符号化装置。
- [2] ヘッダ情報を有する符号化ビットストリームをマクロブロック単位で復号化する画像
復号化装置であって、
前記符号化ビットストリームのヘッダ情報を復号化し、当該復号化されたヘッダ情報
から、ピクチャを構成する少なくとも2以上の種類のマクロブロックについて2次元配
列の直交変換係数を1次元配列に並び替えるためのスキャン方式を示す情報を抽出
し、当該スキャン方式を示す情報を用いて、1次元配列順序で符号化された前記符
号化ビットストリームの直交変換係数を復号化して2次元配列に変換する復号化手段
を備える
ことを特徴とする画像復号化装置。
- [3] 前記ヘッダ情報には、フレームマクロブロックに対応する前記スキャン方式を示す
情報をフィールドマクロブロックに対応する前記スキャン方式を示す情報が含まれて
おり、
前記判定手段は、ピクチャを符号化する際に、フレームマクロブロック及びフィール
ドマクロブロックを用いて符号化すべきか否かを判定する判定手段と、
前記復号化手段は、前記判定手段において、フレームマクロブロック及びフィール
ドマクロブロックを用いて符号化すべきと判定された場合は、前記ヘッダ情報に含ま
れる前記フレームマクロブロック又は前記フィールドマクロブロックに対応するス

キャン方式を示す情報を抽出する

ことを特徴とする請求項2記載の画像復号化装置。

- [4] 前記ヘッダ情報には、前記フレームマクロブロックのブロックサイズ又は前記フィールドマクロブロックのブロックサイズに対応するスキャン方式を示す情報が含まれております、

前記復号化手段は、さらに、

前記ヘッダ情報に含まれる前記ブロックサイズに対応するスキャン方式を示す情報を抽出する

ことを特徴とする請求項2記載の画像復号化装置。

- [5] 前記ヘッダ情報には、前記マクロブロック用いる予測方式を示す情報が含まれております、

前記復号化手段は、さらに、

前記ヘッダ情報に含まれる前記予測方式に対応するスキャン方式を示す情報を抽出する

ことを特徴とする請求項2記載の画像復号化装置。

- [6] 前記ヘッダ情報には、前記フレームマクロブロックのブロックサイズ又は前記フィールドマクロブロックのブロックサイズに対応するスキャン方式を示す情報が含まれております、

前記復号化手段は、さらに、

前記ヘッダ情報に含まれる前記ブロックサイズに対応するスキャン方式を示す情報を抽出する

ことを特徴とする請求項2記載の画像復号化装置。

- [7] 前記ヘッダ情報には、さらに、前記スキャン方式を示す情報の一部が省略されることを示す情報が含まれており、

前記復号化手段は、さらに、

前記スキャン方式を示す情報の一部が省略されているか否かを判定し、当該省略があると判定された場合は、予め規定したスキャン方式で代替する

ことを特徴とする請求項2記載の画像復号化装置。

- [8] ピクチャをマクロブロック単位で符号化する画像符号化方法であって、
ピクチャを符号化する際に、少なくとも2以上の種類のマクロブロックを用いて符号
化すべきか否かを判定し、
前記2以上の種類のマクロブロックを用いて符号化すべきと判定された場合は、そ
れぞれの種類のマクロブロック毎に、複数のスキャン方式の中から選択された一のス
キャン方式を示す情報をヘッダ情報として符号化すると共に、前記選択されたそれぞ
れのスキャン方式に基づいて、各スキャン方式に対応するマクロブロックの2次元配
列の直交変換係数を1次元配列に並べる
ことを特徴とする画像符号化方法。
- [9] ヘッダ情報を有する符号化ビットストリームをマクロブロック単位で復号化する画像
復号化方法であって、
前記符号化ビットストリームのヘッダ情報を復号化し、当該復号化されたヘッダ情報
から、ピクチャを構成する少なくとも2以上の種類のマクロブロックについて2次元配
列の直交変換係数を1次元配列に並び替えるためのスキャン方式を示す情報を抽出
し、当該スキャン方式を示す情報を用いて、1次元配列の直交変換係数を2次元配
列に変換する
ことを特徴とする画像復号化方法。
- [10] ピクチャをマクロブロック単位で符号化する画像符号化装置に用いられる、コンピュ
ータに実行させるためのプログラムであって、
前記プログラムは、
ピクチャを符号化する際に、少なくとも2以上の種類のマクロブロックを用いて符号
化すべきか否かを判定する判定ステップと、
前記判定手段において、前記2以上のマクロブロックを用いて符号化すべきと判定
された場合は、それぞれの種類のマクロブロック毎に、複数のスキャン方式の中から
選択された一のスキャン方式を示す情報をヘッダ情報として符号化すると共に、前記
選択されたそれぞれのスキャン方式に基づいて、各スキャン方式に対応するマクロブ
ロックの2次元配列の直交変換係数を1次元配列の順序で符号化する符号化ステッ
プと

を含むことを特徴とするプログラム。

- [11] ヘッダ情報を有する符号化ビットストリームをマクロブロック単位で復号化する画像復号化装置に用いる、コンピュータに実行させるためのプログラムであって、
前記プログラムは、

前記符号化ビットストリームのヘッダ情報を復号化し、当該復号化されたヘッダ情報から、ピクチャを構成する少なくとも2以上の種類のマクロブロックについて2次元配列の直交変換係数を1次元配列順序で符号化された前記符号化ビットストリームに並び替えるためのスキャン方式を示す情報を抽出し、当該スキャン方式を示す情報を用いて、1次元配列の直交変換係数を復号化して2次元配列に変換する復号化ステップを含む

ことを特徴とするプログラム。

- [12] ピクチャをマクロブロック単位で符号化する集積回路であって、

ピクチャを符号化する際に、少なくとも2以上の種類のマクロブロックを用いて符号化すべきか否かを判定する判定手段と、

前記判定手段において、前記2以上のマクロブロックを用いて符号化すべきと判定された場合は、それぞれの種類のマクロブロック毎に、複数のスキャン方式の中から選択された一のスキャン方式を示す情報をヘッダ情報として符号化すると共に、前記選択されたそれぞれのスキャン方式に基づいて、各スキャン方式に対応するマクロブロックの2次元配列の直交変換係数を1次元配列の順序で符号化する符号化手段とを備えることを特徴とする集積回路。

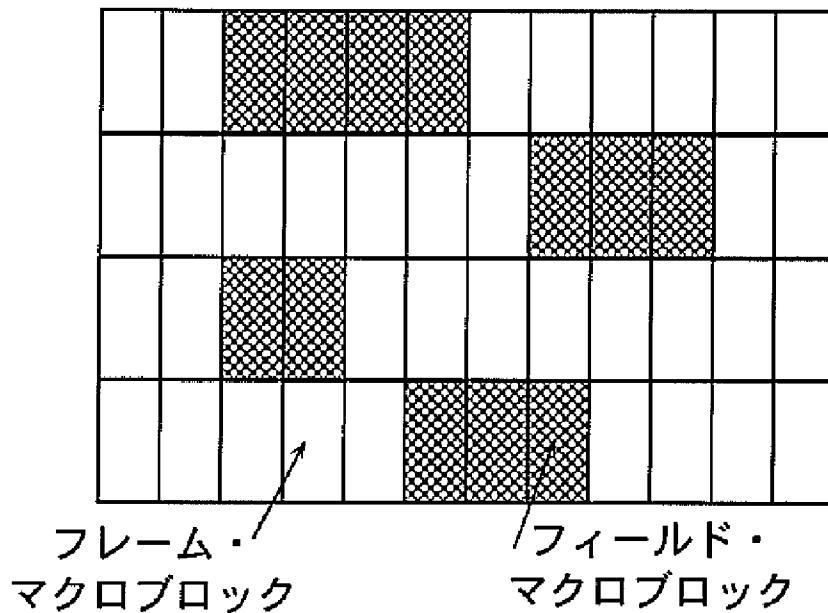
- [13] ヘッダ情報を有する符号化ビットストリームをマクロブロック単位で復号化する集積回路であって、

前記符号化ビットストリームのヘッダ情報を復号化し、当該復号化されたヘッダ情報から、ピクチャを構成する少なくとも2以上の種類のマクロブロックについて2次元配列の直交変換係数を1次元配列順序で符号化された前記符号化ビットストリームに並び替えるためのスキャン方式を示す情報を抽出し、当該スキャン方式を示す情報を用いて、1次元配列の直交変換係数を復号化して2次元配列に変換する復号化手段を備える

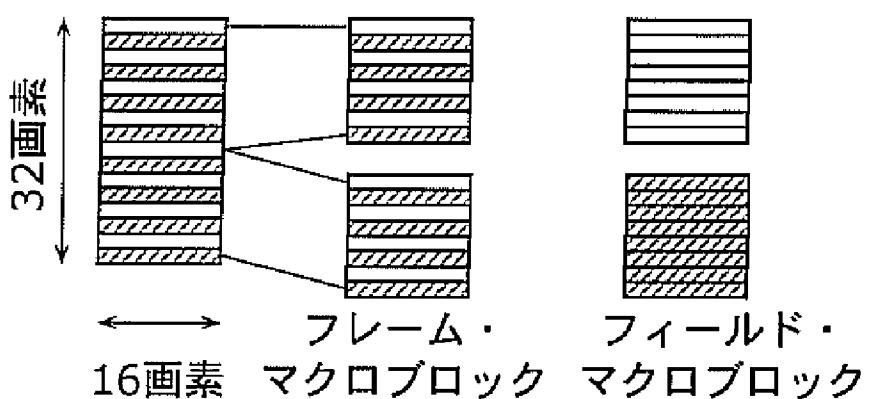
ことを特徴とする集積回路。

[図1]

(a)

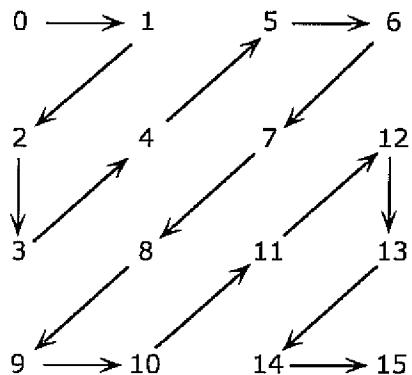


(b)

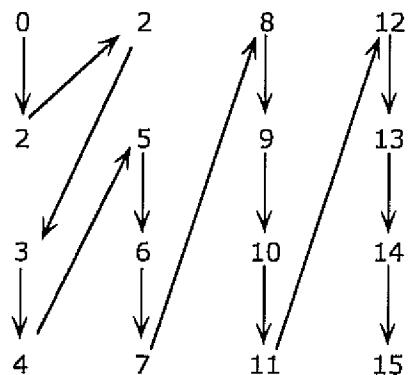


[図2]

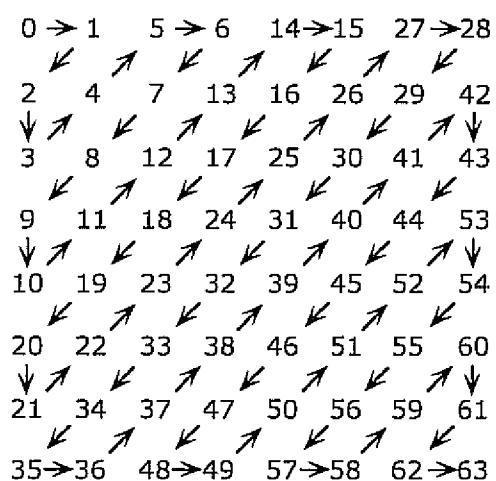
(a)



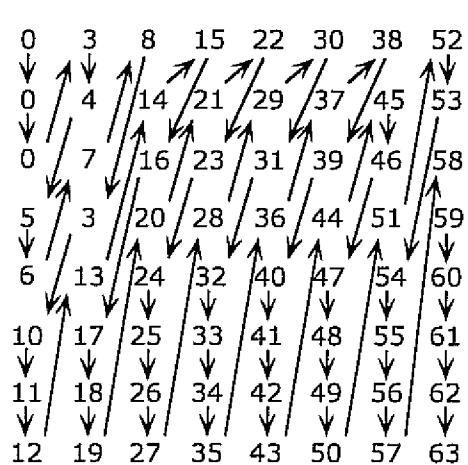
(b)



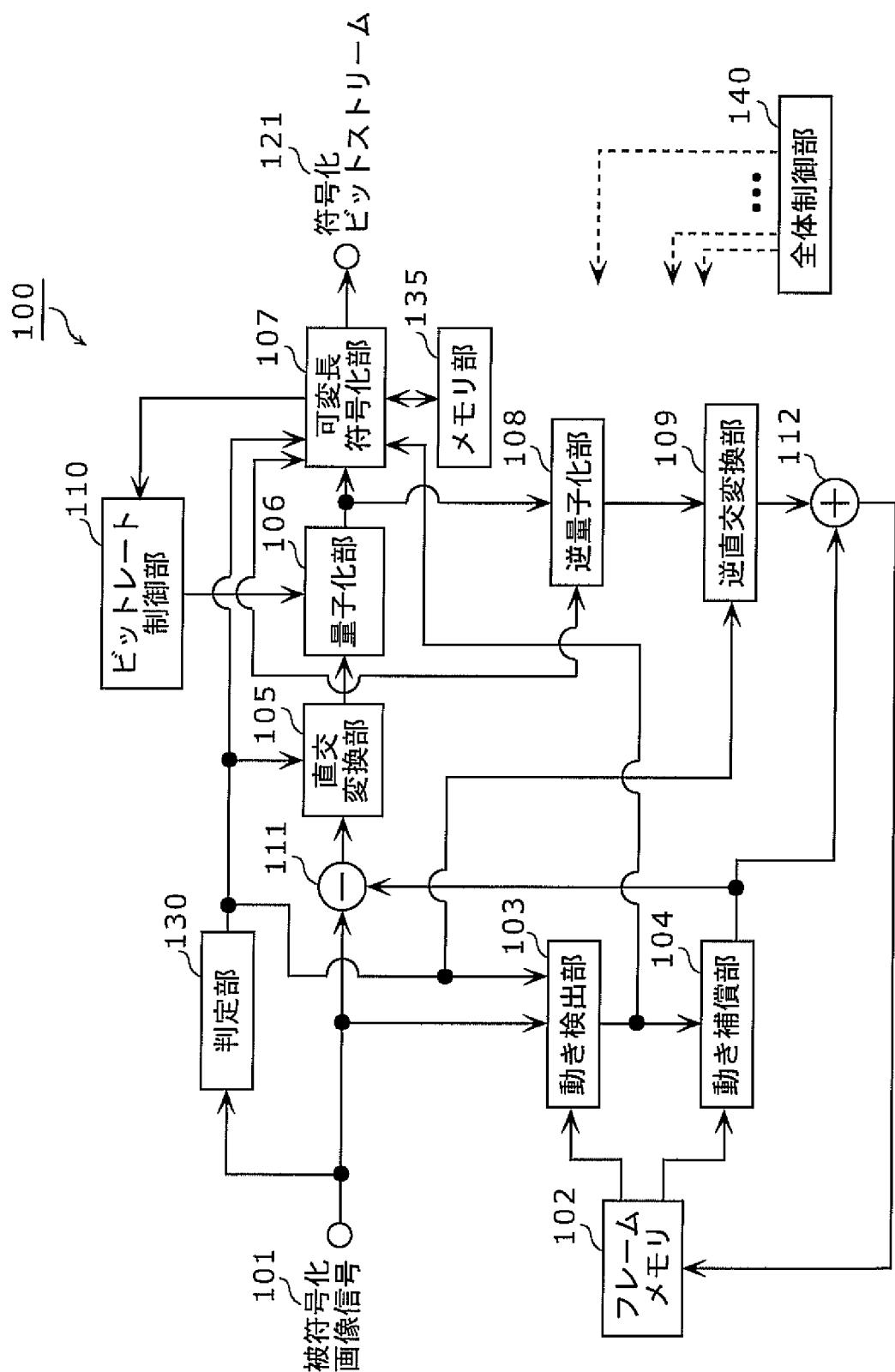
(c)



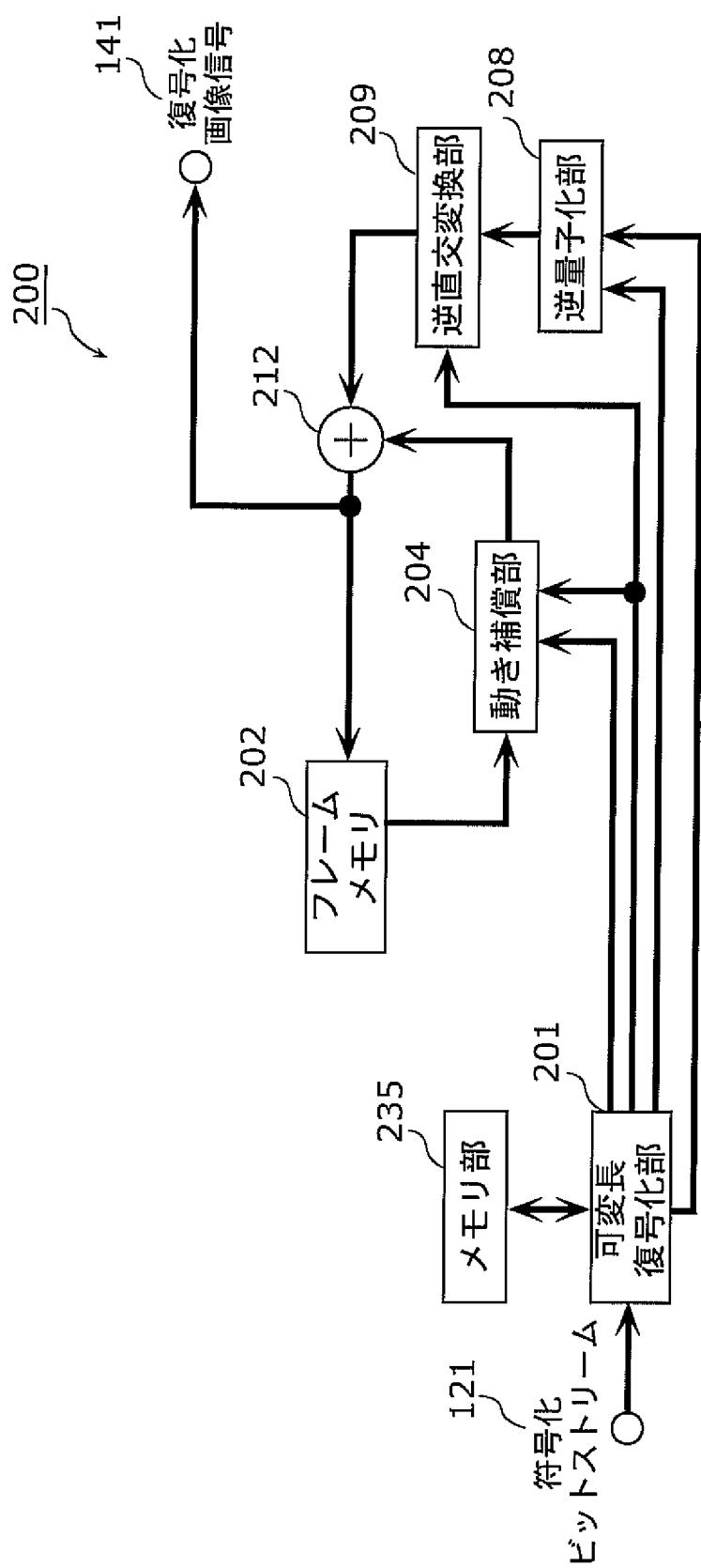
(d)



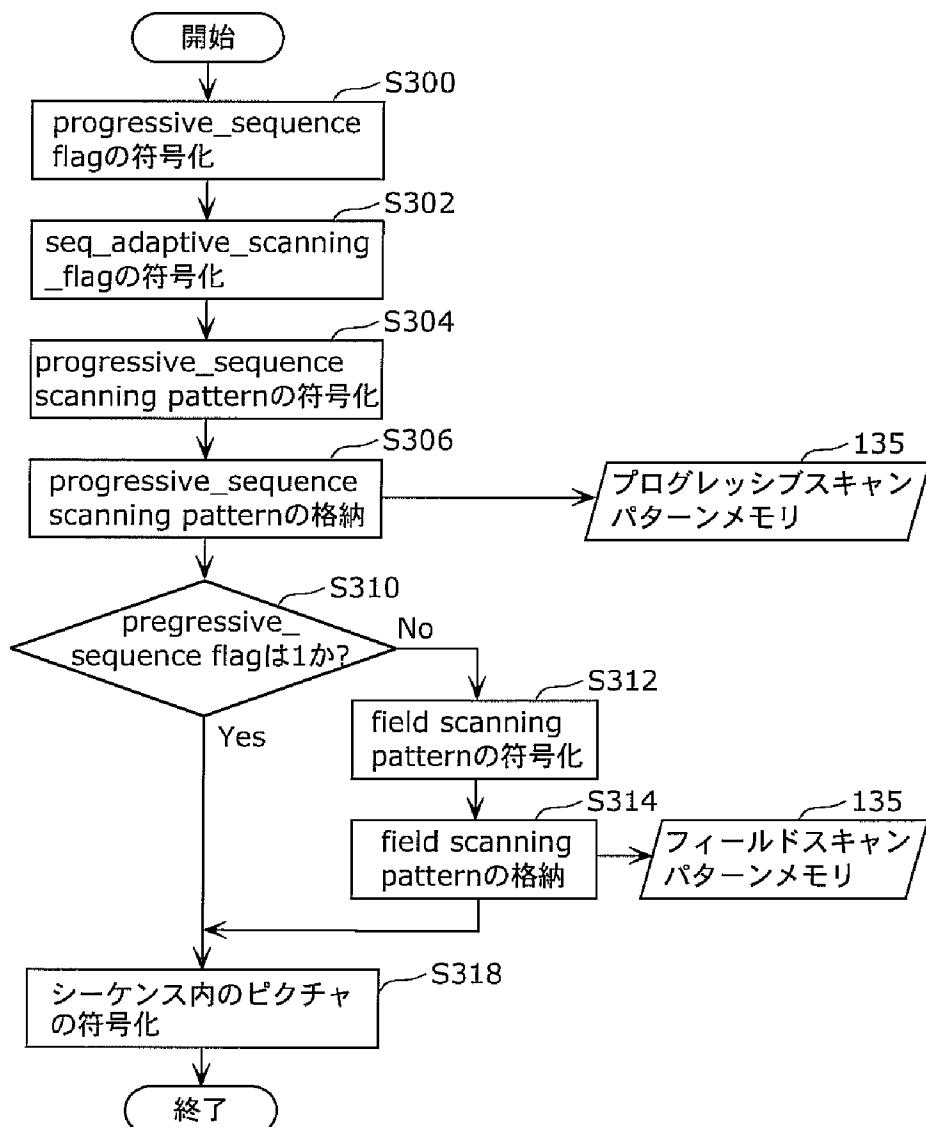
[図3]



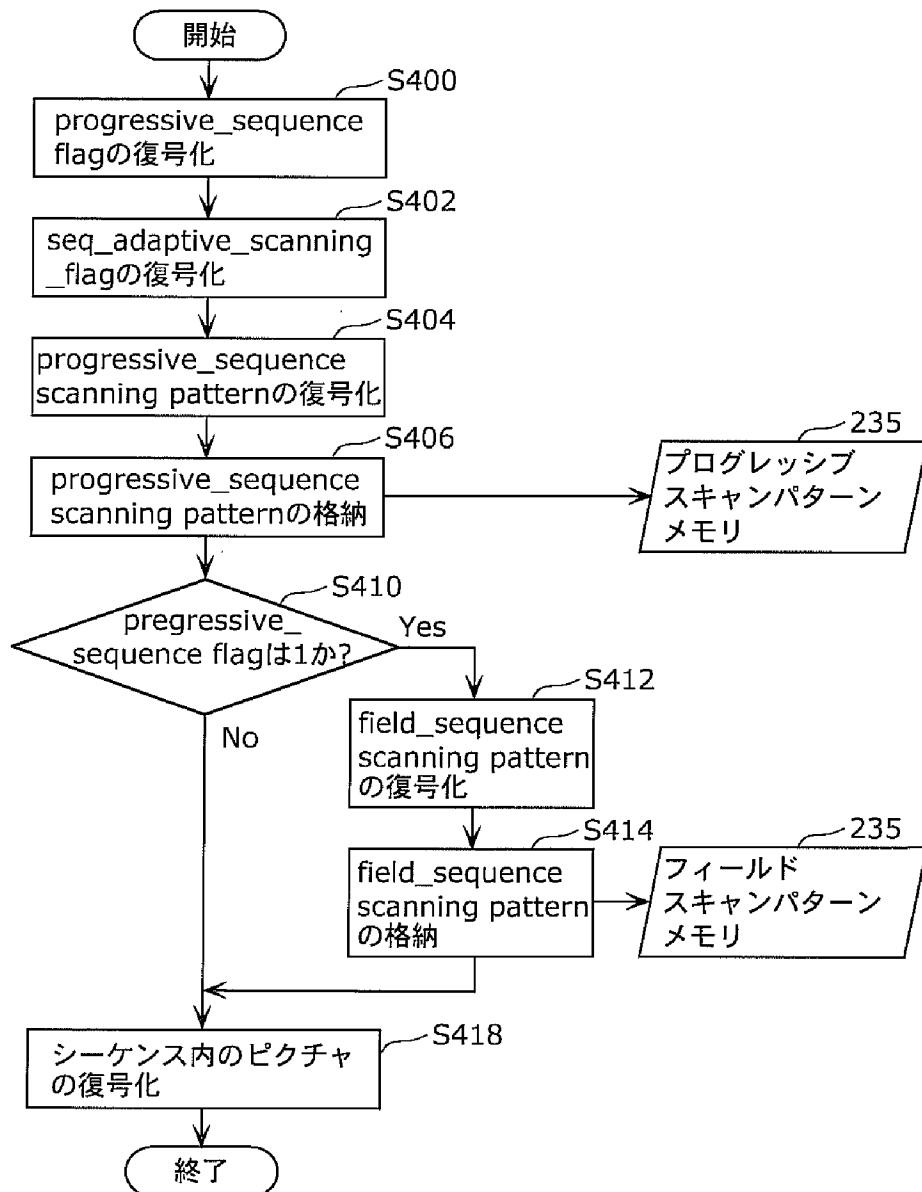
[図4]



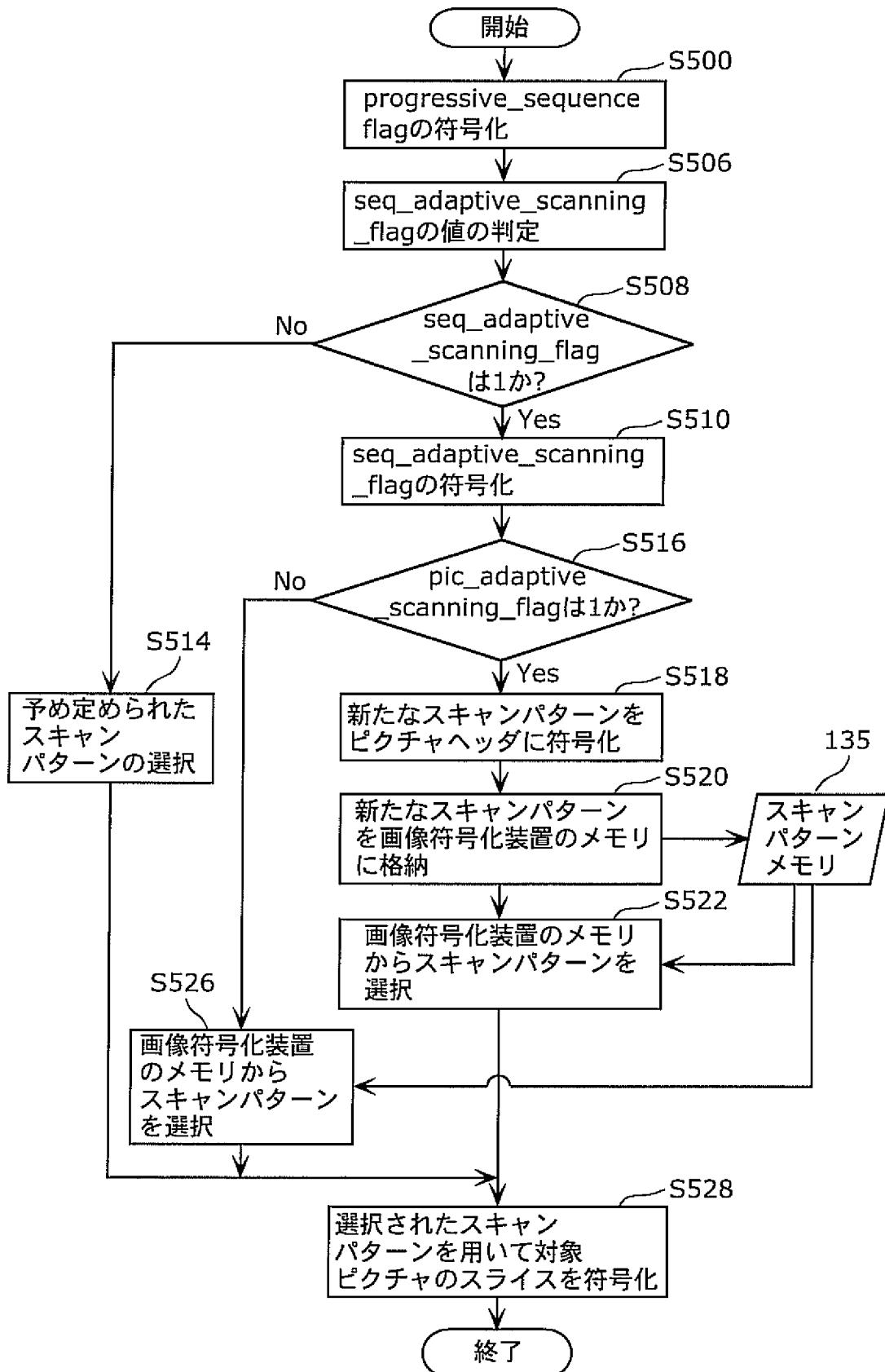
[図5]



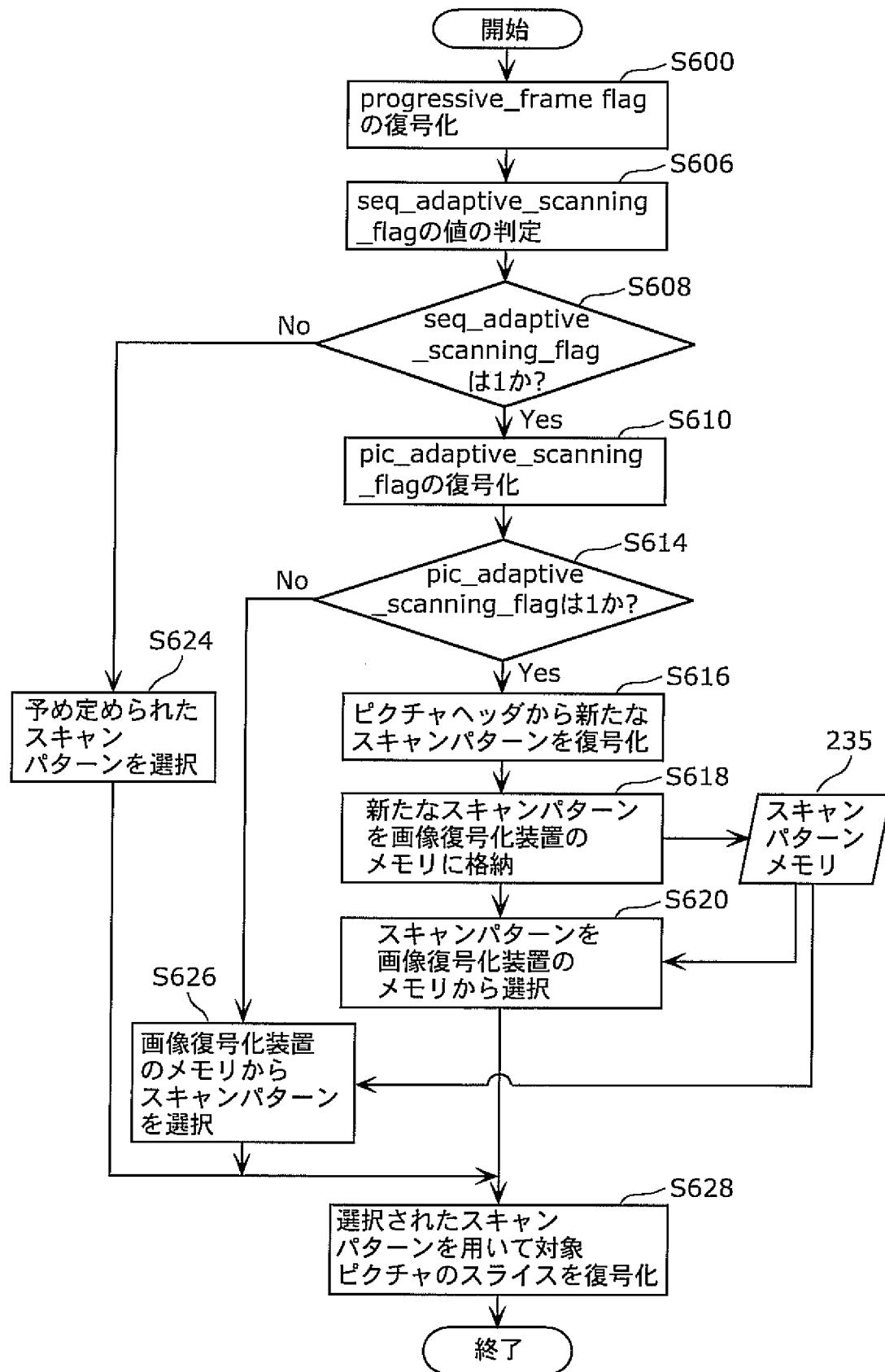
[図6]



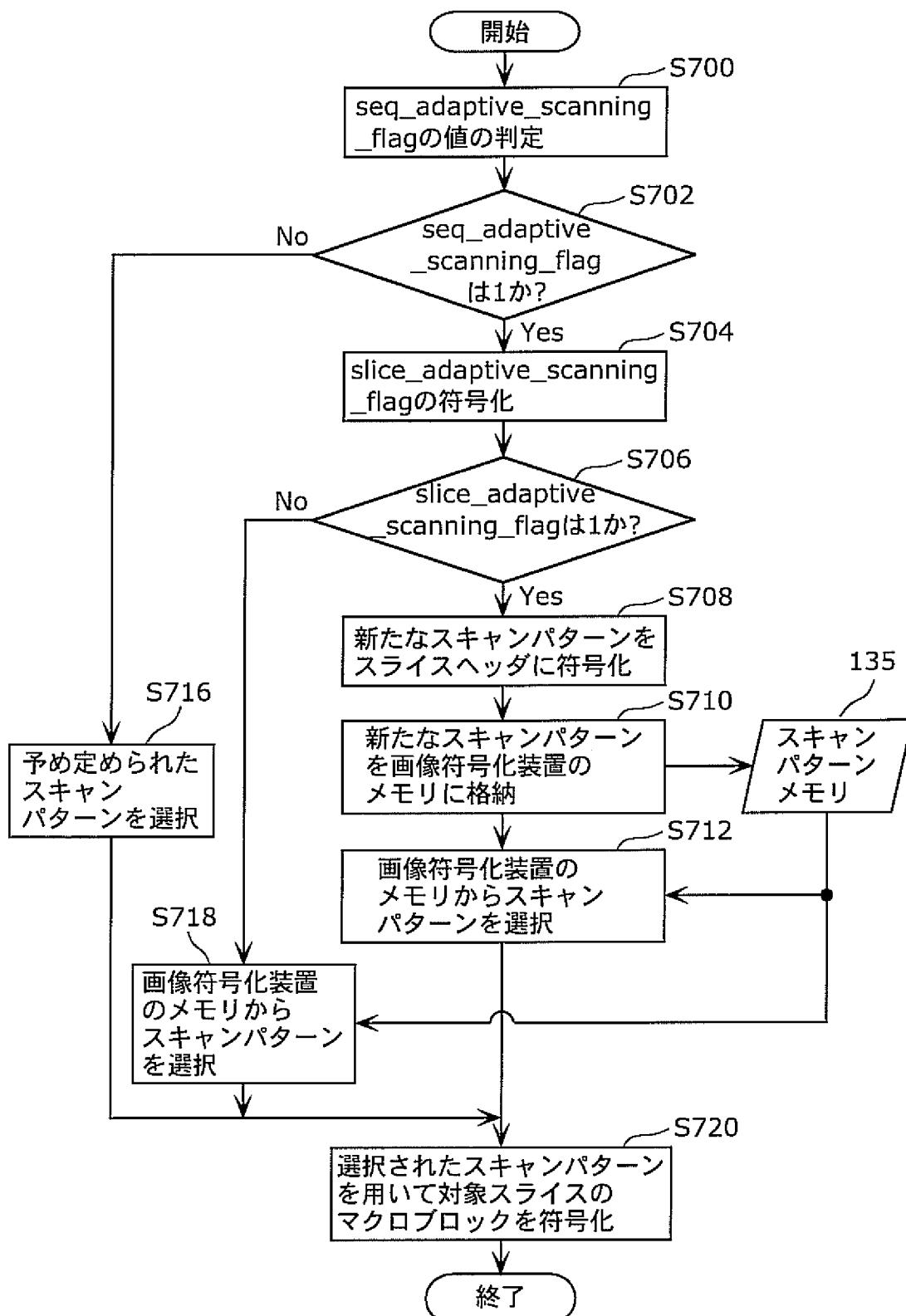
[図7]



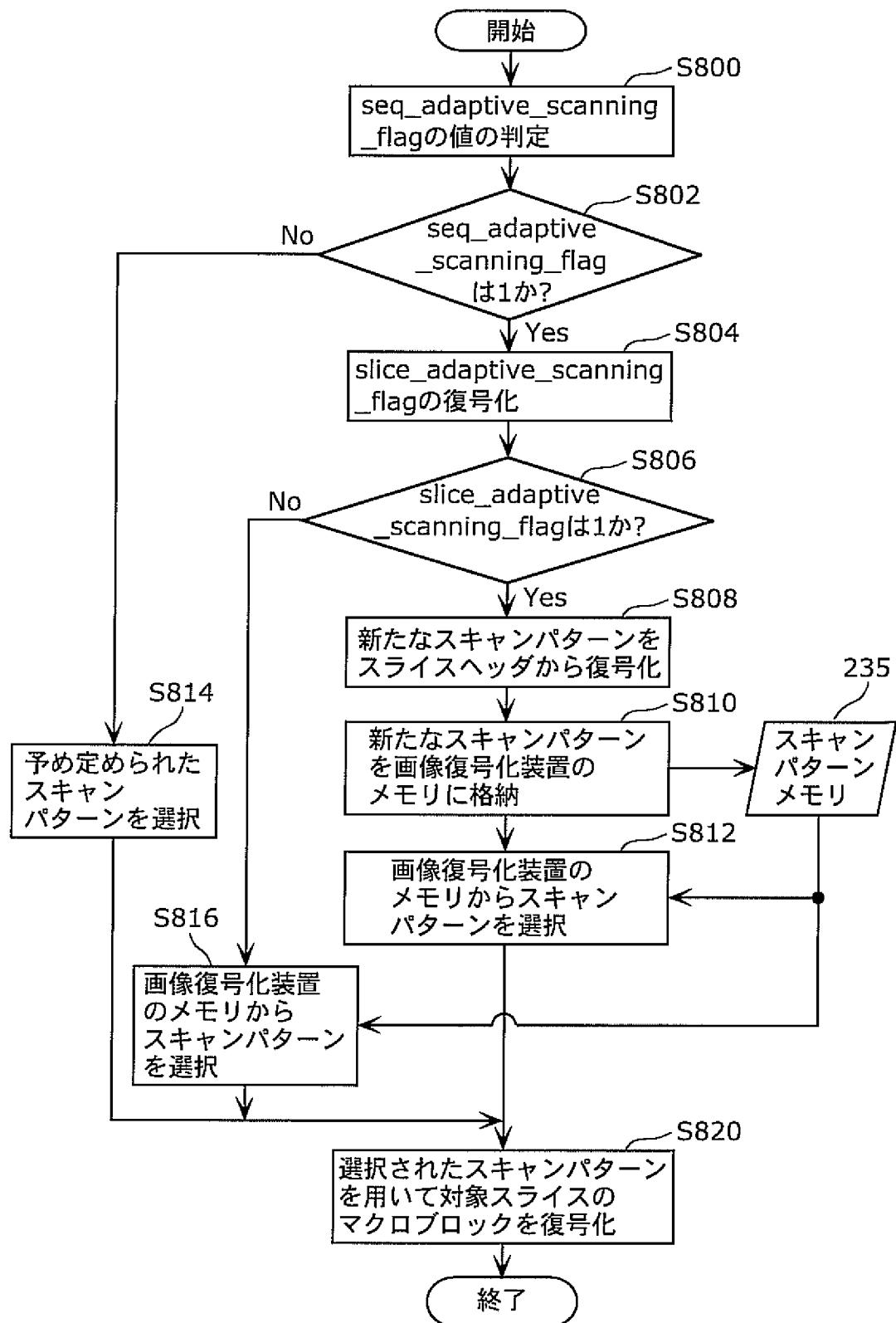
[図8]



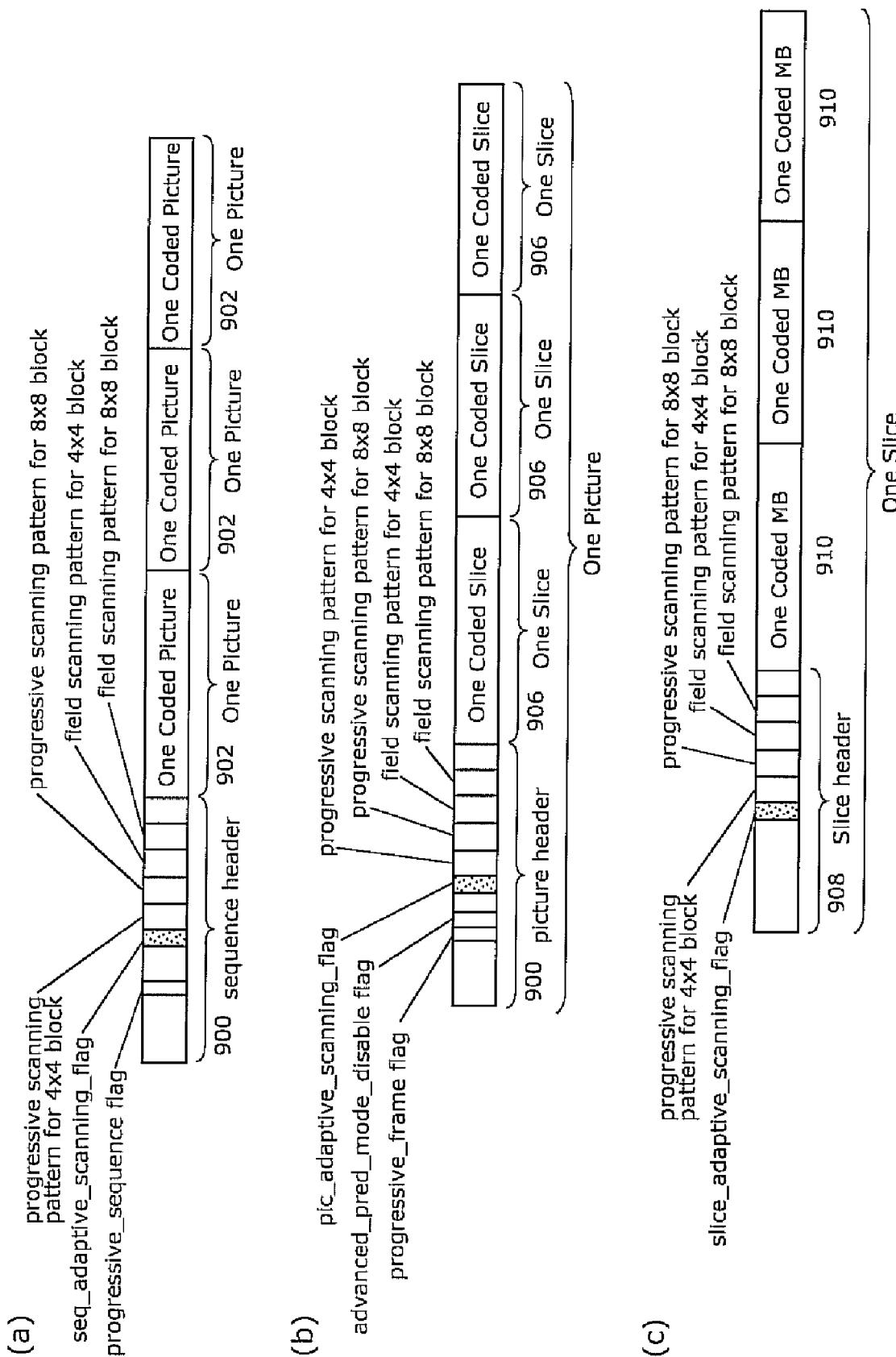
[図9]



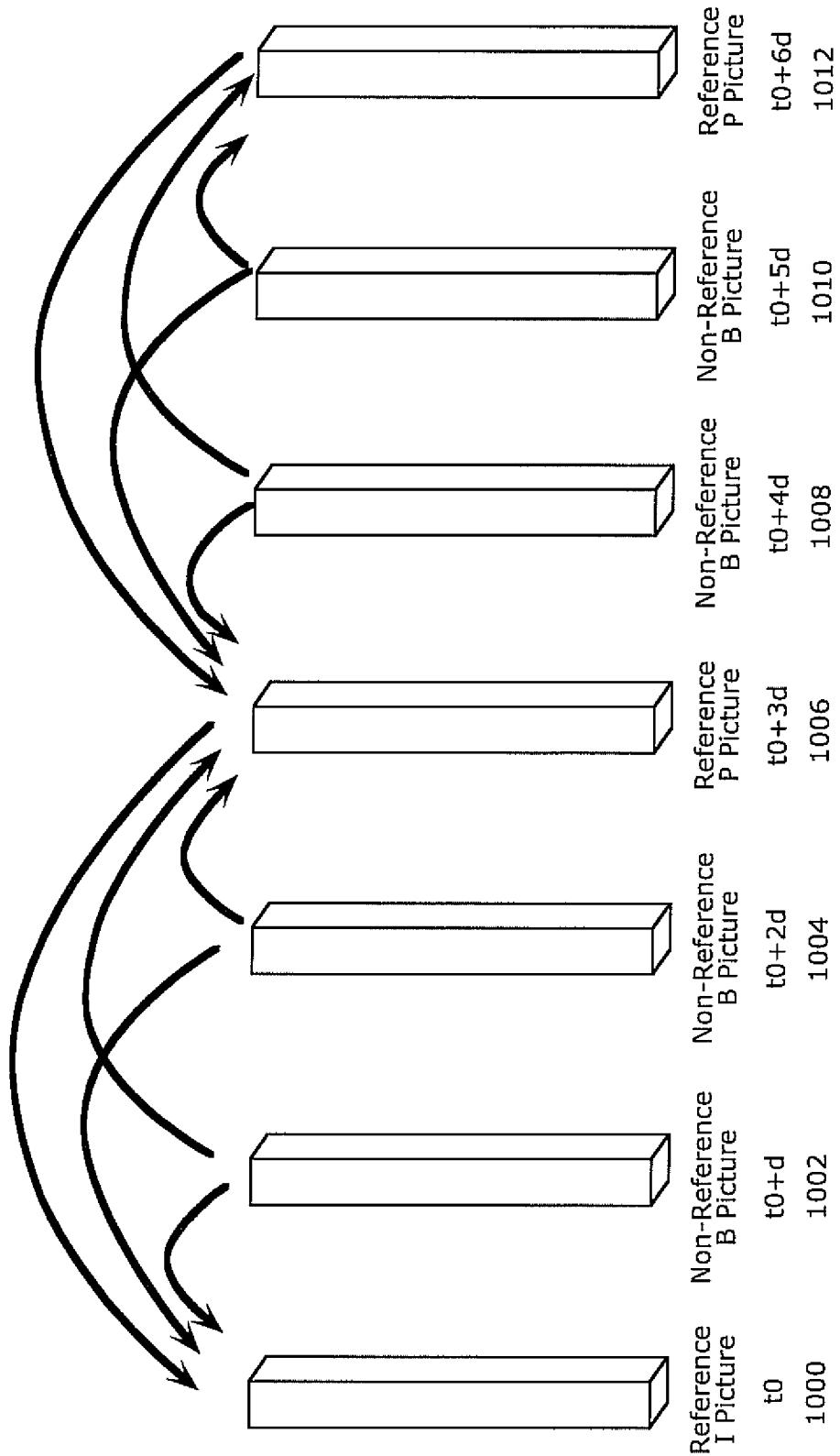
[図10]



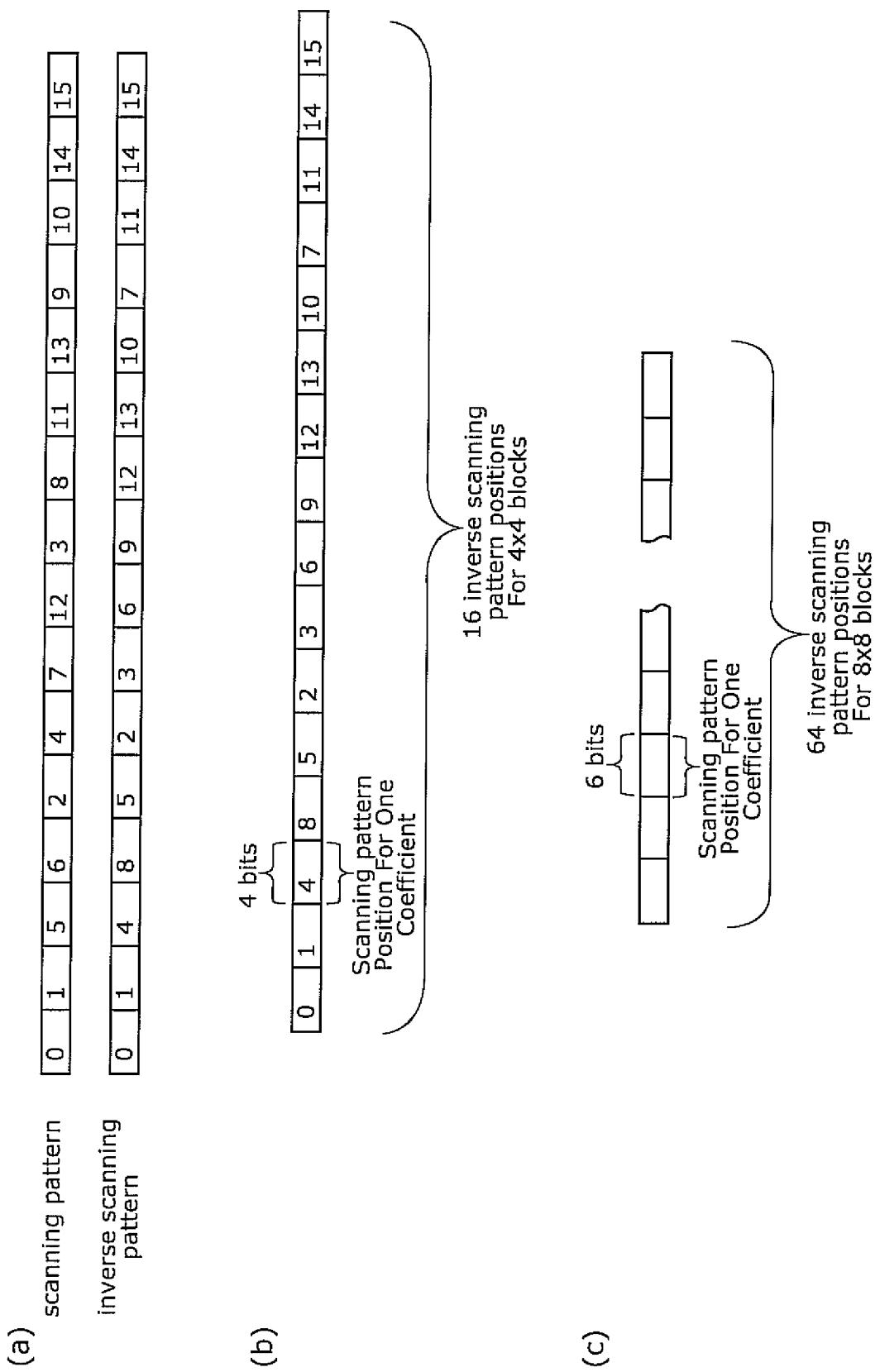
[図11]



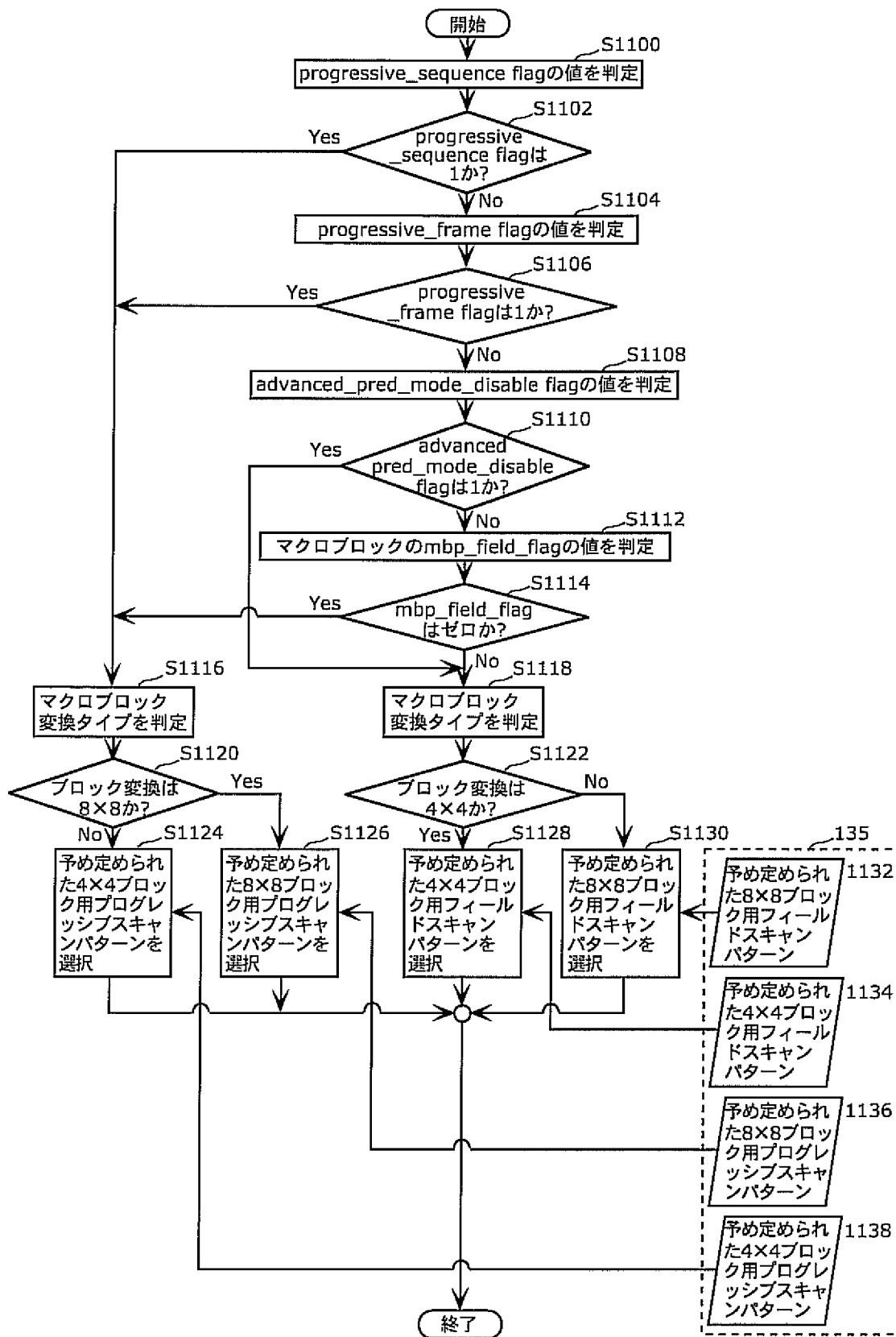
[図12]



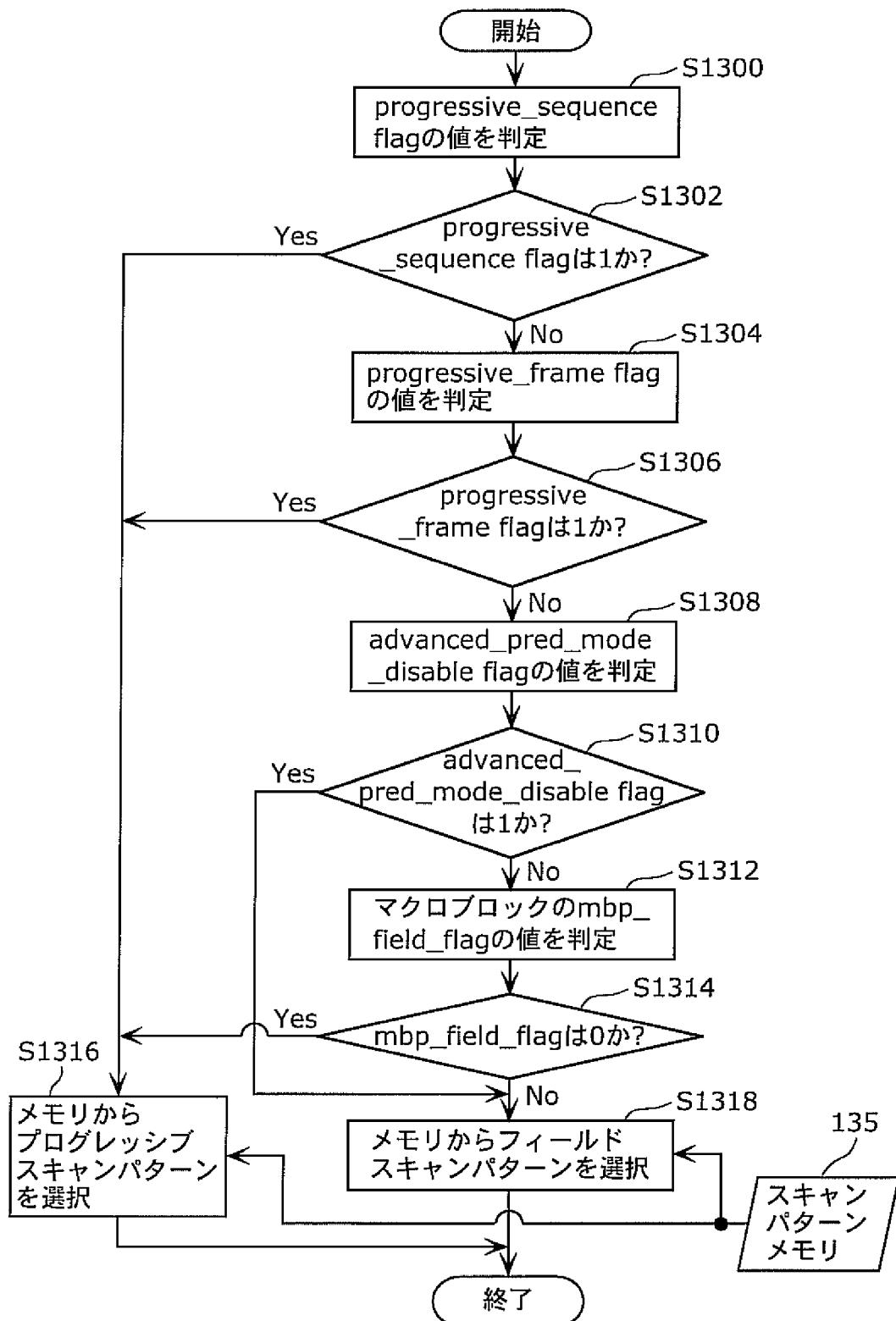
[図13]



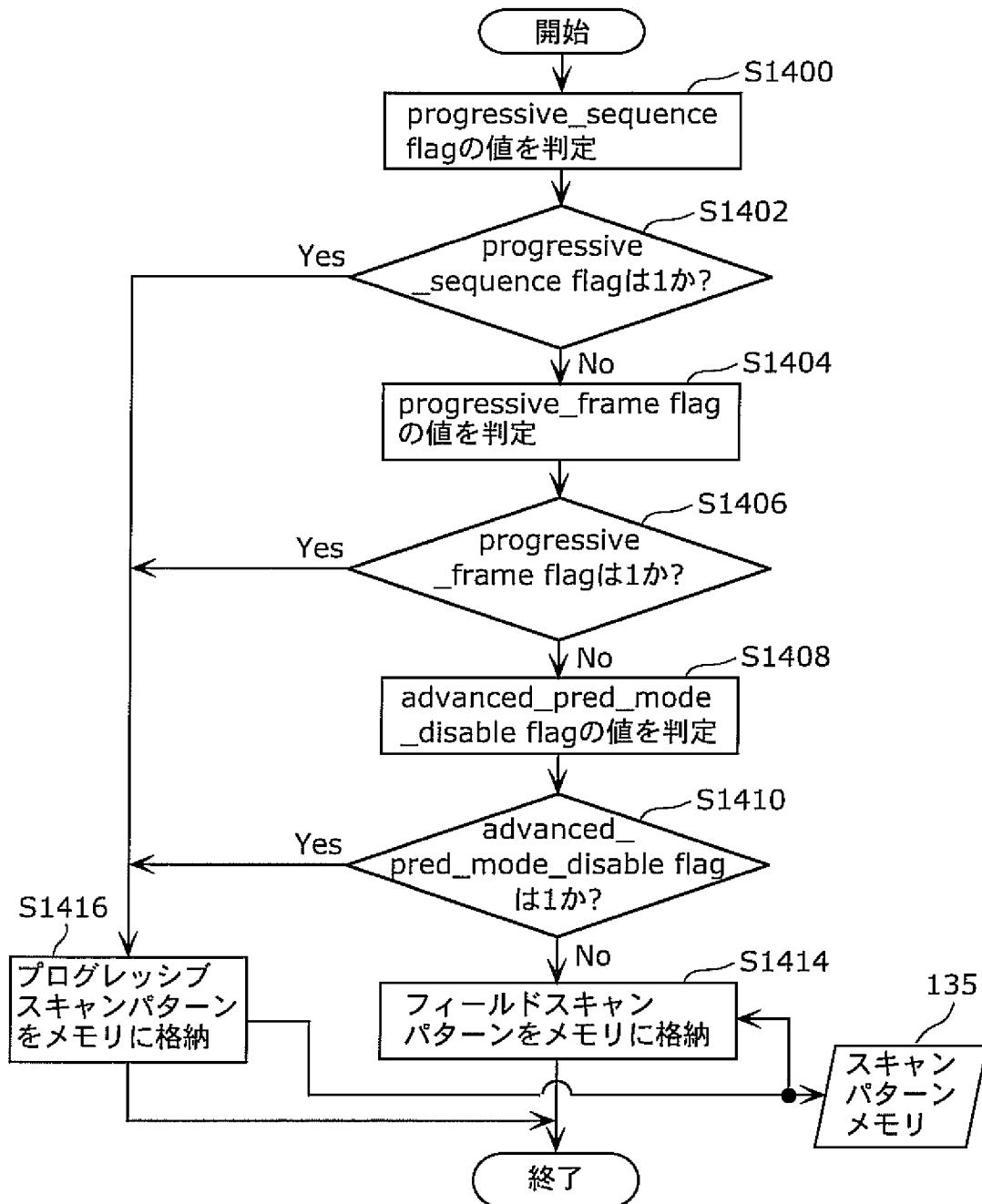
[図14]



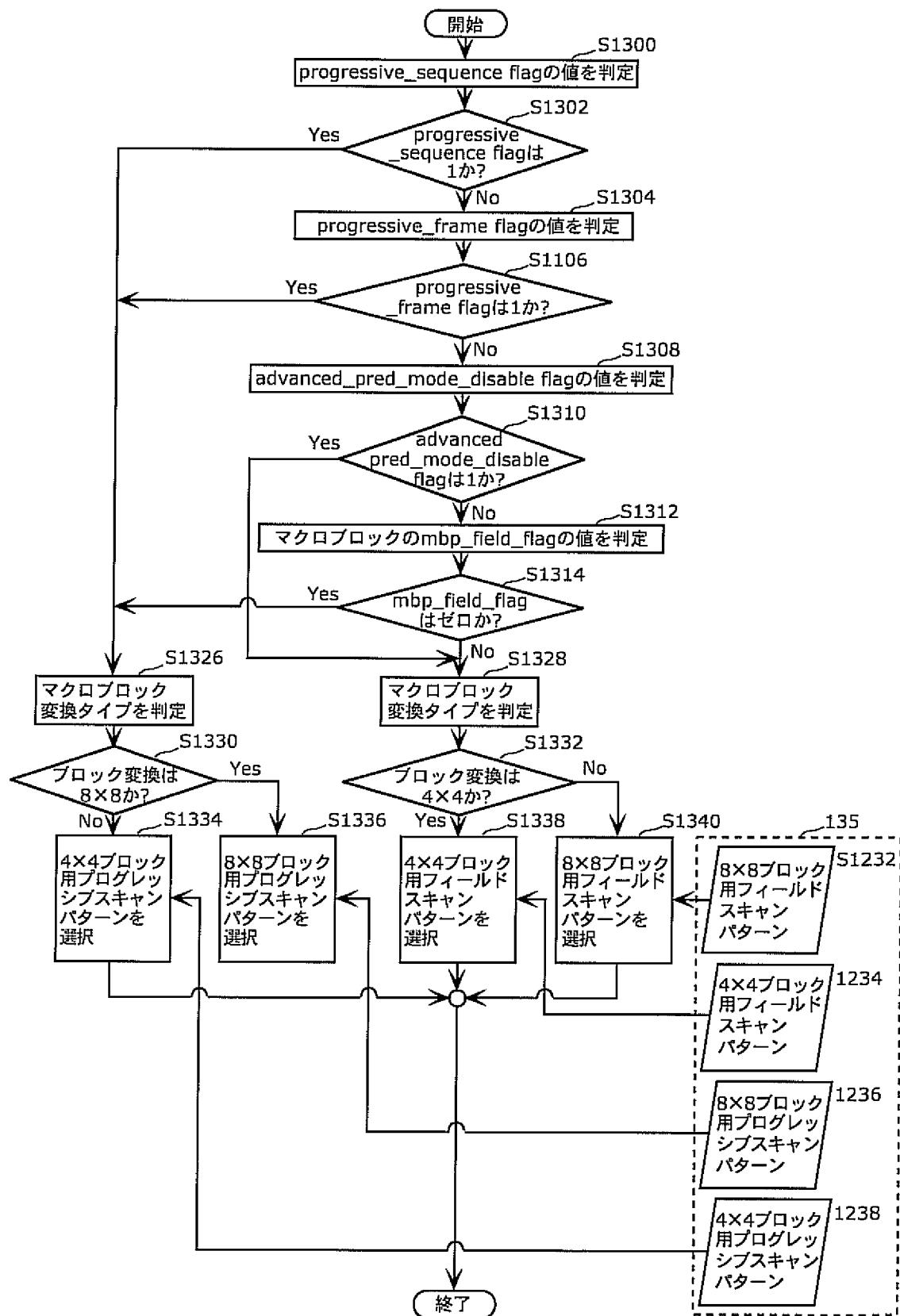
[図15]



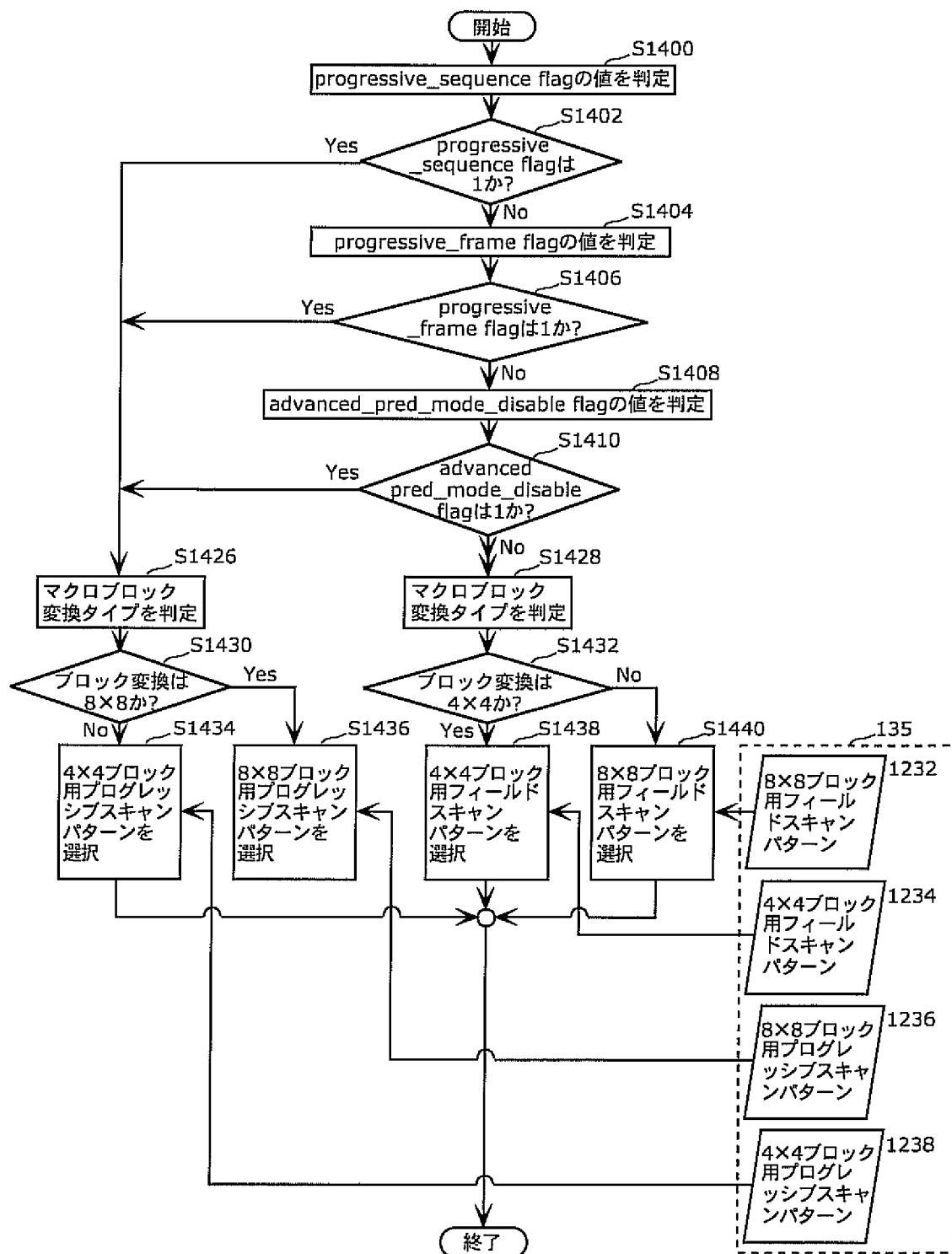
[図16]



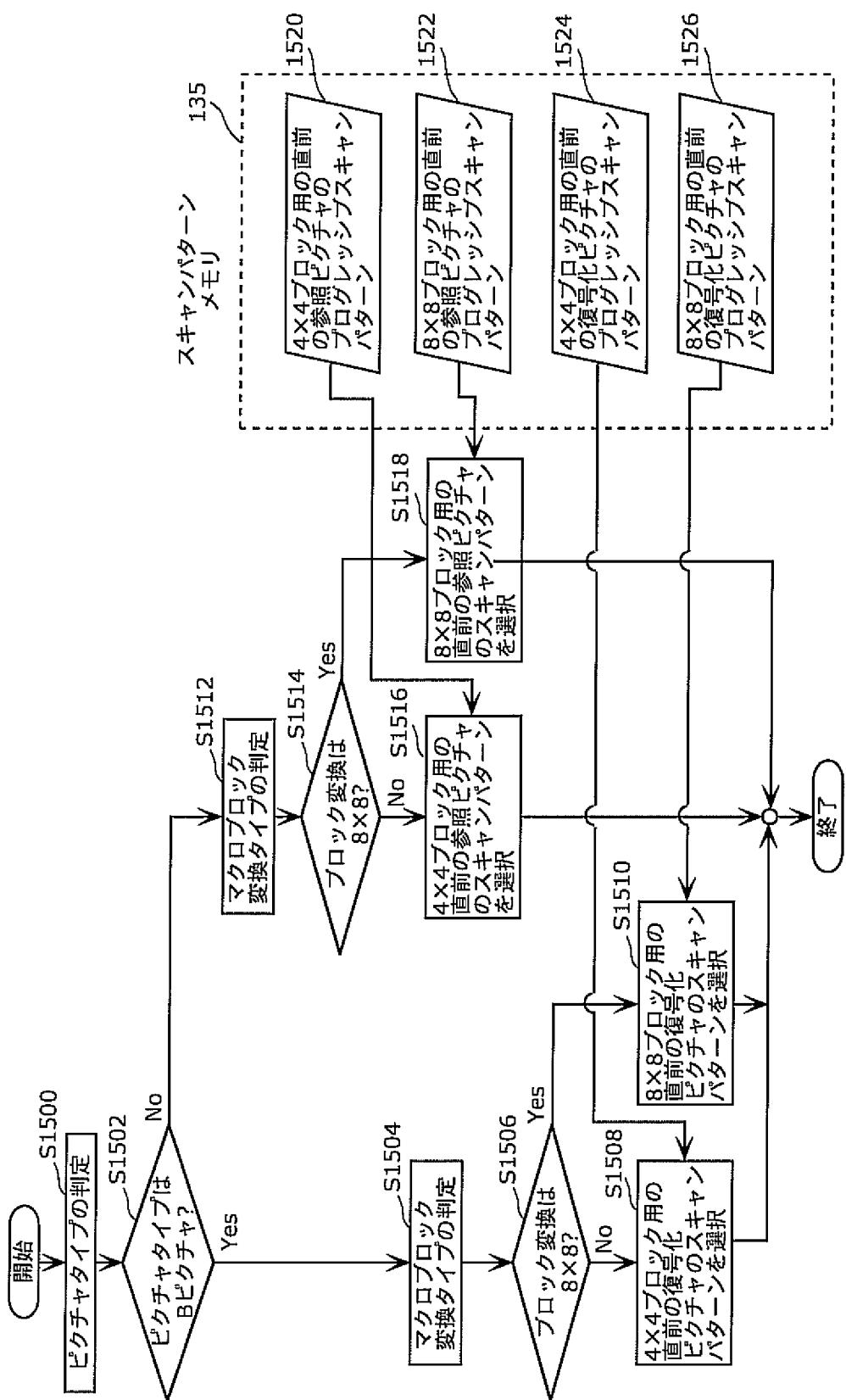
[図17]



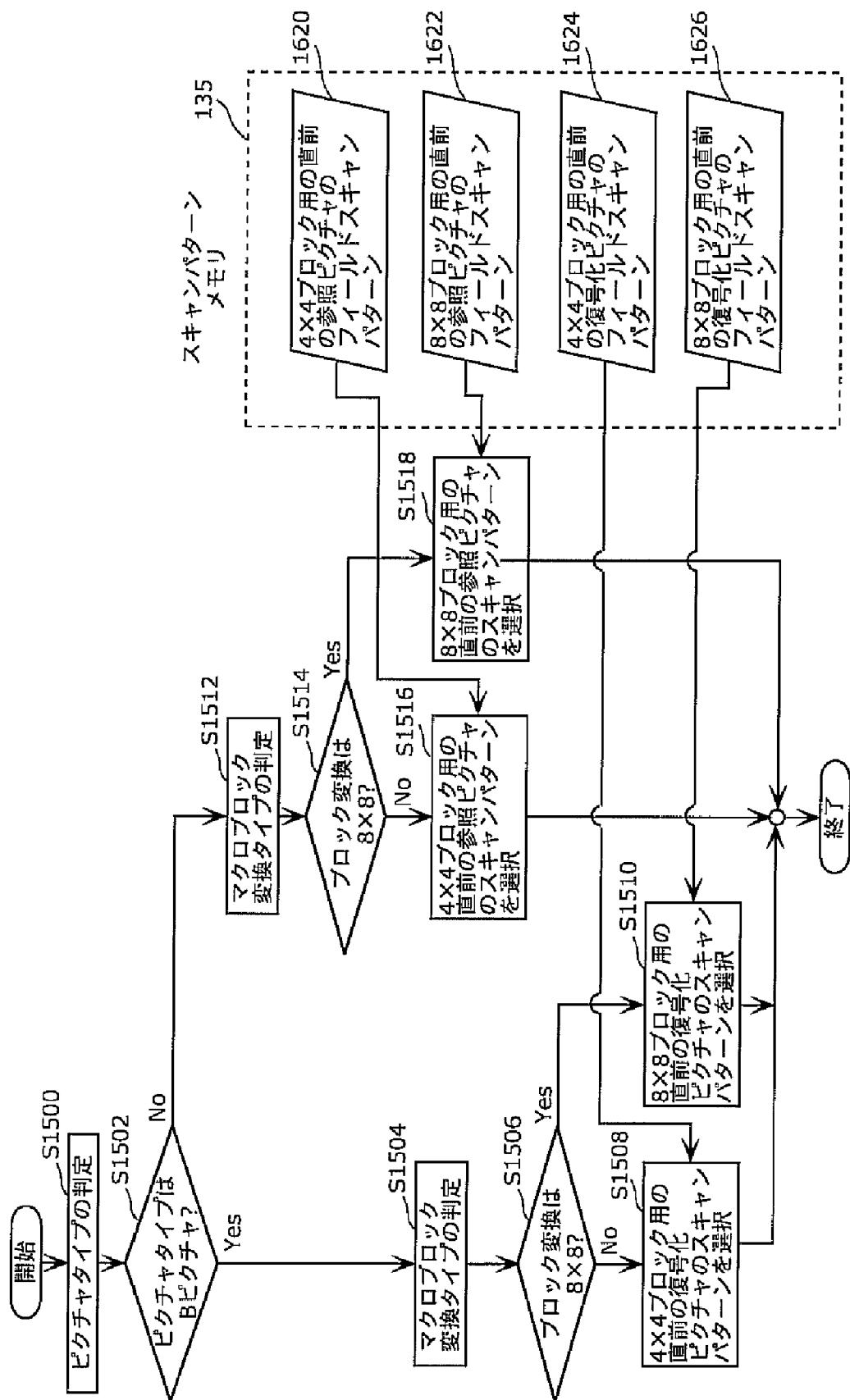
[図18]



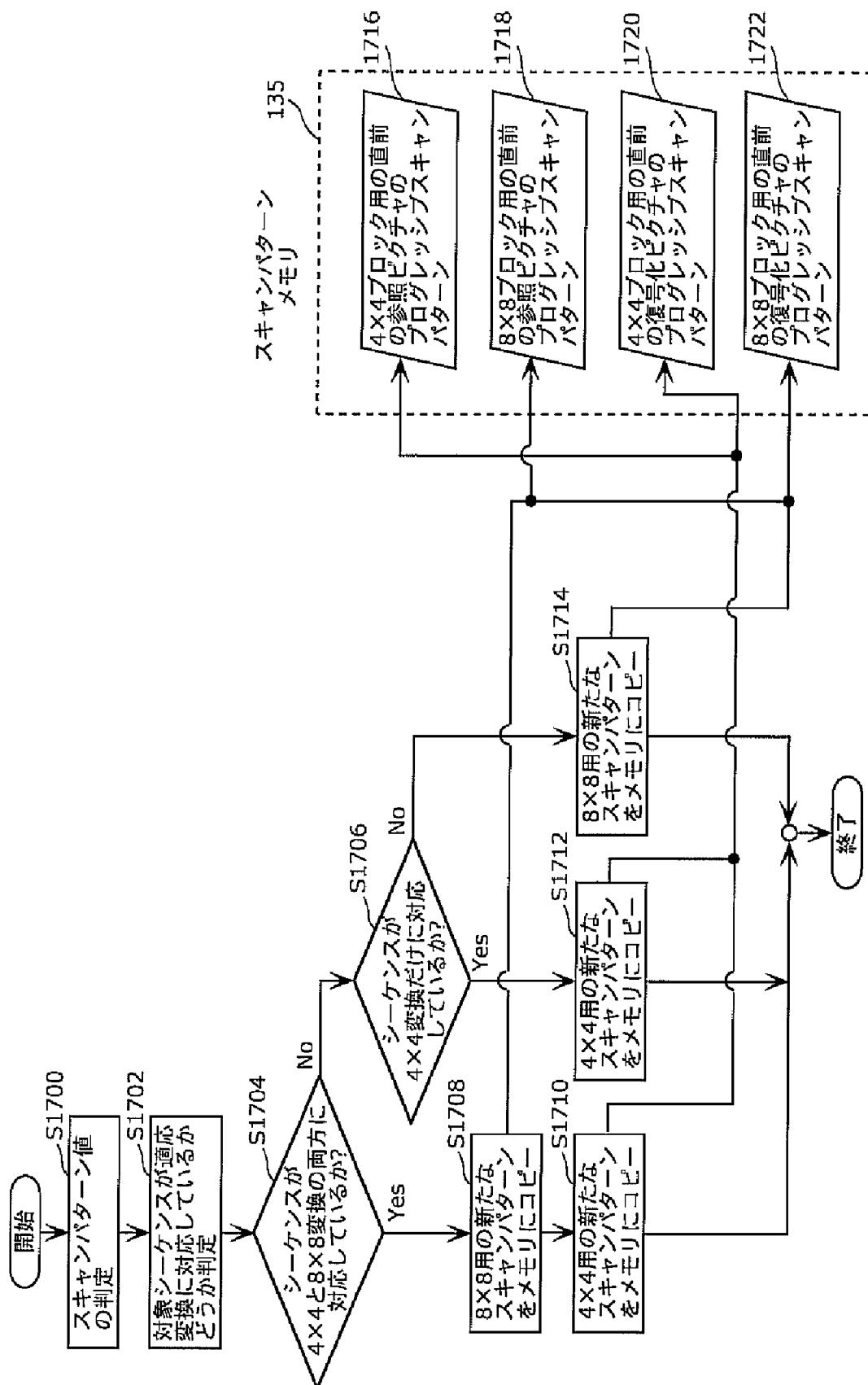
[図19]



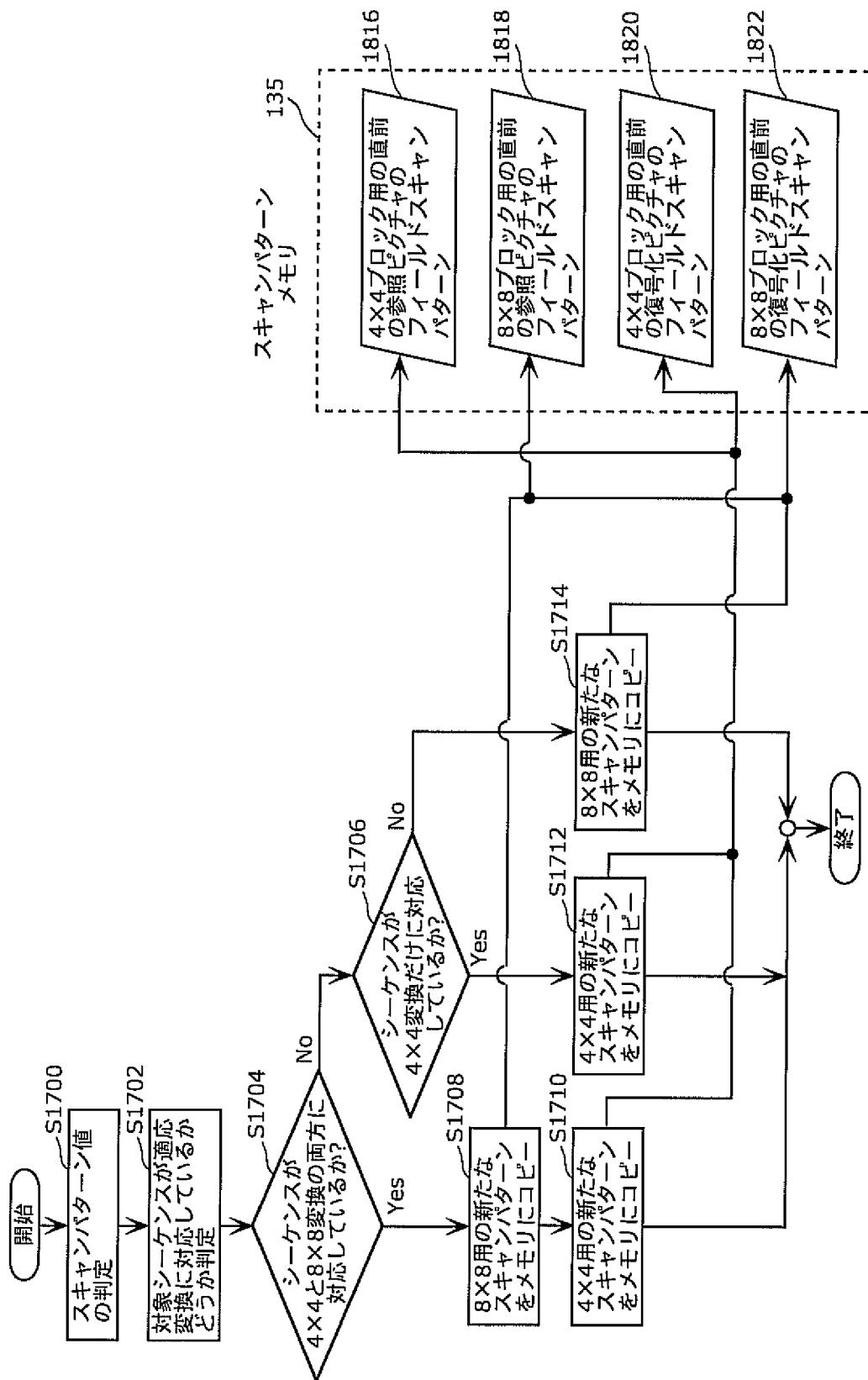
[図20]



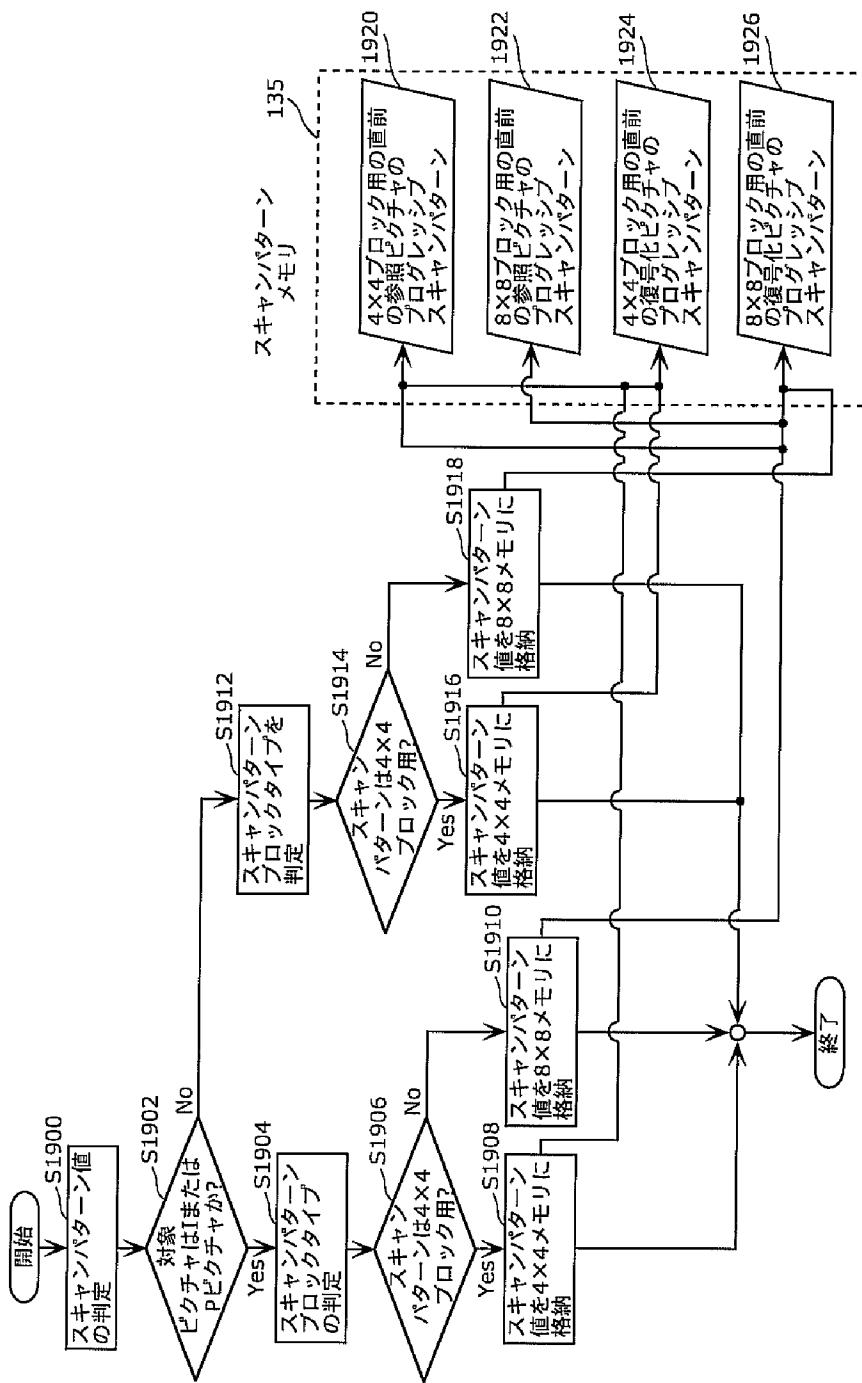
[図21]



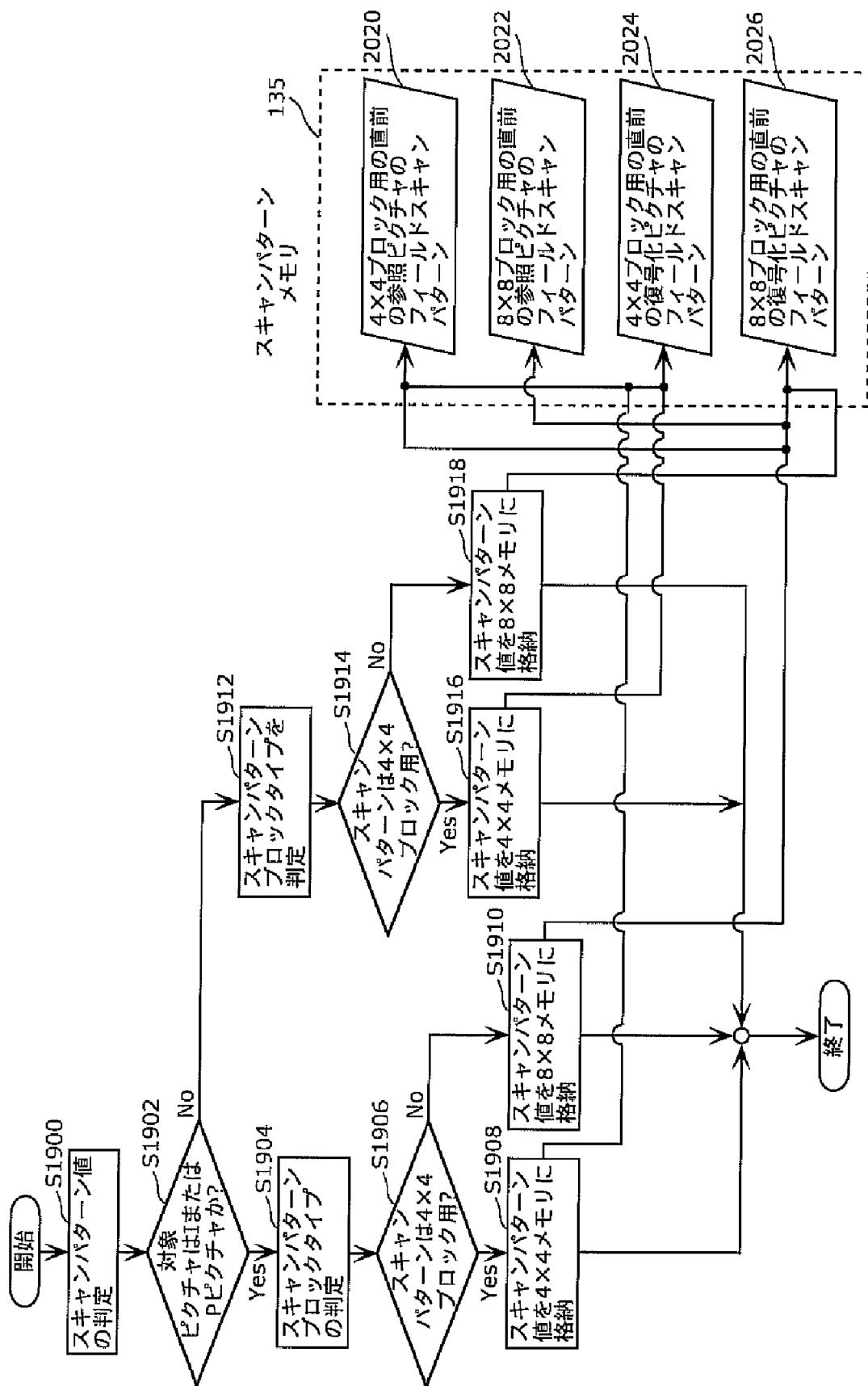
[図22]



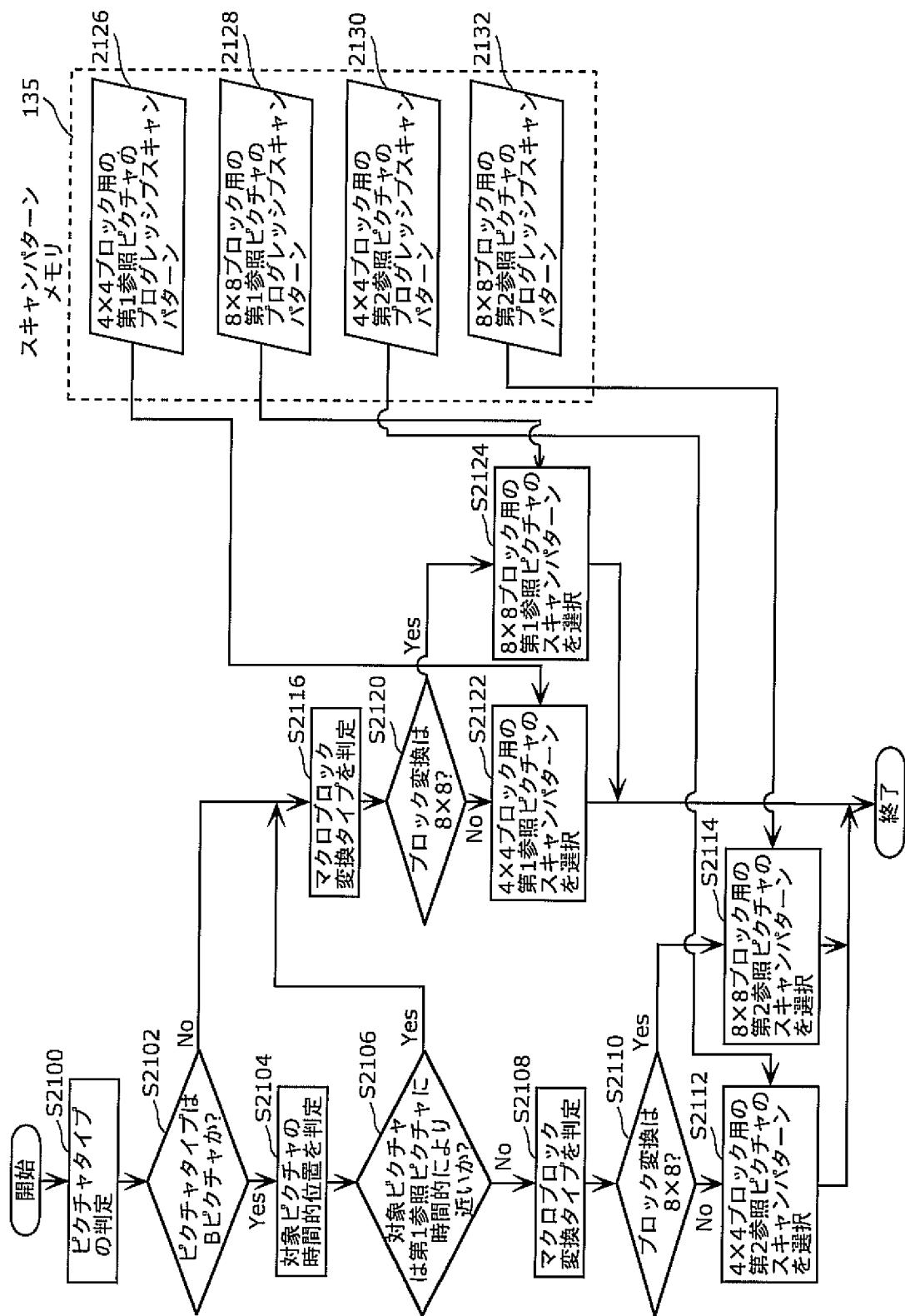
[図23]



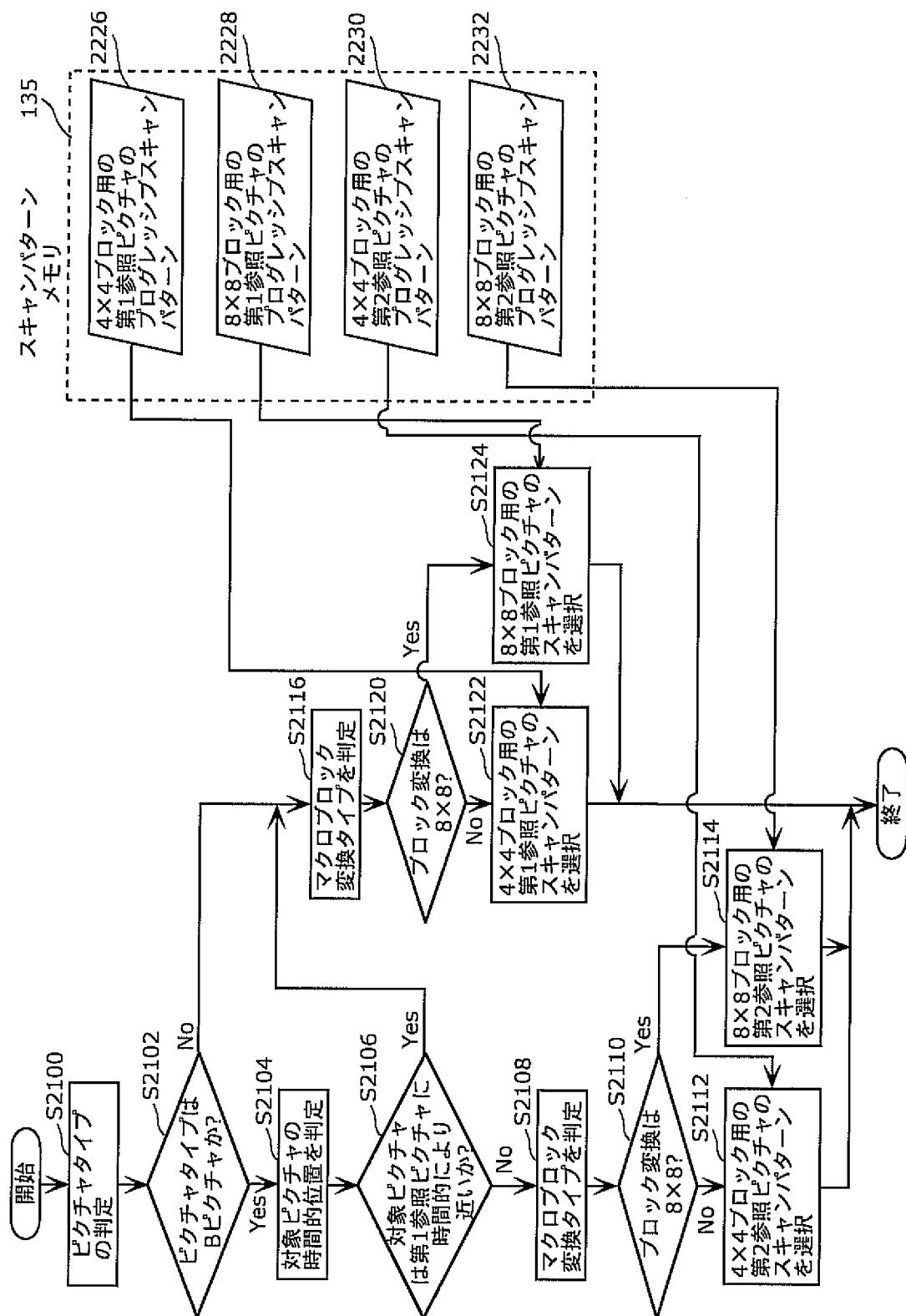
[図24]



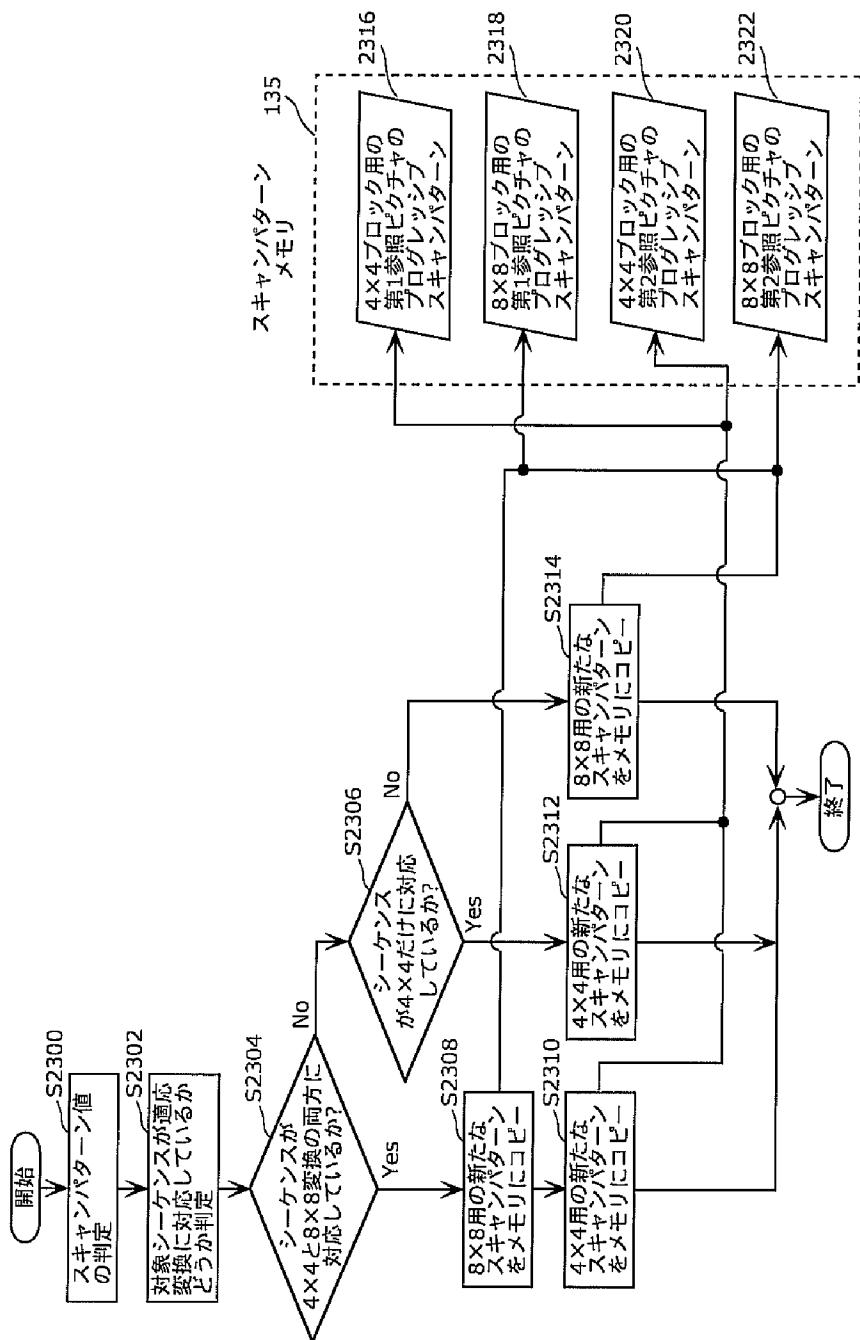
[図25]



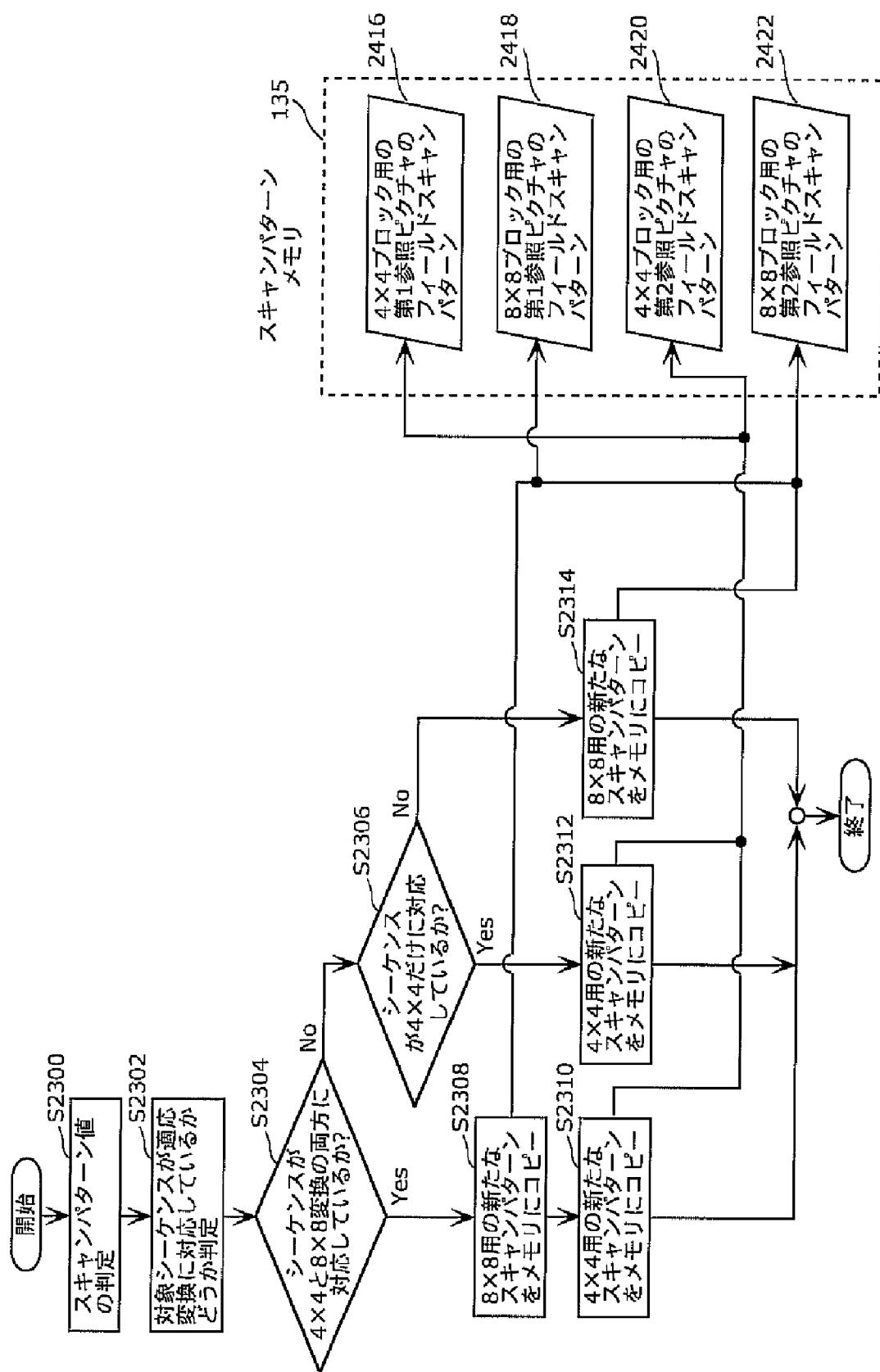
[図26]



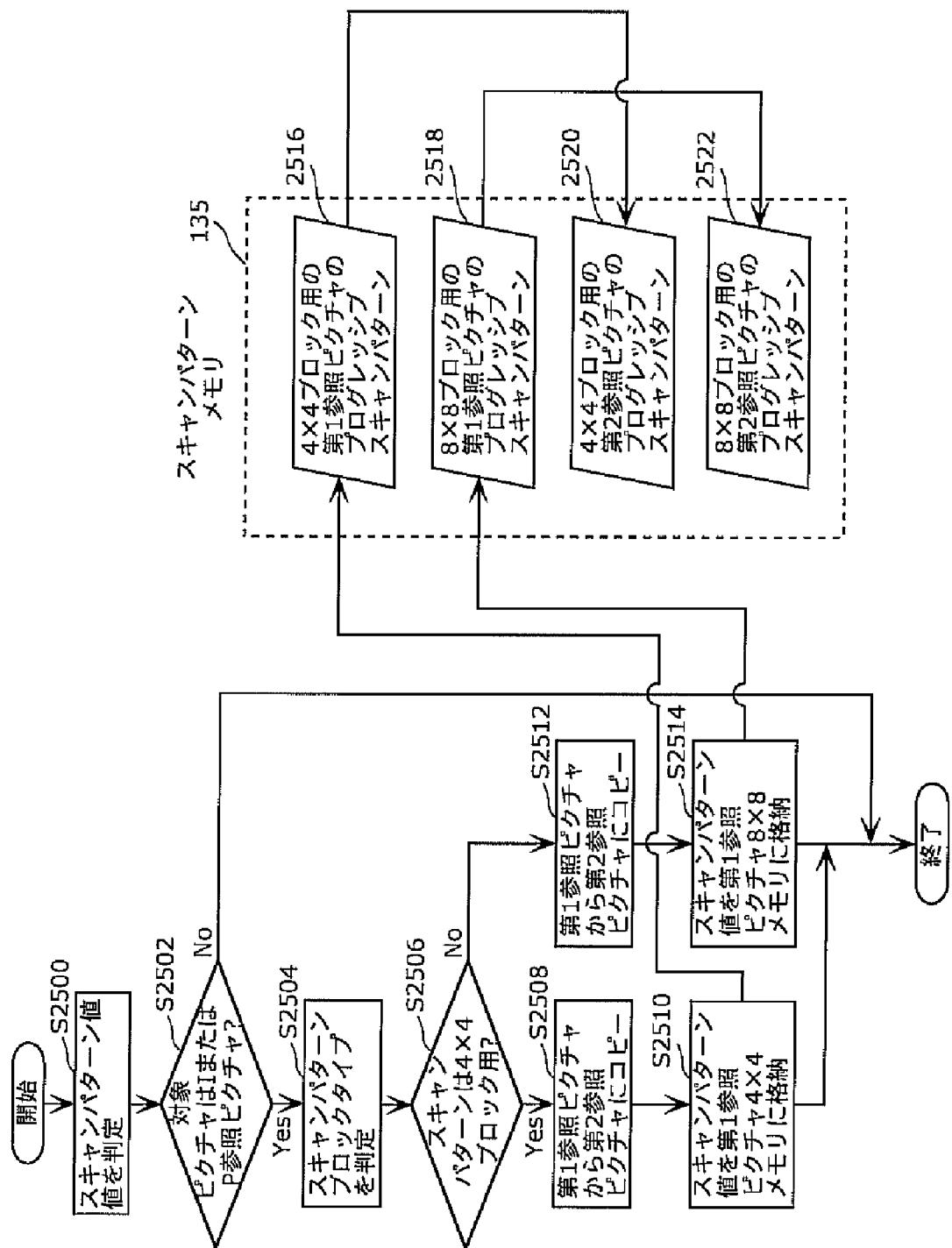
[図27]



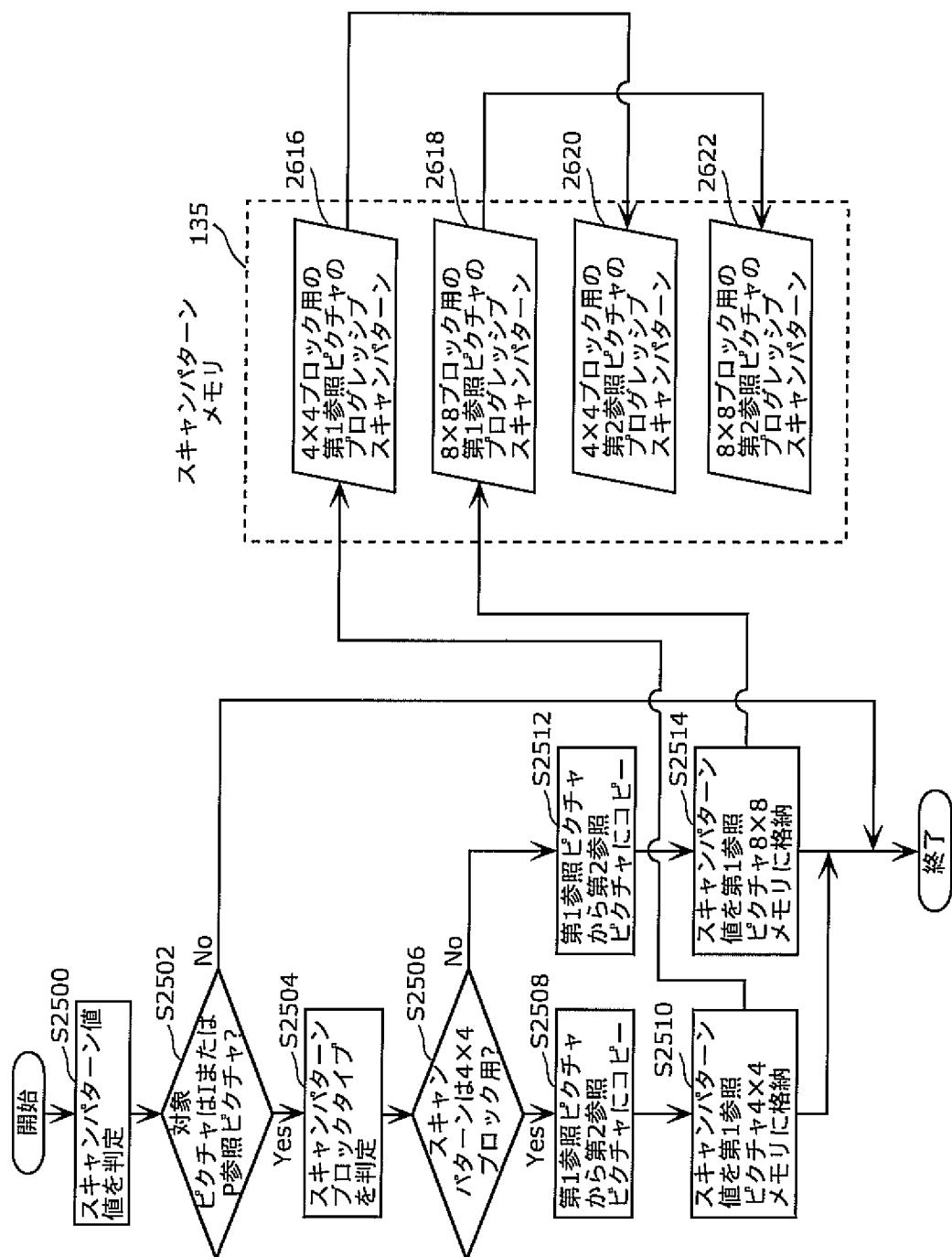
[図28]



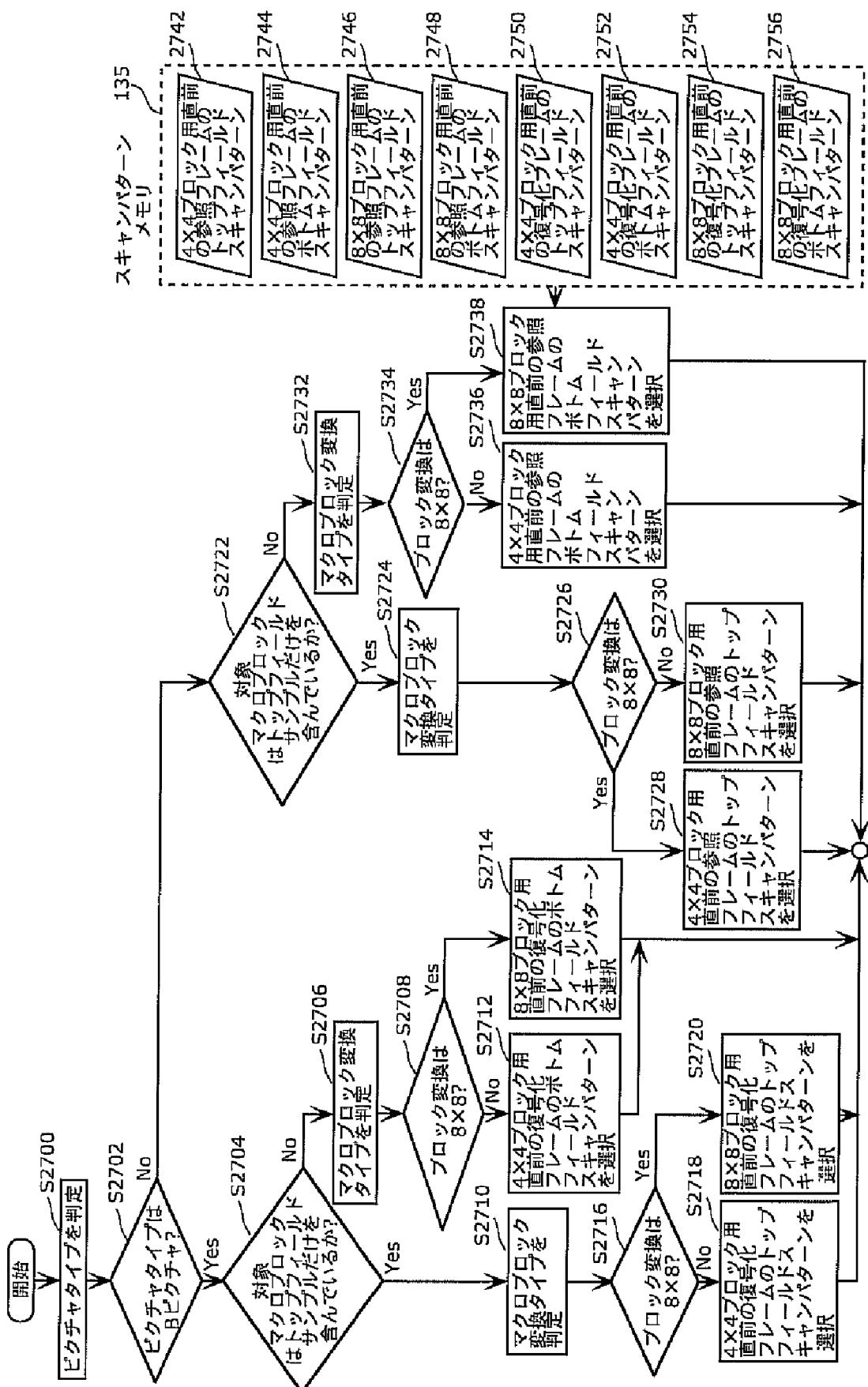
[図29]



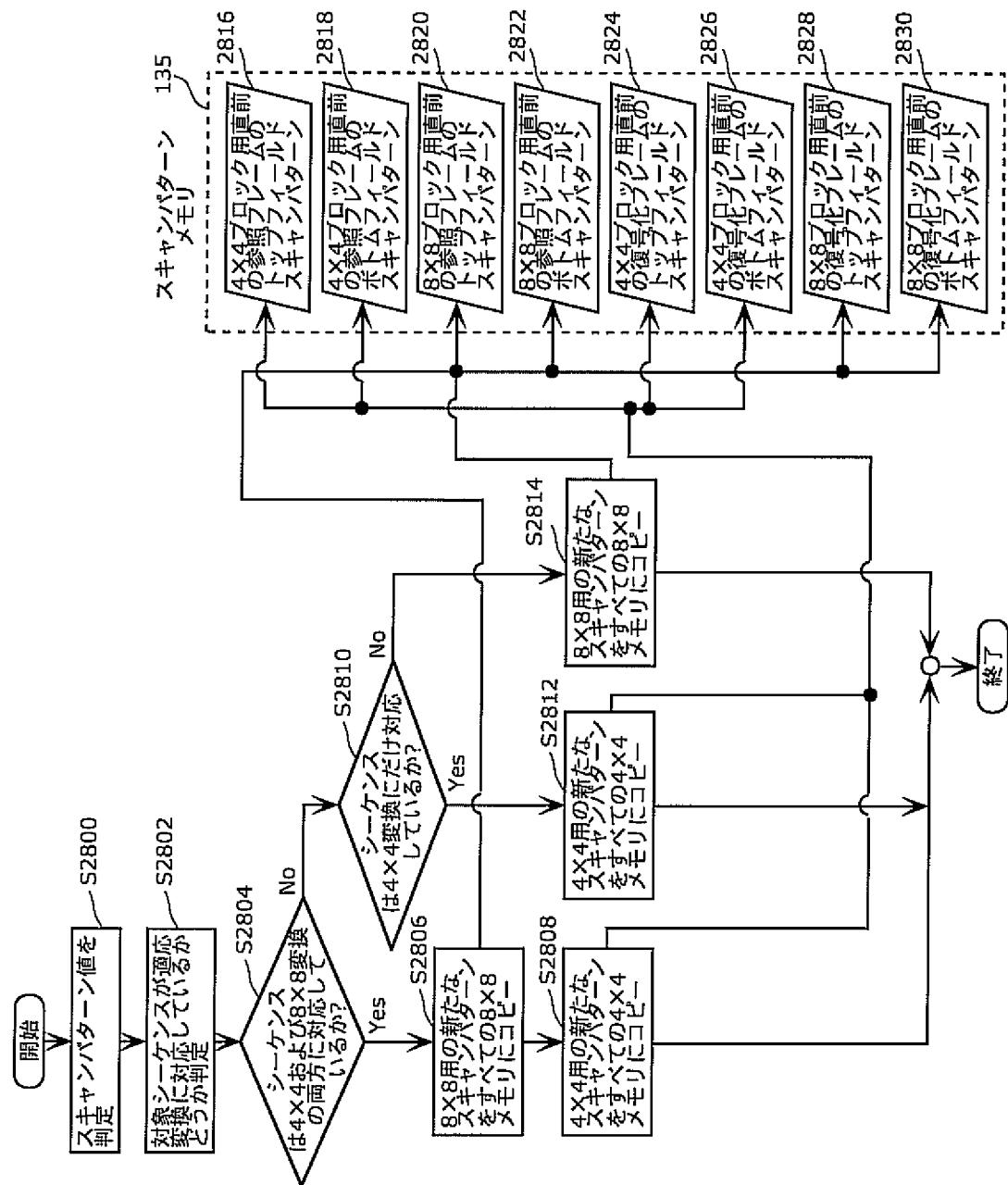
[図30]



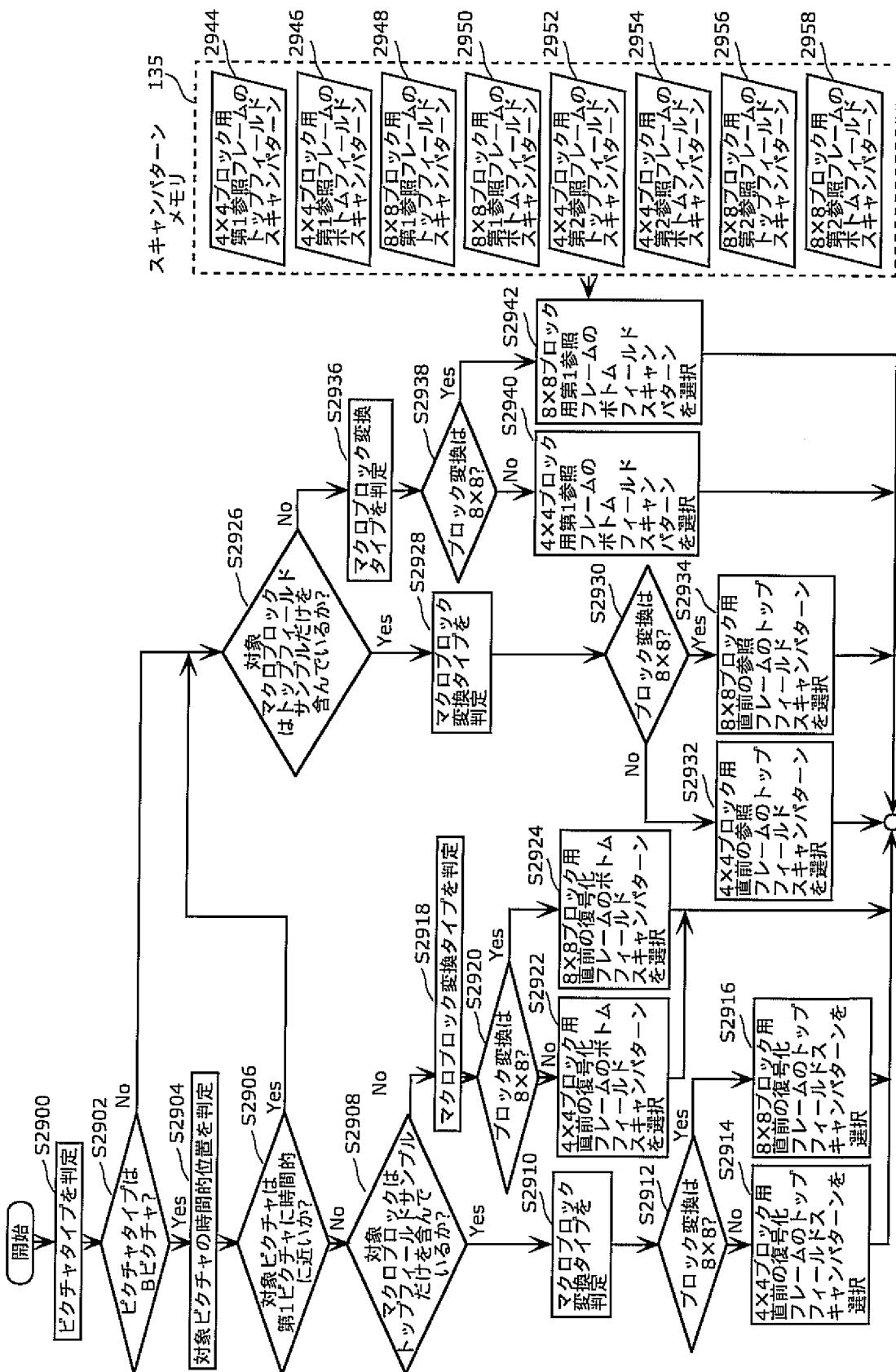
[図31]



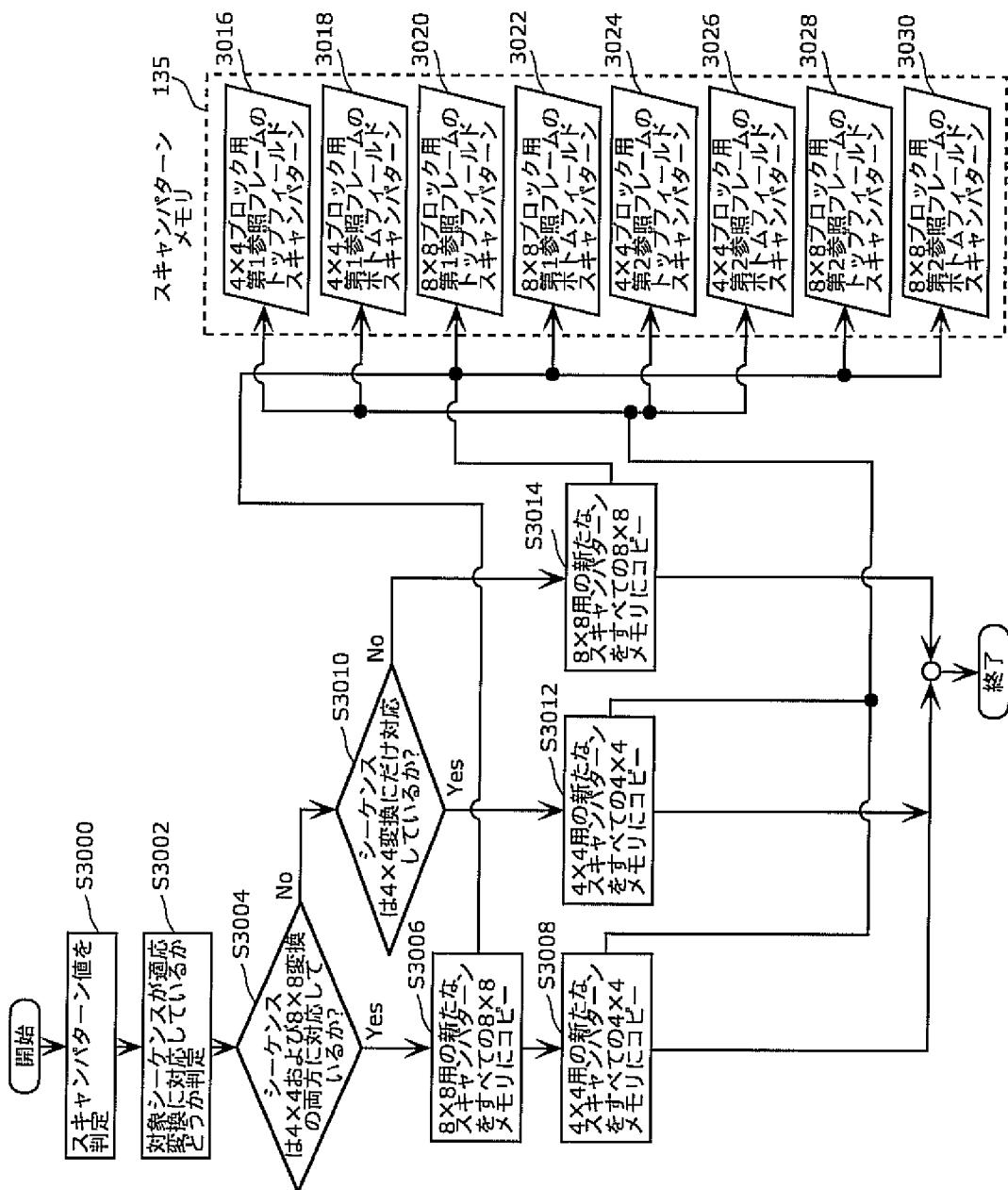
[図32]



[図33]



[図34]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/320331

A. CLASSIFICATION OF SUBJECT MATTER
H04N7/30 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N7/24-7/68, H04N1/41-1/419

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2007
 Kokai Jitsuyo Shinan Koho 1971-2007 Toroku Jitsuyo Shinan Koho 1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-50836 A (Sharp Corp.), 21 February, 1995 (21.02.95), Par. Nos. [0015], [0021] (Family: none)	1-13
Y	JP 11-331844 A (Ricoh Co., Ltd.), 30 November, 1999 (30.11.99), Par. Nos. [0023], [0024], [0026], [0027]; Fig. 6 (Family: none)	1-13
Y	JP 2000-50267 A (Matsushita Electric Industrial Co., Ltd.), 18 February, 2000 (18.02.00), Par. No. [0090] & EP 893925 A2 & US 6426975 B1	3, 4, 6

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 January, 2007 (09.01.07)

Date of mailing of the international search report
16 January, 2007 (16.01.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/320331

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5-207440 A (Matsushita Electric Industrial Co., Ltd.), 13 August, 1993 (13.08.93), Par. No. [0023] (Family: none)	4, 6
A	JP 8-280032 A (Daewoo Electronics Co., Ltd.), 22 October, 1996 (22.10.96), Full text; all drawings & US 5767909 A	1-13
A	JP 6-86262 A (Samsung Electronics Co., Ltd.), 25 March, 1994 (25.03.94), Full text; all drawings & US 6263026 B1 & US 6680975 B1	1-13
A	JP 8-256266 A (Mitsubishi Electric Corp.), 01 October, 1996 (01.10.96), Full text; all drawings & EP 827345 A1 & US 5926574 A	1-13
A	JP 6-165163 A (American Telephone and Telegraph Co.), 10 June, 1994 (10.06.94), Par. Nos. [0043] to [0047]; Figs. 5, 6 & EP 542474 A2 & US 5227878 A	1-13

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N7/30 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N7/24-7/68, H04N1/41-1/419

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2007年
日本国実用新案登録公報	1996-2007年
日本国登録実用新案公報	1994-2007年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 7-50836 A (シャープ株式会社) 1995. 02. 21, 0015, 0021段落 (ファミリーなし)	1-13
Y	J P 11-331844 A (株式会社リコー) 1999. 11. 30, 0023, 0024, 0026, 0027 段落, 図6 (ファミリーなし)	1-13

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

国際調査を完了した日 09. 01. 2007	国際調査報告の発送日 16. 01. 2007
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 坂東 大五郎 電話番号 03-3581-1101 内線 3541 5C 3241

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2000-50267 A (松下電器産業株式会社) 2000. 02. 18, 0090段落 & E P 893925 A2 & U S 6426975 B1	3, 4, 6
Y	J P 5-207440 A (松下電器産業株式会社) 1993. 08. 13, 0023段落 (ファミリーなし)	4, 6
A	J P 8-280032 A (大宇電子株式會社) 1996. 10. 22, 全文, 全図 & U S 5767909 A	1-13
A	J P 6-86262 A (三星電子株式会社) 1994. 03. 25, 全文, 全図 & U S 6263026 B1 & U S 6680975 B1	1-13
A	J P 8-256266 A (三菱電機株式会社) 1996. 10. 01, 全文, 全図 & E P 827345 A1 & U S 5926574 A	1-13
A	J P 6-165163 A (アメリカン テレフォン アンド テレグラフ カムパニー) 1994. 06. 10, 0043-0047段落, 図5, 図6 & E P 542474 A2 & U S 5227878 A	1-13