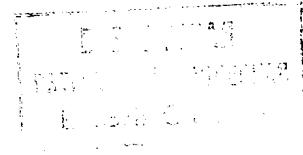




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

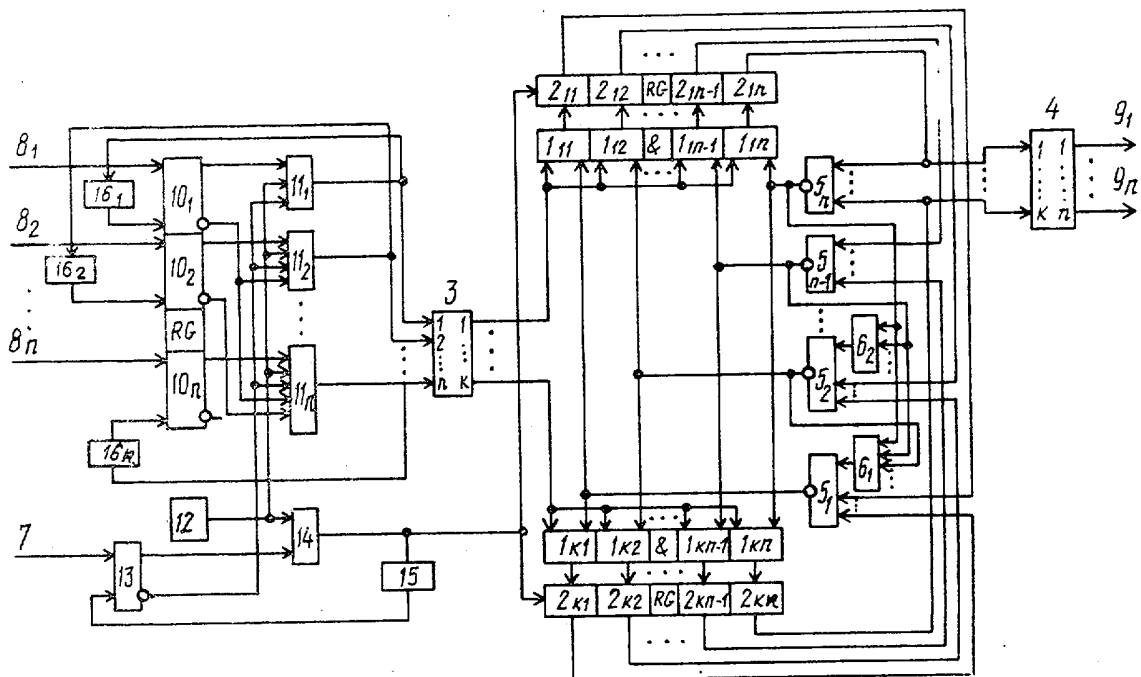
## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (61) 1126964
- (21) 4139981/24-24
- (22) 29.10.86
- (46) 30.10.88. Бюл. № 40
- (72) В. Г. Попов
- (53) 681.325(088.8)
- (56) Авторское свидетельство СССР  
№ 1126964, кл. G 06 F 9/46, 1982.

(54) УСТРОЙСТВО ДЛЯ ОРГАНИЗАЦИИ  
ОЧЕРЕДИ

(57) Изобретение относится к вычислитель-  
ной технике и может быть использовано  
в вычислительных системах при обслужи-

вании потока заявок. Цель изобретения —  
повышение достоверности выходной инфор-  
мации. Устройство содержит группы эле-  
ментов И  $1_{11}—1_{kn}$ ,  $11_1—11_n$ , группу регист-  
ров  $2_{11}—2_{kn}$ , шифратор 3, дешифратор 4,  
группу элементов ИЛИ-НЕ  $5_1—5_n$ , группу  
элементов ИЛИ  $6_1—6_n$ , генератор импульсов  
12, триггер блокировки 13, элемент И 14,  
элемент задержки 15 и группу элементов  
задержки  $16_1—16_n$ . Устройство позволяет  
организовать очередь заявок и поочередную  
выдачу на обслуживание позиционного кода,  
номер возбужденного разряда которого  
отражает номер абонента. 1 ил.



Изобретение относится к вычислительной технике, может быть использовано в вычислительной системе при обслуживании ординарного потока заявок.

Цель изобретения — повышение достоверности выходной информации.

На чертеже показана структурная схема устройства.

Устройство содержит группы элементов И 1, группу регистров 2, шифратор 3, дешифратор 4, группу элементов ИЛИ-НЕ 5, группу элементов ИЛИ 6, тактовый вход 7 устройства, запросные входы 8 устройства, информационные выходы 9 устройства, регистр 10 заявок, группу элементов И 11, генератор 12 импульсов, триггер 13 блокировки, элемент И 14, элемент 15 задержки и группу элементов 16 задержки.

Устройство работает следующим образом.

Исходное состояние устройства характеризуется тем, что триггер 13, регистры 10 и 2 установлены в состояние «0».

На выходе последнего элемента ИЛИ-НЕ 5 присутствует «1», которая открывает все  $n$  элементов И 1 группы, а на выходах всех остальных элементов ИЛИ-НЕ 5 формируются нулевые уровни, закрывающие элементы И 1 групп с первых по  $(n-1)$ -е.

Поступающие заявки по входам 8 принимаются в соответствующие разряды регистров 10. Входы элементов И 11 подключены к выходам регистра 10 по приоритетной схеме. Этим обеспечивается выбор из нескольких одновременно поступивших заявок одной с наименьшим номером разряда регистра 10. Пусть, например, в регистр 10 приняты запросы одновременно в 1-й и  $n$ -й его разряды. При этом низким уровнем сигнала с нулевого выхода первого разряда регистра 10 закрываются по соответствующим информационным входам все элементы И 11, начиная со второго, а элемент И 11<sub>1</sub> открывается по первому входу. Так как элементы И 11 открыты единственным сигналом с нулевого выхода триггера 13, то импульс генератора 12 проходит через открытый элемент И 11<sub>1</sub>. Этим сигналом на входах шифратора 3 формируется позиционный код, преобразуемый в двоичный код номера первого абонента, поступающий в  $n$ -е разряды регистров 2 через открытые  $n$ -е элементы И 1 групп. Одновременно импульс генератора 12 с выхода открытого элемента И 11<sub>1</sub> группы через элемент задержки 16<sub>1</sub> поступает на вход установки в нуль первого разряда регистра заявок 10. Время задержки элементами 16 выбирается, исходя из надежной записи в регистры 2 двоичного кода заявок с выходов шифраторов 3. После записи кода номера заявки в  $n$ -е разряды регистра 2, единственный сигнал с выхода  $n$ -го элемента ИЛИ-НЕ 5 снимается, а на выходе  $(n-1)$ -го

элемента ИЛИ-НЕ 5 появляется единственный уровень сигнала, открывающий  $(n-1)$ -е элементы И 1 групп и закрывающий элементы И 1 групп с первых по  $(n-2)$ -е.

Если к моменту очередного импульса генератора 12 в регистр 10 не поступили запросы, то открытым по всем входам оказывается элемент И 11<sub>1</sub>. Поэтому следующим импульсом генератора 12 обеспечивается запись двоичного кода номера абонента в  $(n-1)$ -е разряды регистров 2 и сброс в нулевое состояние  $n$ -го разряда регистра 10 через элемент 16<sub>1</sub> задержки.

Заполнение кодами заявок остальных разрядов регистров 2 производится аналогично. Количество разрядов в регистрах 2 должно быть равно числу источников запросов, чтобы не было ситуации, когда регистры 2 полностью заполнены и поступила очередная заявка.

Код заявки с выходов  $n$ -х разрядов регистров 2 поступает на входы дешифратора 4, в результате чего на одном из выходов 9, соответствующим номеру первой принятой заявки в регистры 2, появляется потенциальный сигнал высокого уровня. Если обслуживающее устройство готово к работе, то соответствующий абонент принимается на обслуживание.

После его обслуживания на тактовый вход 7 поступает импульс, устанавливающий триггер 13 блокировки в единичное состояние. Этот триггер при поступлении этого сигнала и наличии сигналов заявок в регистре 10 позволяет вначале организовать сдвиг кодов в регистрах 2, а затем принять заявку, находящуюся в регистре 10.

Сдвиг кода в регистрах 2 производится импульсом генератора, поступающим через открытый элемент И 14 на управляющие входы регистров 2 сдвига. По окончании сдвига информации в регистрах 2 задержанным импульсом элементом 15 задержки устанавливается в «0» триггер 13. Время задержки элементом 15 определяется временем переходных процессов в регистрах 2 сдвига. Очередным сигналом генератора 12 заявка из регистра 10 двоичным кодом записывается в регистры 2.

#### Формула изобретения

Устройство для организации очереди по авт. св. № 1126964, отличающееся тем, что, с целью повышения достоверности выходной информации, оно содержит регистр заявок, вторую группу элементов И, элемент задержки, элемент И, триггер блокировки, группу элементов задержки, генератор импульсов, выход которого подключен к первым входам элементов И второй группы и к первому входу элемента И, второй вход которого соединен с единственным выходом триггера блокировки, выход элемента И соединен с управляющими входами ре-

гистров группы и через элемент задержки — с нулевым входом триггера блокировки, единственный вход которого соединен с тактовым входом устройства, нулевой выход триггера блокировки соединен с вторыми входами элементов И второй группы, выходы которых подключены к соответствующим входам шифратора и через одноименные элементы задержки группы — к входам установки в «0» соответствующих разрядов

регистра заявок, единичные входы которого являются группой запросных входов устройства, инверсный выход  $l$ -го разряда регистра заявок ( $l=1,2,\dots, n-1$ ) соединен с  $(l+1)$ -ми входами  $(l+1)$ -го,  $(l+2)$ -го, ...,  $n$ -го элементов И второй группы ( $n$  — количество запросных входов), прямой выход каждого разряда регистра запросов соединен с соответствующим входом дополнительного элемента И второй группы.

5