



Patent dodatkowy
do patentu nr _____

Zgłoszono: 11.04.78 (P. 206034)

Pierwszeństwo: _____

Zgłoszenie ogłoszone: 02.01.80

Opis patentowy opublikowano: 15.11.1984

Int. Cl.³

H02P 13/32

G05F 1/46

CZYTELNIA

Urząd Patentowy
PRL

Twórcy wynalazku: Jerzy Kontny, Wojciech Rubrycki

Uprawniony z patentu: Centrum Komputerowych Systemów Automaty-
ki i Pomiarów „MERA-ELWRO”, Wrocław
(Polska)

**Sposób modulacji współczynnika wypełnienia w stabilizowanych
zasilaczach kluczowanych oraz układ do realizacji modulacji
współczynnika wypełnienia w stabilizowanych zasilaczach
kluczowanych**

1

Wynalazek dotyczy sposobu modulacji współ-
czynnika wypełnienia w stabilizowanych zasila-
czach kluczowanych oraz układu do realizacji mo-
dulacji współczynnika wypełnienia w stabilizowa-
nych zasilaczach kluczowanych, czyli zasilaczach
o impulsowej stabilizacji napięcia stałego, stosowa-
nych zwłaszcza w rozbudowanych systemach
elektronicznych.

Znane zasady modulacji współczynnika wypeł-
nienia w stabilizowanych zasilaczach kluczowanych
oparte są o modulację fazy przy stałej częstotli-
wości lub o modulację częstotliwości przy stałym
czasie załączania elementu kluczującego.

Znane układy realizujące wskazane sposoby mo-
dulacji współczynnika wypełnienia w impulsowych
stabilizatorach napięcia stałego zbudowane są
w oparciu o modulator, który w zależności od za-
stosowanego sposobu zmienia szerokość impulsu
sterującego pracą elementu kluczującego przy sta-
łej częstotliwości, bądź częstość impulsów sterują-
cych przy stałym czasie załączania elementu klu-
czującego.

Znane układy modulatorów współczynnika wy-
pełnienia w stabilizowanych zasilaczach kluczowa-
nych, pracujących na zasadzie modulacji fazy nie
zapewniają poprawnej pracy stabilizatora przy
zmianach obciążenia od zera do wartości nominal-
nej i wymagają wyposażenia we wstępne obciąże-
nie, co obniża sprawność zasilacza.

2

Znane układy modulatorów częstotliwości załą-
czania elementu kluczującego w stabilizatorach są
niedogodne z uwagi na powstawanie trudnych do
wyeliminowania zakłóceń oraz na trudności wyni-
kające ze zniekształceń impulsów przy przenosze-
niu ich przez transformatory.

Znany jest też sposób impulsowej stabilizacji na-
pięcia stałego i układ do realizacji tego sposobu,
będące przedmiotem opisu patentowego w PRL
nr 105 247. Istota tego sposobu polega na bramko-
waniu impulsów sterujących pracą członu klu-
czującego przy pomocy sygnału zależnego od napięcia
stabilizowanego. Działanie układu według tego roz-
wiązania polega na tym, że napięcie stabilizowane
porównywane jest w komparatorze z napięciem
odniesienia, a sygnał wyjściowy komparatora za
pośrednictwem układów bramkujących oddziaływu-
je na długość ciągu impulsów sterujących pracą
zespołu kluczującego. Przez dobór sprzężenia
zwrotnego w komparatorze kształtuje się wymaga-
na szerokość pętli histerezy zmian napięcia stabi-
lizowanego.

Rozwiązanie to posiada jednak wady związane
z pracą układu z dwoma różnymi, znacznie różnią-
cymi się od siebie częstotliwościami. Jedna to czę-
stotliwość generatora czyli częstotliwość impulsów
sterujących w ciągu o regulowanej długości, a dru-
ga — częstotliwość regulacji w pętli sprzężenia
zwrotnego. Fakt ten podwyższa koszty filtru wyj-

ściowego stabilizatora oraz zwiększa objętość zasilacza.

Celem wynalazku jest opracowanie sposobu modulacji współczynnika wypełnienia w kluczowanych zasilaczach stabilizowanych oraz układu do realizacji tego sposobu, pozwalającego na pełne zmiany obciążenia od zera do wartości nominalnej.

Cel ten osiągnięto poprzez wprowadzenie w układzie stabilizatora z modulacją fazy przy stałej częstotliwości, płynnego przejścia do modulacji częstotliwości przy stałym czasie załączania elementu kluczującego. Przejście to następuje w przypadku, gdy dalsze stabilizujące działanie układu z modulacją fazy jest niemożliwe. Ma to miejsce, gdy maleje prąd obciążenia lub rośnie napięcie wejściowe stabilizatora poza określone wartości, względnie obie te zmiany zachodzą równocześnie.

Układ według wynalazku zbudowany jest z komparatora, porównującego napięcie stabilizatora z napięciem wyjściowym integratora, a sygnał z wyjścia komparatora wyzwalą generator minimalnego czasu załączania elementu kluczującego oraz jest jednocześnie kierowany na wejścia drugiego i trzeciego funkatora logicznego. Sygnały z generatora minimalnego czasu załączania i z drugiego funkatora są podawane na wejścia pierwszego funkatora, a sygnał z wyjścia pierwszego funkatora wyzwalą generator przymusowego wyłączania, dający impuls kierowany na wyjście układu modulatora i sterujący momentem wyłączania elementu kluczującego. Załączaniem tego elementu steruje sygnał z wyjścia trzeciego funkatora przy podaniu na jego wejście negujące sygnału z generatora maksymalnego czasu załączania elementu kluczującego, podawanego również na drugie wejście drugiego funkatora. Generator ten jest wyzwalany przez sygnał z generatora przymusowego wyłączania, podawany również na wejście integratora.

Modulator współczynnika wypełnienia w układzie według wynalazku w szczególności znajduje zastosowanie w stabilizatorach, w których występują duże zmiany napięcia wejściowego i prądu obciążenia. Rozwiązanie to eliminuje konieczność stosowania wstępnego obciążenia, co podnosi sprawność energetyczną zasilacza, zmniejsza jego objętość. Zrealizowanie płynnej pracy stabilizatora przy dynamicznych zmianach napięcia wejściowego i prądu obciążenia podnosi jego niezawodność.

Wynalazek zostanie objaśniony w oparciu o rysunek, na którym fig. 1 przedstawia schemat funkcjonalny modulatora, a fig. 2 — przebiegi napięć w wybranych punktach modulatora. Komparator **K** ma na wejściach podłączone napięcie stabilizowane U_{st} i napięcie z integratora **I**, a jego wyjście jest połączone z wejściem generatora minimalnego czasu załączania **G1** oraz z wejściami drugiego i trzeciego funkatora **F2** i **F3**. Impulsy z generatora minimalnego czasu załączania **G1** i z drugiego funkatora **F2** po przejściu przez pierwszy funkator **F1** sterują wyzwalaniem generatora przymusowego wyłączania **G2**, z którego sygnał podaje się na wejście integratora **I** oraz generatora maksymalnego czasu załączania **G3**. Wyjście generatora maksymalnego czasu załączania **G3** połączone jest z drugim wejściem drugiego funkatora **F2** oraz

z negującym wejściem trzeciego funkatora **F3**. Działanie układu jest następujące: komparator **K** porównuje napięcie stabilizowane U_{st} z napięciem wyjściowym integratora **I**, które ma charakter przebiegu piłokształtnego o amplitudzie zmieniającej się w założonych granicach $U_{p1} \div U_{p2}$.

W momencie zrównania się napięcia stabilizowanego $U_{st} = U_{st1}$ z napięciem integratora **UI** na wyjściu komparatora **K** pojawia się poziom wysoki sygnału, który po przejściu przez trzeci funkator **F3** wyznacza na wyjściu **ZAL** układu modulatora moment załączania elementu kluczującego stabilizatora. Wyłączenie elementu kluczującego nastąpi, gdy na wyjściu **WYL** układu modulatora pojawi się impuls o długości τ_2 wygenerowany przez generator przymusowego wyłączania **G2**, który został wyzwolony końcem impulsu o długości τ_3 z generatora maksymalnego czasu załączania **G3**. W ten sposób dla napięcia stabilizowanego U_{st} zmieniającego się w granicach $U_{st2} \div U_{p2}$ regulowany jest moment załączania elementu kluczującego stabilizatora przy stałej częstotliwości f , wyznaczonej okresem $\tau = \tau_2 + \tau_3$.

Jeśli chwilowa wartość napięcia stabilizowanego U_{st} osiągnie wartość U_{st2} , przy której czas załączania elementu kluczującego τ_s byłby mniejszy od minimalnego czasu załączania τ_1 , wyznaczanego przez generator minimalnego czasu załączania **G1**, wówczas nastąpi przejście układu do pracy z modulacją częstotliwości poprzez opóźnienie wyzwalania generatora przymusowego wyłączania **G2**, który w takim przypadku będzie wyzwalany końcem impulsu o długości τ_1 .

Zastrzeżenia patentowe

1. Sposób modulacji współczynnika wypełnienia w stabilizowanych zasilaczach kluczowanych, oparty o modulację fazy przy stałej częstotliwości oraz o modulację częstotliwości pracy elementu kluczującego stabilizatora przy stałym czasie jego załączania, **znamienny tym**, że w przypadku malenia prądu obciążenia stabilizatora i/lub wzrostu napięcia wejściowego stabilizatora do wartości, przy której stabilizator wychodzi z zakresu stabilizacji z modulacją fazy, następuje płynne przejście do stabilizacji z modulacją częstotliwości pracy elementu kluczującego przy stałym czasie jego załączania.

2. Układ modulacji współczynnika wypełnienia, w stabilizowanych zasilaczach kluczowanych, zbudowany ze znanych elementów komparatora, integratora, wyzwalanych generatorów pojedynczych impulsów oraz funkatorów logicznych, **znamienny tym**, że na pierwsze wejście komparatora (**K**) podaje się napięcie stabilizatora (U_{st}), na drugie — sygnał z wyjścia integratora (**I**), sterowanego wyjściem generatora przymusowego wyłączania (**G2**), natomiast sygnał z wyjścia komparatora (**K**) steruje wyzwalaniem generatora minimalnego czasu załączania (**G1**) oraz po przejściu przez trzeci funkator (**F3**) przy podaniu na jego wejście negujące sygnału z generatora maksymalnego czasu załączania (**G3**), wyzwalanego sygnałem z generatora przymusowego wyłączania (**G2**), steruje momentem załączania elementu kluczującego stabilizatora, nato-

miast moment wyłączenia elementu kluczującego jest wyznaczany sygnałem z generatora przymusowego wyłączenia (**G2**), wyzwalanego wyjściem pierwszego funkora (**F1**), który realizuje iloczyn logiczny sygnału z generatora minimalnego czasu

załączania (**G1**) i wyjścia drugiego funkora (**F2**), przy czym drugi funktor (**F2**) tworzy iloczyn logiczny z sygnałów wyjściowych: komparatora (**K**) i generatora maksymalnego czasu załączania (**G3**).

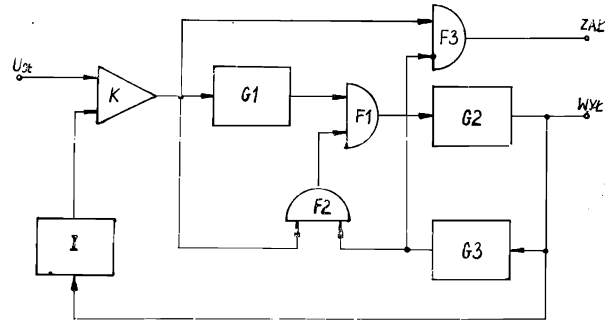


Fig. 1

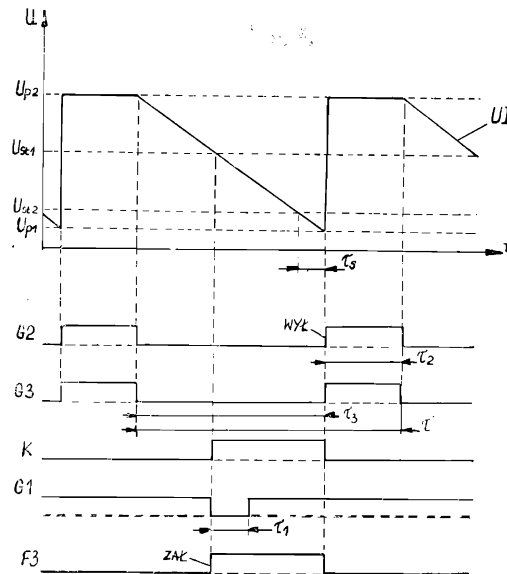


Fig. 2