

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97116216

※申請日期：97.5.2

※IPC 分類：H01L23/31 (2006.01)
H01L27/146 (2006.01)

一、發明名稱：(中文/英文)

用於降低整體厚度之影像感測晶片封裝模組

二、申請人：(共1人)

姓名或名稱：(中文/英文)

海華科技股份有限公司

代表人：(中文/英文) 徐世昌

住居所或營業所地址：(中文/英文)

台北縣新店市寶中路94號8樓

國籍：(中文/英文) 中華民國

三、發明人：(共1人)

姓名：(中文/英文)

許志行

國籍：(中文/英文)

中華民國

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，
其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種影像感測晶片封裝模組，尤指一種用於降低整體厚度之影像感測晶片封裝模組。

【先前技術】

以傳統來說，互補式金屬氧化半導體（Complementary Metal-Oxide-Semiconductor, CMOS）影像感測器的特殊利基在於「低電源消耗」與「小體積」，因此 CMOS 影像感測器便於整合到有特殊需求的攜帶型產品內，例如具有較小整合空間之行動電話及筆記型電腦等。

請參閱第一 A 圖所示，其係為習知第一種影像感測晶片封裝模組的側視示意圖。由圖中可知，習知的影像感測晶片封裝模組係包括：一基板 80、一 CMOS 影像感測晶片 81、一支撐架 82 及一透光玻璃 83，其中該 CMOS 影像感測晶片 81 係透過複數條導線 W 並藉由打線的方式電性連接於該基板 80，並且透過該支撐架 82 的支撐將該透光玻璃 83 撐高一預定高度。因此，外界光源訊號 S 係可以「穿過該透光玻璃 83」的方式投向該 CMOS 影像感測晶片 81。

請參閱第一 B 圖所示，其係為習知第二種影像感測晶片封裝模組的側視示意圖。由圖中可知，習知的影像感測晶片封裝模組係包括：一基板 90、一 CMOS 影像感測晶片 91 及一透光玻璃 92，其中該 CMOS 影像感測晶片 91 係電性地設置於該基板 90 上，並且該透光玻璃 92 係具有一透光本體 920、一將該透光本體 920 撐高一預

定高度並將該透光本體 9 2 0 定位於該基板 9 0 上之支撐架 9 2 1、及一設置於該 CMOS 影像感測晶片 9 1 上方之聚光透鏡 9 2 2。因此，外界光源訊號 S 係可以「穿過該透光玻璃 9 2 之該聚光透鏡 9 2 2」的方式投向該 CMOS 影像感測晶片 9 1。

然而，上述習知的影像感測晶片封裝模組皆具有「整體厚度較大」及「製程較繁複」等缺失。

因此，隨著市場之需要，CMOS 影像感測器目前首要解決的問題則是：降低高度以便於整合到具有較小整合空間的攜帶型產品內。

【發明內容】

本發明所要解決的技術問題，在於提供一種用於降低整體厚度之影像感測晶片封裝模組。本發明能夠有效地利用「由複數個第一導電凸塊將一基板單元堆高所形成的容置空間」來置放一影像感測單元，因此本發明之影像感測晶片封裝模組的整體厚度能夠大大的降低，以便於設計者將此影像感測晶片封裝模組整合到可攜式電子產品內，例如：行動電話或筆記型電腦等。

為了解決上述技術問題，根據本發明之其中一種方案，提供一種用於降低整體厚度之影像感測晶片封裝模組，其包括：一基板單元、一導電凸塊單元、一影像感測單元及一黏著單元。

其中，該基板單元係具有一基板本體、複數個形成於該基板本體底端之導電軌跡及一形成於該基板本體底端以覆蓋該等導電軌跡之絕緣層，其中每一個導電軌跡的兩相

反末端分別為一第一焊接區域及一第二焊接區域，並且每一個導電軌跡之第一焊接區域及第二焊接區域被該絕緣層所曝露。該導電凸塊單元係具有複數個第一導電凸塊及複數個第二導電凸塊，其中每一個第一導電凸塊係電性地設置於每一個導電軌跡的第一焊接區域，並且每一個第二導電凸塊係電性地設置於每一個導電軌跡的第二焊接區域。

此外，該影像感測單元係設置於該基板單元的下方，並且該影像感測單元係具有一透過該基板本體以接收外界光源訊號之影像感測面及複數個分別電性連接於該等第二導電凸塊之導電焊墊。另外，該黏著單元係具有一或複數個設置於該基板單元與該影像感測單元之間之黏著體，以用於固持該影像感測單元於該基板單元的下方。

因此，本發明透過該設置於該基板單元與該影像感測單元之間之黏著體以固持該影像感測單元於該基板單元的下方，所以該影像感測單元係可穩固地設置於該基板單元的下方區域（此下方區域係由該等第一導電凸塊將該基板單元相對於一主電路板而堆高所形成的容置空間）。換言之，本發明能夠有效地利用「由該等第一導電凸塊將該基板單元相對於一主電路板而堆高所形成的容置空間」來置放該影像感測單元，因此本發明之影像感測晶片封裝模組的整體厚度能夠大大的降低，以便於設計者將此影像感測晶片封裝模組整合到可攜式電子產品內，例如：行動電話或筆記型電腦等。

為了能更進一步瞭解本發明為達成預定目的所採取之技術、手段及功效，請參閱以下有關本發明之詳細說明與附圖，相信本發明之目的、特徵與特點，當可由此得一深

入且具體之瞭解，然而所附圖式僅提供參考與說明用，並非用來對本發明加以限制者。

【實施方式】

請參閱第二A圖及第二B圖所示，其分別為本發明用於降低整體厚度之影像感測晶片封裝模組的第一實施例之側示剖面示意圖及本發明用於降低整體厚度之影像感測晶片封裝模組的第一實施例之底視示意圖。由上述該等圖中可知，本發明第一實施例係提供一種用於降低整體厚度之影像感測晶片封裝模組，其包括：一基板單元1、一導電凸塊單元2、一影像感測單元3、一黏著單元4a及一底部填充膠（underfill）5。

其中，該基板單元1係具有一基板本體10、複數個形成於該基板本體10底端之導電軌跡11及一形成於該基板本體10底端以覆蓋該等導電軌跡11之絕緣層12。以第一實施例而言，該基板本體10係由一透光本體10A及一設置於該透光本體10A下端之不透光本體10B所組成，該透光本體10A係可為一透光玻璃（glass），並且該透光本體10A係具有一透光區域100A。另外，該等導電軌跡11係形成於該不透光本體10B的底端，該絕緣層12係為一形成於該不透光本體10B的底端以覆蓋該等導電軌跡11之阻焊層（solder mask），並且該不透光本體10B係具有一開口100B。

此外，每一個導電軌跡11的兩相反末端分別為一第一焊接區域11A及一第二焊接區域11B，並且每一個導電軌跡11之第一焊接區域11A及第二焊接區域11

B 被該絕緣層 1 2 所曝露。換言之，如第二 B 圖所示，該絕緣層 1 2 係透過「只露曝出每一個導電軌跡 1 1 之第一焊接區域 1 1 A 及第二焊接區域 1 1 B」的方式，以形成於該不透光本體 1 0 B 的底端並且覆蓋該等導電軌跡 1 1。

再者，該導電凸塊單元 2 係具有複數個第一導電凸塊 2 0 A 及複數個第二導電凸塊 2 0 B，其中每一個第一導電凸塊 2 0 A 係電性地設置於每一個導電軌跡 1 1 的第一焊接區域 1 1 A，並且每一個第二導電凸塊 2 0 B 係電性地設置於每一個導電軌跡 1 1 的第二焊接區域 1 1 B。其中，該等第一導電凸塊 2 0 A 係可為錫球 (solder ball)，並且該等第二導電凸塊 2 0 B 係可為金凸塊 (gold bump)，然而上述的錫球與金凸塊只是用來舉例而已，並非用以限定本發明。因此，本發明的影像感測晶片封裝模組係可透過該等第一導電凸塊 2 0 A 以電性連接於一主電路板 P 上。

另外，該影像感測單元 3 係設置於該基板單元 1 的下方，並且該影像感測單元 3 係具有一透過該基板本體 1 0 以接收外界光源訊號 S 之影像感測面 3 0 及複數個分別電性連接於該等第二導電凸塊 2 0 B 之導電焊墊 3 1。以第一實施例而言，該不透光本體 1 0 B 之開口 1 0 0 B 係位於該影像感測面 3 0 的上方，該影像感測面 3 0 係具有一影像感測區域 3 0 0，並且該透光區域 1 0 0 A 係大於該影像感測區域 3 0 0 (以不同的設計需求，該透光區域 1 0 0 A 亦可等於該影像感測區域 3 0 0)，因此上述的外界光源訊號 S 係可經過該透光本體 1 0 A 及該不透光本體 1 0 B 的開口 1 0 0 B 以投向該影像感測單元 3 之影像感測

面 30。此外，根據不同的設計需求，該影像感測單元 3 係可為任何一種用於擷取影像之影像感測晶片，例如：一互補式金屬氧化半導體（Complementary Metal-Oxide-Semiconductor，CMOS）。

再者，該黏著單元 4a 係具有一或複數個設置於該基板單元 1 與該影像感測單元 3 之間之黏著體 40a（如第二 B 圖所示，本發明第一實施例係以一個黏著體 40a 為例），以用於固持該影像感測單元 3 於該基板單元 1 的下方，並且該黏著體 40a 係黏著於該透光本體 10A 及該影像感測單元 3 兩者之間，並且該黏著體 40a 係與該等第二導電凸塊 20B 彼此分離一預定距離。另外，該底部填充膠（underfill）5 係形成於該絕緣層 12 與該感像感測單元 3 之間以圍繞該等第二導電凸塊 20B。

因此，本發明透過該設置於該基板單元 1 與該影像感測單元 3 之間之黏著體 40a 以固持該影像感測單元 3 於該基板單元 1 的下方，所以該影像感測單元 3 係可穩固地設置於該基板單元 1 的下方區域（此下方區域係由該等第一導電凸塊 20A 將該基板單元 1 相對於該主電路板 P 而堆高所形成的容置空間 C）。換言之，本發明能夠有效地利用「由該等第一導電凸塊 20A 將該基板單元 1 相對於該主電路板 P 而堆高所形成的容置空間 C」來置放該影像感測單元 3，因此本發明之影像感測晶片封裝模組的整體厚度能夠大大的降低，以便於設計者將此影像感測晶片封裝模組整合到可攜式電子產品內，例如：行動電話或筆記型電腦等。

請參閱第二C圖所示，其係為本發明第二種透光本體之側視示意圖。由圖中可知，該透光本體10A'係具有一聚光透鏡L。

請參閱第二D圖所示，其係為本發明第三種透光本體之側視示意圖。由圖中可知，該透光本體10A''的上表面係具有一抗紅外線層(anti-infrared layer)A。

當然，依不同的設計需求，該透光本體亦可選用上述玻璃、聚光透鏡及抗紅外線層之任意組合。

請參閱第三圖所示，其係為本發明用於降低整體厚度之影像感測晶片封裝模組的第二實施例之側示剖面示意圖。由該圖中可知，第二實施例與第一實施例最大的不同在於：在第二實施例中，該黏著體40b係黏著於該透光本體10A、該不透光本體10B及該影像感測單元3三者之間。

請參閱第四圖所示，其係為本發明用於降低整體厚度之影像感測晶片封裝模組的第三實施例之側示剖面示意圖。由該圖中可知，第三實施例與上述其它實施例最大的不同在於：在第三實施例中，該黏著體40c係黏著於該不透光本體10B及該影像感測單元3兩者之間，特別是該黏著體40c係黏著於該不透光本體10B之底端及該影像感測單元3之間。

請參閱第五圖所示，其係為本發明用於降低整體厚度之影像感測晶片封裝模組的第四實施例之側示剖面示意圖。由該圖中可知，第四實施例與上述其它實施例最大的不同在於：在第四實施例中，該黏著體40d係黏著於該

不透光本體 10B 及該影像感測單元 3 兩者之間，特別是該黏著體 40d 係黏著於該不透光本體 10B 之開口 100B 的內表面及該影像感測單元 3 之間。

請參閱第六圖所示，其係為本發明用於降低整體厚度之影像感測晶片封裝模組的第五實施例之側示剖面示意圖。由該圖中可知，第五實施例與上述其它實施例最大的不同在於：在第五實施例中，該黏著體 40e 係黏著於該不透光本體 10B 及該影像感測單元 3 兩者之間，特別是該黏著體 40e 係黏著於該不透光本體 10B 之開口 100B 的內表面、及該不透光本體 10B 之底端及該影像感測單元 3 之間。

請參閱第七圖所示，其係為本發明用於降低整體厚度之影像感測晶片封裝模組的第六實施例之側示剖面示意圖。由該圖中可知，第六實施例與上述其它實施例最大的不同在於：在第六實施例中，該黏著體 40f 係黏著於該不透光本體 10B 之底端及該影像感測單元 3 之間以分別包覆該等第二導電凸塊 20B，並且該黏著體 40f 係為複數個兼具「單向導電功能」及「膠合固定功能」之異方性導電膠膜（Anisotropic Conductive Film，ACF），因此第六實施例係可省去上述其它實施例中該底部填充膠（underfill）5 的使用。

請參閱第八圖所示，其係為本發明用於降低整體厚度之影像感測晶片封裝模組的第七實施例之側示剖面示意圖。由該圖中可知，第七實施例與上述其它實施例最大的不同在於：在第七實施例中，一基板本體 10' 係為一透光本體 10A'，複數個導電軌跡 11' 係形成於該透光

本體 10A' 的底端，一絕緣層 12' 係為一形成於該透光本體 10A' 的底端以覆蓋該等導電軌跡 11' 之阻焊層 (solder mask)，因此上述的外界光源訊號 S 係經過該透光本體 10A' 以投向一影像感測單元 3' 之影像感測面 30'。

再者，一底部填充膠 (underfill) 5' 係形成於該絕緣層 12' 與該影像感測單元 3' 之間以圍繞複數個第二導電凸塊 20B'，並且一黏著體 40g 係黏著於該透光本體 10A' 及該影像感測單元 3' 兩者之間，並且該黏著體 40g 係與該等第二導電凸塊 20B' 彼此分離一預定距離。

此外，第七實施例與其它實施例相同的是：在第七實施例中，依不同的設計需求，該透光本體 10A' 亦可選用玻璃、聚光透鏡及抗紅外線層之任意組合，並且該透光本體 10A' 係具有一透光區域 100A'，該影像感測面 30' 係具有一影像感測區域 300'，並且該透光區域 100A' 係大於或等於該影像感測區域 300'。

請參閱第九圖所示，其係為本發明用於降低整體厚度之影像感測晶片封裝模組的第八實施例之側示剖面示意圖。由該圖中可知，第八實施例與第七實施例最大的不同在於：在第八實施例中，該黏著體 40h 係黏著於該透光本體 10A' 之底端及該影像感測單元 3' 之間以分別包覆該等第二導電凸塊 20B'，並且該黏著體 40h 係為複數個兼具單向導電功能及膠合固定功能之異方性導電膠膜 (Anisotropic Conductive Film, ACF)，因此第八實施例係可省去第七實施例中該底部填充膠 (underfill) 5' 的使

用。

綜上所述，本發明透過該設置於該基板單元與該影像感測單元之間之黏著體以固持該影像感測單元於該基板單元的下方，所以該影像感測單元係可穩固地設置於該基板單元的下方區域（此下方區域係由該等第一導電凸塊將該基板單元相對於一主電路板而堆高所形成的容置空間）。換言之，本發明能夠有效地利用「由該等第一導電凸塊將該基板單元相對於一主電路板而堆高所形成的容置空間」來置放該影像感測單元，因此本發明之影像感測晶片封裝模組的整體厚度能夠大大的降低，以便於設計者將此影像感測晶片封裝模組整合到可攜式電子產品內，例如：行動電話或筆記型電腦等。

惟，以上所述，僅為本發明最佳之一的具體實施例之詳細說明與圖式，惟本發明之特徵並不侷限於此，並非用以限制本發明，本發明之所有範圍應以下述之申請專利範圍為準，凡合於本發明申請專利範圍之精神與其類似變化之實施例，皆應包含於本發明之範疇中，任何熟悉該項技藝者在本發明之領域內，可輕易思及之變化或修飾皆可涵蓋在以下本案之專利範圍。

【圖式簡單說明】

第一 A 圖為習知第一種影像感測晶片封裝模組的側視示意圖；

第一 B 圖為習知第二種影像感測晶片封裝模組的側視示意圖；

第二 A 圖為本發明用於降低整體厚度之影像感測晶片封裝

模組的第一實施例之側示剖面示意圖；

第二B圖為本發明用於降低整體厚度之影像感測晶片封裝

模組的第一實施例之底視示意圖；

第二C圖為本發明第二種透光本體之側視示意圖；

第二D圖為本發明第三種透光本體之側視示意圖；

第三圖為本發明用於降低整體厚度之影像感測晶片封裝模

組的第二實施例之側示剖面示意圖；

第四圖為本發明用於降低整體厚度之影像感測晶片封裝模

組的第三實施例之側示剖面示意圖；

第五圖為本發明用於降低整體厚度之影像感測晶片封裝模

組的第四實施例之側示剖面示意圖；

第六圖為本發明用於降低整體厚度之影像感測晶片封裝模

組的第五實施例之側示剖面示意圖；

第七圖為本發明用於降低整體厚度之影像感測晶片封裝模

組的第六實施例之側示剖面示意圖；

第八圖為本發明用於降低整體厚度之影像感測晶片封裝模

組的第七實施例之側示剖面示意圖；以及

第九圖為本發明用於降低整體厚度之影像感測晶片封裝模

組的第八實施例之側示剖面示意圖。

【主要元件符號說明】

[習知第一種影像感測晶片封裝模組]

基板 80

CMOS 影像感測晶片 81

支撐架 82

透光玻璃 83

導線 W

外界光源訊號 S

[習知第二種影像感測晶片封裝模組]

基板 9 0

CMOS 影像感測晶片 9 1

透光玻璃 9 2

透光本體 9 2 0

支撐架 9 2 1

聚光透鏡 9 2 2

外界光源訊號 S

[第一實施例]

基板單元	1	基板本體	1 0
		透光本體	1 0 A
		透光本體	1 0 A
		透光本體	1 0 A
		透光區域	1 0 0 A
		不透光本體	1 0 B
		開口	1 0 0 B
		導電軌跡	1 1
		焊接區域	1 1 A
		第二焊接區域	1 1 B
		絕緣層	1 2
導電凸塊單元	2	第一導電凸塊	2 0 A
		第二導電凸塊	2 0 B
影像感測單元	3	影像感測面	3 0
		影像感測區域	3 0 0

		導電焊墊	3 1
黏著單元	4 a	黏著體	4 0 a
底部填充膠	5		
外界光源訊號	S		
容置空間	C		
聚光透鏡	L		
抗紅外線層	A		
主電路板	P		
[第二實施例]			
透光本體	1 0 A		
不透光本體	1 0 B		
影像感測單元	3		
黏著體	4 0 b		
[第三實施例]			
不透光本體	1 0 B		
影像感測單元	3		
黏著體	4 0 c		
[第四實施例]			
不透光本體	1 0 B		
開口	1 0 0 B		
影像感測單元	3		
黏著體	4 0 d		
[第五實施例]			
不透光本體	1 0 B		
開口	1 0 0 B		
影像感測單元	3		

黏著體 4 0 e

[第六實施例]

不透光本體 1 0 B

第二導電凸塊 2 0 B

影像感測單元 3

黏著體 4 0 f

[第七實施例]

基板本體 1 0 -

透光本體 1 0 A -

透光區域 1 0 0 A -

導電軌跡 1 1 -

絕緣層 1 2 -

第二導電凸塊 2 0 B -

影像感測單元 3 -

影像感測面 3 0 -

影像感測區域 3 0 0 -

黏著體 4 0 g

底部填充膠 5 -

外界光源訊號 S

[第八實施例]

透光本體 1 0 A -

第二導電凸塊 2 0 B -

影像感測單元 3 -

黏著體 4 0 h

五、中文發明摘要：

一種用於降低整體厚度之影像感測晶片封裝模組，其透過複數個設置於一基板單元與一影像感測單元之間之黏著體以固持該影像感測單元於該基板單元的下方，所以該影像感測單元係可穩固地設置於該基板單元的下方區域（此下方區域係由複數個第一導電凸塊將該基板單元相對於一主電路板而堆高所形成的容置空間）。換言之，本發明能夠有效地利用「由該等第一導電凸塊將該基板單元相對於一主電路板而堆高所形成的容置空間」來置放該影像感測單元，因此本發明的整體厚度能夠大大的降低，以便於設計者將此影像感測晶片封裝模組整合到可攜式電子產品內。

六、英文發明摘要：

十、申請專利範圍：

1、一種用於降低整體厚度之影像感測晶片封裝模組，其包括：

一基板單元，其具有一基板本體、複數個形成於該基板本體底端之導電軌跡及一形成於該基板本體底端以覆蓋該等導電軌跡之絕緣層，其中每一個導電軌跡的兩相反末端分別為一第一焊接區域及一第二焊接區域，並且每一個導電軌跡之第一焊接區域及第二焊接區域被該絕緣層所曝露；

一導電凸塊單元，其具有複數個第一導電凸塊及複數個第二導電凸塊，其中每一個第一導電凸塊係電性地設置於每一個導電軌跡的第一焊接區域，並且每一個第二導電凸塊係電性地設置於每一個導電軌跡的第二焊接區域；

一影像感測單元，其設置於該基板單元的下方，並且該影像感測單元係具有一透過該基板本體以接收外界光源訊號之影像感測面及複數個分別電性連接於該等第二導電凸塊之導電焊墊；以及

一黏著單元，其具有一或複數個設置於該基板單元與該影像感測單元之間之黏著體，以用於固持該影像感測單元於該基板單元的下方。

2、如申請專利範圍第1項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該影像感測單元係為一互補式金屬氧化半導體（Complementary Metal-Oxide-Semiconductor, CMOS）。

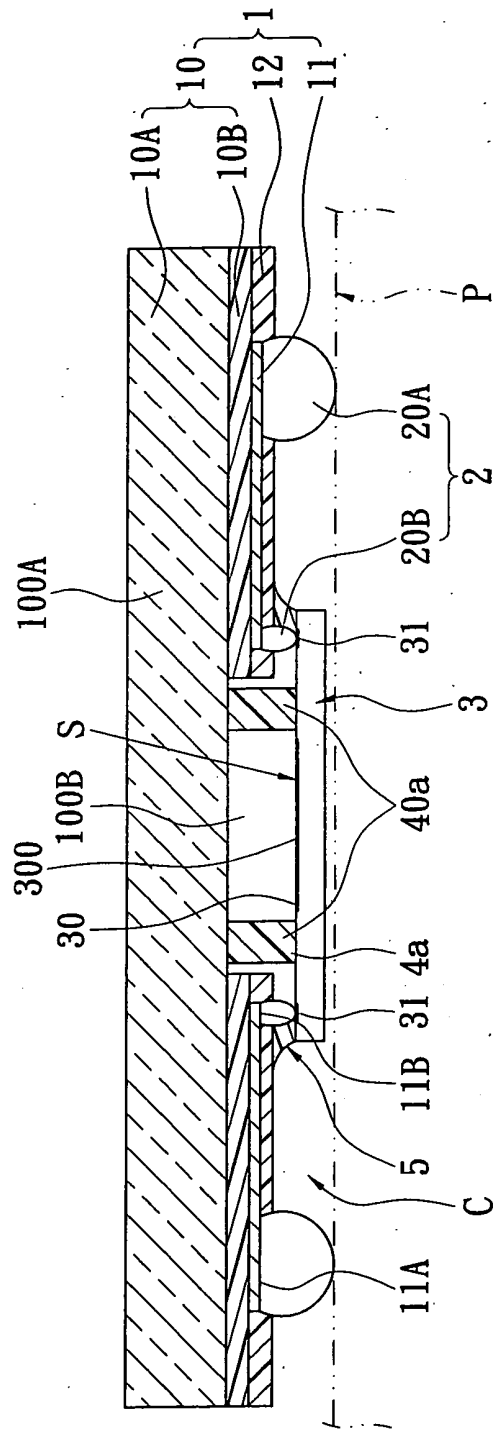
- 3、如申請專利範圍第1項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該基板本體係由一透光本體及一設置於該透光本體下端之不透光本體所組成，該等導電軌跡係形成於該不透光本體的底端，該絕緣層係為一形成於該不透光本體的底端以覆蓋該等導電軌跡之阻焊層（solder mask），並且該不透光本體係具有一位於該影像感測面上方之開口，因此上述的外界光源訊號係經過該透光本體及該不透光本體的開口以投向該影像感測單元之影像感測面。
- 4、如申請專利範圍第3項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體係為一透光玻璃（glass）。
- 5、如申請專利範圍第3項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體係具有一聚光透鏡。
- 6、如申請專利範圍第3項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體的上表面係具有一抗紅外線層（anti-infrared layer）。
- 7、如申請專利範圍第3項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體係具有一透光區域，該影像感測面係具有一影像感測區域，並且該透光區域係大於或等於該影像感測區域。
- 8、如申請專利範圍第3項所述之用於降低整體厚度之影像感測晶片封裝模組，更進一步包括：一形成於該絕緣層與該感像感測單元之間以圍繞該等第二導電凸塊

之底部填充膠 (underfill)。

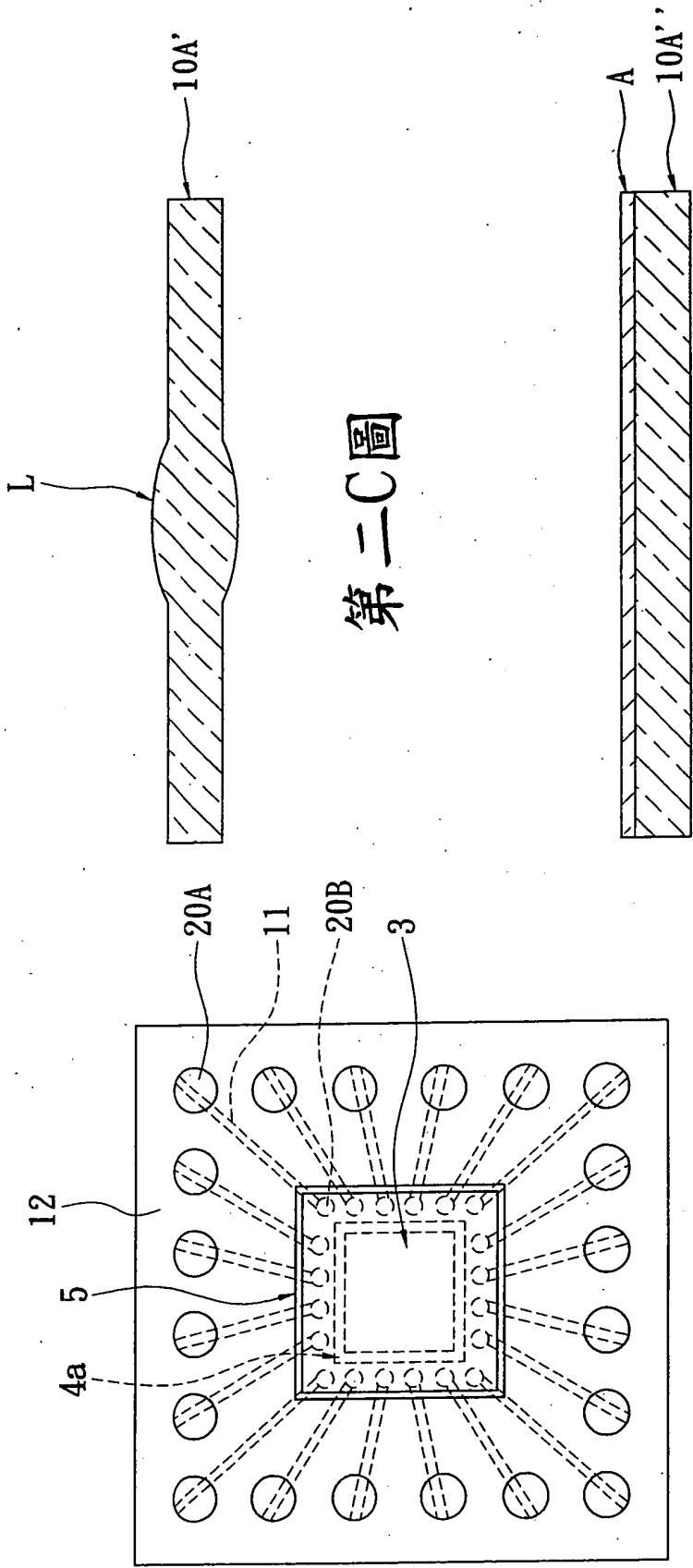
- 9、如申請專利範圍第8項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該透光本體及該影像感測單元兩者之間，並且該黏著體係與該等第二導電凸塊彼此分離一預定距離。
- 10、如申請專利範圍第8項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該透光本體、該不透光本體及該影像感測單元三者之間，並且該黏著體係與該等第二導電凸塊彼此分離一預定距離。
- 11、如申請專利範圍第8項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該不透光本體及該影像感測單元兩者之間，並且該黏著體係與該等第二導電凸塊彼此分離一預定距離。
- 12、如申請專利範圍第11項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該不透光本體之底端及該影像感測單元之間。
- 13、如申請專利範圍第11項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該不透光本體之開口的內表面及該影像感測單元之間。
- 14、如申請專利範圍第11項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該不透光本體之開口的內表面、及該不透光本體之底端及該影像感測單元之間。

- 15、如申請專利範圍第3項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該不透光本體之底端及該影像感測單元之間以分別包覆該等第二導電凸塊，並且該黏著體係為複數個兼具單向導電功能及膠合固定功能之異方性導電膠膜（Anisotropic Conductive Film，ACF）。
- 16、如申請專利範圍第1項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該基板本體係為一透光本體，該等導電軌跡係形成於該透光本體的底端，該絕緣層係為一形成於該透光本體的底端以覆蓋該等導電軌跡之阻焊層（solder mask），因此上述的外界光源訊號係經過該透光本體以投向該影像感測單元之影像感測面。
- 17、如申請專利範圍第16項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體係為一透光玻璃（glass）。
- 18、如申請專利範圍第16項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體係具有一聚光透鏡。
- 19、如申請專利範圍第16項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體的上表面係具有一抗紅外線層（anti-infrared layer）。
- 20、如申請專利範圍第16項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該透光本體係具有一透光區域，該影像感測面係具有一影像感測區域，並且該透光區域係大於或等於該影像感測區域。

- 2 1、如申請專利範圍第 1 6 項所述之用於降低整體厚度之影像感測晶片封裝模組，更進一步包括：一形成於該絕緣層與該感像感測單元之間以圍繞該等第二導電凸塊之底部填充膠（underfill）。
- 2 2、如申請專利範圍第 2 1 項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該透光本體及該影像感測單元兩者之間，並且該黏著體係與該等第二導電凸塊彼此分離一預定距離。
- 2 3、如申請專利範圍第 1 6 項所述之用於降低整體厚度之影像感測晶片封裝模組，其中該黏著體係黏著於該透光本體之底端及該影像感測單元之間以分別包覆該等第二導電凸塊，並且該黏著體係為複數個兼具單向導電功能及膠合固定功能之異方性導電膠膜（Anisotropic Conductive Film，ACF）。



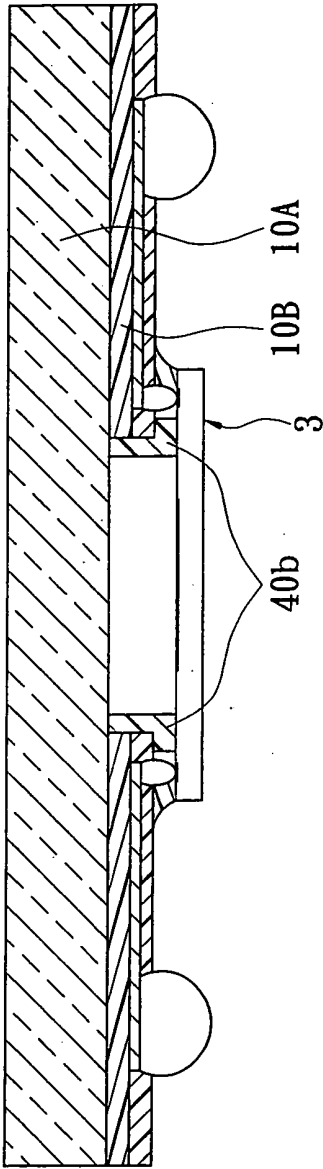
第二A圖



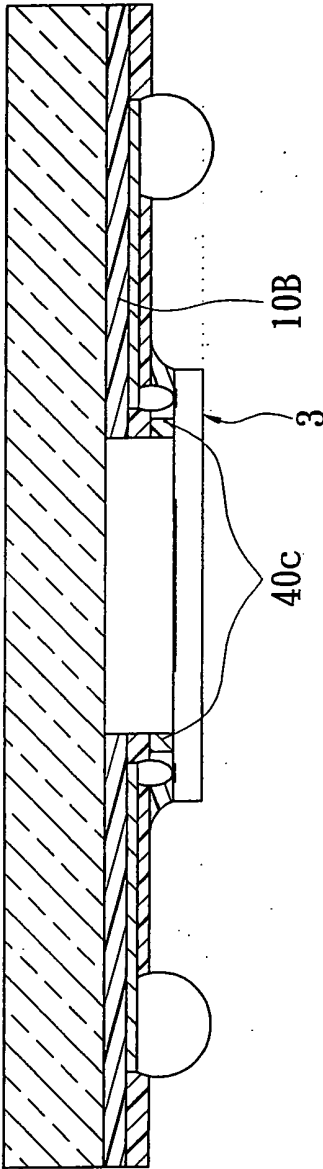
第二C圖

第二B圖

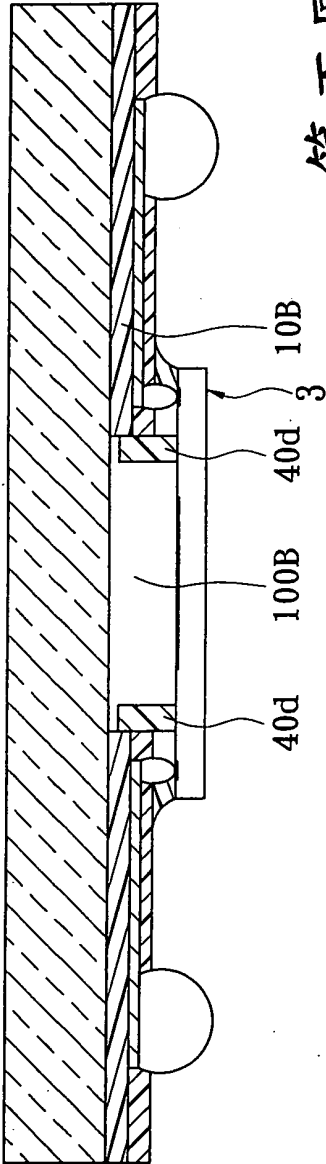
第二D圖



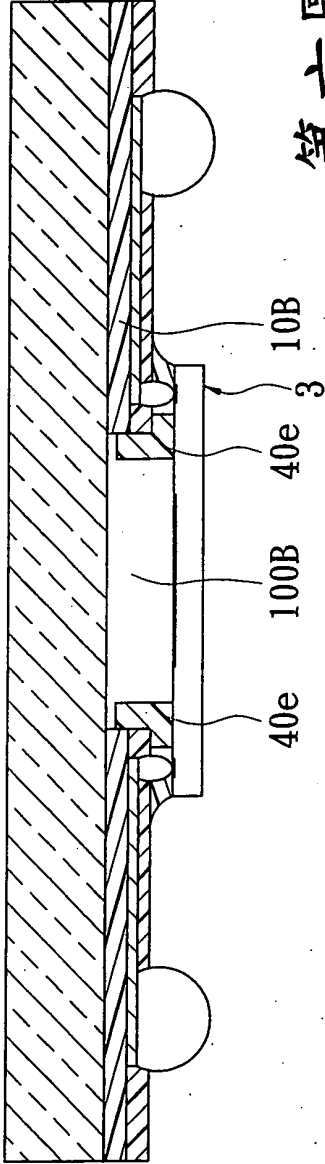
第三圖



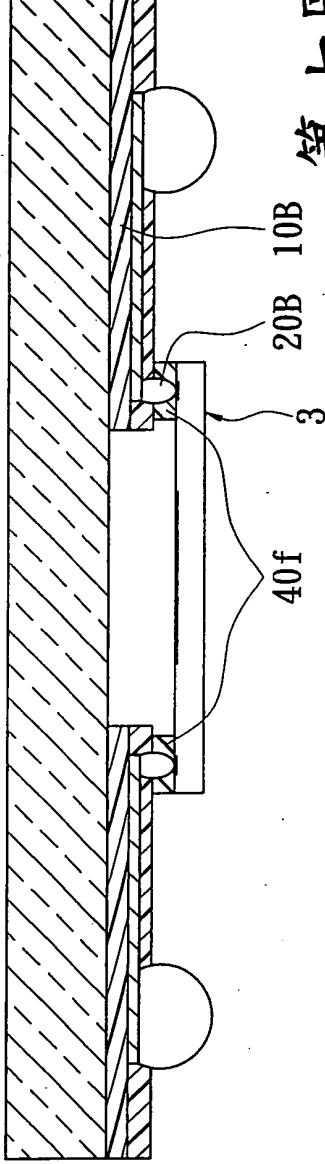
第四圖



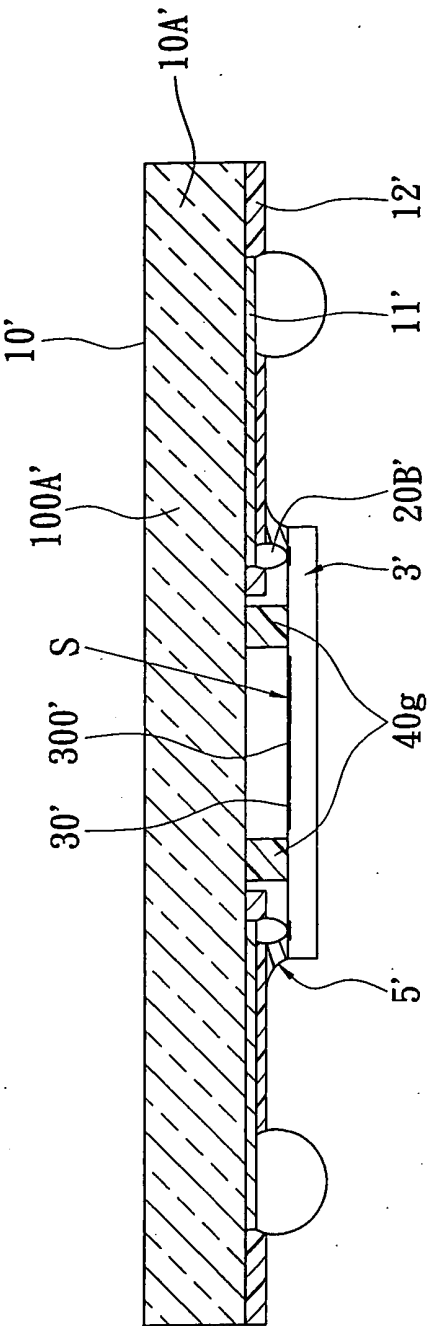
第五圖



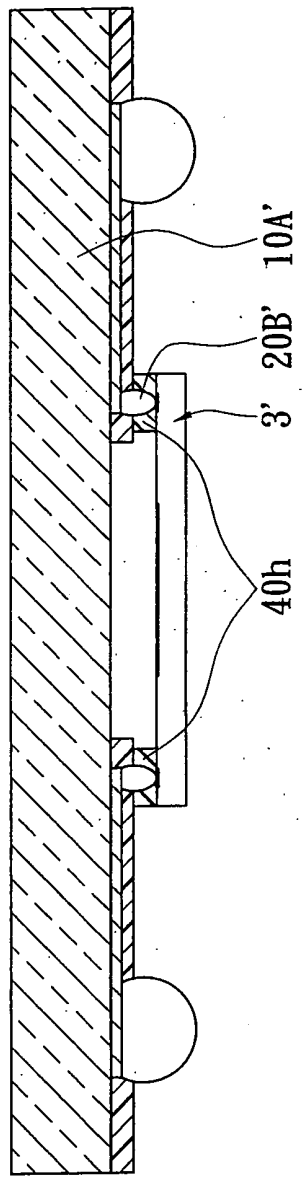
第六圖



第七圖



第八圖



第九圖

七、指定代表圖：

(一)本案指定代表圖為：第 (二 A) 圖。

(二)本代表圖之元件符號簡單說明：

基板單元	1	基板本體	1 0
		透光本體	1 0 A
		透光區域	1 0 0 A
		不透光本體	1 0 B
		開口	1 0 0 B
		導電軌跡	1 1
		焊接區域	1 1 A
		第二焊接區域	1 1 B
		絕緣層	1 2
導電凸塊單元	2	第一導電凸塊	2 0 A
		第二導電凸塊	2 0 B
影像感測單元	3	影像感測面	3 0
		影像感測區域	3 0 0
		導電焊墊	3 1
黏著單元	4 a	黏著體	4 0 a
底部填充膠	5		
外界光源訊號	S	容置空間	C
主電路板	P		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：