

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2013-545274

(P2013-545274A)

(43) 公表日 平成25年12月19日(2013.12.19)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/148 (2006.01)	HO 1 L 27/14 B	4M118
HO 4 N 5/372 (2011.01)	HO 4 N 5/335 720	5C024
HO 4 N 5/341 (2011.01)	HO 4 N 5/335 410	5C051
HO 4 N 1/028 (2006.01)	HO 4 N 1/028 Z	

審査請求 有 予備審査請求 未請求 (全 16 頁)

(21) 出願番号 特願2013-531631 (P2013-531631)  
 (86) (22) 出願日 平成23年9月15日 (2011. 9. 15)  
 (85) 翻訳文提出日 平成25年5月23日 (2013. 5. 23)  
 (86) 国際出願番号 PCT/US2011/051715  
 (87) 国際公開番号 W02012/044464  
 (87) 国際公開日 平成24年4月5日 (2012. 4. 5)  
 (31) 優先権主張番号 13/044, 585  
 (32) 優先日 平成23年3月10日 (2011. 3. 10)  
 (33) 優先権主張国 米国 (US)  
 (31) 優先権主張番号 13/044, 583  
 (32) 優先日 平成23年3月10日 (2011. 3. 10)  
 (33) 優先権主張国 米国 (US)  
 (31) 優先権主張番号 12/971, 743  
 (32) 優先日 平成22年12月17日 (2010. 12. 17)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 512244761  
 トゥルーセンス イメージング, インコーポレイテッド  
 アメリカ合衆国 ニューヨーク 14615,  
 ロチェスター, レイク アベニュー 1964  
 (74) 代理人 100107766  
 弁理士 伊東 忠重  
 (74) 代理人 100070150  
 弁理士 伊東 忠彦  
 (74) 代理人 100091214  
 弁理士 大貫 進介

最終頁に続く

(54) 【発明の名称】 ビデオデータをデインタレースする方法及び装置

(57) 【要約】

電荷結合素子 (CCD) 画像センサは、光検出器の線形アレイを有する。線形アレイ内の光検出器は、別個のサブアレイに配置され、各サブアレイは2以上の光検出器を有する。出力チャンネルは、光検出器の各サブアレイに接続される。各出力チャンネルは、互いに対して線形配置の水平CCDシフトレジスタと該水平CCDシフトレジスタの一端に接続された出力構造とを有する。各連続する出力チャンネルは、線形アレイの交互の側に配置される。1つおきの出力チャンネルは、線形アレイの交互の側に配置される。1又は複数の暗参照ピクセルは、水平CCDシフトレジスタ内の1又は複数の追加シフトレジスタ要素に接続され得る。

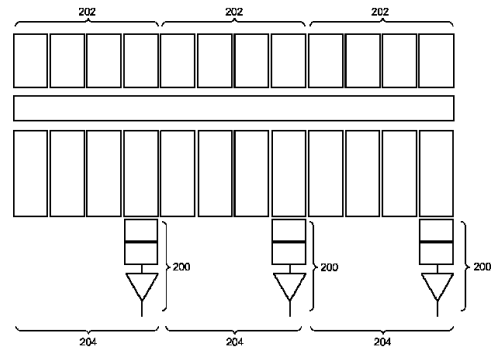


FIG. 2 (PRIOR ART)

**【特許請求の範囲】****【請求項 1】**

光検出器の線形アレイであって、前記光検出器の線形アレイは、複数のサブアレイに配置された複数の光検出器を有し、各サブアレイは 2 以上の光検出器を有する、光検出器の線形アレイ、

光検出器の各サブアレイに接続される光チャネルであって、各出力チャネルは、互いに対して線形配置の水平電荷結合素子 (CCD) シフトレジスタと該水平 CCD シフトレジスタの一端に接続された出力構造とを有し、前記水平シフトレジスタと前記出力構造とを通じる電荷転送経路が実質的に直線状になるようにされ、各連続する出力チャネルは、前記線形アレイの交互の側に配置される、出力チャネル、

を有する CCD 画像センサ。

**【請求項 2】**

各水平 CCD シフトレジスタは、複数のシフトレジスタ要素を有し、1 つのシフトレジスタ要素は、個々のサブアレイ内の各光検出器と関連付けられる、請求項 1 に記載の CCD 画像センサ。

**【請求項 3】**

少なくとも 1 つの水平 CCD シフトレジスタは、

1 又は複数の追加シフトレジスタ要素、

を更に有し、

暗参照ピクセルは、前記少なくとも 1 つの水平 CCD シフトレジスタ内の前記 1 又は複数の追加シフトレジスタ要素に電氣的に接続される、請求項 2 に記載の CCD 画像センサ。

**【請求項 4】**

前記 1 又は複数の追加シフトレジスタ要素のうち少なくとも 1 つは、前記出力構造から最も遠い前記少なくとも 1 つの水平シフトレジスタの一端に配置される、請求項 3 に記載の CCD 画像センサ。

**【請求項 5】**

前記 1 又は複数の追加シフトレジスタ要素のうち少なくとも 1 つは、前記出力構造に直ぐに隣接する前記少なくとも 1 つの水平シフトレジスタの一端に配置される、請求項 3 に記載の CCD 画像センサ。

**【請求項 6】**

各シフトレジスタ要素と個々の光検出器との間に配置された転送機構、を更に有する請求項 2 乃至 6 のいずれか一項に記載の CCD 画像センサ。

**【請求項 7】**

各出力構造は、電荷検知ノードを有する、請求項 1 乃至 6 のいずれか一項に記載の CCD 画像センサ。

**【請求項 8】**

各出力構造は、前記電荷検知ノードに接続された出力バッファを更に有する、請求項 7 に記載の CCD 画像センサ。

**【請求項 9】**

線形アレイ画像センサの複数の出力を形成する方法であって、前記方法は、

光検出器の線形アレイの一方の側に第 1 の複数の出力チャネルを形成するステップであって、前記第 1 の複数の出力チャネル内の出力チャネルは、それぞれ、前記光検出器の線形アレイ内の別個の光検出器のサブアレイに接続される、ステップ、

光検出器の線形アレイの別の側に第 2 の複数の出力チャネルを形成するステップであって、前記第 2 の複数の出力チャネル内の出力チャネルは、それぞれ、前記光検出器の線形アレイ内の別個の光検出器のサブアレイに接続され、前記第 1 及び第 2 の複数の出力チャネル内の各連続する出力チャネルは、前記線形アレイの交互の側に配置され、前記第 1 及び第 2 の複数の出力チャネル内の各出力チャネルは、線形配置の水平シフトレジスタと該水平シフトレジスタの一端に接続された出力構造とを有し、前記水平シフトレジスタと前

10

20

30

40

50

記出力構造とを通じた電荷転送経路が実質的に直線状になるようにする、ステップ、を有する方法。

【請求項 10】

前記水平シフトレジスタと個々の検出器のサブアレイとの間に転送機構を設けるステップ、を更に有する請求項 9 に記載の方法。

【請求項 11】

前記出力構造から最も遠い水平シフトレジスタの一端に、少なくとも 1 つの水平シフトレジスタ内に 1 又は複数の追加シフトレジスタ要素を設けるステップ、を更に有する請求項 9 又は 10 に記載の方法。

【請求項 12】

各追加シフトレジスタ要素に電氣的に接続された暗参照ピクセルを設けるステップ、を更に有する請求項 11 に記載の方法。

【請求項 13】

前記出力構造に直ぐに隣接する水平シフトレジスタの一端に、少なくとも 1 つの水平シフトレジスタ内に 1 又は複数の追加シフトレジスタ要素を設けるステップ、を更に有する請求項 9 又は 10 に記載の方法。

【請求項 14】

各追加シフトレジスタ要素に電氣的に接続された暗参照ピクセルを設けるステップ、を更に有する請求項 13 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、デジタルカメラ及び他の種類の画像キャプチャ装置で使用される画像センサに関し、より詳細には線形電荷結合素子 (Charge-Coupled Device: CCD) 画像センサに関する。

【背景技術】

【0002】

図 1 は、従来の単一出力線形アレイ CCD 画像センサの概略ブロック図を示す。画像センサ 100 は、線形アレイ 104 としても知られる光検出器の単一の線形列を有する。光は、光検出器 102 により光キャリア (つまり、電子又はホール) に変換される。光キャリアは、次に、離散電荷パケット 106 として、転送機構 112 を用いて水平 CCD シフトレジスタ 110 内のシフトレジスタ要素 108 へ同時に転送される。電荷パケット 106 は、次に、シフトレジスタ要素 108 に電氣的にクロック供給することにより、電荷検知ノード 114 へ順次転送されるか又はシフトされる。電荷検知ノード 114 は、標準的に、出力バッファ 116 に接続されるフローティングデフュージョン (図示しない) を有する。

【0003】

単一出力線形画像センサでは、電荷検知ノード 114 及び出力バッファ 116 は、水平 CCD シフトレジスタ 110 の端に直接置かれる。この配置は、電荷検知ノード 114 及び出力バッファ 116 への電荷の転送が妨げられない。電荷転送の方向は、水平 CCD シフトレジスタ 110、電荷検知ノード 114、及び出力バッファ 116 を通じて実質的に直線である。水平 CCD シフトレジスタ 110 及び検知ノード 114 及び出力バッファ 116 の間には空間的干渉が存在せず、速度及び信号品質について各々の設計を最適化することを可能にする。

【0004】

線形アレイ CCD 画像センサの動作速度は、毎秒複数行を読み出すものと期待される。動作速度は、通常、複数の出力を用いることにより向上する。図 2 は、従来の複数出力線形アレイ CCD 画像センサの概略ブロック図を示す。各出力構造 200 は、光検出器のサブアレイ 202 に接続され、サブアレイ 202 からの信号を検知し、各水平 CCD シフトレジスタ 204 の端に置かれる。

10

20

30

40

50

## 【 0 0 0 5 】

従来の複数出力線形画像センサに伴う問題は、出力構造が各水平CCDシフトレジスタの端の近傍に配置できないことである。電荷転送の方向は、遮られ、水平CCDシフトレジスタ110、電荷検知ノード114、及び出力バッファ116を通じて直線ではない。これは、出力構造の大きさが光検出器のピッチより遙かに大きいからである。そして、光検出器は連続したアレイに配置されなければならない。したがって、出力構造と光検出器の規則的パターンと水平CCDシフトレジスタとの間には物理的干渉が存在する。

## 【 0 0 0 6 】

図2、3に示した実施形態では、電荷転送処理に干渉する回転又は追加シフトレジスタ要素を通じて電荷転送の方向を変える必要がある。これらの回転は、図3に矢印により示すように、出力構造に到達するために電荷が転送されなければならない距離を増大する。各シフトレジスタ要素300は、4個の位相302を有し、電荷転送は図3の実施形態において各位相間で行われる。最後の位相から出力までの電荷転送距離304は、水平CCDシフトレジスタの位相間の電荷転送距離306よりも遙かに長い。長い電荷転送距離304は、電荷をシフトするための電界の減少をもたらす。また、小さい電界は、出力構造への非効率な電荷転送又は不完全な電荷転送を引き起こす。さらに、小さい電界は、隣接ピクセルの信号を一緒に混合することにより出力の外乱を生じる。この非効率な転送は、各サブアレイ出力構造の最初のピクセルの信号部分の損失を生じる。

## 【 発明の概要 】

## 【 課題を解決するための手段 】

## 【 0 0 0 7 】

電荷結合素子(CCD)画像センサは、光検出器の線形アレイを有する。線形アレイ内の光検出器は、別個のサブアレイに配置され、各サブアレイは2以上の光検出器を有する。出力チャンネルは、光検出器の各サブアレイに接続される。各出力チャンネルは、互いに対して線形配置の水平CCDシフトレジスタと該水平CCDシフトレジスタの一端に接続された出力構造とを有し、前記水平シフトレジスタと前記出力構造とを通じる電荷転送経路が中断のない直線状であるか又は実質的に直線状にする。各連続する出力チャンネル又は他の出力チャンネルは、線形アレイの交互の側に配置される。1又は複数の暗参照ピクセルは、水平CCDシフトレジスタ内の1又は複数の追加シフトレジスタ要素に接続され得る。

## 【 0 0 0 8 】

線形アレイ画像センサの複数の出力を形成する方法は、光検出器の線形アレイの1つの側に1又は複数の出力チャンネルを設けるステップを有し、前記出力チャンネルは、それぞれ、前記線形アレイ内の光検出器の別個のサブアレイに接続される。1又は複数の出力チャンネルは、光検出器の線形アレイの他の側に設けられ、前記出力チャンネルは、それぞれ、光検出器の線形アレイ内の光検出器の別個のサブアレイに接続される。各連続する出力チャンネル又は各々の他の出力チャンネルは、線形アレイの交互の側に設けられる。各出力チャンネルは、線形配置の水平シフトレジスタと該水平シフトレジスタの一端に接続された出力構造とを有し、前記水平シフトレジスタと前記出力構造とを通じる電荷転送経路が中断のない直線状であるか又は実質的に直線状にする。転送機構は、前記水平シフトレジスタと光検出器の個々のサブアレイとの間に設けられる。1又は複数の追加シフトレジスタ要素は、少なくとも1つの水平シフトレジスタ内に設けられ得る。暗参照ピクセルが設けられ、各追加シフトレジスタ要素に電氣的に接続され得る。

## 【 図面の簡単な説明 】

## 【 0 0 0 9 】

本発明の実施形態は、以下の図面を参照して良好に理解される。図中の要素は、必ずしも互いに対して実寸通りではない。

【 図 1 】 従来の単一出力線形アレイCCD画像センサの概略ブロック図を示す。

【 図 2 】 従来の複数出力線形アレイCCD画像センサの概略ブロック図を示す。

【 図 3 】 従来の4位相水平CCDシフトレジスタを有する複数出力線形アレイCCD画像

10

20

30

40

50

センサの概略ブロック図を示す。

【図４】本発明による第１の実施形態における複数出力線形アレイＣＣＤ画像センサの概略ブロック図を示す。

【図５】本発明による実施形態における複数出力を有する線形アレイＣＣＤ画像センサの出力チャンネルを通じた電荷シフトの方向を示す。

【図６】本発明による実施形態における複数出力を有する線形アレイＣＣＤ画像センサの出力チャンネルを通じた電荷シフトの方向を示す。

【図７】本発明による実施形態における複数出力を有する線形アレイＣＣＤ画像センサの出力チャンネルを通じた電荷シフトの方向を示す。

【図８】従来技術による線形ピクセルアレイを示す。

10

【図９】本発明による第２の実施形態における複数出力線形アレイＣＣＤ画像センサの概略ブロック図を示す。

【図１０】図９に示した線形アレイＣＣＤ画像センサ９０８を形成する方法のフローチャートである。

【発明を実施するための形態】

【００１０】

明細書及び請求の範囲を通じて、以下の用語は、特に明示されない限り、ここでは明示的に関連付けられた意味を取る。単数表記（*a*、*a<sub>n</sub>*、*the*）の意味は複数の参照も含み、「内に（*in*）」の意味は「内に（*in*）」及び「の上に（*on*）」を含む。用語「接続される」は、接続される要素間の直接電氣的接続、又は１又は複数の受動的若しくは能動的な中間装置を通じた間接接続を意味する。用語「回路」は、所望の機能を提供するために共に接続される能動的若しくは受動的な単一構成要素又は複数の構成要素を意味する。用語「信号」は、少なくとも１つの電流、電圧又はデータ信号を意味する。

20

【００１１】

さらに、「上（*on*、*over*、*top*）」、「下（*bottom*）」、「左」、「右」のような指向性の用語は、説明されている図の方向を参照して用いられる。本発明の実施形態の構成要素は、多数の異なる方位に位置付けることができるので、指向性用語は、説明のみを目的として用いられ、限定的に用いられるものではない。画像センサウエハの層又は対応する画像センサと関連して用いられるとき、指向性用語は、広義に解釈されるべきであり、１又は複数の中間層若しくは他の中間画像センサの特徴若しくは要素の存在を排除しない。したがって、本願明細書で別の層の上に形成され又は別の層を覆って形成されるとして記載される所与の層は、１又は複数の追加層により該別の層と離れていても良い。画像センサの構成又は動作と関連して用いられるとき、指向性用語は、広義に解釈されるべきであり、代替の構成又は動作を排除しない。

30

【００１２】

図中、同様の番号は同様の部分を示す。

【００１３】

図４は、本発明による第１の実施形態における複数出力線形アレイＣＣＤ画像センサの概略ブロック図を示す。画像センサ４００は、線形アレイ４０４に配置された複数の光検出器４０２を有する。簡単のため、１２個の光検出器４０２のみを示す。当業者は、線形アレイが任意の数の光検出器を有し得ることを理解する。

40

【００１４】

隣接する光検出器４０２は、別個のサブアレイ４０６、４０８、４１０にグループ化される。本発明による一実施形態では、各サブアレイ４０６、４０８、４１０は、２以上の光検出器４０２を有する。水平ＣＣＤシフトレジスタ４１２、４１４、４１６は、光検出器毎に１又は複数の位相を有する複数のシフトレジスタ要素４１８を有する。図示した実施形態では、各シフトレジスタ要素４１８は、光検出器４０２毎に４個の位相４２０、４２２、４２４、４２６を有する。

【００１５】

各水平ＣＣＤシフトレジスタ４１２、４１４、４１６は、出力構造４２８、４３０、４

50

32に接続される。水平CCDシフトレジスタ及び出力構造は、互いに対して線形配置に位置付けられ、水平CCDシフトレジスタ及び出力構造を通じた電荷転送経路が中断のない直線状（又は実質的に直線状）になるようにする。各水平CCDシフトレジスタ及び結合された関連する出力構造は、出力チャンネル429、431、433を形成する。本発明による一実施形態では、出力構造428、430、432は、それぞれ、電荷検知ノード及び出力バッファを有する。

#### 【0016】

シフトレジスタ要素418の少なくとも1つの位相は、光検出器402から電荷パケットを直接受信する。図示した実施形態では、各シフトレジスタ要素418の位相420は、それぞれ転送機構434、436、438を用いて光検出器402から電荷パケットを直接受信する。次に、電荷パケットは、対応する出力構造へ連続的にシフトされる。水平CCDシフトレジスタ412、416及び出力構造428、432は、それぞれ、線形アレイ404の片側に配置される。一方で、水平CCDシフトレジスタ414及び出力構造430は、線形アレイ404の反対側に配置される。したがって、出力チャンネル429、431、433は、線形アレイ404の反対側に交互に配置される。各連続する出力チャンネル又は他の出力チャンネルは、線形アレイ404の片側に配置される。このような出力チャンネルの配置は、出力構造428、430、432がそれぞれ個々の水平CCDシフトレジスタ412、414、416の端に直接置かれるようにする。この交互の配置は、電荷経路の方向が実質的に直線状の経路なので、出力構造428、430、432への妨害のない電荷転送を可能にする。水平CCDシフトレジスタ412、414、416及び出力構造428、430、434の間には空間的干渉が存在しない。よって、水平CCDシフトレジスタ及び出力構造の両方の設計を速度及び信号品質について最適化することを可能にする。

10

20

#### 【0017】

図5-7は、本発明による実施形態における複数出力を有する線形アレイCCD画像センサの出力チャンネルを通じた電荷シフトの方向を示す。出力チャンネル内の各水平CCDシフトレジスタ及び出力構造は、従来知られている技術を用いて、「左」へ又は「右」へ電荷シフトを独立に方向付けられても良い。図5では、出力チャンネル502は線形アレイ500の一方の側に配置され、出力チャンネル504は線形アレイ500の他方の側に配置される。本発明による一実施形態では、出力チャンネル502、504は、それぞれ、水平CCDシフトレジスタ及び出力構造を有する。

30

#### 【0018】

出力チャンネル502、504内の水平CCDシフトレジスタは、全て、電荷を一方向に（例えば、右へ）シフトする。

#### 【0019】

図6では、出力チャンネル602は線形アレイ500の一方の側に配置され、出力チャンネル504は線形アレイ500の他方の側に配置される。本発明による一実施形態では、出力チャンネル504、602は、それぞれ、水平CCDシフトレジスタ及び出力構造を有する。出力チャンネル602内の水平CCDシフトレジスタは、全て、電荷を一方向に（例えば、左へ）シフトし、一方で、出力チャンネル504内の水平CCDシフトレジスタは、全て、電荷を反対方向に（例えば、右へ）シフトする。

40

#### 【0020】

最後に、図7では、出力チャンネル502、602は線形アレイ500の一方の側に配置され、出力チャンネル504、604は線形アレイ500の他方の側に配置される。出力チャンネル504、602内の水平CCDシフトレジスタは、全て、電荷を一方向に（例えば、左へ）シフトし、一方で、出力チャンネル502、604内の水平CCDシフトレジスタは、全て、電荷を反対方向に（例えば、右へ）シフトする。

#### 【0021】

本発明による他の実施形態は、2個の小さい線形アレイを端と端で接することにより、より大きな線形アレイを生成できる。ここで、2個の小さい線形アレイに関連付けられた

50

水平CCDシフトレジスタ及び出力構造は、反対方向に電荷をシフトする。したがって、1つの水平CCDシフトレジスタは、線形アレイ内の光検出器の2個のサブアレイに関連付けられ、出力構造は、水平シフトレジスタの両端に接続される。このようなパターンは、より大きな規則的又は不規則パターンに集約できる。

#### 【0022】

本発明による一実施形態では、水平CCDシフトレジスタは、光検出器のピッチと整合する。図5-7に示したように出力チャンネルを配置することは、回転又は他の構造のCTE劣化に苦しめない複数出力線形画像センサを生成する。代わりに、複数出力線形アレイは、単一出力線形アレイ画像センサと同じ信号品質を有することができる。この向上したCTEは、より高いラインレートで動作するためにも使用できる。

10

#### 【0023】

図8を参照すると、従来技術による線形ピクセルアレイが示される。線形アレイ800は、複数の光生成光検出器又はピクセルを有する。暗参照ピクセル区域802は、線形ピクセルアレイ800の両端に配置される。暗参照ピクセル区域は、通常、複数の暗参照ピクセルを有する。暗参照ピクセルは、通常、金属シールドのような不透明シールドにより覆われる感光性ピクセルである。暗参照ピクセルは、光生成された電荷担体（つまり、入射光により生成された電荷）を生成するために用いられない。代わりに、暗参照ピクセルは、照射されていないときにピクセルにより生成される暗電荷に対する補償値を決定するために用いられる。全てのピクセル（暗参照及び光生成の両方）は、特定量の非照射状態の電荷（「暗電荷」）を生成する。各ピクセルにより生成される暗電荷の量は、製造過程におけるばらつきにより他のピクセルとは異なり得る。光生成された電荷を生成するピクセルでは、暗電荷は、光生成された電荷に加えられるノイズを構成する。したがって、光生成ピクセルにより生成される電荷は、その電荷が実際には光生成ピクセルにより受信される光量を表さないので、誤っている可能性がある。

20

#### 【0024】

暗参照ピクセルから出力された暗電荷の量を表す信号は、光生成ピクセルにより生成された信号から減算される。それにより、光生成ピクセルにより生成される信号に含まれる暗電荷量を除去するか、又は少なくとも低減する。従来の線形アレイ画像センサでは、暗参照ピクセル802は、線形アレイ800の端にのみ置かれる。画像がキャプチャされる時、暗参照ピクセルは光生成電荷を生成しないので、暗参照ピクセル802は、線形アレイ800内に置くことができない。線形アレイ800内に散在された場合、暗参照ピクセルは、キャプチャされた画像内に暗い線を生成してしまうだろう。したがって、暗参照ピクセルは、線形アレイ800の端にのみ配置される。

30

#### 【0025】

図9は、本発明による第2の実施形態における複数出力線形アレイCCD画像センサの概略ブロック図を示す。図4に示した実施形態と同様に、隣接する光検出器402、402aは、別個のサブアレイにグループ化される。水平CCDシフトレジスタ900、902、904は、光検出器毎に1又は複数の位相を有する複数のシフトレジスタ要素906を有する。光検出器402は、光生成電荷を、水平CCDシフトレジスタ900、902、904内の個々のシフトレジスタ要素906へ転送する。

40

#### 【0026】

各水平CCDシフトレジスタ900、902、904は、出力構造428、430、432に接続される。水平CCDシフトレジスタ及び出力構造は、互いに対して線形配置に位置付けられ、水平CCDシフトレジスタ及び出力構造を通じた電荷転送経路が中断のない直線状（又は実質的に直線状）になるようにする。各水平CCDシフトレジスタ及び結合された関連する出力構造は、出力チャンネル901、903、905を形成する。出力チャンネル901、905は線形アレイ404の一方の側に配置され、出力チャンネル903は線形アレイ404の反対側に配置される。

#### 【0027】

画像センサ908は、暗参照ピクセル910、912、914、916を有する。

50

## 【0028】

4個の暗参照ピクセルのみを示すが、当業者は、画像センサが任意の数の暗参照ピクセルを有し得ることを理解するだろう。暗参照ピクセル910は、水平CCDシフトレジスタ900内の追加シフトレジスタ要素918に電氣的に接続される。暗参照ピクセル910は、転送機構920を用いて、追加シフトレジスタ要素918へ電荷を転送する。

## 【0029】

暗参照ピクセル912、914は、水平CCDシフトレジスタ902内の追加シフトレジスタ要素922、924に電氣的に接続される。暗参照ピクセル912、914は、転送機構926、928を用いて、個々の追加シフトレジスタ要素922、924へ電荷を転送する。最後に、暗参照ピクセル916は、水平CCDシフトレジスタ904内の追加シフトレジスタ要素930に電氣的に接続され、転送機構932を用いて追加シフトレジスタ要素へ電荷を転送する。出力構造428、430、432から出力される信号は、暗参照ピクセル910、912、914、916により生成される非画像(暗)電荷、並びに光検出器402、402aから出力される暗及び光生成電荷担体を含む。

10

## 【0030】

シフトレジスタ要素918、922は、水平CCDシフトレジスタ900、902の一端、出力構造428、430から最も遠い端に位置付けられる。シフトレジスタ要素924、926は、水平CCDシフトレジスタ902、904の他端、出力構造430、432から最も近い端に位置付けられる。図9に示した実施形態の1つの利点は、暗参照ピクセルが線形アレイ404の端以外の場所に配置できることである。例えば、図示した実施形態では、暗参照ピクセル912、914は、線形アレイ404内の光生成光検出器(例えば、光検出器402a)の近くに位置付けられる。これは、暗参照ピクセル912、914により生成される暗電荷が光生成光検出器402aにより生成される暗電荷量を良好に表すことができるようにする。

20

## 【0031】

図10を参照すると、図9に示した画像センサ908を形成する方法のフローチャートが示される。まず、ブロック1000に示すように、光検出器の線形アレイが形成される。光検出器の線形アレイは、従来知られている技術を用いて形成できる。例えば、マスクレイヤが、基板の上に置かれ、光検出器が形成される場所に開口を設けるパターンをつけられ得る。次に、特定の導電型を有するドーパントが基板に埋め込まれ、光検出器を形成する。光検出器は、ピン止めダイオード及び非ピン止めダイオードを含む任意の種類の光検出器であり得る。

30

## 【0032】

次に、ブロック1002に示すように、複数の水平CCDシフトレジスタが、線形アレイの片側に形成される。複数の水平CCDシフトレジスタは、線形アレイの反対側にも形成される。水平CCDシフトレジスタは、各々連続する出力チャンネルが線形アレイの交互の側に配置されるように、形成される。

## 【0033】

水平CCDシフトレジスタは、従来知られている技術を用いて形成できる。例えば、マスクレイヤが、基板の上に置かれ、各シフトレジスタ要素又は各シフトレジスタ要素内の位相が形成される場所に開口を設けるパターンをつけられ得る。次に、特定の導電型を有するドーパントが基板に埋め込まれ、シフトレジスタ要素又は位相を形成する。埋め込まれた障壁も、シフトレジスタ要素又は位相間に形成されても良い。また、電極は各シフトレジスタ要素又は位相の上に形成され、水平CCDシフトレジスタを通じて電荷パケットをシフトするために用いられる個々の電圧クロック信号に電氣的に接続される。通常、電極は、電極レイヤ内に形成される。2位相CCDシフトレジスタでは、交互の電極(1つおきの電極)は1つの電極レイヤを形成し、残りの電極は第2の電極レイヤを形成する。4位相CCDシフトレジスタでは、第1及び第3の位相(又は第2及び第4の位相)に渡り配置された電極は1つの電極レイヤを形成し、残りの電極は第2の電極レイヤを形成する。

40

50

## 【 0 0 3 4 】

次に、ブロック 1 0 0 4 に示すように、線形アレイと複数の水平 C C D シフトレジスタとの間の転送機構が形成される。転送機構は、従来知られている技術を用いて形成できる。次に ( ブロック 1 0 0 6 )、出力構造は、水平 C C D シフトレジスタの一端又は両端に形成される。例えば、出力構造は、一連のマスキレイヤを基板の上に配置し、電荷検知ノード及び出力バッファの構成要素が形成される場所に開口を設けるようマスキレイヤにパターンを付けることにより、形成できる。次に、特定の導電型を有するドーパントが基板に埋め込まれ、電荷検知ノード及び出力バッファを形成する。

## 【 0 0 3 5 】

ブロック 1 0 0 8 に示すように、1 又は複数の暗参照ピクセルは、1 又は複数の出力チャネル内の水平 C C D シフトレジスタに隣接して形成される。1 又は複数の暗参照ピクセルは、線形アレイに直ぐに隣接する側面とは反対の水平 C C D シフトレジスタの側面に形成される。暗参照ピクセルは、光検出器の線形アレイが形成されるとき、形成できる。次に、不透明シールドは、従来知られている技術を用いて暗参照ピクセルの上に形成される。

10

## 【 0 0 3 6 】

暗参照ピクセルが形成される場合、追加シフトレジスタ要素は、個々の水平 C C D シフトレジスタに関連付けられた各暗参照ピクセルの該個々の水平 C C D シフトレジスタ内に含まれる。追加シフトレジスタ要素は、ブロック 1 0 0 2 及び 1 0 0 4 で水平 C C D シフトレジスタが形成されるときに、形成できる。

20

## 【 0 0 3 7 】

最後に、ブロック 1 0 1 0 に示すように、出力構造内の暗参照ピクセルと複数の水平 C C D シフトレジスタとの間の転送機構が形成される。転送機構は、線形アレイと水平 C C D シフトレジスタとの間の転送機構と同時に形成できる。

## 【 0 0 3 8 】

当業者は、本発明による他の実施形態が図 1 0 に示したブロックの順序を変更できることを理解するだろう。例えば、転送機構は出力構造の前に形成でき、又は線形アレイは転送機構が形成された後に形成できる。線形アレイ、水平シフトレジスタ、転送機構、出力構造又は暗参照ピクセルに含まれる複数の構成要素は、マスキレイヤを適切にパターン付けすることにより同時に形成できる。

30

## 【 0 0 3 9 】

さらに、画像センサ内の他の構成要素は、図 1 0 に示した処理の間に形成できる。最後に、本発明による他の実施形態では、幾つかのブロックは省略できる。単に例として、ブロック 1 0 0 8 及び 1 0 1 0 が省略できる。

## 【 0 0 4 0 】

本発明は、本発明の特定の好適な実施形態への特定の参照と共に詳細に記載されたが、種々の変形及び変更が本発明の精神及び範囲内に包含され得ることが理解されるだろう。例えば、本発明による実施形態は、4 位相水平 C C D シフトレジスタと関連して記載された。本発明による他の実施形態は、1 又は複数の位相を有し得る。出力構造は、本願明細書に記載した電荷検知ノード及び出力バッファに追加で又はそれらと異なる構成要素を有し得る。

40

## 【 0 0 4 1 】

本発明の特定の実施形態が本願明細書に記載されたが、本願はこれらの実施形態に限定されないことに留意すべきである。特に、1 つの実施形態に関して記載された任意の特徴は、互換性があれば、他の実施形態でも用いることができる。また、異なる実施形態の特徴は、互換性があれば、交換可能である。

## 【 符号の説明 】

## 【 0 0 4 2 】

1 0 0 線形アレイ C C D 画像センサ

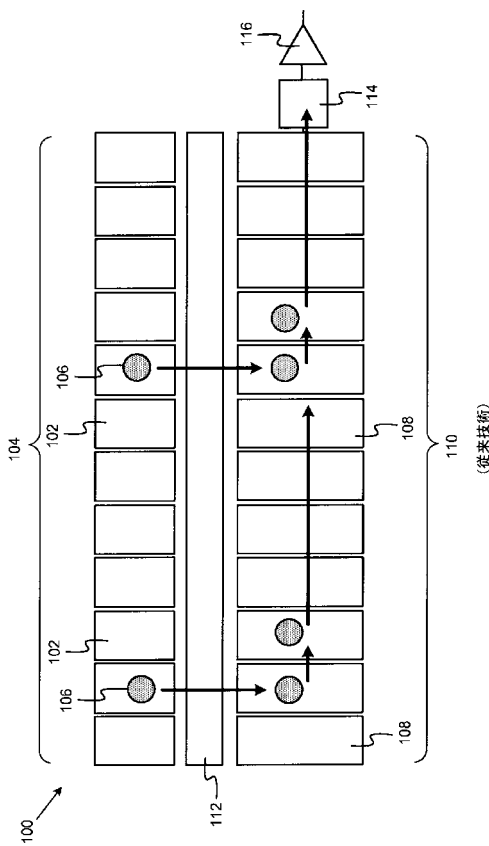
1 0 2 光検出器

50

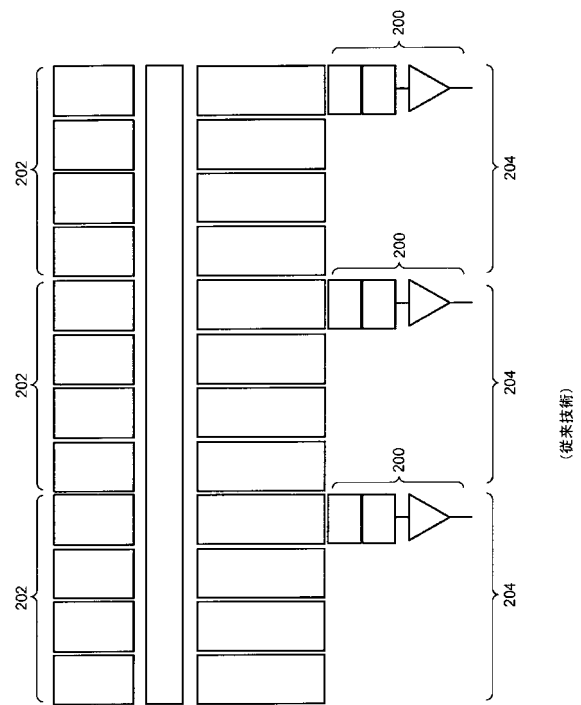
1 0 4	線形アレイ	
1 0 6	電荷パケット	
1 0 8	シフトレジスタ要素	
1 0 0	水平ＣＣＤシフトレジスタ	
1 1 2	転送機構	
1 1 4	電荷検知ノード	
1 1 6	出力バッファ	
2 0 0	出力構造	
2 0 2	光検出器のサブアレイ	
2 0 4	水平ＣＣＤシフトレジスタ	10
3 0 0	シフトレジスタ要素	
3 0 2	位相	
3 0 4	出力までの電荷転送距離	
3 0 6	位相間の電荷転送距離	
4 0 0	線形アレイＣＣＤ画像センサ	
4 0 2	光検出器	
4 0 2 a	光検出器	
4 0 4	光検出器の線形アレイ	
4 0 6	光検出器のサブアレイ	
4 0 8	光検出器のサブアレイ	20
4 1 0	光検出器のサブアレイ	
4 1 2	水平ＣＣＤシフトレジスタ	
4 1 4	水平ＣＣＤシフトレジスタ	
4 1 6	水平ＣＣＤシフトレジスタ	
4 1 8	シフトレジスタ要素	
4 2 0	位相	
4 2 2	位相	
4 2 4	位相	
4 2 6	位相	
4 2 8	出力構造	30
4 2 9	出力チャネル	
4 3 0	出力構造	
4 3 1	出力チャネル	
4 3 2	出力構造	
4 3 3	出力チャネル	
4 3 4	転送機構	
4 3 6	転送機構	
4 3 8	転送機構	
5 0 0	線形アレイ	
5 0 2	出力チャネル	40
5 0 4	出力チャネル	
6 0 2	出力チャネル	
6 0 4	出力チャネル	
8 0 0	線形アレイ	
8 0 2	暗参照ピクセル	
9 0 0	水平ＣＣＤシフトレジスタ	
9 0 1	出力チャネル	
9 0 2	水平ＣＣＤシフトレジスタ	
9 0 3	出力チャネル	
9 0 4	水平ＣＣＤシフトレジスタ	50

- 905 出力チャネル
- 906 シフトレジスタ要素
- 908 線形アレイCCD画像センサ
- 910 暗参照ピクセル
- 912 暗参照ピクセル
- 914 暗参照ピクセル
- 916 暗参照ピクセル
- 918 シフトレジスタ要素
- 920 転送機構
- 922 シフトレジスタ要素
- 924 シフトレジスタ要素
- 926 転送機構
- 928 転送機構
- 930 シフトレジスタ要素
- 932 転送機構

【図1】

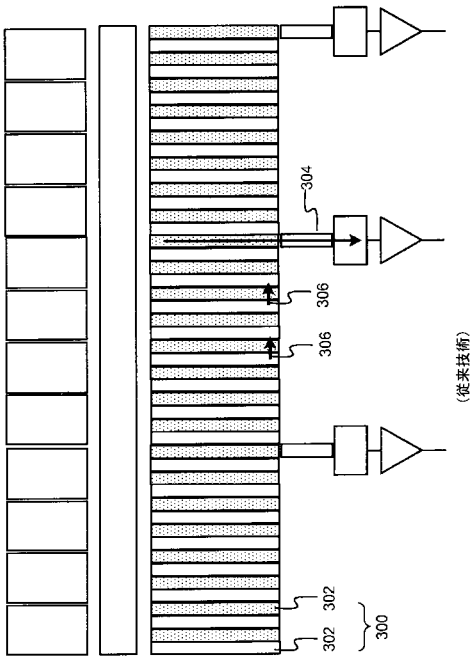


【図2】

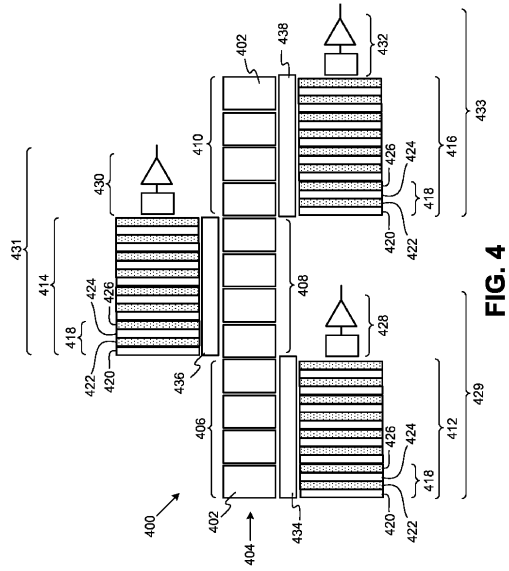


(従来技術)

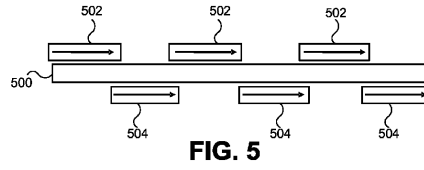
【 図 3 】



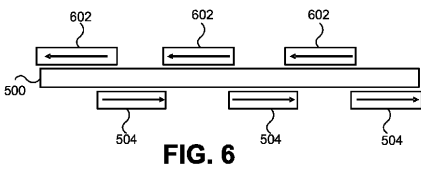
【 図 4 】



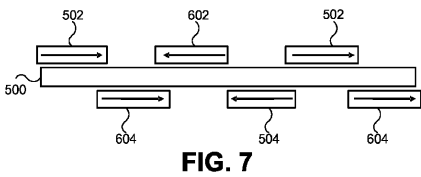
【 図 5 】



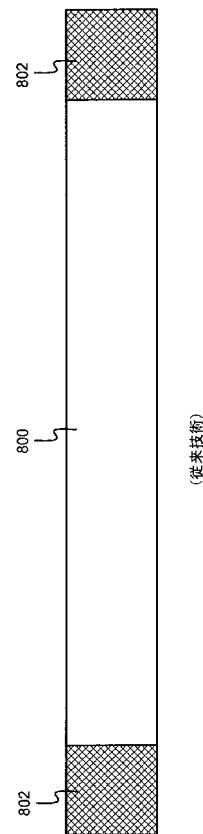
【 図 6 】



【 図 7 】



【 図 8 】



【 図 9 】

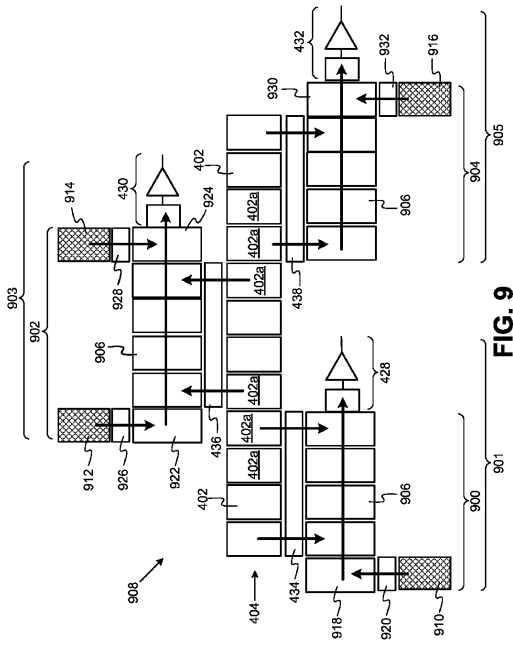
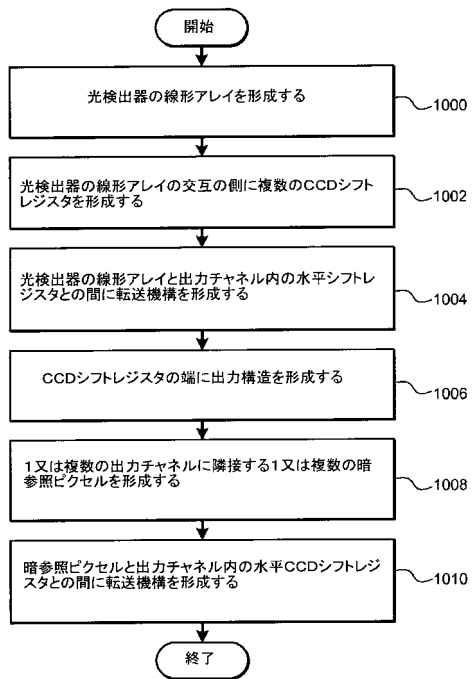


FIG. 9

【 図 10 】



## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No PCT/US2011/051715
---

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> INV. H04N5/335 H04N5/372 H04N5/369 H04N5/361 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H04N		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 59 075772 A (TOSHIBA KK) 28 April 1984 (1984-04-28) figure 2	1-14
A	----- US 2003/030736 A1 (YOSHIHARA SATOSHI [JP] ET AL) 13 February 2003 (2003-02-13) figure 1 -----	3-5, 12, 14
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "&" document member of the same patent family		
Date of the actual completion of the international search 5 December 2011		Date of mailing of the international search report 15/12/2011
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Wahba, Alexander

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No

PCT/US2011/051715

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 59075772	A	28-04-1984	NONE
-----			
US 2003030736	A1	13-02-2003	NONE
-----			

## フロントページの続き

- (31)優先権主張番号 61/388,015  
 (32)優先日 平成22年9月30日(2010.9.30)  
 (33)優先権主張国 米国(US)  
 (31)優先権主張番号 61/388,022  
 (32)優先日 平成22年9月30日(2010.9.30)  
 (33)優先権主張国 米国(US)

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA

(72)発明者 ネルソン, エドワード, ティチェノアー  
 アメリカ合衆国 1 4 6 5 0 - 2 2 0 1 ニューヨーク州, ロチェスター, ステート・ストリート  
 3 4 3

(72)発明者 ワン, シェン  
 アメリカ合衆国 1 4 6 5 0 - 2 2 0 1 ニューヨーク州, ロチェスター, ステート・ストリート  
 3 4 3

Fターム(参考) 4M118 BA11 DD01 FA08 FA33 FA44  
 5C024 CX37 CY16 EX01 GY01 GY12  
 5C051 AA01 BA03 DA03 DB01 DB06 DB08 DB12 DC02 DC03 DC07  
 FA01