

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02011/040435

発行日 平成25年2月28日 (2013. 2. 28)

(43) 国際公開日 平成23年4月7日 (2011. 4. 7)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 T 4/10 (2006. 01)	HO 1 T 4/10	G
HO 1 T 4/12 (2006. 01)	HO 1 T 4/12	F
HO 1 T 21/00 (2006. 01)	HO 1 T 21/00	

審査請求 有 予備審査請求 未請求 (全 25 頁)

出願番号	特願2011-534266 (P2011-534266)	(71) 出願人	000006231 株式会社村田製作所 京都府長岡京市東神足1丁目10番1号
(21) 国際出願番号	PCT/JP2010/066903	(74) 代理人	100092071 弁理士 西澤 均
(22) 国際出願日	平成22年9月29日 (2010. 9. 29)	(72) 発明者	澤田 恵理子 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
(11) 特許番号	特許第4984011号 (P4984011)	(72) 発明者	鷺見 高弘 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
(45) 特許公報発行日	平成24年7月25日 (2012. 7. 25)	(72) 発明者	足立 淳 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
(31) 優先権主張番号	特願2009-227193 (P2009-227193)		
(32) 優先日	平成21年9月30日 (2009. 9. 30)		
(33) 優先権主張国	日本国 (JP)		

最終頁に続く

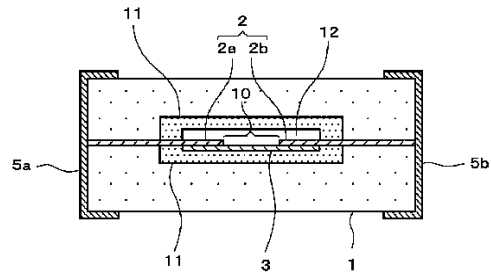
(54) 【発明の名称】 ESD保護デバイスおよびその製造方法

(57) 【要約】

放電能力に優れる一方でショート不良が少なく、かつ製造時に特別な工程を必要とせず、生産性に優れたESD保護デバイスおよびその製造方法を提供する。

ガラス成分を有するセラミック基材(1)と、セラミック基材の内部に、所定の間隔をおいて先端部が互いに対向するように形成された一方側対向電極(2a)と他方側対向電極(2b)とを備えてなる対向電極(2)と、対向電極間に、一方側対向電極と他方側対向電極のそれぞれと接続し、一方側対向電極から他方側対向電極にわたるように配設された放電補助電極(3)とを具備するESD保護デバイスにおいて、放電補助電極と、セラミック基材との間に、セラミック基材から放電補助電極にガラス成分が浸入することを防止するためのシール層(11)を備えた構成とする。

【図1】



**【特許請求の範囲】****【請求項 1】**

ガラス成分を有するセラミック基材と、

前記セラミック基材の内部に、先端部が互いに間隔をおいて対向するように形成された一方側対向電極と他方側対向電極とを備えてなる対向電極と、

前記対向電極を構成する前記一方側対向電極と前記他方側対向電極のそれぞれと接続し、前記一方側対向電極から前記他方側対向電極にわたるように配設された放電補助電極とを具備し、

前記放電補助電極と、前記セラミック基材との間に、前記セラミック基材から前記放電補助電極にガラス成分が浸入することを防止するためのシール層を備えていること

を特徴とする ESD 保護デバイス。

10

**【請求項 2】**

前記シール層とセラミック基材の界面に、前記シール層の構成材料と前記セラミック基材の構成材料とが反応することにより生成した反応生成物を含む反応層を備えていることを特徴とする請求項 1 記載の ESD 保護デバイス。

**【請求項 3】**

前記シール層の主要構成材料の塩基度 B1 と、前記セラミック基材を構成する非晶質部の塩基度 B2 との差  $B (= B1 - B2)$  が 1.4 以下であることを特徴とする請求項 1 または 2 記載の ESD 保護デバイス。

**【請求項 4】**

前記シール層は、前記セラミック基材を構成する元素の一部を含有していることを特徴とする請求項 1 ~ 3 のいずれかに記載の ESD 保護デバイス。

20

**【請求項 5】**

前記シール層は、主成分が酸化アルミニウムであることを特徴とする請求項 1 ~ 4 のいずれかに記載の ESD 保護デバイス。

**【請求項 6】**

前記セラミック基材内部には空洞部が設けられ、前記対向電極を構成する前記一方側対向電極と前記他方側対向電極の先端部が互に対応する放電ギャップ部および前記放電補助電極の前記放電ギャップ部に位置する領域が、前記空洞部に臨んでいることを特徴とする請求項 1 ~ 5 のいずれかに記載の ESD 保護デバイス。

30

**【請求項 7】**

前記放電補助電極は、金属粒子と、セラミック成分とを含むことを特徴とする請求項 1 ~ 6 のいずれかに記載の ESD 保護デバイス。

**【請求項 8】**

第一のセラミックグリーンシートの一方主面上にシール層ペーストを印刷して未焼成のシール層を形成する工程と、

前記シール層の少なくとも一部を被覆するように放電補助電極ペーストを印刷して未焼成の放電補助電極を形成する工程と、

前記第 1 のセラミックグリーンシートの一方主面上に、対向電極ペーストを印刷して、それぞれが、前記放電補助電極の一部を覆うとともに、互いに間隔をおいて配設された一方側対向電極と他方側対向電極とを備える未焼成の対向電極を形成する工程と、

40

前記対向電極を構成する前記一方側対向電極と前記他方側対向電極の先端部が互に対向する放電ギャップ部および前記放電補助電極の前記放電ギャップ部に位置する領域を覆うようにシール層ペーストを印刷して未焼成のシール層を形成する工程と、

前記第 1 のセラミックグリーンシートの一方主面上に、第 2 のセラミックグリーンシートを積層して未焼成の積層体を形成する工程と、

前記積層体を焼成する工程と

を備えることを特徴とする ESD 保護デバイスの製造方法。

**【発明の詳細な説明】****【技術分野】**

50

## 【 0 0 0 1 】

本発明は半導体装置などを静電気破壊から保護する E S D 保護デバイスおよびその製造方法に関する。

## 【 背景技術 】

## 【 0 0 0 2 】

近年、民生機器を使用するにあたって、入出力インターフェースであるケーブルの抜き差し回数が増える傾向にあり、入出力コネクタ部に静電気が印加されやすい状況にある。また、信号周波数の高周波化に伴って、設計ルールの微細化でパスが作り込みにくくなり、L S I 自体が静電気に対して脆弱になっている。

## 【 0 0 0 3 】

そのため、静電気放電 ( E S D ) ( E l e c t r o n - S t a t i c s D i s c h a r g e ) から、L S I などの半導体装置を保護する E S D 保護デバイスが広く用いられるに至っている。

## 【 0 0 0 4 】

このような E S D 保護デバイスとして、中心に不活性ガスが封入された密閉空間を有する絶縁チップ体と、同一面上にマイクロギャップを有した対向電極と外部電極とを備えた E S D 保護デバイス ( チップ型サージアブソーバ ) およびその製造方法が提案されている ( 特許文献 1 参照 ) 。

## 【 0 0 0 5 】

しかしながら、この特許文献 1 の E S D 保護デバイス ( チップ型サージアブソーバ ) においては、対向電極のマイクロギャップ間を何の補助もなく電子が直接飛び越える必要があることから、その放電能力はマイクロギャップ幅に依存する。そして、このマイクロギャップが狭くなるほどサージアブソーバとしての能力は高くなるが、特許文献 1 に記載されているような印刷工法を用いて対向電極を形成するには、ギャップ形成可能幅に限界があり、狭くし過ぎると対向電極どうしが結合してショート不良を発生させるなどの問題点がある。

## 【 0 0 0 6 】

また、特許文献 1 に記載されているように、孔を開けたシートを積層することにより空洞部を形成するようにしていることから、該空洞部にマイクロギャップを配設する必要があることなどを考慮すると、積層精度の面から、製品の小型化にも限界がある。さらに、密閉空間に封入ガスが充填された構成とするためには、積層時に封入ガス下で積層圧着を行うことが必要で、製造工程が複雑化し、生産性の低下を招くとともに、コストが増大するという問題点がある。

## 【 0 0 0 7 】

また、他の E S D 保護デバイスとして、一对の外部電極を有する絶縁性セラミック層の内部に、外部電極と導通する内部電極および放電空間を設けるとともに、放電空間に放電ガスを閉じ込めるようにした E S D 保護デバイス ( サージ吸収素子 ) およびその製造方法が提案されている ( 特許文献 2 参照 ) 。

しかしながら、この特許文献 2 の E S D 保護デバイスの場合にも、上記特許文献 1 の E S D 保護デバイスの場合と全く同様の問題点を有している。

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 0 8 】

【 特許文献 1 】 特開平 9 - 2 6 6 0 5 3 号公報

【 特許文献 2 】 特開 2 0 0 1 - 4 3 9 5 4 号公報

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 0 9 】

本発明は、上記実情に鑑みてなされたものであり、放電能力に優れる一方でショート不良が少なく、かつ製造時に特別な工程を必要とせず、生産性に優れた E S D 保護デバイス

10

20

30

40

50

とその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記課題を解決するために、本発明のESD保護デバイスは、ガラス成分を有するセラミック基材と、前記セラミック基材の内部に、先端部が互いに間隔をおいて対向するように形成された一方側対向電極と他方側対向電極とを備えてなる対向電極と、前記対向電極を構成する前記一方側対向電極と前記他方側対向電極のそれぞれと接続し、前記一方側対向電極から前記他方側対向電極にわたるように配設された放電補助電極とを具備し、前記放電補助電極と、前記セラミック基材との間に、前記セラミック基材から前記放電補助電極にガラス成分が浸入することを防止するためのシール層を備えていることを特徴としている。

10

【0011】

本発明のESD保護デバイスは、前記シール層とセラミック基材の界面に、前記シール層の構成材料と前記セラミック基材の構成材料とが反応することにより生成した反応生成物を含む反応層を備えていることを特徴としている。

【0012】

本発明のESD保護デバイスにおいては、前記シール層の主要構成材料の塩基度 $B_1$ と、前記セラミック基材の非晶質部の塩基度 $B_2$ との差 $B(=B_1 - B_2)$ が1.4以下であることが好ましい。

20

【0013】

また、前記シール層は、前記セラミック基材を構成する元素の一部を含有していることが好ましい。

【0014】

前記シール層は、主成分が酸化アルミニウムであることが好ましい。

【0015】

また、前記セラミック基材内部には空洞部が設けられ、前記対向電極を構成する前記一方側対向電極と前記他方側対向電極の先端部が互に対応する放電ギャップ部および前記放電補助電極の前記放電ギャップ部に位置する領域が、前記空洞部に臨んでいることが望ましい。

30

【0016】

前記放電補助電極は、金属粒子と、セラミック成分とを含むものであることが望ましい。

【0017】

また、本発明のESD保護デバイスの製造方法は、第一のセラミックグリーンシートの一方主面上にシール層ペーストを印刷して未焼成のシール層を形成する工程と、

前記シール層の少なくとも一部を被覆するように放電補助電極ペーストを印刷して未焼成の放電補助電極を形成する工程と、

40

前記第1のセラミックグリーンシートの一方主面上に、対向電極ペーストを印刷して、それぞれが、前記放電補助電極の一部を覆うとともに、互いに間隔をおいて配設された一方側対向電極と他方側対向電極とを備える未焼成の対向電極を形成する工程と、

前記対向電極を構成する前記一方側対向電極と前記他方側対向電極の先端部が互に対向する放電ギャップ部および前記放電補助電極の前記放電ギャップ部に位置する領域を覆うようにシール層ペーストを印刷して未焼成のシール層を形成する工程と、

前記第1のセラミックグリーンシートの一方主面上に、第2のセラミックグリーンシートを積層して未焼成の積層体を形成する工程と、

前記積層体を焼成する工程と

を備えていることを特徴としている。

50

## 【発明の効果】

## 【0018】

本発明のESD保護デバイスは、セラミック基材の内部に、先端部が互いに間隔をおいて対向するように形成された一方側対向電極と他方側対向電極とを備えてなる対向電極と、一方側対向電極と他方側対向電極のそれぞれと接続し、一方側対向電極から他方側対向電極にわたるように配設された放電補助電極とを具備するESD保護デバイスにおいて、放電補助電極と、セラミック基材との間に、セラミック基材から放電補助電極にガラス成分が浸入することを防止するためのシール層を備えているので、ガラス成分を含有するセラミック基材からのガラス成分の流入を抑制、防止して、放電補助電極部が焼結することによるショート不良などの発生を抑制することができる。

10

なお、対向電極と放電補助電極との接続部とセラミック基材との間にも、シール層を介在させることにより、ガラス成分が対向電極を通して放電補助電極に浸入することを抑制、防止することが可能になり、本発明をより実効あらしめることができる。

## 【0019】

また、シール層とセラミック基材の界面に、シール層の構成材料とセラミック基材の構成材料とが反応することにより生成した反応生成物を含む反応層を有する構成とした場合、形成されるシール層の主成分の融点よりも低い温度で焼成が行われるような製品の場合にも、シール層がセラミック基材を構成するセラミック材料に密着した、信頼性の高い製品を提供することができる。

20

## 【0020】

また、シール層の主要構成材料の塩基度 $B_1$ と、セラミック基材の非晶質部の塩基度 $B_2$ との差 $B (= B_1 - B_2)$ が1.4以下になるように構成した場合、すなわち、塩基度差を上述のように規定することにより、シール層とセラミック基材との間での過剰反応や過小反応を抑制して、ESD保護デバイスとしての機能を阻害しない反応層を備えた、信頼性の高いESD保護デバイスを提供することができる。

## 【0021】

また、シール層が、セラミック基材に含まれている元素をその一部とするようにした場合、シール部とセラミック基材間の過剰反応を抑制することが可能になり、特性の良好なESD保護デバイスを提供することができる。

## 【0022】

シール層の主成分を酸化アルミニウムとした場合、シール部とセラミック基材間の接合に関し、両者間の過剰/過小反応のない接合を得ることが可能になるとともに、セラミック基材からのガラスの流入をシール層において確実に阻止することが可能になり、放電補助電極にガラス成分が流入して焼結してしまうことによるショート不良の発生を抑制、防止することができる。

30

## 【0023】

また、セラミック基材内部に空洞部を設け、対向電極を構成する一方側対向電極と他方側対向電極の先端部が互に対応する放電ギャップ部および放電補助電極の放電ギャップ部に位置する領域を、空洞部に臨ませるように構成した場合、ESD印加時に空洞部でも放電現象が起きるため、空洞部がない場合よりも放電能力を向上させることが可能になり、さらに特性の良好なESD保護デバイスを提供することができる。

40

## 【0024】

放電補助電極を、金属粒子と、セラミック成分とを含むものとすることにより、金属粒子間にセラミック成分が介在して、金属粒子がセラミック成分が存在する分だけ間隔をおいて位置することになるため、放電補助電極ペーストを焼成することにより放電補助電極を形成する工程で、放電補助電極の焼結が緩和され、放電補助電極が焼結しすぎることによるショート不良の発生を抑制、防止することができる。また、セラミック成分を含ませることにより、シール層との過剰反応を抑制することができる。

## 【0025】

また、本発明のESD保護デバイスの製造方法は、上述のように、第一のセラミックグ

50

リーンシートにシール層ペーストを印刷して未焼成のシール層を形成する工程と、シール層の一部を被覆するように放電補助電極ペーストを印刷して未焼成の放電補助電極を形成する工程と、対向電極ペーストを印刷して、それぞれが、放電補助電極の一部を覆うとともに、互いに間隔をおいて配設された一方側対向電極と他方側対向電極とを備える未焼成の対向電極を形成する工程と、一方側対向電極と他方側対向電極の先端部が互に対向する放電ギャップ部および放電補助電極の放電ギャップ部に位置する領域を覆うようにシール層ペーストを印刷して未焼成のシール層を形成する工程と、第1のセラミックグリーンシート的一方主面上に、第2のセラミックグリーンシートを積層して未焼成の積層体を形成する工程と、積層体を焼成する工程とを備えており、各工程は通常のセラミック電子部品の製造工程で広く用いられている汎用工程であるため、量産性に優れている。また、放電ギャップ部およびそこに位置する放電補助電極部を囲むようにシール層を形成するようにしているため、放電ギャップ部および放電補助電極が、シール層によりセラミック基材を構成するセラミックから隔離されるため、ガラス成分の流入による放電補助電極の過焼結によるショート不良の発生などを確実に防止して、安定した放電性能を確保することができる。

10

なお、本発明のESD保護デバイスの製造方法においては、上記積層体を焼成する工程の前に、未焼成の積層体の表面に、対向電極と接続するように外部電極ペーストを印刷し、その後焼成することにより一度の焼成で外部電極を備えたESD保護デバイスが得られるようにすることも可能であり、また、上記積層体の焼成後に、積層体の表面に外部電極ペーストを印刷し、焼き付けることにより外部電極を形成することも可能である。

20

#### 【図面の簡単な説明】

#### 【0026】

【図1】本発明の実施例にかかる、空洞部を備えたESD保護デバイスの構成を模式的に示す正面断面図である。

【図2】本発明の実施例にかかる、空洞部を備えたESD保護デバイスの要部を拡大して示す要部拡大正面断面図である。

【図3】本発明の実施例にかかる、空洞部を備えたESD保護デバイスの内部構成を示す平面図である。

【図4】図1～3に示したESD保護デバイスの変形例を示す図である。

【図5】本発明の実施例にかかる、空洞部を備えていないESD保護デバイスの構成を模式的に示す正面断面図である。

30

【図6】本発明の実施例にかかるESD保護デバイスにおける、Bと反応層の厚みの関係を示すグラフである。

【図7】本発明の実施例にかかるESD保護デバイスの他の例を示す正面断面図である。

【図8】本発明の実施例にかかるESD保護デバイスのさらに他の例を示す正面断面図である。

【図9】本発明の実施例にかかるESD保護デバイスのさらに他の例を示す正面断面図である。

【図10】本発明の実施例にかかるESD保護デバイスのさらに他の例を示す正面断面図である。

40

#### 【発明を実施するための形態】

#### 【0027】

以下、本発明の実施例を示して、本発明の特徴とするところをさらに詳しく説明する。

#### 【実施例1】

#### 【0028】

[実施例にかかるESD保護デバイスの構成]

図1は、本発明の一実施例にかかるESD保護デバイスの構造を模式的に示す断面図であり、図2は、その要部を拡大して示す要部拡大正面断面図、図3は本発明の一実施例にかかるESD保護デバイスの内部構造を示す平面図である。

#### 【0029】

50

このESD保護デバイスは、図1～3に示すように、ガラス成分を含有するセラミック基材1と、セラミック基材1内の同一平面に形成された、先端部が互いに対向する一方側対向電極2aと他方側対向電極2bからなる対向電極(引出電極)2と、一方側対向電極2aと他方側対向電極2bの一部と接し、一方側対向電極2aから他方側対向電極2bにわたるように形成された放電補助電極3と、セラミック基材1の両端部に、対向電極2を構成する一方側対向電極2aおよび他方側対向電極2bと導通するように配設された、外部との電気的な接続のための外部電極5a, 5bを備えている。

#### 【0030】

放電補助電極3は、金属粒子とセラミック成分とを含んでおり、放電補助電極3の焼結されすぎること緩和して、過焼結によるショート不良の発生を抑制できるように構成されている。

10

金属粒子としては、銅粉や、好ましくは表面を無機酸化物やセラミック成分にてコーティングした銅粉末などを用いることが可能である。また、セラミック成分には、特別の制約はないが、より好ましいセラミック成分として、セラミック基材の構成材料を含むもの(この場合、Ba-Si-Al系)、あるいは、SiCなどの半導体成分を含むものなどが例示される。

#### 【0031】

また、対向電極2を構成する一方側対向電極2aと他方側対向電極2bの互いに対向する放電ギャップ部10、放電補助電極3の放電ギャップ部10に位置する領域は、セラミック基材1の内部に設けられた空洞部12に臨むように配設されている。すなわち、このESD保護デバイスにおいては、放電ギャップ部10や一方側対向電極2aと他方側対向電極2bを接続する放電補助電極3などの、ESD保護デバイスとしての機能を果たすべき機能部が、セラミック基材1の内部の空洞部12に臨むように配設されている。

20

#### 【0032】

そして、このESD保護デバイスにおいては、一方側対向電極2aと他方側対向電極2bの対向部分(放電ギャップ部10)、対向電極2と放電補助電極3との接続部、および放電補助電極3の放電ギャップ部10に位置する領域、空洞部12などを覆うとともに、セラミック基材1と放電補助電極3との間に介在するように、シール層11が配設されている。このシール層11は、例えば、アルミナなどのセラミック粒子からなる、ポーラスな層で、セラミック基材1に含まれているガラス成分や、焼成工程でセラミック基材1において生成するガラス成分を吸収保持(トラップ)して、ガラス成分が空洞部12やその内部の放電ギャップ部10などに流れ込むことを防止する機能を果たす。

30

#### 【0033】

放電補助電極3にガラス成分が浸透すると金属粒子が過剰焼結し、ESD印加時にCu粉どうしが融着してショート不良が発生するおそれがあるが、図1に示すように、放電ギャップ部10、対向電極2と放電補助電極3との接続部、および放電補助電極3の放電ギャップ部10に位置する領域、空洞部12などを覆うとともに、セラミック基材1と放電補助電極3との間に介在するようにシール層11をすることにより、ガラス成分が放電補助電極3に流れ込むことを防止して、ショート不良の発生を防止することができる。

#### 【0034】

なお、シール層11は、図1～3に示すESD保護デバイスのように空洞部12の全体を覆っている必要はなく、図4に示すように、少なくとも放電補助電極3とセラミック基材1との間に介在するように配設されていれば、ショート不良の発生のおそれを十分に軽減することができる。

40

#### 【0035】

以下に、上述のような構造を有するESD保護デバイスの製造方法について説明する。

#### 【0036】

### [ESD保護デバイスの製造]

#### (1)セラミックグリーンシートの作製

セラミック基材1の材料となるセラミック材料として、Ba、Al、Siを主たる成分

50

とする材料を用意する。

そして、各材料を所定の組成になるよう調合し、800～1000 で仮焼する。得られた仮焼粉末をジルコニアボールミルで12時間粉碎し、セラミック粉末を得る。

このセラミック粉末に、トルエン・エキネンなどの有機溶媒を加え混合した後、さらにバインダー、可塑剤を加え、混合することによりスラリーを作製する。

このスラリーをドクターブレード法により成形し、厚さ50 $\mu$ mのセラミックグリーンシートを作製した。

#### 【0037】

##### (2)対向電極ペーストの作製

また、一对の対向電極2a, 2bを形成するための対向電極ペーストとして、平均粒径約2 $\mu$ mのCu粉80重量%と、エチルセルロースなどからなるバインダー樹脂を調合し、溶剤を添加して3本ロールにより攪拌、混合することにより対向電極ペーストを作製した。なお、上記のCu粉の平均粒径とは、マイクロトラックによる粒度分布測定から求めた中心粒径(D50)をいう。

10

#### 【0038】

##### (3)放電補助電極ペーストの作製

さらに、放電補助電極3を形成するための放電補助電極ペーストとして、

(a)表面が無機酸化物でコートされた金属粒子(金属導体粉末)、

(b)上記(a)の金属粒子にセラミック成分を混合した混合材料、もしくは、

(c)上記(a)の金属粒子にさらに無機酸化物を混合した混合材料、もしくは、

20

(d)上記(a)の金属粒子にさらに半導体粉末を混合した混合材料

に有機ビヒクルを添加して3本ロールにより攪拌、混合することにより放電補助電極ペーストを作製した。

#### 【0039】

##### (4)シール層を形成するために用いられるシール層ペーストの作製

この実施例では、シール層ペーストとして、無機酸化物と有機ビヒクルとを含む複数種類のペーストを用意した。

#### 【0040】

なお、本発明では、シール層ペーストを主要構成材料として、その塩基度B1と、セラミック基材の非晶質部の塩基度B2との差  $B (= B1 - B2)$  が1.4以下のものを用いることが望ましいが、この実施例では表1に示すような、シール層ペーストの主成分(シール層主成分)として、無機酸化物M1～M10を用いた。

30

#### 【0041】

また、有機ビヒクルとしては、表2に示す樹脂P1およびP2と、溶媒(ターピネオール)とを、表3に示すような割合で調合した有機ビヒクルOV1を用いた。

#### 【0042】



【表 1】

試料番号	シール層 主成分	B 値	$\Delta$ B 値	融点
M 1	B a O	1.443	1.33	1923
M 2	C a O	1.000	0.89	2572
M 3	A l <sub>2</sub> O <sub>3</sub>	0.191	0.08	2054
M 4	N b <sub>2</sub> O <sub>5</sub>	0.022	-0.09	1520
M 5	T i O <sub>2</sub>	0.125	0.02	1855
M 6	Z r O <sub>2</sub>	0.183	0.07	2715
M 7	C e O <sub>2</sub>	0.255	0.15	340
M 8	M g O	0.638	0.53	2800
M 9	Z n O	0.721	0.61	1975
M 1 0	S r O	1.157	1.05	2430

10

20

30

【 0 0 4 3 】

【表 2】

試料番号	樹脂種	重量平均分子量
P 1	エトセル樹脂	$5 \times 10^4$
P 2	アルキド樹脂	$8 \times 10^3$

40

【 0 0 4 4 】

50

【表 3】

試料番号	樹脂		溶媒
	P 1	P 2	ターピネオール
OV 1	9	4.5	86.5

10

## 【0045】

ただし、シール層主成分の種類、その製造方法などに特別の制約はない。例えば、表1のM3 ( $Al_2O_3$ ) の粒径を  $D50 = 0.2 \sim 2.5 \mu m$  の範囲で変化させて特性を評価したが、特性には影響が現れないことが確認されていること、また、製法の異なるM3を用いた評価でも特性に影響が現れないことが確認されている。なお、この実施例では、シール層主成分として、 $D50 = 0.4 \sim 0.6 \mu m$  程度のものを用いた。

## 【0046】

20

[塩基度 B (B 1, B 2) について]

酸化物融体の塩基度は、対象とする系の組成から計算で求まる平均的な酸素イオン活量 (概念的塩基度) と、化学反応など外部から与えられた刺激の応答 (酸化・還元電位測定、光学スペクトル測定等) を測定して得られる酸素イオン活量 (作用点塩基度) に大別できる。

## 【0047】

酸化物融体の本質や構造に関する研究、組成パラメータとして用いる場合には概念的塩基度を用いることが望ましい。一方、酸化物融体が関与する種々の現象は作用点塩基度で整理する方が適している。本願における塩基度は、前者の概念的塩基度である。

すなわち、酸化物 (無機酸化物)  $M_iO$  の  $M_i - O$  間の結合力は、陽イオンと酸素イオン間の引力で表すことができ、下記の式 (1) で表される。

30

## 【0048】

$$A_i = Z_i \cdot Z_{O^{2-}} / (r_i + r_{O^{2-}})^2 = 2 Z_i / (r_i + 1.4)^2 \dots \dots (1)$$

$A_i$  : 陽イオン - 酸素イオン間引力、

$Z_i$  : i 成分陽イオン価数、

$r_i$  : i 成分陽イオン半径 ( )、

## 【0049】

単成分酸化物  $M_iO$  の酸素供与能力は、 $A_i$  の逆数で与えられるため、下記の式 (2) が成り立つ。  $B_i^0 = 1 / A_i \dots \dots (2)$

ここで、酸素供与能力を観念的に、かつ、定量的に取り扱うために、得られた  $B_i^0$  値を指標化する。

40

## 【0050】

上記 (2) 式で得られた  $B_i^0$  値を下記 (3) 式に代入し、計算しなおすことにより、全ての酸化物の塩基度を定量的に取り扱うことができるようになる。

$$B_i = (B_i^0 - B_{SiO_2}^0) / (B_{CaO}^0 - B_{SiO_2}^0) \dots \dots (3)$$

なお、指標化時には、CaO の  $B_i$  値を 1.000 ( $B_i^0 = 1.43$ )、 $SiO_2$  の  $B_i$  値を 0.000 ( $B_i^0 = 0.41$ ) と定義する。

## 【0051】

表1に示す各無機酸化物 M 1 ~ M 10 と、表3に示すような組成の有機ビヒクル OV 1 を表3に示すような割合で調合し、3本ロールミルなどによって混練・分散させることに

50

よって、表 4 に示すようなシール層ペースト P 1 ~ P 1 0 を作製した。

【 0 0 5 2 】

【表 4】

試料 番号	シール層構成成分 (体積%)										有機 ビビクル	
	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10		
P1	18.8	-	-	-	-	-	-	-	-	-	-	81.2
P2	-	18.8	-	-	-	-	-	-	-	-	-	81.2
P3	-	-	18.8	-	-	-	-	-	-	-	-	81.2
P4	-	-	-	18.8	-	-	-	-	-	-	-	81.2
P5	-	-	-	-	18.8	-	-	-	-	-	-	81.2
P6	-	-	-	-	-	18.8	-	-	-	-	-	81.2
P7	-	-	-	-	-	-	18.8	-	-	-	-	81.2
P8	-	-	-	-	-	-	-	18.8	-	-	-	81.2
P9	-	-	-	-	-	-	-	-	18.8	-	-	81.2
P10	-	-	-	-	-	-	-	-	-	18.8	-	81.2

#### (5) 空洞部形成用の樹脂ペーストの作製

上述の空洞部12を形成するためのペーストとして、樹脂、有機溶剤、有機バインダーなど、焼成工程で分解、燃焼して消失する樹脂ペーストを用意した。

【0054】

#### (6) 各ペーストの印刷

この実施例では、図1～3に示すように空洞部12を備えた構造を有するESD保護デバイスと、図5に示すように空洞部を備えていないESD保護デバイスを作製した。

【0055】

なお、図1～3、図5は焼成済みのESD保護デバイスを示すものであり、ESD保護デバイスを製造するにあたって各ペーストを塗布する工程では、各部が未焼成の状態であるが、理解を容易にするため、塗布された各ペーストを焼成することにより形成された各部を備えた図1～3、図5を参照し、各図に付された符号を用いて説明を行う。

【0056】

まず、第1のセラミックグリーンシートにシール層ペーストを塗布して未焼成のシール層11を形成する。

【0057】

それから、シール層11上に放電補助電極ペーストを所定のパターンとなるように、スクリーン印刷法により印刷することにより未焼成の放電補助電極3を形成する。

【0058】

さらに、対向電極ペーストを塗布して、対向電極を構成する一方側対向電極2a、他方側対向電極2bを形成する。これにより、一方側対向電極2aと他方側対向電極2bの互いに対向する先端部どうし間には、放電ギャップ10(図1～3参照)が形成される。

なお、この実施例では、焼成工程などを経て得られるESD保護デバイスにおいて、対向電極2を構成する一方側対向電極2a、他方側対向電極2bの幅W(図3)が $100\mu\text{m}$ 、放電ギャップ10の寸法G(図3)が $30\mu\text{m}$ となるようにした。

【0059】

それから、対向電極2および放電補助電極3の上から、空洞部12を形成すべき領域に、空洞部形成用の樹脂ペーストを塗布する。

【0060】

さらに、その上から空洞部形成用の樹脂ペーストを覆うように、シール層ペーストを塗布して未焼成のシール層11を形成する。

なお、シール層ペーストをはじめとして、各ペーストは直接塗布対象上に塗布してもよく、また、転写工法など他の方法で塗布してもよい。

【0061】

また、各ペーストの塗布の順序や具体的なパターンなどは上記の例に限定されるものではない。ただし、対向電極と放電補助電極は常に隣接するように設置される必要がある。また、シール層はセラミック基材を構成するセラミックと電極間に配置される構造とすることが必要である。

【0062】

#### (7) 積層、圧着

上述のようにして、シール層ペースト、放電補助電極ペースト、対向電極ペースト、樹脂ペースト、シール層ペーストの順で各ペーストを塗布した第1のセラミックグリーンシート上に、ペーストの塗布されていない第2のセラミックグリーンシートを積層し、圧着する。ここでは厚み $0.3\text{mm}$ の積層体が形成されるようにした。

【0063】

#### (8) 焼成、外部電極の形成

積層体を所定の寸法にカットした後、 $\text{N}_2/\text{H}_2/\text{H}_2\text{O}$ を用いて雰囲気制御した焼成炉にて、最高温度 $980\sim 1000$ の条件で焼成した。その後、焼成済みのチップ(試料)の両端に外部電極ペーストを塗布し、さらに雰囲気制御した焼成炉にて焼き付けることにより、図1～3に示すような構造を有するESD保護デバイスを得た。

10

20

30

40

50

## 【 0 0 6 4 】

また、上記(6)の各ペーストの印刷の工程で、空洞部形成用の樹脂ペーストを塗布する工程を省いて、他の工程は上述のように実施することにより、図5に示すような空洞部を備えていないESD保護デバイスを作製した。

## 【 0 0 6 5 】

なお、この実施例では、特性を評価するため、シール層ペーストとして、表4に示すシール層ペーストP1～P10を用い、空洞部を備えていないESD保護デバイス(表5の試料番号1～10の試料)と、空洞部を備えているESD保護デバイス(表5の試料番号12～21の試料)を作製した。

また、比較のため、空洞部を備えておらず、シール層も備えていないESD保護デバイス(表5の試料番号11の試料)と、空洞部を備えているが、シール層を備えていないESD保護デバイス(表5の試料番号22の試料)を作製した。

## 【 0 0 6 6 】

【表 5】

試料 番号	シール層ペーパースト									
	P1	P2	P3	P4	P5	P6	P7	P8	P9	P10
1	○	-	-	-	-	-	-	-	-	-
2	-	○	-	-	-	-	-	-	-	-
3	-	-	○	-	-	-	-	-	-	-
4	-	-	-	○	-	-	-	-	-	-
5	-	-	-	-	○	-	-	-	-	-
6	-	-	-	-	-	○	-	-	-	-
7	-	-	-	-	-	-	○	-	-	-
8	-	-	-	-	-	-	-	○	-	-
9	-	-	-	-	-	-	-	-	○	-
10	-	-	-	-	-	-	-	-	-	○
*11	-	-	-	-	-	-	-	-	-	-
12	○	-	-	-	-	-	-	-	-	-
13	-	○	-	-	-	-	-	-	-	-
14	-	-	○	-	-	-	-	-	-	-
15	-	-	-	○	-	-	-	-	-	-
16	-	-	-	-	○	-	-	-	-	-
17	-	-	-	-	-	○	-	-	-	-
18	-	-	-	-	-	-	○	-	-	-
19	-	-	-	-	-	-	-	○	-	-
20	-	-	-	-	-	-	-	-	○	-
21	-	-	-	-	-	-	-	-	-	○
*22	-	-	-	-	-	-	-	-	-	-

\*印：本発明の範囲外(シール層なし)

10

20

30

40

【0067】

[特性の評価]

次に、上述のようにして作製した各ESD保護デバイス(試料)について、以下の方法で各特性を調べた。

【0068】

(1)反応層の厚み

50

試料を厚み方向に沿って切断し、切断面を研磨した後、シール層と、セラミック基材との界面をSEM、およびWDXにて観察し、前記界面に形成されている反応層の厚みを調べた。

【0069】

(2) ショート特性

8 kV × 50 ショット、20 kV × 10 ショットの2条件で各試料に電圧を印加し、 $\log I R > 6$  の試料については、ショート特性が良好( )と評価し、電圧の連続印加中に一度でも $\log I R < 6$  となった試料についてはショート特性が不良(x)と評価した。

【0070】

(3) VpeakおよびVclamp

IECの規格、IEC 61000-4-2に基づき、8 kVの接触放電にて、ピーク電圧値：Vpeak、および波頭値から30 ns後の電圧値：Vclampを測定した。印加回数は、各試料20回とした。

Vpeak\_max 900 Vの試料をVpeakが良好( )と評価し、Vclamp\_max 1000 Vとなる試料をVclampが良好( )と評価した。

【0071】

(4) 繰り返し特性

ショート：8 kV × 100 ショット

Vclamp：8 kV × 1000 ショット

の負荷をかけ、全測定結果が $\log I R > 6$ 、Vclamp\_max 1000 Vとなる試料を繰り返し特性が良好( )と評価した。

【0072】

(5) 基板割れ，基板反り

焼き上がった製品の外観を目視観察、また断面研磨後の製品を顕微鏡観察し、割れが発生していない試料を良好( )と評価した。また、基板反りについては、水平板上に製品を置き、中央部や端部に浮きが存在していないものを良好( )と評価した。

上述のようにして特性を評価した結果を表6に示す。

【0073】

10

20



【表 6】

試料 番号	Δ B	反応層 厚み (μ m)	シヨート特性		V peak	V clamp	繰り返し 特性	基板割れ 基板反り	総合評価
			8 k V	20 k V					
1	1.33	43.6	○	○	○	○	○	○	○
2	0.89	5.1	○	○	○	○	○	○	○
3	0.08	1.9	○	○	○	○	○	○	○
4	-0.09	1.6	○	○	○	○	○	○	○
5	0.02	4.2	○	○	○	○	○	○	○
6	0.07	2.0	○	○	○	○	○	○	○
7	0.15	1.6	○	○	○	○	○	○	○
8	0.53	5.1	○	○	○	○	○	○	○
9	0.61	6.0	○	○	○	○	○	○	○
10	1.05	30.8	○	○	○	○	○	○	○
*11	-	-	○	×	○	○	×	○	×
12	1.33	-	○	○	○	○	○	○	○
13	0.89	-	○	○	○	○	○	○	○
14	0.08	-	○	○	○	○	○	○	○
15	-0.09	-	○	○	○	○	○	○	○
16	0.02	-	○	○	○	○	○	○	○
17	0.07	-	○	○	○	○	○	○	○
18	0.15	-	○	○	○	○	○	○	○
19	0.53	-	○	○	○	○	○	○	○
20	0.61	-	○	○	○	○	○	○	○
21	1.05	-	○	○	○	○	○	○	○
*22	-	-	○	×	○	○	×	○	×

\*印：本発明の範囲外（シール層なし）

10

20

30

40

50

まず、反応層の厚みに関しては、表 6 に示すように、試料番号 1 ~ 10 の各試料において、B 値（表 1 参照）と反応層の厚みの間に相関関係が存在し、B 値が大きくなるほど反応層厚みが厚くなる傾向があることが確認された（図 6 参照）。

【 0 0 7 5 】

なお、試料番号 1 ~ 10 の試料（すなわち、B が 1 . 4 以下の試料）においては、シール層とセラミック基材を構成するセラミックの界面の密着力は十分に確保されており、焼成温度がシール層を構成する材料の融点より低い場合にも、使用可能であることが確認された。

【 0 0 7 6 】

試料番号 1 2 ~ 2 1 の試料は、試料番号 1 ~ 1 0 の試料と同セラミック種、同焼成条件で作製された試料であり、反応層の厚みも試料番号 1 ~ 1 0 の試料の場合と同様であることが明らかであることから、反応層の厚みを測定していない。

10

また、試料番号 1 1、2 2 の試料はシール層を設けていない試料であるため、反応層の厚みは測定していない。

【 0 0 7 7 】

ショート特性に関しては、試料番号 1 ~ 1 0、1 2 ~ 2 1 の各試料は、初期ショートおよび連続 E S D 印加後のいずれにおいてもショート不良は発生せずショート特性については何ら問題がないことが確認された。

【 0 0 7 8 】

一方、シール層を設けていない試料番号 1 1、2 2 の試料の場合、8 k V での評価ではショート不良は発生しなかったものの、挿入される電圧値が高くなるとショート発生率が上昇し、表 6 には示していないが、特に空洞部を備えていない試料番号 1 1 の試料は、試料番号 2 2 の試料よりもショート発生率が高くなることが確認された。これは、放電補助電極の上下の両面が、セラミック基材を構成するセラミックに直接に接している試料番号 1 1 の試料の方が、放電補助電極の下面側のみをセラミックに接している試料番号 2 2 の試料よりもセラミックからのガラス成分流入量が多くなり、その放電補助電極の焼結が進んでしまったことが原因であると考えられる。なお、放電補助電極が過焼結になると、Cu 粉どうしが近接し、E S D 印加時に Cu 粉どうしが融着してショート不良を起こしやすくなる。

20

【 0 0 7 9 】

また、試料番号 1 1 の試料については、試料番号 2 2 の試料よりも連続 E S D 印加時のショート不良発生率が高くなることが確認された。

30

【 0 0 8 0 】

また、V peak、V clamp に関しては、以下の知見が得られた。すなわち、試料番号 1 ~ 2 2 のいずれの試料においても、V peak、V clamp について必要な特性が得られており、E S D の印加時に素早く保護素子内で放電現象が起きていることがわかる。なお、表 6 には数値は示していないが、V peak、V clamp の値は、空洞部が存在する試料番号 1 2 ~ 2 2 の試料の方が、空洞部が存在しない試料番号 1 ~ 1 1 の試料よりも低くなる傾向があることが確認されており、空洞部を有する方がより放電能力が高くなることが確認された。

【 0 0 8 1 】

40

また、繰り返し特性に関しては、以下の知見が得られた。すなわち、試料番号 1 ~ 1 0、1 2 ~ 2 1 の各試料においては、電圧の印加回数が増えても放電能力は良好に保たれることが確認された。

ただし、シール層を備えていない試料番号 1 1、2 2 の試料の場合、V peak、V clamp については必要な特性が得られたが、ショート特性に関しては連続印加中にショートが発生するものが見られた。なお、ショート発生率に関しては、表 6 には示していないが、空洞部を有する構造のものの方が低くなることが確認された。これは、空洞部を有するものの方が放電補助電極の焼結が進行しにくいことによるものと考えられる。

【 0 0 8 2 】

また、基板割れ、基板反りに関しては、表 6 に示すように、シール層にセラミック基板

50

を構成する元素の一部を含有する材料を用いた場合、もしくは表 1 に示されている他の材料を用いた場合のいずれにおいても、 $B$  (シール層を構成する主成分の塩基度  $B_1$  と、セラミック基材を構成するセラミックの非晶質部の塩基度  $B_2$  との差  $B$ ) が 1.33 以下である場合には、基板割れ、基板反りは発生しないことが確認された。なお、表 6 に示していない他の試料についての基板割れ、基板反りに関する挙動などから、 $B$  が 1.4 以下であれば構造破壊などの問題のない、良好なシール層を形成できることが確認されている。

#### 【0083】

空洞部の有無に関しては、上でも少し説明したように、表 6 には示していないが、空洞部を有する試料番号 12 ~ 22 の試料の場合、空洞部を有しない試料番号 1 ~ 11 の試料と比べて、 $V_{peak}$ 、 $V_{clamp}$ に関する特性が良いことが確認されている。これは、空洞部を有することで放電補助電極部以外でも空中で放電が起こり、外部へ排出される電子量が多くなるためだと推察される。

10

#### 【0084】

また、背景技術の欄で説明した特許文献 1 および 2 の ESD 保護デバイスの場合、空洞部に不活性ガスなどを封入して製品を作製しているために、封入すべきガス雰囲気下での積層が可能な設備を用いることが必要となるが、本発明の ESD 保護デバイスの場合、樹脂ペーストを印刷し、焼成時に分解・燃焼させる(消失させる)ことにより空洞部を形成するようにしているので、特別な設備を必要とせず、設備コストの低減を図ることができる。

20

#### 【0085】

また、本発明では、印刷工法にて空洞部を形成することができるため、積層時の積みずれの影響を、特許文献 1 および 2 の従来技術と比べて小さく抑えることができる。

#### 【0086】

また、本発明では、空洞部に不活性ガスを封入していないが、本発明の方法で作製した試料に対し、低温雰囲気下(-55 / 1000 h)、あるいは高温雰囲気下(125 / 1000 h)に保管したり、湿中負荷(85 / 85%RH / 15V / 1000 h)、あるいは熱衝撃(-55 / 125 / 400 cycle)を与えたりした場合に、ショートや放電電圧特性(V特性)への影響は全く認められず、空洞部への不活性ガスの封入は必要がなく、汎用工法での作製が可能であることが確認された。

30

#### 【0087】

上記実施例より、本発明によれば、ガラスを含有するセラミック基材からのガラス成分の放電補助電極や放電ギャップ部への流入を、シール層により抑制して、放電能力に優れ、信頼性の高い ESD 保護デバイスを効率よく製造できることが確認された。

#### 【0088】

##### [変形例]

上記実施例では、空洞部を備えた図 1 ~ 4 に示す構造を有する ESD 保護デバイス、空洞部を備えていない図 5 に示す構造を有する ESD 保護デバイスを例にとって説明したが、本発明が適用された ESD 保護デバイスの例としては、そのほかにも、

(1) 図 7 に示すように、空洞部 12 を備え、該空隙部 12 を取り囲むように放電補助電極 3 が配設され、その放電補助電極 3 を取り囲むようにシール層 11 が配設された構造を有する ESD 保護デバイス、

40

(2) 図 8 に示すように、空洞部を備えず、対向電極 2 を構成する一方側および他方側対向電極 2a, 2b の先端部が放電補助電極 3 に埋没するように配設され、放電補助電極 3 を取り囲むようにシール層 11 が配設された構造を有する ESD 保護デバイス、

(3) 図 9 に示すように、空洞部を備えず、対向電極 2 の全体および放電補助電極 3 の全体が、両主面側からシール層 11 により挟まれた構造を有する ESD 保護デバイス、

(4) 図 10 に示すように、空洞部を備えず、対向電極 2 の放電補助電極 3 との接続部および該接続部間(放電ギャップ 10)が、両主面側からシール層 11 により挟まれてセラミック基材 1 を構成するセラミックから隔てられた構造を有する ESD 保護デバイス

50

などが挙げられる。

【0089】

ただし、シール層や空洞部の具体的な形状や配設態様、対向電極や放電補助電極の具体的な構成などに関しては、図7～10に示した構成以外のさらに他の構成とすることも可能である。

【0090】

また、本発明のESD保護デバイスにおいては、シール層の主要構成材料の塩基度B1と、セラミック基材を構成するセラミックの非晶質部の塩基度B2との差(B値)と反応層厚みには相関関係があるため、シール層の構成材料に所定のB値を有する材料を用いることにより、希望する厚みを有する反応層を形成することが可能なシール層ペーストを得ることが可能になり、かかるシール層ペーストを用いることにより、所望の特性を有するESD保護デバイスを効率よく製造することができる。

10

【0091】

なお、本発明は上記実施例に限定されるものではなく、シール層を構成する材料の種類や形成方法、空洞部の形成方法、対向電極や放電補助電極の構成材料やその具体的な形状、セラミック基材を構成するガラスを含むセラミックの組成などに関し、発明の範囲内において、種々の応用、変形を加えることが可能である。

【産業上の利用可能性】

【0092】

上述のように、本発明によれば、安定した特性を備え、繰り返して静電気を印加しても特性の劣化を生じないESD保護デバイスを提供することが可能になる。したがって、本発明は半導体装置などをはじめとする種々の機器、装置の保護のために用いられるESD保護デバイスの分野に広く適用することが可能である。

20

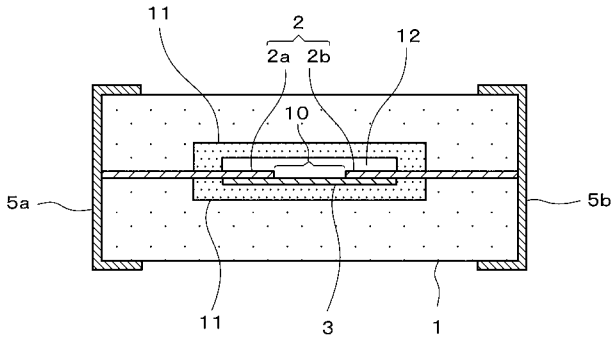
【符号の説明】

【0093】

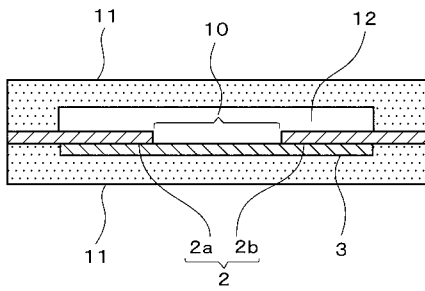
1	セラミック基材
2	対向電極
2 a	対向電極を構成する一方側対向電極
2 b	対向電極を構成する他方側対向電極
3	放電補助電極
5 a , 5 b	外部電極
1 1	シール層
1 2	空洞部
1 0	放電ギャップ部
W	対向電極の幅
G	放電ギャップ部の寸法

30

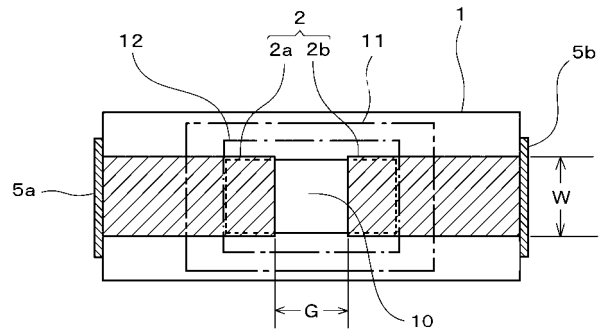
【図 1】



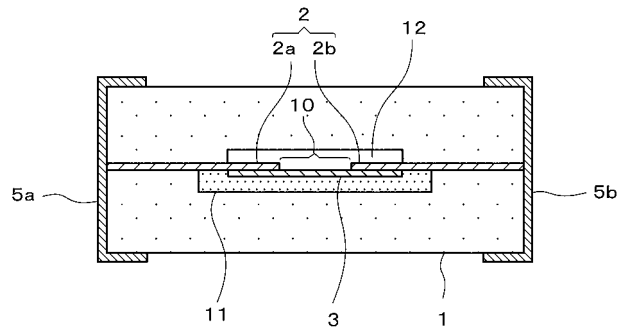
【図 2】



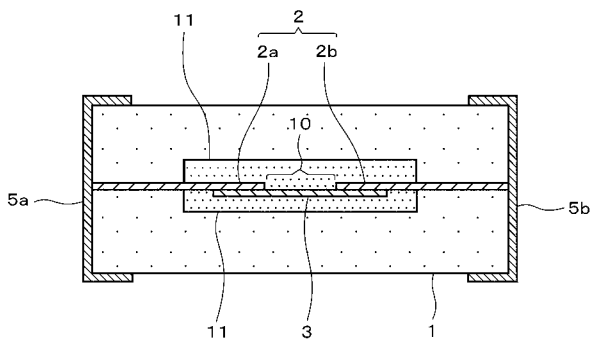
【図 3】



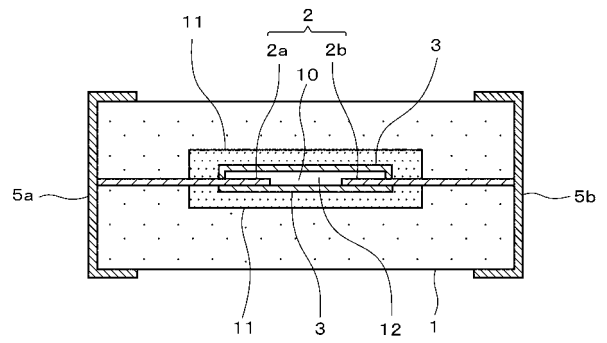
【図 4】



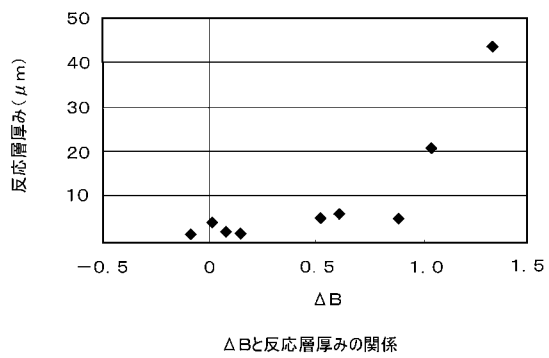
【図 5】



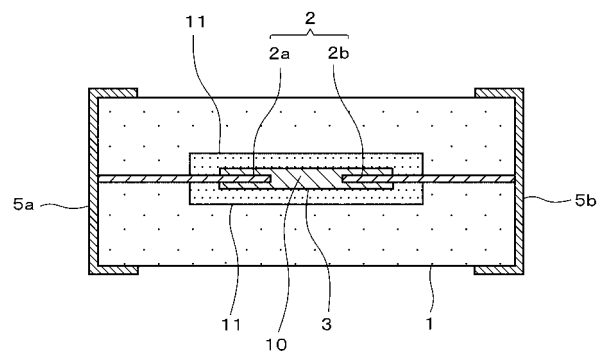
【図 7】



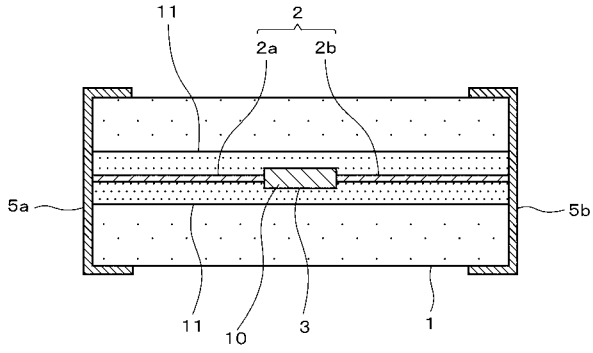
【図 6】



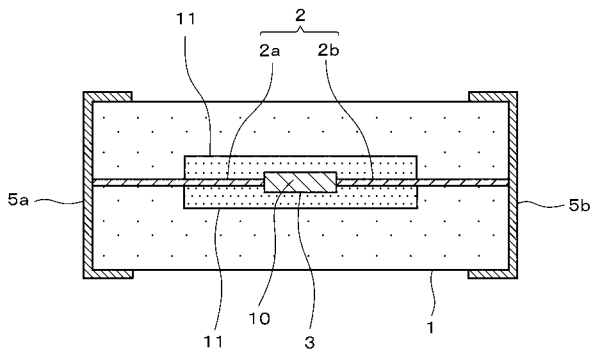
【図 8】



【 図 9 】



【 図 10 】



## 【 国際調査報告 】

<b>INTERNATIONAL SEARCH REPORT</b>		International application No. PCT/JP2010/066903
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> H01T4/12(2006.01) i, H01T4/10(2006.01) i, H01T21/00(2006.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01T4/00-4/12, H01T4/10, H01T21/00, H01C7/12		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2010 Kokai Jitsuyo Shinan Koho 1971-2010 Toroku Jitsuyo Shinan Koho 1994-2010		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2009/001649 A1 (Murata Mfg. Co., Ltd.), 31 December 2008 (31.12.2008), entire text; all drawings (Family: none)	1-8
A	WO 2008/146514 A1 (Murata Mfg. Co., Ltd.), 04 December 2008 (04.12.2008), entire text; all drawings & JP 4247581 B & US 2009/0067113 A1 & EP 2061123 A1	1-8
A	JP 2005-276666 A (Mitsubishi Materials Corp.), 06 October 2005 (06.10.2005), entire text; all drawings (Family: none)	1-8
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 13 December, 2010 (13.12.10)		Date of mailing of the international search report 28 December, 2010 (28.12.10)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

国際調査報告		国際出願番号 PCT/JP2010/066903									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01T4/12(2006.01)i, H01T4/10(2006.01)i, H01T21/00(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01T4/00-4/12, H01T4/10, H01T21/00, H01C7/12											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2010年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2010年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2010年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2010年	日本国実用新案登録公報	1996-2010年	日本国登録実用新案公報	1994-2010年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2010年										
日本国実用新案登録公報	1996-2010年										
日本国登録実用新案公報	1994-2010年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	WO 2009/001649 A1 (株式会社村田製作所) 2008.12.31, 全文, 全図 (ファミリーなし)	1-8									
A	WO 2008/146514 A1 (株式会社村田製作所) 2008.12.04, 全文, 全図 & JP 4247581 B & US 2009/0067113 A1 & EP 2061123 A1	1-8									
A	JP 2005-276666 A (三菱マテリアル株式会社) 2005.10.06, 全文, 全図 (ファミリーなし)	1-8									
<input type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献									
国際調査を完了した日 13.12.2010		国際調査報告の発送日 28.12.2010									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 高橋 学	3X 9142								
		電話番号 03-3581-1101	内線 3372								



## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。