

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 8 月 25 日(25.08.2011)

PCT

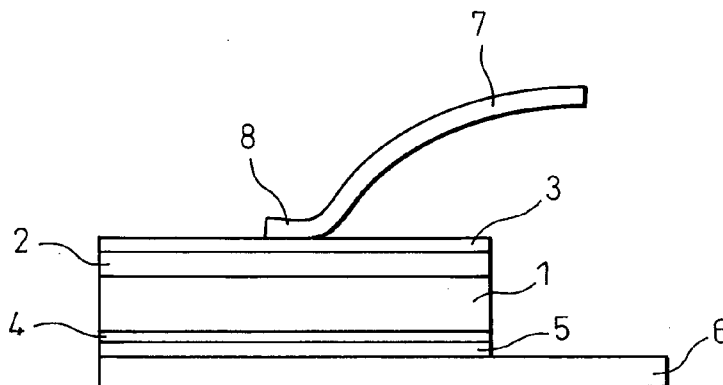
(10) 国際公開番号
WO 2011/102547 A1

- (51) 国際特許分類:
H01L 23/48 (2006.01) H01L 21/60 (2006.01)
- (21) 国際出願番号: PCT/JP2011/054215
- (22) 国際出願日: 2011 年 2 月 18 日(18.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-034284 2010 年 2 月 19 日(19.02.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 新日本製鐵株式会社 (NIPPON STEEL CORPORATION) [JP/JP]; 〒1008071 東京都千代田区丸の内二丁目 6 番 1 号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 平野 芳生 (HIRANO, Hosei) [JP/JP]; 〒1008071 東京都千代田区丸の内二丁目 6 番 1 号新日本製鐵株式会社内 Tokyo (JP).
- (74) 代理人: 青木 篤, 外 (AOKI, Atsushi et al.); 〒1058423 東京都港区虎ノ門三丁目 5 番 1 号 虎ノ門 3 7 森ビル青和特許法律事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: POWER SEMICONDUCTOR ELEMENT

(54) 発明の名称: 電力用半導体素子

図1



wherein the connecting terminal and the electrode are directly bonded.

(57) 要約:

(57) Abstract: Disclosed is a power semiconductor element having a bonding portion wherein crack destruction due to heat cycle is reduced, while having an electrode, a connecting terminal, and a semiconductor element substrate electrically connected, even in an environment at a temperature of 150°C or higher, at which a wide-band-gap semiconductor can operate. In the power semiconductor element, the electrode is laminated on a wide-band-gap semiconductor element substrate, and the connecting terminal for connecting the electrode to external wiring is bonded on the electrode, and the power semiconductor element can operate in the environment at a temperature of 150°C or higher. The power semiconductor element is characterized in that the maximum difference among the three linear expansion coefficients of the electrode, a core material with which the connecting terminal is formed, and the semiconductor element substrate is $5.2 \times 10^{-6}/K$, and that the power semiconductor element has the bonding portion

[続葉有]

WO 2011/102547 A1



150°C以上のような、ワイドバンドギャップ半導体が作動可能な温度環境下であっても、電極、接続端子、及び半導体素子基板が導通接続されながら、ヒートサイクルによる亀裂破壊が低減された接合部を有する電力用半導体素子を提供する。ワイドバンドギャップ半導体素子基板に電極が積層されると共に、電極には外部配線へ接続するための接続端子が接合されており、150°C以上の温度環境下で作動可能な電力用半導体素子であって、前記電極、接続端子を形成する芯材、及び前記半導体素子基板の3つの線膨張係数の差が、最大で $5.2 \times 10^{-6}/K$ であり、かつ、前記接続端子と電極とが直接接合されてなる接合部を有することを特徴とする電力用半導体素子である。

明 細 書

発明の名称

電力用半導体素子

技術分野

本発明は、高温環境下で使用可能な電力用半導体素子に関する。

背景技術

電力変換用の素子として、ダイオード、トランジスタ、MOSFET、及びIGBTなどが採用される。これら素子は、一般にシリコン半導体材料により形成される。素子製造プロセスにより種々の処理が施されたシリコン半導体材料をダイシングすることによって、所定の機能を有する半導体チップが取得される。半導体チップは、半導体チップ表面に形成される電極が、他端が外部と接続するための電極に接続されるワイヤー（接続線）に半田を介して接合され、素子やモジュールとして組み立てられる。

半導体チップ表面に形成される電極と、ワイヤーとの接合に使用される半田は、一般的にSn/Pb系である。Sn/Pb系半田の融点は、約180℃である。半田の融点付近まで半田の温度が上昇すると、半田が軟化して、半導体チップ表面に形成される電極と、ワイヤーとの間の接合を維持できなくなる可能性がある。このため、表面に形成される電極と、ワイヤーとの間の接合にSn/Pb系半田が使用される半導体素子は、150℃程度の温度以下の温度で使用されることが一般的である。また、半田が使用される半導体素子において、ヒートサイクル破壊モードも知られている。ヒートサイクル破壊モードは、半田の熔融温度に到達しない場合であっても

、通電、非通電の繰り返し等で生じる破壊モードである。ヒートサイクル破壊モードは、半導体チップ、ワイヤー、及び半田の個々の線膨脹係数が異なるため、これらの接合部にせん断応力が生じ、ヒートサイクルにより亀裂が発生し、接合部が破壊されるという現象である（非特許文献 1 参照）。

半田によって接合される接合部の信頼性を高めるための種々の技術が知られる。特許文献 1 には、接続端子と半導体素子とを接合するために、融点異なる 2 種類の半田を用いる技術が開示されている。半田厚みを確保するために高融点の半田を使用するとともに、高融点の半田は、低融点の半田で被膜される。

また、特許文献 2 には、シリコン半導体チップとアルミニウムワイヤーとが使用されるパワー半導体モジュールにおける問題点が開示される。シリコンチップと、アルミニウムワイヤーとは、線膨脹率に大きな差がある。このため、モジュールが加熱、又は冷却するときにワイヤーとパッド（電極）との間の接合界面に高い熱応力が発生する。この熱応力が繰り返して働くことにより、短時間でワイヤーが剥離する可能性がある。そして、このような問題を解決するために、超音波ワイヤーボンディングでパッドに接合されたアルミニウムワイヤー接合部に発生する熱応力、具体的にはパッドに接合されたワイヤーに発生する引張応力を軽減するように、パッドに溝を形成するなどの幾何学的な加工を施す技術が開示されている。

半導体チップと接続されるワイヤーとして、一般的に、金（Au）、銅（Cu）、及びアルミニウム（Al）等を主とした金属ワイヤーが使用される。特許文献 3 には、半導体装置、又は電子機器類の内部で使用する電子ワイヤー用複合金属線材が開示される。この電子ワイヤー用複合金属線材は、タングステン（W）の芯を銅（Cu）被覆層で被覆することにより、極細線での強度を確保するこ

とを可能にする。

一方、近年、従来のシリコン半導体材料と比較して、半導体として機能とする真性領域温度が高く、高温での動作が可能であり、かつ飽和ドリフト速度、及び絶縁破壊電界が大きいワイドバンドギャップ半導体と称される炭化珪素 (SiC)、窒化ガリウム (GaN)、及びダイヤモンド等の素子を用いたデバイスの開発や実用化が進みつつある。ワイドバンドギャップ半導体では、 $250^{\circ}\text{C} \sim 600^{\circ}\text{C}$ の高温下での動作実験も報告されている（非特許文献2）。

ワイドバンドギャップ半導体により形成される素子を使用することにより、高温下で素子を動作させることが可能になる。例えば、野外、又は自動車の車内などの高温下に曝される環境下において、ワイドバンドギャップ半導体により形成される素子は、空冷などの簡便な冷却装置によって安定的に動作させることが可能である。また、ワイドバンドギャップ半導体は、電流密度が高く、又は高周波動作で動作するために素子の温度が高くなる場合でも、最大使用温度に自由度を持たせることができるなど、従来のシリコン半導体にはない利点を持つ。さらに、絶縁破壊電界強度が高いため、ショットキーバリアダイオード、及びMOSFETなどのユニポーラデバイスを、高電圧の高周波スイッチング回路において使用できるため、高出力電源機器を小型化できるなどの利点を有する。

先行技術文献

特許文献

特許文献1 特開2006-339174号公報

特許文献2 特開平10-199923号公報

特許文献3 特開平10-130882号公報

非特許文献

非特許文献 1 両角朗、山田克己、宮坂忠志 “パワー半導体モジュールにおける信頼性設計技術” 富士時報 vol.74 No.2 p.145-148 (2001)

非特許文献 2 吉田貞史 “ワイドバンドギャップ半導体による高パワーデバイス特性の向上” 電子技術総合研究所彙報 第62巻 第10, 11号 p.493-507 (1998)

発明の概要

発明が解決しようとする課題

ワイドバンドギャップ半導体材料で形成される素子が高温で動作されるとき、ワイドバンドギャップ半導体材料と、接続端子とを接合する接合部材として半田を採用することはできない。上述のように一般的に使用される半田の融点は、180℃程度であり、この温度は、ワイドバンドギャップ半導体材料で形成される素子の動作可能な温度よりも低いためである。例えば、Sn/Pb系半田では、150℃以上の温度で半田が軟化して、電気的な接合を維持できない。また、高い融点を有する他の成分系の半田を採用する場合であっても、半田として適切な特性を有する材料系は、260℃以下である。このため、260℃以上の温度で電気的な接合を維持することができる半田は、存在しない。

一方、半田接合以外の接合技術として、アルミニウムワイヤー等を半導体チップに直接圧着を行う技術がある。しかしながら、アルミニウムワイヤー等の材料と、半導体チップとは、線膨脹係数に差があるために、ヒートサイクルによって、圧着接合部が破壊される可能性がある。両者の線膨脹係数は、室温付近では1桁異なる。具体的には、ワイドバンドギャップ半導体である炭化珪素の線膨脹係数は、 $4.2 \times 10^{-6} / \text{K}$ (a軸) であり、GaNの線膨脹係数は、

5. $6 \times 10^{-6} / \text{K}$ (a 軸) であり、ダイヤモンドの線膨脹係数は、 $1.1 \times 10^{-6} / \text{K}$ である。一方、パワーデバイスの接合ワイヤーとして一般的に使用されるアルミニウムの線膨脹係数は、 $23 \times 10^{-6} / \text{K}$ 、銅の線膨脹係数は、 $16.8 \times 10^{-6} / \text{K}$ 、金の線膨脹係数は、 $14.3 \times 10^{-6} / \text{K}$ である。現在主流であるシリコン半導体材料の線膨脹係数は $2.4 \times 10^{-6} / \text{K}$ である。例えば特許文献 2 のように、アルミニウムワイヤーの圧着接合部を形成するパッドの幾何学的構造を適当な構造にすることにより、従来のシリコン半導体材料が使用可能な温度範囲では、シリコン半導体材料とワイヤーとの間の線膨脹係数の差に起因する問題は回避可能であった。しかしながらワイドバンドギャップ半導体材料で形成される素子を高温で動作させる場合、上述のようにパッドの幾何学的構造を適当な構造にすることのみでは、シリコン半導体材料とワイヤーとの間の線膨脹係数の差に起因する問題は回避することができない。

特許文献 3 には、タングステンを芯材として銅を被覆層とした電子ワイヤー用複合金属線が開示される。しかしながら、特許文献 3 には、半導体材料を接合した具体的な例は、全く記載されていない。特許文献 3 に記載されるワイヤーは、極細線化が必要な用途で使用する。可撓性を備え、かつ低い導体抵抗を実現するために、特許文献 3 に記載されるワイヤーの線径は、 $15 \mu\text{m}$ 以下である。このため、特許文献 3 に記載されるワイヤーは、ワイドバンドギャップ半導体を用いた素子には使用できない。特に、電力用半導体素子に使用する場合には、ワイヤーに大電が流れるために、特許文献 3 に記載されるワイヤーを使用することは、現実的ではない。また、 150°C 以上高温下で電力用半導体素子として使用される場合は、半導体素子基板と接続線との線膨脹係数の差によって、これらの接合部が亀裂破壊する可能性がある。

本発明は、上述の問題を鑑み、従来の半田が軟化、及び熔融する150℃以上のワイドバンドギャップ半導体が作動可能な温度環境下において、半導体素子の電極と、接続線と、半導体素子基板とがそれぞれ導通接続され、ヒートサイクルによる亀裂破壊が生じる可能性が低減される接合部を有する電力用半導体素子を提供することを目的とする。さらに信頼性の高い接合部を有するとともに、高周波数で素子が動作する場合でも、電力損失の小さい電力用半導体素子を提供することを目的とする。

課題を解決するための手段

150℃以上の温度環境下で作動可能な電力用半導体素子であって、ワイドバンドギャップ半導体素子基板と、ワイドバンドギャップ半導体素子基板に積層される電極と、電極に接合される外部配線へ接続するための接続端子と、を有し、電極、接続端子を形成する芯材、及び半導体素子基板の3つの線膨脹係数の差が、最大で $5 \cdot 2 \times 10^{-6}/K$ であり、接続端子と電極とを接合する接合部は、接続端子と電極とが直接接合されること特徴とする電力用半導体素子である。

半導体素子を形成する電極と接続端子とは、超音波振動により接合されていることが好ましい。また、半導体素子基板は、炭化珪素、Ga₂N、又はダイヤモンドであることが好ましい。更に、電極は、モリブデン、タングステン、または、これらの1種以上を含有する化合物（又は合金）で構成されることが好ましい。更にまた、接続端子を形成する芯材が、モリブデン、タングステン、または、これらの1種以上を含有する化合物（又は合金）であることが好ましい。

また、接続端子については、電気抵抗率が $4 \times 10^{-8} \Omega m$ 以下の

金属被膜で芯材を被覆するようにしても良いが、その場合、金属被膜を有した接続端子の横断面における金属の被膜面積が、横断面に対して70%以下となるようにするのが好ましい。

発明の効果

本発明によれば、150℃以上のような、ワイドバンドギャップ半導体が作動可能な温度環境下において、半導体素子の電極、接続端子、及び半導体素子基板が導通接続され、ヒートサイクルによる亀裂破壊が生じる可能性が低減される接合部を有する電力用半導体素子を提供することができる。よって、高温動作可能な信頼性の高い電力用半導体素子を提供できる。さらに信頼性の高い接合部を有するとともに、高周波数で素子が動作する場合でも、電力損失の小さい電力用半導体素子を提供することができる。

図面の簡単な説明

図1は、本発明の第1の実施形態に係わる構成を示す図である。

図2は、本発明の第2の実施形態に係わる構成を示す図である。

発明を実施するための形態

以下に詳細に説明されるように、本発明の発明者は、接続端子の接合部が高温にさらされても安定で、かつ信頼性の高くなるように、半導体素子の電極と、接続端子を形成する芯材と、半導体素子基板との間の線膨脹率の差を特定の値にすることを見出し、本発明を完成するに至った。

本明細書において、用語「ワイドバンドギャップ半導体素子基板に積層される電極」、及び「電極」を使用して、ワイドバンドギャップ半導体素子基板に積層される電極であって、接続端子に直接接

合、又は接触する電極をいう場合がある。

半導体素子を構成する材料の線膨脹係数は、所定の温度範囲内で一定であり、かつ半導体素子を構成する材料の線膨張は、温度に比例すると仮定する。このような仮定に基づくと、線膨脹係数の差を、従来から使用されるシリコン（線膨張係数： $2.4 \times 10^{-6}/K$ ）とアルミニウム（線膨脹係数： $23 \times 10^{-6}/K$ ）との間の線膨脹係数（ $20.6 \times 10^{-6}/K$ ）の差の $1/4$ である線膨脹率の差（ $5.2 \times 10^{-6}/K$ ）にする場合、従来の上限温度の 4 倍まで上限温度を上昇させることが可能になる。すなわち、線膨脹係数の差をシリコンの線膨張係数と、アルミニウムの線膨脹係数との差の $1/4$ である $5.2 \times 10^{-6}/K$ にすることにより、シリコン基板とアルミニウムワイヤーとの間の接合部における上限温度 $150^\circ C$ の約 4 倍となる $600^\circ C$ 温度環境下でも、従来のせん断力と同程度のせん断力にとどめることが可能となる。接続端子を形成する芯材と、半導体素子基板と、接続端子に直接接合される電極部材との間の線膨脹係数の差が、 $5.2 \times 10^{-6}/K$ になるような組み合わせることにより、ヒートサイクルによる熱応力が生じやすい部分である、接続端子を形成する芯材と電極との間の接合部の亀裂破壊が抑制できる。上述のように $600^\circ C$ の温度は、ワイドバンドギャップ半導体の動作可能な温度に相当する。

したがって、電力用半導体素子において、半導体素子の電極と、接続端子を形成する芯材と、半導体素子基板との間の線膨脹係数の差の最大値を、 $5.2 \times 10^{-6}/K$ とすることにより、接続端子の接合部の導通接続を安定的に維持しながら、電力用半導体素子が曝されるヒートサイクルによる亀裂破壊を低減できるという効果を奏する。この効果は、半田が軟化し、又は溶解する $150^\circ C$ 以上の温度環境下であっても奏される。更に、この効果は、高温半田の融点以上の温度、例えば、 $200^\circ C$ 以上、及び $400^\circ C$ 以上の温度の環

境下であっても奏される。上述したように、ワイドバンドギャップ半導体の作動可能な600℃の温度環境下でも、この効果を奏する。即ち、少なくとも150℃以上600℃以下の温度範囲において、接続端子の接合部の導通接続を安定的に維持しながら、電力用半導体素子が曝されるヒートサイクルによる亀裂破壊を低減できるという効果を奏する。

また、半導体素子の電極と、接続端子を形成する芯材と、半導体素子基板との間の線膨脹係数の差は、小さいほど好ましい。最も好ましくは、半導体素子の電極と、接続端子を形成する芯材と、半導体素子基板との間の線膨脹係数の差は、ゼロである。しかしながら、様々な種類の材料を組み合わせる場合に、半導体素子の電極と、接続端子を形成する芯材と、半導体素子基板との間の線膨脹係数の差をゼロにすることは困難である。このため、接続端子を形成する芯材と、半導体素子基板との間の線膨脹係数の差をゼロにすることが可能な材料の組み合わせは、限定される。一方、半導体素子基板との間の線膨脹係数の差を $5.2 \times 10^{-6} / \text{K}$ 以内にまで広げると、幅広い種類の材料から材料を選択することが可能になる。半導体素子の電極と、接続端子を形成する芯材と、半導体素子基板との間の線膨脹係数の差は、好ましくは $1.5 \times 10^{-6} / \text{K}$ 以内である。さらに、接続端子を形成する芯材と、電極との間の線膨脹係数の差が $1.5 \times 10^{-6} / \text{K}$ 以内となるようにすることが好ましい。接続端子を形成する芯材と、電極との間は、ヒートサイクルによる負荷が掛かり易い箇所である。なお、本明細書において使用される場合、線膨脹係数は、1 atm、20℃の条件の下で測定した値である。

本発明の電力用半導体素子において、接続端子（ワイヤー）と、半導体素子の電極との間の接続は、半田、及びろう材などの接合材料を介せずに、直接接合される。このような接合方法は、接合部に

超音波振動を与えて接合する超音波ワイヤーボンディング法、及びワイヤー端部をアーク放電等で熔融ボールを形成して接合するボールボンディング法などが含まれる。これらの接合方法では、半田、及びろう材などの接合材料が使用されないため、150℃以上の高温でも接合材料の軟化、又は熔融に起因する接続不良が生じる虞はない。超音波振動を利用した接合方法は、常温で短時間に接合することができる。このため、素子に与える機械的圧力も抑制することができ、安全に、すなわち接合不良を起こさずに接合できる。このように、超音波振動を利用して接合部を形成することは、信頼性の高い接合部を形成することができるので、好ましい。

本発明の電力用半導体素子に使用される半導体素子基板の材料は、バンドギャップが2.8 eV以上のワイドバンドギャップ半導体材料である。例えば、半導体素子基板の材料は、炭化珪素(SiC)、窒化ガリウム(GaN)、ダイヤモンド、及び窒化アルミニウムガリウム(AlGaN)などである。半導体素子基板の材料は、炭化珪素(SiC)、窒化ガリウム(GaN)、及びダイヤモンドであることは、特に好ましい。これらの材料は、半導体として機能とする真性領域温度が高く、600℃程度の高温環境下でも半導体としての動作が可能である。

本発明に係る電力用半導体素子において、接続端子を形成する芯材、及び接続端子に直接接合される電極部材は、上述の半導体素子基板を含めた3つの部材の間の線膨張係数の差が $5.2 \times 10^{-6} / \text{K}$ 以下となるものであればよい。例えば、接続端子を形成する芯材、及び電極部材は、モリブデン(線熱膨張係数： $4.9 \times 10^{-6} / \text{K}$)、タングステン(熱膨張係数： $4.3 \times 10^{-6} / \text{K}$)、クロム(熱膨張係数： $6.2 \times 10^{-6} / \text{K}$)、又はそれらの合金である。本明細書で使用されるとき、用語「合金」は、2種以上の金属元素を含む金属の固溶体、金

属間化合物を意味する。また用語「金属の合金」は、金属を主要とする金属の固溶体、金属間化合物を意味する。ここで用語「金属を主要とする」は、その金属を50モル%以上含むことを意味する。接続端子を形成する芯材、及び電極部材は、モリブデン、タングステン、又はそれらの合金であることが好ましい。これらの金属、又は合金が接続線部材として使用される場合、伸線による細線製造が可能である。また、これらの金属、又は合金を電極部材として使用する場合、スパッタリング等により電極を形成することが可能である。このため、モリブデン、タングステン、又はそれらの合金を採用することにより、芯材、及び電極それぞれは、容易に製造することが可能であり、かつ柔軟な素子配置が可能である。電極は、接続端子との間の界面、及び半導体素子基板との間の界面に、本発明が奏する作用効果を損なわない範囲で界面層を有していてもよい。界面層は、例えばスパッタによる薄膜などである。界面層の厚さは、電極の厚さの1/5以下の厚さであることが好ましい。なお、本発明において、接続端子は、いわゆるボンディングワイヤー等の線材とともに、いわゆるブスバーなど電極に対して所定の接合面を有して接合される部材を含む。また、本発明で規定される電極の線膨張係数は、接続端子と直接接合される電極の線膨張係数を意味する。

また、本発明における電力用半導体素子が、高周波回路で 사용되는場合、接続端子に流れる電流は、表皮効果により端子表面に集中して流れる。このため、比較的電気抵抗が高いモリブデン、タングステン、及びそれらの合金からなる接続端子では損失が増大するおそれがある。損失を抑制するために、高周波電流の抵抗成分を減じることが望ましい。そこで、モリブデン、タングステン、及びそれらの合金を芯材とし、芯材よりも低い抵抗を有する金属の被膜を設ける接続端子を採用することが好ましい。このような金属被膜は

、例えば、蒸着法やメッキ法で形成することが可能である。金属被膜は、メッキ法で容易に形成される。具体的には、金属被膜の材料は、金、銀、銅、アルミニウム、及びパラジウムなどがある。金属被膜の材料は、金、銀、又は銅から選択することがより好ましい。これらの金属は、電気抵抗率が低いためである。さらに、被膜の厚さは、電力用半導体素子を使用される高周波回路の周波数、及び環境温度における表皮深さと同等程度の厚さであることが望ましい。表皮深さ L は下記の式1により算出される。

$$\text{表皮深さ } L = \frac{1}{\sqrt{\pi \cdot f \cdot \mu \cdot \sigma}} \quad \dots \text{ (式 1)}$$

ここで、 f は周波数（Hz）、 μ は透磁率（H/m）、 σ は導電率（S/m）であり、電気抵抗率の逆数である。

例えば、室温付近での銅の電気抵抗率は、 $1.7 \times 10^{-8} \Omega \text{ m}$ 程度であり、透磁率は、約 $4\pi \times 10^{-7} \text{ H/m}$ である。ここで、銅の比透磁率はほぼ1であることを考慮し、 $\mu = \mu_0 = 4\pi \times 10^{-7} \text{ H/m}$ と仮定した。これから、周波数が100 kHzのときの表皮深度は、式1から0.2 mmと計算される。これから、回路の周波数が100 kHzの場合、厚さが0.2 mm程度である銅被膜を有する接続端子が好ましいことが理解される。100 kHzの近傍の周波数帯域は、高周波回路で一般に使用される周波数帯域であり、対応する電気回路部品も多い。周波数が100 kHzであり、電気抵抗率が $4.0 \times 10^{-8} \Omega \text{ m}$ である金属の被膜が使用される場合、式1により表皮深さは、約0.3 mmとなる。電力用半導体素子内の配線用の接続端子の寸法は、一般的に、直径が1.2 mm ϕ 以下である丸線、又は厚さが1.2 mm以下であるブスバーが採用される。接続端

子の厚さが1.2 mmである場合、被膜の厚さが接続端子の厚さ方向に合計で0.6 mm ($=0.3\text{ mm} \times 2$) となり、芯材とほぼ同じ厚さになる。さらに、金属の被膜の電気抵抗率が $4.0 \times 10^{-8} \Omega\text{ m}$ を超える場合には、被膜が芯材の厚さをよりも厚くなる可能性がある。この場合、接合部の線膨脹係数に与える影響は、被膜成分による影響が支配的となる可能性がある。なお、電気抵抗率が低い被膜用の金属は、銀、又は金などがある。銀の電気抵抗率は、 $1.5 \times 10^{-8} \Omega\text{ m}$ であり、金の電気抵抗率は、 $2.2 \times 10^{-8} \Omega\text{ m}$ である。

また、これまでの説明に基づくと、接続端子の横断面における金属被膜の面積は、接続端子の横断面の面積の70%以下の面積であることが良い。好ましくは、接続端子の横断面における金属被膜の面積は、接続端子の横断面の面積の40%以下である。なお、接続端子は、金属被膜を形成せずに、モリブデン、タングステン、クロム、又はそれらの合金からなる芯材を単独で採用してもよいことは、当然である。

芯材の表面への金属被膜の形成方法は、所望の厚さが形成されることが可能であれば、いずれの方法であってもよい。しかしながら、生産性の観点から、芯材の表面への金属被膜の形成方法は、浴中浸漬法 (hot dip coating) が好ましい。素子を高周波帯域で使用する場合、表皮効果により電流が金属皮膜に集中的に流れる。このため、銅で金属被膜を形成する場合には、ピロリン酸銅浴を使用することが望ましい。ピロリン酸銅浴は、均一性に優れ、被膜の結晶構造が緻密になるためである。また、金属の被膜を有する接続端子の接合部位は、被膜を剥離した上で、芯材と電極との間で超音波接合を実施するのが好ましい。被膜は、研磨などにより芯材から剥離される。特に、電極がモリブデン、タングステン、又はこれらの合金からなる場合は、金属の被膜を有する接続端子を電極と接合すると

きに、被膜を剥離した上で、芯材と電極との間で超音波接合を実施することが、好ましい。しかしながら、 $20\text{ }\mu\text{m}$ 未満程度の薄い被膜を有する接続端子の場合は、被膜除去の工程を省略してもよい。超音波接合のとき、被膜が剥離され、又は皮膜が周囲部材と融合されるためである。

さらに、半導体素子基板として炭化珪素基板を用いた場合においては、モリブデンやタングステンはショットキー障壁を有するため、ショットキーダイオードを構成するときに使用される。従来は、炭化珪素基板上に形成されるショットキーダイオードの電極として、アルミが採用され、さらに接続端子にはアルミワイヤが採用される。しかしながら、ショットキー金属、電極、及び接続端子の芯材として同じ金属を採用することにより、素子全体の線膨脹係数の整合性が高まり、より信頼性の高い電力用半導体素子を構成できるという長所も有する。

以下、図面を用いて本発明をより具体的に説明する。

図1は本発明の第1の実施例の構成を示す図である。図1の符号1で示される炭化珪素基板（線膨脹係数： $4.2\times 10^{-6}/\text{K}$ ）は、4H、n型である。炭化珪素基板1は、約 $200\text{ }\mu\text{m}$ の厚さを有する $5\text{ mm}\times 5\text{ mm}$ の正方形材料である。図1の符号2で示される炭化珪素のホモエピタキシャル層は、 $10\text{ }\mu\text{m}$ 程度の厚さを有する。エピタキシャル層2の上には、スパッタにより厚さ $1\text{ }\mu\text{m}$ のモリブデン膜（線膨脹係数： $4.9\times 10^{-6}/\text{K}$ ）3が形成され、ショットキー電極が形成される。また、図1の符号4は、スパッタで形成される厚さ $0.3\text{ }\mu\text{m}$ のニッケル膜である。ニッケル膜4を形成した後、 1000°C で2分間程度の熱処理が施されて、炭化珪素基板（半導体素子基板）1の裏面にオーミックが形成される。さらにニッケル膜4の表面にスパッタによりモリブデン金属（膜）5が $2\text{ }\mu\text{m}$ 程度の厚さで

形成される。

ブスバー（接続端子）6は、幅5mm、厚さ0.6mmの平型モリブデン芯材（線膨張係数： $4.9 \times 10^{-6} / \text{K}$ ）を含み、モリブデン芯材の表面、及び裏面にそれぞれ、0.2mm厚さで銅メッキされる。ブスバー6は、超音波接合によって、モリブデン膜5に接合される。銅メッキの厚さは、銅の電気抵抗率を $1.7 \times 10^{-8} \Omega \text{m}$ 、透磁率を約 $4\pi \times 10^{-7} \text{H/m}$ 、動作周波数を100kHzとして上述の式1により算出される。ブスバーを接合するときに、炭化珪素基板1の一方の面に形成されたモリブデン膜3に保護テープが付される。保護テープが付されたモリブデン膜3が超音波接合装置の台座に面するように、炭化珪素基板1を台座に載せる。次いで、モリブデン膜5の表面にブスバーが搭載され、接合されるブスバーの接触部位表面に直径3mmφの超音波振動端子が均一に押しあてられる。使用される超音波の周波数は、100kHzであり、振幅は1μmである。なお、素子電極（モリブデン膜5）と接続されるブスバーの接合部は、超音波接合の前に、ブスバーの銅被膜が研磨紙により剥離され、かつ接合表面が滑らかな状態にされる。

次に、線材（接続端子）7がモリブデン膜3に接合される。線材7は、直径0.6mmのモリブデンを芯材として有する。芯材の表面において、銅が0.2mmの厚さで被膜される。モリブデン膜3に付された保護テープが剥離された後に、モリブデン膜3と、線材7との接合部位8に対して超音波接合が施される。超音波の周波数は、100kHzであり、振幅は1μmである。ブスバーの接合と同様に、線材7の超音波接合部位は、研磨により被膜が剥離され、かつ接合表面が滑らかな状態で接続される。

上述の方法で形成されたショットキーダイオード素子の順方向に、120Aの電流を通電した。120Aの電流が通電される定常状

態において、放射温度計により観測された素子の表面温度は、200℃であった。この状態から印加電圧の正負を反転すると、通電電流は遮断された。再び順方向に戻したとき、先と同様の通電が確認された。これらから、素子の温度が150℃以上に到達した場合においても、ダイオードとして正常に機能していることが理解される。さらに5分間隔で1000時間、12,000回、直流通電と遮断とを繰り返した後、素子の表面、及び裏面に形成された接合部位が顕微鏡により観察された。素子の表面、及び裏面に形成された接合部位において、亀裂等は、発見されなかった。

さらに、上述の方法で形成されたショットキーダイオード素子の高周波特性を調べるために、ダイオードのON、OFFのサイクルを100kHz、通電電流を120Aとした条件の下で、素子が通電された。この条件の下での素子表面の温度は、250℃程度であった。この温度は、直流通電時より約50℃高い温度である。さらに、第1の実施例の変形例として、本発明の範囲内にある他の素子を形成した。この素子が接続されるモリブデン線材、及びブスバーのサイズは、先に説明したモリブデン線材、及びブスバーのサイズと同一である。しかしながら、この素子が接続されるモリブデン線材、及びブスバーの双方は、銅メッキを有さない。100kHz/120AのON、OFF条件の下で、この素子が通電された。定常状態の温度は、280℃であった。この温度は、直流通電時より約80℃高い温度である。ともに銅メッキされた線材、及びブスバーが接続される素子を使用した先の実施例での温度上昇は、この実施例の温度上昇よりも約30℃程度低い温度である。これから銅メッキによる交流損失の低減効果、すなわち見かけの電気抵抗上昇を抑制する効果を確認できた。

また、比較例として、金線（線膨張係数： $14.3 \times 10^{-6} / \text{K}$ ）からな

る線材 7 を用いた以外は第 1 の実施例と同様なショットキーダイオード素子が作製された。このショットキーダイオード素子が有する構成、組み立て方法は、第 1 の実施例と同様である。しかしながら、この比較例では、金線の電気抵抗率 ($2.2 \times 10^{-8} \Omega \text{ m}$) が十分に低いため、銅の皮膜が付されていない。この比較例のショットキーダイオード素子の順方向に、120 A の電流が通電された。放射温度計により観測された定常状態の素子の表面温度は、250℃であった。この状態から印加電圧の正負を反転したとき、通電電流は遮断された。再び順方向に戻したとき、先と同様の通電が確認された。これらから、素子の温度が150℃以上に到達してもダイオードとして正常に機能していることが理解される。さらに5分間隔で1000時間、12,000回、直流通電と遮断とを繰り返す実験が行われた。しかしながら、約1時間後に、素子は、通電不能となった。その後、顕微鏡観察等により原因を調査した。その結果、原因は、線材 7 と電極（モリブデン膜 3）との間の接合剥離であり、線材 7 と、電極との間の線膨張係数の差に起因して、亀裂破壊が進展したものであることが理解された。

図 2 は、本発明の第 2 の実施例の構成を示す図である。図 2 の符号 9 で示される n 型の GaN 基板（熱膨張係数： $5.6 \times 10^{-6} / \text{K}$ ）は、厚さが約 300 $\mu \text{ m}$ であり、サイズが 3 mm $\times$ 3 mm である正方形材料である。図の符号 10 で示される GaN のホモエピタキシャル層（膜）の厚さは、10 $\mu \text{ m}$ 程度である。このエピタキシャル膜の上にスパッタにより厚さ 0.2 $\mu \text{ m}$ のパラジウム膜（線膨張係数： $11.8 \times 10^{-6} / \text{K}$ ）11 が形成され、ショットキー電極が形成される。その上に厚さ 2 $\mu \text{ m}$ のタングステン電極（線膨張係数： $4.3 \times 10^{-6} / \text{K}$ ）12 がスパッタにより形成される。

また、図 2 の符号 13 は、スパッタ法で形成されたチタンと金の

多層膜であり、厚さは、 $0.3\ \mu\text{m}$ である。多層膜 13 が形成された後に、 900°C で30秒程度の熱処理が施されることにより、Ga N 基板裏面のオーミックが形成される。さらにタングステン金属（膜）14 は、多層膜 13 の表面にスパッタ法により $2\ \mu\text{m}$ 程度の厚さで形成される。次に、ブスバー 15 は、幅3mm、厚さ 0.6mm の平型タングステン芯材を有し、芯材の表面、及び裏面は、厚さ 0.25mm の金メッキが施される。ブスバー 15 は、タングステン膜 14 に超音波接合により接合される。金メッキの厚さは、金の電気抵抗率を $2.4 \times 10^{-8}\ \Omega\text{m}$ 、透磁率を約 $4\pi \times 10^{-7}\text{H/m}$ 、動作周波数を 100kHz として、先の式 1 より算出される。ブスバーを接合するときに、Ga N 基板の一方の面に形成されたタングステン膜 12 に保護テープが付される。この保護テープが付されたタングステン膜 14 が超音波接合装置の台座に面するように、Ga N 基板 9 を台座に載せる。そして、タングステン膜 14 の表面にブスバーが搭載され、接合するブスバーの接触部位表面に直径 $3\text{mm}\phi$ の超音波振動端子が均一に押しあてられる。使用される超音波の周波数は 100kHz であり、振幅は $1\ \mu\text{m}$ である。なお、タングステン膜 14 と接続されるブスバーの接合部は、超音波接合の前に、研磨紙により金の被膜を剥離され、かつ接合表面が滑らかな状態にされる。

次に、線材（接続端子）16 がタングステン膜 12 に接合される。線材 16 は、第1の実施例と同様に直径 0.6mm のモリブデンを芯材とし、芯材の表面に金が 0.25mm の厚さで被膜される。タングステン膜 12 に付された保護テープが剥離された後に、タングステン膜 12 と、線材 16 とに対して超音波接合が施される。超音波の周波数は 100kHz であり、振幅は $1\ \mu\text{m}$ である。裏面のブスバーと同様に、ブスバー 16 の超音波接合部位は、研磨により

被膜が剥離され、かつ接合表面が滑らかな状態で接続される。

上述の方法で形成されたショットキーダイオード素子の順方向に、150 Aの電流を通電した。150 Aの電流が通電される定常状態において、放射温度計により観測された素子の表面温度は、250℃であった。この状態から印加電圧の正負を反転すると、通電電流は遮断された。再び順方向に戻したとき、先と同様の通電が確認された。これらから、素子の温度が150℃以上に到達した場合においても、ダイオードとして正常に機能していることが理解される。さらに5分間隔で1000時間、12,000回、直流通電と遮断とを繰り返した後、素子の表面、及び裏面に形成された接合部位が顕微鏡により観察された。素子の表面、及び裏面に形成された接合部位において、亀裂等は、発見されなかった。

さらに、上述の方法で形成された素子の高周波特性を調べるために、ダイオードのON、OFFのサイクルを100 kHz、通電電流を150 Aとした条件の下で素子が通電された。この条件の下での素子表面の温度は、300℃程度であった。この温度は、直流通電時より約50℃高い温度である。さらに、第1の実施例の変形例として、本発明の範囲内にある他の素子を形成した。この素子が接続される双方のブスバーのサイズは、先に説明したブスバーと同一である。しかしながら、この素子が接続されるブスバーの双方は、金メッキを有さない。100 kHz / 150 AのON、OFF条件の下で、この素子が通電された。定常状態の温度は、340℃であった。この温度は、直流通電時より約90℃高い温度である。ともに金メッキされたブスバーが接続される素子を使用した先の実施例での温度上昇は、この実施例の温度上昇よりも約40℃程度低い温度である。これから銅メッキによる交流損失の低減効果、すなわち見かけの電気抵抗上昇を抑制する効果を確認できた。

また、比較例として、銅で形成されるブスバー 15、16 を用いた以外は第 2 の実施例と同様なショットキーダイオード素子が作製された。このショットキーダイオード素子が有する構成、組み立て方法は、第 2 の実施例と同様である。しかしながら、この比較例では、銅のブスバーの電気抵抗率 ($1.7 \times 10^{-8} \Omega \text{ m}$ 程度) が十分に低いため、皮膜が付されていない。

この比較例のショットキーダイオード素子の順方向に、150 A が通電された。放射温度計により観測された定常状態の素子の表面温度は、200℃であった。この状態から印加電圧の正負を反転したとき、通電電流は遮断された。再び順方向に戻したとき、先と同様の通電が確認された。これらから、素子の温度が150℃以上に到達してもダイオードとして正常に機能していることが理解される。さらに5分間隔で1000時間、12,000回、直流通電と遮断とを繰り返す実験が行われた。しかしながら、約30分後に、素子は、通電不能となった。その後、顕微鏡観察等により原因を調査した。その結果、原因は、ブスバー15、16と電極（タングステン膜12、14）との間の接合剥離であり、ブスバー15、16と電極との間の線膨脹係数の差に起因して、亀裂破壊が進展したものであることが理解された。

これまで説明された実施例において、炭化珪素基板、及びGaN基板が半導体素子基板として使用される。しかしながら、本発明は、半導体素子基板としてダイヤモンド、又はAlGaNが使用される素子にも適用可能である。また、これまで説明された実施例において、接続端子、及び電極として、モリブデン、及びタングステンが使用された。しかしながら、クロム、又はクロムを主成分とした合金系が接続端子、及び電極として使用されても、接続端子と、電極と、半導体素子基板との間の線膨脹係数の差が、 5.2×10^{-6}

／K以内であれば利用可能である。また、ショットキーダイオードのみならず、M O S F E T、J F E T、M E S F E T、P i Nダイオード、I G B T、サイリスタ等、素子の構造に関わらず、本発明は、適用可能である。

符号の説明

- 1 炭化珪素基板
- 2 エピタキシャル層
- 3 モリブデン膜
- 4 N i 膜
- 5 モリブデン膜
- 6 ブスバー
- 7 接続線
- 8 接合部位
- 9 G a N 基板
- 1 0 エピタキシャル層
- 1 1 パラジウム膜
- 1 2 タングステン膜
- 1 3 チタン金多層膜
- 1 4 タングステン膜
- 1 5 ブスバー
- 1 6 ブスバー

請 求 の 範 囲

請求項 1

150℃以上の温度環境下で作動可能な電力用半導体素子であって、

ワイドバンドギャップ半導体素子基板と、

前記ワイドバンドギャップ半導体素子基板に積層される電極と、

前記電極に接合される外部配線へ接続するための接続端子と、

を有し、前記電極、前記接続端子を形成する芯材、及び前記半導体素子基板の3つの線膨脹係数の差が、最大で $5.2 \times 10^{-6} / \text{K}$ であり、

前記接続端子と前記電極とを接合する接合部は、前記接続端子と前記電極とが直接接合されることを特徴とする電力用半導体素子。

請求項 2

前記接続端子を形成する前記芯材は、モリブデン、タングステン、又はそれらの合金からなる請求項1記載の電力用半導体素子。

請求項 3

前記芯材の表面に、電気抵抗率が $4 \times 10^{-8} \Omega \cdot \text{m}$ 以下である金属が被膜されることによって、接続端子が形成される請求項2に記載の電力用半導体素子。

請求項 4

前記接続端子の横断面における前記金属被膜の面積が、該横断面に対して70%以下である請求項3に記載の電力用半導体素子。

請求項 5

前記半導体素子基板は、炭化珪素、窒化ガリウム、又は、ダイヤモンドからなる請求項1～4のいずれか一項に記載の電力用半導体素子。

請求項 6

前記電極と前記接続端子とを接合する前記接合部は、超音波振動で接合される接合部である請求項 1 ～ 4 のいずれか一項に記載の電力用半導体素子。

請求項 7

前記電極は、モリブデン、タングステン、又はそれらの合金からなる請求項 1 ～ 4 のいずれか一項に記載の電力用半導体素子。

図1

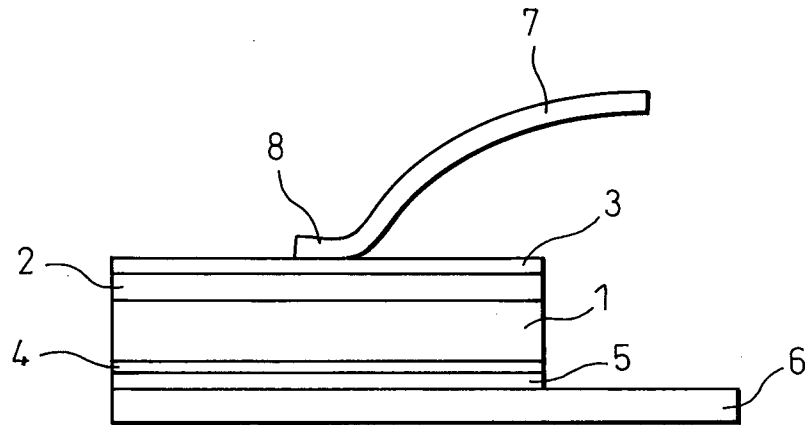
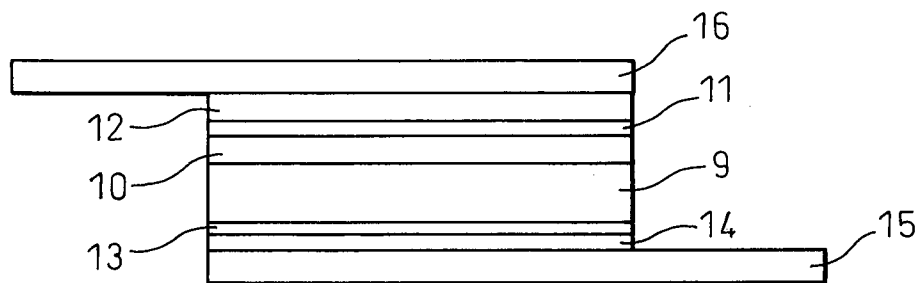


図2



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/054215

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/48 (2006.01) i, H01L21/60 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/48, H01L21/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-310844 A (Toshiba Corp.), 04 November 2005 (04.11.2005), paragraphs [0003], [0015], [0025], [0031]; drawings & US 2005/0230807 A1	1-7
Y	JP 2003-303845 A (Fuji Electric Co., Ltd.), 24 October 2003 (24.10.2003), paragraph [0005] (Family: none)	1-7
Y	JP 2000-357705 A (Denso Corp.), 26 December 2000 (26.12.2000), paragraph [0006] (Family: none)	1-7

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 March, 2011 (10.03.11)Date of mailing of the international search report
22 March, 2011 (22.03.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/054215

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-309142 A (Tanaka Denshi Kogyo Kabushiki Kaisha), 31 October 2003 (31.10.2003), paragraph [0014] (Family: none)	2-4
Y	JP 50-143467 A (Tokyo Shibaura Electric Co., Ltd.), 18 November 1975 (18.11.1975), entire text (Family: none)	2-4
Y	JP 11-274215 A (Takahide ONO), 08 October 1999 (08.10.1999), entire text (Family: none)	2-4

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L23/48(2006.01)i, H01L21/60(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L23/48, H01L21/60

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-310844 A (株式会社東芝) 2005. 11. 04, 【0003】 , 【0015】 , 【0025】 , 【0031】 , 図面 & US 2005/0230807 A1	1-7
Y	JP 2003-303845 A (富士電機株式会社) 2003. 10. 24, 【0005】 (ファミリーなし)	1-7
Y	JP 2000-357705 A (株式会社デンソー) 2000. 12. 26, 【0006】 (ファミリーなし)	1-7

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 0 . 0 3 . 2 0 1 1

国際調査報告の発送日

2 2 . 0 3 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

馳平 憲一

4 R

3 2 3 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-309142 A (田中電子工業株式会社) 2003. 10. 31, 【0014】 (ファミリーなし)	2-4
Y	JP 50-143467 A (東京芝浦電気株式会社) 1975. 11. 18, 全文 (ファミリーなし)	2-4
Y	JP 11-274215 A (大野 恭秀) 1999. 10. 08, 全文 (ファミリーなし)	2-4