

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第4区分
【発行日】平成17年8月4日(2005.8.4)

【公開番号】特開2003-217286(P2003-217286A)

【公開日】平成15年7月31日(2003.7.31)

【出願番号】特願2002-8640(P2002-8640)

【国際特許分類第7版】

G 1 1 C 16/02

【F I】

G 1 1 C 17/00 6 1 2 E

G 1 1 C 17/00 6 1 2 C

G 1 1 C 17/00 6 1 1 E

【手続補正書】

【提出日】平成17年1月7日(2005.1.7)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0 1 2 7

【補正方法】変更

【補正の内容】

【0 1 2 7】

次に、ステップS P 2 6 0において、ステップS P 2 5 9で設定されたパルス幅の消去パルスが、全てのメモリセルトランジスタに印加される。次に、ステップS P 2 6 1において消去ベリファイが行われる。ステップS P 2 6 1における判定の結果が「F A I L」である場合は、ステップS P 2 6 2に進み、消去パルスのパルス幅が、パルス強度が強くなるように図35に従って更新される。その後、パルス幅が更新された消去パルスが、ステップS P 2 6 0において再度印加される。ステップS P 2 6 1における判定の結果が「P A S S」となるまで、ステップS P 2 6 0～S P 2 6 2の動作が繰り返される。