

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H04L 27/38 (2006.01)



[12] 发明专利说明书

专利号 ZL 97117528.4

[45] 授权公告日 2006年8月23日

[11] 授权公告号 CN 1271837C

[22] 申请日 1997.8.28 [21] 申请号 97117528.4

[30] 优先权

[32] 1996.8.29 [33] JP [31] 245469/96

[71] 专利权人 松下电器产业株式会社

地址 日本大阪府

[72] 发明人 平松胜彦

审查员 刘剑波

[74] 专利代理机构 中国国际贸易促进委员会专利

商标事务所

代理人 陆丽英

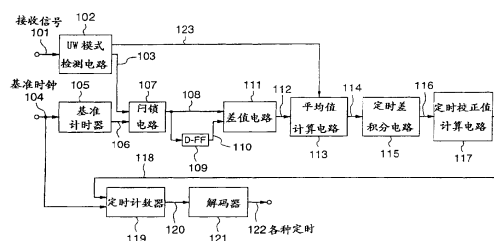
权利要求书 12 页 说明书 30 页 附图 21 页

[54] 发明名称

同步器

[57] 摘要

同步器的一个检测电路基于由发射机发送的一个已知传输模式的接收时间检测发射机的帧定时与接收机的帧定时之差。一个平均值计算电路计算检测电路检测出的差的平均值。一个积分电路通过在每次中断接收机时积分该平均值确定一个积分平均值。一个校正值计算电路计算一个校正值，以便在积分值超过预定的第一阈值电平的情形下，向前校正接收机的基准定时；在积分值减小到小于预定的第二阈值电平的情形下，向后校正接收机的基准定时。



1. 一种同步器，安装在接收机中，其特征在于，包括：

一个传输模式检测电路（102），用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；

一个定时差值检测电路（111），用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；

一个平均值计算电路（113），用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；

一个积分电路（115），用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；

一个校正值计算电路（117），用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时；

定时计数器（119），与解码器（121）相连接，用以提供定时计数信号；

所述的校正值计算电路（117）和基准时钟（104）为该定时计数器（119）提供输入。

2. 一种同步器，安装在接收机中，其特征在于，包括：

一个传输模式检测电路（202），用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；

一个定时差值检测电路（211），用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；

一个平均值计算电路（213），用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号

时更新所述计算出的平均值;

一个积分电路(215),用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;

一个校正值计算电路(217),用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时,所述的校正值计算电路(217)为基准计时器(205)提供反馈信息,还通过D触发电路(221)为所述的平均值计算电路(213)提供输入;

基准计时器(205)为解码器(219)提供输入。

3. 一种同步器,安装在接收机中,其特征在於,包括:

一个传输模式检测电路(302),用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;

一个定时差值检测电路(312),用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个平均值计算电路(314),用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

一个积分电路(316),用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;

一个校正值计算电路(318),用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时,所述的校正值计算电路(318)为定时计数器(320)和解码器(322)提供输入;

定时计数器(320)与解码器(322)相连接,用以提供定时计数信号;

解码器(322)的输出反馈回到基准计时器(306),基准时钟(305)

要输入到定时计数器(320)。

4. 一种同步器, 安装在接收机中, 其特征在于, 包括:

一个传输模式检测电路(402), 用于检测由发射机发送的一个已知传输模式, 并且在检测出所述传输模式时产生一个传输模式检测信息信号;

一个定时差值检测电路(414), 用于根据所述传输模式的接收时间, 检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个平均值计算电路(416), 用于计算所述检测出的差值的平均值, 并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

一个积分电路(418), 用于通过在每次中断所述接收机时积分所述平均值, 确定一个积分值;

一个校正值计算电路(420), 用于计算一个校正值, 以便在所述积分值超过一个预定的第一阈值电平的情形下, 向前校正所述接收机的基准定时; 在所述积分值减小到小于一个预定的第二阈值电平的情形下, 向后校正所述接收机的基准定时, 所述的校正值计算电路(420)为定时计数器(422)和解码器(424)提供输入;

定时计数器(422), 与解码器(424)相连接, 用以提供定时计数信号;

开关(406), 与所述的定时计数器(408)相连接, 用于切换基准时钟的使用与不使用; 和

解码器(424)为基准计时器(408)和开关(406)提供输入;

传输模式检测电路(402)也为开关(406)提供输入。

5. 一种同步器, 安装在接收机中, 其特征在于, 包括:

一个传输模式检测电路(504), 用于检测由发射机发送的一个已知传输模式, 并且在检测出所述传输模式时产生一个传输模式检测信息信号;

一个定时差值检测电路(514), 用于根据所述传输模式的接收时间, 检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个平均值计算电路(518),用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

一个积分电路(520),用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;

一个校正值计算电路(522),用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时,所述的校正值计算电路(522)为基准计时器(508)提供输入,还通过D触发电路(516)为平均值计算电路(518)提供输入;

码元同步电路(502),直接和通过D触发电路(526)连接到所述的定时差检测电路(514),用于提供码元同步信号;

基准计时器(508)为解码器(524)提供输入。

6. 一种同步器,安装在接收机中,其特征在于,包括:

一个传输模式检测电路(602),用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;

一个定时差值检测电路(611),用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个平均值计算电路(613),用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

一个积分电路(615),用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;

一个校正值计算电路(617),用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时,所述的校正值计算电路(617)为定

时计数器(619)提供输入;

定时计数器(619),与解码器(626)相连接,用以提供定时计数信号;

存储器(626),与所述的定时差检测电路(611)相连接,为其提供输入,用于存储对于一个通道类型和一个时隙编号的标准时间差;

基准时钟(604)为定时计数器(619)提供输入。

7.一种同步器,安装在接收机中,其特征在于,包括:

一个传输模式检测电路(602),用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;

一个定时差值检测电路(611),用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个平均值计算电路(613),用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

一个积分电路(615),用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;

一个校正值计算电路(617),用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时,所述的校正值计算电路(617)为定时计数器(619)提供输入;

定时计数器(619),与解码器(626)相连接,用以提供定时计数信号;

存储器(626),与所述的定时差检测电路(611)相连接,用于存储对于一个通道类型和一个时隙编号的标准时间差,还与所述的平均值计算电路(613)相连接,以便提供输入;

基准时钟(604)为定时计数器(619)提供输入。

8.一种同步器,安装在接收机中,其特征在于,包括:

一个传输模式检测电路(702),用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;

一个定时差值检测电路(714),用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差,所述的定时差检测电路(714)的输出信号(715)存储在一个存储器(716)内,藉此存储该定时差,并一直保持到建立帧同步,然后将所述存储器中的信号输出到所述的平均值计算电路(718);

一个平均值计算电路(718),用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

定时计数器(720),与解码器(722)相连接,用以提供定时计数信号;

后端保护电路(705),与已知模式检测电路相连接,用于改善已知模式检测精度,还与平均值计算电路(718)相连接,为其提供输入;

基准时钟(707)为定时计数器(720)提供输入。

9. 一种同步器,安装在接收机中,其特征在于,包括:

一个传输模式检测电路(802),用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;

后端保护电路(805),与已知模式检测电路相连接,用于改善已知模式检测精度;

一个定时差值检测电路(814),用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差,所述定时差值检测电路(814)的输出信号存储在一个存储器(819)内,藉此存储该定时差,并一直保持到建立帧同步,然后将所述存储器中的信号输出到所述第一平均值计算电路(821);

一个第一平均值计算电路(821),与所述的后端保护电路(805)相连接,用于确定发射和与接收的定时差;

一个第二平均值计算电路(823),接收第一平均值计算电路和定时差值检测电路(814)提供的输入,更新定时差值的平均值;

一个积分电路(825),用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;

一个校正值计算电路(827),用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时;

定时计数器(829),与解码器(831)相连接,用以提供定时计数信号;

开关(816),接收来自定时差值检测电路(814)的信息,根据后端保护电路(805)来选择输出至存储器(819)或第二平均值电路(823);

所述的后端保护电路(805)为第一平均值计算电路(821)提供输入,第一平均值计算电路为第二平均值计算电路(823)提供输入;

所述的校正值计算电路(827)和基准时钟(807)为定时计数器(829)提供输入。

10. 一种同步器,安装在接收机中,其特征在于,包括:

一个传输模式检测电路(905),用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;

直方图计算电路(909),用于计算已知模式检测时间的直方图,为第一校正值计算电路(911)提供输入;

一个门锁电路(907),与所述的传输模式检测电路(905)相连接,将其输出信号提供给定时差值电路(916)和直方图计算电路(909);

一个定时差值检测电路(916),用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个平均值计算电路(918),用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

一个积分电路(920)，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；

一个第一校正值计算电路(911)，用于计算一个校正值，其输出一路反馈回到直方图计算电路(909)，另一路输入到积分电路(920)和定时计数器(924)；

一个第二校正值计算电路(922)，接收来自积分电路(920)的输出，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，该第二校正值计算电路(922)为定时计数器提供输入；

定时计数器(924)，与解码器(926)相连接，接收第一校正值计算电路、第二校正值计算电路(922)和基准时钟提供的输入，用以提供定时计数信号。

11. 一种同步器，安装在接收机中，其特征在于，包括：

一个传输模式检测电路(1005)，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；

一个定时差值检测电路(1011)，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；

直方图计算电路(1013)，接收由定时差值检测电路(1011)提供的输入，用于计算已知模式检测时间的直方图，为第一校正值计算电路(1015)提供输入；

一个平均值计算电路(1018)，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；

一个积分电路(1020)，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；

一个第一校正值计算电路(1015)，接收由直方图计算电路(1013)提供的输入，用于计算一个第一校正值，其输出一路反馈回到直方图计

算电路(1013),另一路输入到积分电路(1020)和定时计数器(1024);

一个第二校正值计算电路(1022),接收由积分电路(1020)提供的输入,用于计算一个第二校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时,其输出提供给定时计数器(1024);

定时计数器(1024),与解码器(1026)相连接,接收由第二校正值计算电路(1022)和基准时钟(1001)提供的输入,用以提供定时计数信号。

12. 一种同步器,安装在接收机中,其特征在于,包括:

一个传输模式检测电路(1102),用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;

一个第一门控电路(1107),接收由传输模式检测电路(1102)提供的输入,门控第一基准计时器(1105)的输出信号;

一个第二门控电路(1122),接收由传输模式检测电路(1102)提供的输入,门控第二基准计时器(1120)的输出信号;

一个第一定时差值检测电路(1111),接收第一门控电路(1107)和第一D触发电路(1109)提供的输入,用于检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个第二定时差值检测电路(1126),接收第二门控电路(1122)和第二D触发电路(1122)提供的输入,用于检测所述发射机的基准定时与所述接收机的基准定时之差值;

一个第一平均值计算电路(1113),接收第一定时差值检测电路(1111)提供的输入,用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;

一个第二平均值计算电路(1128),接收第二定时差值检测电路(1126)提供的输入,用于计算所述检测出的差值的平均值,并且仅在

从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；

一个第一积分电路(1115)，接收第一平均值计算电路(1113)提供的输入，用于通过在每次中断所述接收机时积分所述平均值，确定第一积分值；

一个第二积分电路(1130)，用于通过对所述的第二积分电路为每次中断所述接收机所获得的所述平均值进行积分，确定第二积分值；

一个第一校正值计算电路(1117)，用于接收从第一积分电路(1115)提供的输入，和用于计算一个第一校正值，以便在所述第一积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述第一校正值计算电路(1117)的输出反馈回到第一积分电路(1115)；

一个第二校正值计算电路(1132)，用于计算一个第二校正值，以便在所述第二积分值超过所述预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述第二积分值减小到小于所述预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述第二校正值计算电路(1132)的输出反馈回到第二积分电路(1130)；

定时计数器(1139)，与解码器(1141)相连接，接收第一和第二开关(1135, 1137)提供的输入，用以提供定时计数信号；

一个第一开关(1135)，与所述的定时计数器(1139)相连接，接收第一和第二基准时钟(1104, 1119)以及转换信号(1134)，用于切换第一和第二基准时钟的使用与不使用；

第二开关(1137)，与所述的定时计数器(1139)相连接，接收第一校正值计算电路(1117)和第二校正值电路(1132)以及转换信号(1134)，用于第一和第二校正值的的使用与不使用。

13. 根据权利要求2或5所述的同步器，其特征在于，还包括：一个将被校正定时的定时计数器(205, 508)，

其中所述发射机的基准定时与所述接收机的基准定时之差值是利用

所述定时计数器来计算的，以及

在将一个周期缩短所述校正值以便通过所述定时校正向前偏移该定时的情形下，所述校正值被加到所述已知传输模式的接收时间上，而在将一个周期延长所述校正值以便通过所述定时校正向后偏移该定时的情形下，从所述已知传输模式的接收时间中减去所述校正值，籍此计算所述已知传输模式的接收时间。

14. 根据权利要求 1 所述的同步器，其特征在于，还包括：一个基准定时器（105），用于计数一个长于一帧时间的周期，并根据所述的基准定时器（105），计算接收时间，以检测一种已知模式接收时间。

15. 根据权利要求 2 所述的同步器，其特征在于，还包括：一个定时计数器（205），用于检测一种已知模式接收时间，所述的定时计数器（205）具有一个计数周期，该计数周期与所述的接收周期相同。

16. 根据权利要求 1 至 12 之中任何一项权利要求所述的同步器，其特征在于，其中所述检测电路检测所述发射机的基准定时与所述接收机的基准定时之差值，而不考虑所述通道类型和所述时隙编号。

17. 根据权利要求 1 至 12 之中任何一项权利要求所述的同步器，其特征在于，所述平均值计算电路使用从已知码元串的前次接收时间里计数出的时隙个数计算所述差的平均值。

18. 根据权利要求 8 所述的同步器，其特征在于：

所述平均值计算电路还在完全达到所述帧同步时计算所述差值的初始平均值。

19. 根据权利要求 10 至 11 之中任何一项权利要求所述的同步器，其特征在于：

所述第二校正值计算电路还根据所述计算出的直方图，计算一个定时校正值。

20. 根据权利要求 12 所述的同步器，其特征在于：

所述第一校正值计算电路（1117）在连续接收模式下利用所述高精度基准时钟表校正各种定时，并且利用所述低精度基准时钟表计算所述发射机的基准时钟与所述接收机的基准时钟之差值的平均值；和

所述第二校正值计算电路(1132)在间歇接收模式下根据利用所述低精度基准时钟所算出的所述平均值来控制所述各种定时。

21. 根据权利要求1至12之中任何一项权利要求所述的同步器,其特征在于,其中所述定时差检测电路根据所述传输模式的接收时间和所述码元识别点,检测所述发射机的基准定时与所述接收机的基准定时之差值。

22. 根据权利要求1至12之中任何一项权利要求所述的同步器,其特征在于,其中所述定时差检测电路根据所述传输模式的接收时间和从所述存储器中读出的所述基准时间,检测所述发射机的基准定时与所述接收机的基准定时之差值。

23. 根据权利要求23所述的同步器,其特征在于,所述平均值计算电路计算除以所述基准时间的所述差值的平均值。

24. 根据权利要求8所述的同步器,其特征在于,还包括:

一个存储器(716),用于根据已知传输模式的接收时间,所述在获得帧同步的时间里,存储所有帧内所述发射机的基准定时与所述接收机的基准定时之差值。

25. 根据权利要求12所述的同步器,其特征在于,还包括:

所述接收机的基准定时是根据所述第一校正值校正的,所述第二校正值是由所述第二校正值计算电路在连续接收模式下计算的,和
所述接收机的基准定时是根据所述第二校正值间歇接收模式下校正的。

同步器

技术领域:

本发明涉及一种供通信系统用的同步器,尤其涉及这样一种同步器,其中即便在未能接收到唯一字(UW)模式的情形下仍可基于帧定时差的平均值估计定时偏离,藉此使得有可能保持帧定时,即便是在一次长时间的线路中断开之后。

背景技术:

如图 1A 所示,一个这样类型的常规同步器包括一个 UW 模式检测电路 2、一个基准计时器 5、一个门锁电路 6、一个直方图计算电路 8、一个定时校正值计算电路 10、以及一个具有一个输出端 14 的解码器 13。UW 模式检测电路 2 检测包含在图 1B 所示接收信号 1 的一个已知码元模式(通常叫做“同步字”或“唯一字”)内的一个唯一字模式(以下称为“UW 模式”),其中包括:码元 a,用“GT”表示;码元 b,用“BTR”表示;码元 c,用“UW”表示;码元 d,用“ME”表示。基准计时器 5 基于一个基准时钟 4 计算接收时间。通过使用 UW 模式检测电路 2 的输出信号 3 门锁基准计时器 5 的一个输出信号,门锁电路 6 取得检测出 UW 模式的时间(UW 模式检测时间)。直方图计算电路 8 根据门锁电路 6 的输出信号 7 计算 UW 模式检测时间的直方图,并进一步根据算出的直方图以及定时校正值计算电路 10 的一个输出信号 12,计算发射机的帧定时与接收机帧定时之差。定时校正值计算电路 10 基于直方图计算电路 8 的一个输出信号 9 产生一个控制信号 11,以备输出至基准计时器 5,以便当接收机的帧定时后向偏离发射机的帧定时时向前校正接收机的帧定时;当接收机的帧定时前向偏离发射机的帧定时时向后校正接收机的帧定时。具体地,在向前校正接收机的帧定时时,基准计时器 5 的初始值被控制信号 11 设定成 +1,而在向后校正接收机的帧定时时,基准计时器 5 的初始值被控制信号 11 设定成 -1。用这个方法,视情况而定,将帧长度增加或减少一帧,来设定接收机的帧定时使之与发射机的帧定时一致。

如同以上所述,常规同步器中,通过不断检测 UW 模式并从而通过检测接收机的帧定时与发射机的帧定时之差来校正接收机的帧定时。结果,在 UW 模式因线路断开或类似情况而长时间不能被检测的情形下,接收机的

帧定时与发射机的帧定时彼此颇有偏离。

发明内容:

本发明的目的是提供这样一种同步器,即便是在因线路断开或类似情况而长时间不能检测已知码元模式的情形下也能防止接收机的帧定时与发射机的帧定时彼此有大的偏离。

为达到以上述及的目的,根据本发明的第1方面,这里提供一种同步器,安装在接收机中,其特征在于,包括:一个传输模式检测电路,用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;一个定时差值检测电路,用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差值;一个平均值计算电路,用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;一个积分电路,用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;一个校正值计算电路,用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时;定时计数器,与解码器相连接,用以提供定时计数信号;所述的校正值计算电路和基准时钟为该定时计数器提供输入。

根据本发明的第2方面,这里提供一种同步器,安装在接收机中,其特征在于,包括:一个传输模式检测电路,用于检测由发射机发送的一个已知传输模式,并且在检测出所述传输模式时产生一个传输模式检测信息信号;一个定时差值检测电路,用于根据所述传输模式的接收时间,检测所述发射机的基准定时与所述接收机的基准定时之差值;一个平均值计算电路,用于计算所述检测出的差值的平均值,并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值;一个积分电路,用于通过在每次中断所述接收机时积分所述平均值,确定一个积分值;一个校正值计算电路,用于计算一个校正值,以便在所述积分值超过一个预定的第一阈值电平的情形下,向前校正所述接收机的基准定时;在所述积分值减小到小于一个预定的第二阈值电平的情形下,向后校正所述接收机的基准定时,所述的校正值计算电路要为基准计时器提供反馈信息,还通过D触发电路为所述的平均值计算电路提供输入;基准计时器为解码器提供输入。

根据本发明的第3方面,这里提供一种同步器,安装在接收机中,其特征

在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；一个平均值计算电路，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；一个积分电路，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；一个校正值计算电路，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述的校正值计算电路为定时计数器和解码器提供输入；定时计数器与解码器相连接，用以提供定时计数信号；解码器的输出反馈回到基准计时器，基准时钟要输入到定时计数器。

根据本发明的第4方面，这里提供一种同步器，安装在接收机中，其特征在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；一个平均值计算电路，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；一个积分电路，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；一个校正值计算电路，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述的校正值计算电路为定时计数器和解码器提供输入；定时计数器，与解码器相连接，用以提供定时计数信号；开关，与所述的定时计数器相连接，用于切换基准时钟的使用与不使用；以及解码器为基准计时器和开关提供输入；传输模式检测电路也为开关提供输入。

根据本发明的第5方面，这里提供一种同步器，安装在接收机中，其特征在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机

的基准定时与所述接收机的基准定时之差值；一个平均值计算电路，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；一个积分电路，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；一个校正值计算电路，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述的校正值计算电路为基准计时器提供输入，还通过D触发电路为平均值计算电路提供输入；码元同步电路，直接地和通过D触发电路与所述的定时差检测电路相连接，用于提供码元同步信号；基准计时器为解码器提供输入。

根据本发明的第6方面，这里提供一种同步器，安装在接收机中，其特征在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；一个平均值计算电路，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；一个积分电路，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；一个校正值计算电路，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述的校正值计算电路为定时计数器提供输入；定时计数器，与解码器相连接，用以提供定时计数信号；存储器，与所述的定时差检测电路相连接，为其提供输入，用于存储对于一个通道类型和一个时隙编号的标准时间差；基准时钟为定时计数器提供输入。

根据本发明的第7方面，这里提供一种同步器，安装在接收机中，其特征在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；一个平均值计算电路，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；一个积分电路，用于

通过在每次中断所述接收机时积分所述平均值，确定一个积分值；一个校正值计算电路，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述的校正值计算电路为定时计数器提供输入；定时计数器，与解码器相连接，用以提供定时计数信号；存储器，与所述的定时差检测电路相连接，用于存储对于一个通道类型和一个时隙编号的标准时间差，还与所述的平均值计算电路相连接，以便提供输入；基准时钟为定时计数器提供输入。

根据本发明的第8方面，这里提供一种同步器，安装在接收机中，其特征在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差，所述的定时差检测电路的输出信号存储在一个存储器内，籍此存储该定时差，并一直保持到建立帧同步，然后，将所述存储器中的信号输出到所述的平均值计算电路；一个平均值计算电路，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；定时计数器，与解码器相连接，用以提供定时计数信号；后端保护电路，与已知模式检测电路相连接，用于改善已知模式检测精度，还与平均值计算电路相连接，为其提供输入；基准时钟为定时计数器提供输入。

根据本发明的第9方面，这里提供一种同步器，安装在接收机中，其特征在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；后端保护电路，与已知模式检测电路相连接，用于改善已知模式检测精度；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差，所述定时差值检测电路的输出信号存储在一个存储器内，籍此存储该定时差，并一直保持到建立帧同步，然后将所述存储器中的信号输出到所述第一平均值计算电路；一个第一平均值计算电路，与所述的后端保护电路相连接，用于确定发射和与接收的定时差；一个第二平均值计算电路，接收第一平均值计算电路和定时差值检测电路提供的输入，

更新定时差值的平均值；一个积分电路，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；一个校正值计算电路，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时；定时计数器，与解码器相连接，用以提供定时计数信号；开关，接收来自定时差值检测电路的信息，根据后端保护电路来选择输出至存储器或第二平均值电路；所述的后端保护电路为第一平均值计算电路提供输入，第一平均值计算电路为第二平均值计算电路提供输入；所述的校正值计算电路和基准时钟为定时计数器提供输入。

端保护电路来选择输出至存储器或第二平均值电路；所述的后端保护电路为第一平均值计算电路提供输入，第一平均值计算电路为第二平均值计算电路提供输入；所述的校正值计算电路和基准时钟为定时计数器提供输入。

根据本发明的第10方面，这里提供一种同步器，安装在接收机中，其特征在于，包括：一个传输模式检测电路，用于检测由发射机发送的一个已知传输模式，并且在检测出所述传输模式时产生一个传输模式检测信息信号；直方图计算电路，用于计算已知模式检测时间的直方图，为第一校正值计算电路提供输入；一个开锁电路，与所述的传输模式检测电路相连接，将其输出信号提供给定时差值电路和直方图计算电路；一个定时差值检测电路，用于根据所述传输模式的接收时间，检测所述发射机的基准定时与所述接收机的基准定时之差值；一个平均值计算电路，用于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；一个积分电路，用于通过在每次中断所述接收机时积分所述平均值，确定一个积分值；一个第一校正值计算电路，用于计算一个校正值，其输出一路反馈回到直方图计算电路，另一路输入到积分电路和定时计数器；一个第二校正值计算电路，接收来自积分电路的输出，用于计算一个校正值，以便在所述积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，该第二校正值计算电路为定时计数器提供输入；定时计数器，与解码器相连接，接收第一校正值计算电路、第二校正值计算电路和基准时钟提供的输入，用以提供定时计数信号。

根据本发明的第 11 方面, 这里提供一种同步器, 安装在接收机中, 其特征在于, 包括: 一个传输模式检测电路, 用于检测由发射机发送的一个已知传输模式, 并且在检测出所述传输模式时产生一个传输模式检测信息信号; 一个定时差值检测电路, 用于根据所述传输模式的接收时间, 检测所述发射机的基准定时与所述接收机的基准定时之差值; 直方图计算电路, 接收由定时差值检测电路提供的输入, 用于计算已知模式检测时间的直方图, 为第一校正值计算电路提供输入; 一个平均值计算电路, 用于计算所述检测出的差值的平均值, 并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值; 一个积分电路, 用于通过在每次中断所述接收机时积分所述平均值, 确定一个积分值; 一个第一校正值计算电路, 接收由直方图计算电路提供的输入, 用于计算一个第一校正值, 其输出一路反馈回到直方图计算电路, 另一路输入到积分电路和定时计数器; 一个第二校正值计算电路, 接收由积分电路提供的输入, 用于计算一个第二校正值, 以便在所述积分值超过一个预定的第一阈值电平的情形下, 向前校正所述接收机的基准定时; 在所述积分值减小到小于一个预定的第二阈值电平的情形下, 向后校正所述接收机的基准定时, 其输出提供给定时计数器; 定时计数器, 与解码器相连接, 接收由第二校正值计算电路和基准时钟提供的输入, 用以提供定时计数信号。

根据本发明的第 12 方面, 这里提供一种同步器, 安装在接收机中, 其特征在于, 包括: 一个传输模式检测电路, 用于检测由发射机发送的一个已知传输模式, 并且在检测出所述传输模式时产生一个传输模式检测信息信号; 一个第一门控电路, 接收由传输模式检测电路提供的输入, 门控第一基准计时器的输出信号; 一个第二门控电路, 接收由传输模式检测电路提供的输入, 门控第二基准计时器的输出信号; 一个第一定时差值检测电路, 接收第一门控电路和第一 D 触发电路提供的输入, 用于检测所述发射机的基准定时与所述接收机的基准定时之差值; 一个第二定时差值检测电路, 接收第二门控电路和第二 D 触发电路提供的输入, 用于检测所述发射机的基准定时与所述接收机的基准定时之差值; 一个第一平均值计算电路, 接收第一定时差值检测电路提供的输入, 用于计算所述检测出的差值的平均值, 并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值; 一个第二平均值计算电路, 接收第二定时差值检测电路提供的输入, 用

于计算所述检测出的差值的平均值，并且仅在从所述传输模式检测电路接收到所述传输模式检测信息信号时更新所述计算出的平均值；一个第一积分电路，接收第一平均值计算电路提供的输入，用于通过在每次中断所述接收机时积分所述平均值，确定第一积分值；一个第二积分电路，用于通过对所述的第二积分电路为每次中断所述接收机所获得的所述平均值进行积分，确定第二积分值；一个第一校正值计算电路，用于接收从第一积分电路提供的输入，和用于计算一个第一校正值，以便在所述第一积分值超过一个预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述积分值减小到小于一个预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述第一校正值计算电路的输出反馈回到第一积分电路；一个第二校正值计算电路，用于计算一个第二校正值，以便在所述第二积分值超过所述预定的第一阈值电平的情形下，向前校正所述接收机的基准定时；在所述第二积分值减小到小于所述预定的第二阈值电平的情形下，向后校正所述接收机的基准定时，所述第二校正值计算电路的输出反馈回到第二积分电路；定时计数器，与解码器相连接，接收第一和第二开关提供的输入，用以提供定时计数信号；一个第一开关，与所述的定时计数器相连接，接收第一和第二基准时钟以及转换信号，用于切换第一和第二基准时钟的使用与不使用；第二开关，与所述的定时计数器相连接，接收第一校正值计算电路和第二校正值电路以及转换信号，用于第一和第二校正值的的使用与不使用。

附图说明：

图 1A 是显示一常规同步器的框图。

图 1B 是用于解释一种帧格式的图。

图 2 是显示根据本发明的第一实施方式的同步器的框图。

图 3A - 3D 是用于解释图 2 所显示的同步器的操作的图。

图 4A - 4D 是用于解释图 2 所显示的同步器的操作的图。

图 5 是显示根据本发明的第二实施方式的同步器的框图。

图 6A - 6D 是用于解释图 5 所显示的同步器的操作的图。

图 7 是显示根据本发明的第三实施方式的同步器的框图。

图 8A - 8E 是用于解释图 7 所显示的同步器的操作的图。

图 9 是显示根据本发明的第四实施方式的同步器的框图。

图 10A - 10E 是用于解释图 9 所显示的同步器的操作的图。

图 11 是显示根据本发明的第五实施方式的同步器的框图。

图 12A - 12B 是用于解释图 11 所显示的同步器的操作的图。

图 13 是显示根据本发明的第六和第七实施方式的同步器的框图。

图 14 是用于解释图 13 所显示的同步器的操作的图。

图 15 是显示根据本发明的第八实施方式的同步器的框图。

图 16 是用于解释图 15 所显示的同步器的操作的图。

图 17 是显示根据本发明的第九实施方式的同步器的框图。

图 18 是用于解释图 17 所显示的同步器的操作的图。

图 19 是显示根据本发明的第十实施方式的同步器的框图。

图 20 是显示根据本发明的第十一实施方式的同步器的框图。

图 21 是显示根据本发明的第十二实施方式的同步器的框图。

具体实施方式

如图 2 所示, 根据本发明的第一实施方式的同步器包括: 一个 UW 模式检测电路 102、一个基准计时器 105、一个闩锁电路 107、一个 D 触发(D - FF)电路 109、一个差值电路 111、一个平均值计算电路 113、一个定时差积分电路 115、一个定时校正值计算电路 117、一个定时计数器 119、以及一个解码器 121。

UW 模式检测电路 102 检测包含在接收信号 101 中的一个 UW 模式(图 1B)。当检测出 UW 模式时, 输出一个 UW 模式检测信号 103, 并且产生一个检测信息信号 123, 该信号指示 UW 模式是否被检测出。基准计时器 105 基于基准时钟 104 计算一个接收时间。闩锁电路 107 用来自 UW 模式检测电路 102 的 UW 模式检测信号 103 闩锁基准计时器 105 的输出信号 106, 藉此取得 UW 模式被检测出的时间(UW 模式检测时间)。D 触发电路 109 保持被取入闩锁电路 107 的 UW 模式检测时间。差值电路 111 基于闩锁电路 107 的输出信号 108 与 D 触发电路 109 的输出信号 110 之差, 确定发射机的帧定时与接收机的帧定时之差(帧定时差)。仅当来自 UW 模式检测电路 102 的 UW 模式检测信息信号 123 指示 UW 模式被检测出时, 平均值计算电路 113 才更新基于差值电路 111 的输出信号 112 所计算出的帧定时差的平均值。定时差积分电路 115 基于平均值计算电路 113 的输出信号 114 积分帧定时差的平均值。

定时校正值计算电路 117 基于定时差积分电路 115 的输出信号 116 产生一个对定时计数器 119 的控制信号 118, 以便一方面在接收机的帧定时后向偏离发射机的帧定时的情形下向前校正接收机的帧定时; 另一方面在接

收机的帧定时前向偏离发射机的帧定时的情形下向后校正接收机的帧定时。具体地，在接收机的帧定时被向前校正的情形下，定时计数器 119 的初始值被控制信号 118 设定成 + 1，而在接收机的帧定时被向后校正的情形下，定时计数器 119 的初始值被控制信号 118 设定成 - 1。用这个方法，视情况不同而定，将帧长度增加或减少一帧，藉此设定接收机的帧定时使之与发射机的帧定时一致。定时计数器 119 以一帧为周期，从来自定时校正值计算电路 117 的控制信号 118 所设定的初始值开始，计数基准时钟 104。解码器 121 基于定时计数器 119 的输出信号 120 产生各种定时 122。

现在将参看图 3A - 3D 解释根据该实施方式的同步器的操作。如图 3A 所示，接收信号 101 为每一帧在那里插入 UW 模式。接收信号 101 是基于发射机的帧定时而发送的。因此，通过检测于其上接到包含在接收信号 101 中的 UW 模式的诸间隔，可检测出发射机的一帧时间。接收机中，UW 模式检测时间 $T(k+1)$ 是用那里所安装的计时器的值被检测的。确定出当前帧中所检测的 UW 模式的检测时间 $T(k+1)$ 与先前帧中所检测的 UW 模式的检测时间 $T(k)$ 值差，藉此来确定接收机的一帧时间(图 3B)。事实上，假定计时器的最大计数值为 N (图 3C)，接收机的一帧时间可根据以下所示的取模计算确定。

$$\{T(k+1) + N - T(k)\} \text{ 被 } N \text{ 取模} \quad (1-1)$$

由以上式(1-1)所确定的值与标准帧时间长度之差构成接收机的帧定时与发射机的帧定时之差。

定时校正值计算电路 117 执行以下诸过程：

- (1) 如果接收机的帧定时后向偏离发射机的帧定时一个设定值或更大，则被向前校正一个设定值。
- (2) 如果接收机的帧定时前向偏离发射机的帧定时一个设定值或更大，则被向后校正一个设定值。
- (3) 在接收机的帧定时偏离发射机的帧定时不大于此设定值的情形下，则接收机的帧定时不被校正。

假定设定值为 1，并且接收机的帧定时需要被向前校正该设定值。定时计数器 119 的初始值被设定成 + 1。另一方面，在接收机的帧定时须被向后校正该设定值的情形下，定时计数器 119 的初始值被设定成 - 1。用这

个方法，视情形不同而定，帧长度被增加或减少一帧。图 4A - 4D 显示一个将接收机的帧定时向前校正一帧的示例。这显示通过将定时计数器 119 的初始值增加 1 而将所产生的定时向前校正一帧的情形。

平均值计算电路 113 基于来自 UW 模式检测电路 102 的 UW 模式检测信息信号 123 执行以下诸过程：

- (1) 对于其中检测出 UW 模式的帧更新帧定时差的平均值。
- (2) 对于其中未检测出 UW 模式的帧不更新帧定时差的平均值。

结果，即便在未连续检测到 UW 模式的情形下，根据该实施方式的同步器能够使用未被更新的帧定时差的平均值校正定时。

如图 5 所示，根据本发明的第二实施方式的同步器在以下方面与图 2 所示的根据第一实施方式的同步器不同：定时计数器 205 同时起到图 2 所示的基准计时器 105 的作用。

以上描述的根据第一实施方式的同步器中，使用基准计时器 105 检测 UW 模式接收时间。结果，定时计数器 119 的时钟速度通常与码元速率或比特率相同。因此，通过提高基准计时器 105 的时钟速度，与定时计数器 119 的时钟速率相比，有可能以更高的精度检测 UW 模式接收时间。然而，这种同步器需要两个计数器用作基准计时器 105 和定时计数器 119，并因此增加电路的尺寸和功耗。

有鉴于此，根据该实施方式的同步器被修改，以便亦使用定时计数器 205 来检测 UW 模式的接收时间。结果，将定时计数器 205 的输出信号 206 提供给门锁电路 207。并且，为补偿差值电路 211 的输出信号 212 中因使用定时计数器 205 检测 UW 模式接收时间所导致的增或减，在定时校正值计算电路 217 和平均值计算电路 213 之间插入一个 D 触发 (D - FF) 电路 221，用于保持来自校正值计算电路 217 的输出信号 218。

UW 模式检测电路 202 检测包含在接收信号 201 中的一个 UW 模式。当检测出 UW 模式时，输出一个 UW 模式检测信号 203，并且产生一个检测信息信号 223，该信号指示 UW 模式是否被检测出。门锁电路 207 用来自 UW 模式检测电路 202 的 UW 模式检测信号 203 门锁基准计时器 205 的输出信号 206，藉此取得 UW 模式被检测出的时间 (UW 模式检测时间)。D 触发电路 209 保持被取入门锁电路 207 的 UW 模式检测时间。差值电路 211 基于门锁电路

207 的输出信号 208 与 D 触发电路 209 的输出信号 210 之差, 确定发射机的帧定时与接收机的帧定时之差(帧定时差)。根据该实施方式, UW 模式检测时间是使用已校正定时的定时计数器 205 而检测的。因此, 当校正定时时, 差值电路 211 所确定的帧定时差被增加或减少定时校正的量。有鉴于此, D 触发电路 221 保持来自定时校正值计算电路 217 的控制信号 218, 并且在平均值计算电路 213 中根据 D 触发电路 221 的输出信号 222 所指示的定时校正值得校正差值电路 211 所确定的定时差。仅当来自 UW 模式检测电路 202 的 UW 模式检测信息信号 223 指示 UW 模式被检测出时, 平均值计算电路 213 才更新已校正的帧定时差的平均值。定时差积分电路 215 基于平均值计算电路 213 的输出信号 214 积分帧定时差的平均值。

基于定时差积分电路 215 的输出信号 216, 定时校正值计算电路 217 产生一个对定时计数器 219 的控制信号 218, 以便如果接收机的帧定时后向偏离发射机的帧定时则向前校正接收机的帧定时; 如果接收机的帧定时前向偏离发射机的帧定时则向后校正接收机的帧定时。具体地, 在接收机的帧定时被向前校正的情形下, 定时计数器 205 的初始值被控制信号 218 设定成 + 1, 而在接收机的帧定时被向后校正的情形下, 定时计数器 205 的初始值被控制信号 218 设定成 - 1。用这个方法, 视情况不同而定, 将帧长度增加或减少一帧, 藉此设定接收机的帧定时使之与发射机的帧定时一致。定时计数器 205 以一帧为周期, 从来自定时校正值计算电路 217 的控制信号 218 所设定的初始值开始, 计数基准时钟 204。解码器 219 基于定时计数器 205 的输出信号 206 产生各种定时 220。

现在将参看图 6A - 6D 解释定时校正引起的 UW 模式接收时间的变化。如图 6A 所示, 接收信号 201 为每一帧在那里插入 UW 模式。所示的示例中, 从接到左起第二个 UW 模式的时间到接到第三个 UW 模式的时间止的周期内定时被校正。因此, 如图 6C 所示定时计数器 205 的初始值被设定成 + 1。如图 6D 所示, 将诸相应帧内被取入门限电路 207 的若干个 UW 模式检测时间点分别假定为 $t(k)$ 、 $t(k+1)$ 、 $t(k+2)$ 、 $t(k+3)$ 。假定发射机的一帧时间等同于接收机一帧时间, 则诸相应帧的 UW 模式检测时间点 $t(k)$ 、 $t(k+1)$ 、 $t(k+2)$ 、 $t(k+3)$ 具有相等的间隔。然而, 一旦如上所述校正定时, 图中左起第三帧和后继帧的 UW 模式检测时间点 $t(k+2)$ 、 $t(k+3)$ 分别偏离

到一个比左起第一和第二帧的 UW 模式检测时间点 $t(k)$ 、 $t(k+1)$ 大 1 的假定值。结果，差值电路 211 所计算的定时差由以下所示的等式给出。可以看出，已校正定时的帧与下一帧的定时差被增大一个定时校正值。

$$t(k+1) - t(k) = N \quad (2-1)$$

$$t(k+2) - t(k+1) = N + 1 \quad (2-2)$$

$$t(k+3) - t(k+2) = N \quad (2-3)$$

平均值计算电路 213 从一个定时校正帧与下一帧的定时差中减去 D 触发器 221 的输出信号 222 所指示的定时校正值。结果，对所有帧获得了正确的帧定时差。因此可将定时计数器 205 用于定时校正来检测 UW 模式检测时间。

如图 7 所示，根据本发明的第三实施方式的同步器在以下方面与图 2 所示的根据第一实施方式的同步器不同：基准计时器控制信号 324 是由解码器 322 输出给基准计时器 306 的，并且由定时校正值计算电路 318 输出的控制信号 319 也被施加至解码器 322。

以上描述的根据第一实施方式的同步器中，基准计时器 105 被用来计数一个长于一帧时间的周期，而根据第二实施方式的同步器使用定时计数器 205 来计数一个与一帧时间相同的周期。每帧码元或比特个数的增加伴随着计数器位数的增加、门控电路位数的增加、用于保持紧前一帧的 UW 模式检测时间的 D 触发电路位数的增加、以及差值电路位数的增加，从而导致功耗和电路尺寸的增加。

有鉴于此，根据该实施方式的同步器中，基准计时器控制信号 324 由解码器 322 输出给基准计时器 306 的基准时钟输入端 305，以便减少构成基准计时器 306 的计数器的位数。

根据该实施方式的同步器的基本操作与根据第一实施方式的同步器的相同。以下将解释产生基准计时器控制信号 324 的方法。

解码器 322 基于定时计数器 320 的输出信号 321 产生基准计时器控制信号 324。这个基准计时器控制信号 324，如图 8A - 8E 所示，略早于一个假定 UW 模式接收时间激活基准计时器 306，并且略迟于一个假定 UW 模式接收时间使基准计时器 306 “去激活”。该过程中，如同以上参考根据第二实施方式的同步器所解释的，为校正对定时计数器 320 的校正所引起的 UW 模式检测时间的变化，解码器 322 基于定时校正值计算电路

318 的控制信号 319, 以定时计数器 320 的校正值的量, 校正激活基准计时器 306 的时间。

基准计时器 306 基于以上所述的方式产生的基准计时器控制信号 324 工作, 籍此来产生以下效果:

- (1) 能够减少构成基准计时器 306 的计数器的位数。
- (2) 能够减少用于检测帧定时差的计算的位数。
- (3) 能够减少基准计时器 306 的操作时间。

如图 9 所示, 根据本发明的第四实施方式的同步器在以下方面与根据第三实施方式的同步器不同: 在基准计时器 408 的输入边提供了一个开关 406, 用于根据来自解码器 424 的一个基准计时器控制信号 426 以及来自 UW 模式检测电路 402 的一个 UW 模式检测信号 403, 切换基准时钟 405 使用与不使用到基准计时器 408。

以上所描述的根据第三实施方式的同步器略早于一个假定 UW 模式接收时间使基准计时器 306 “去激活”, 并略迟于一个假定 UW 模式接收时间减活基准计时器 306。然而, 这种同步器中, 构成基准计时器 306 的计数器的功耗在以下情形下将增加:

- (1) 在构成基准计时器 306 的计数器以极高的速度工作的情形下。
- (2) 在 UW 模式接收时间的起伏达到使构成基准计时器 306 的计数器的操作时间延长的程度的情形下。

有鉴于此, 根据该实施方式的同步器包括一个开关 406, 并以下列方式控制基准计时器 408 的操作:

- (1) 略早于一个假定 UW 模式接收时间激活基准计时器 406。
- (2) 检测出一个 UW 模式时使基准计时器 406 “去激活”。
- (3) 未能检测出 UW 模式时, 略迟于一个假定 UW 模式接收时间使基准计时器 406 “去激活”。

根据该实施方式的同步器的基本操作与以上所描述的根据第三实施方式的同步器的相同。以下将描述开关 406 的切换操作的方法。如图 10A、10D 所示假定, 在来自解码器 424 的基准计时器控制信号 426 的前沿激活基准计时器 408 (图 10D)。

- (1) 在 UW 模式检测电路 402 中检测出 UW 模式的情形下:

于来自解码器 424 的基准计时器控制信号 426 的前沿激活基准计时器

408(图 10A - 10C)。结果, UW 模式检测时间 $T(k)$ 被 UW 模式检测信号 403 取入门锁电路 410(图 10D、10E)。并且, 开关 406 被 UW 模式检测信号 403 打开, 使得基准时钟 405 不再被应用于基准计时器 408, 并且构成基准计时器 408 的计数器的计数值被复位(图 10D)。在此之后, 于基准计时器控制信号 426 的下降沿减活基准计时器 408。

(2) 在 UW 模式检测电路 402 中未检测出 UW 模式的情形下:

于来自解码器 424 的基准计时器控制信号 426 的前沿激活基准计时器 408(图 10A - 10C)。该情形下, 没有从 UW 模式检测电路 402 输出 UW 模式检测信号 403(图 10C), 且因此构成基准计时器 408 的计数器继续计数。在此之后, 于基准计时器控制信号 426 的下降沿减活基准计时器 408(图 10D)。该过程中, 取入门锁电路 410 的 UW 模式检测时间保持为先前 UW 模式检测时间 $T(k)$ (图 10E)。因此 UW 模式检测信息信号 404 禁止一次对平均值检测电路 416 中平均值的更新。

用以上所描上述的方式, 根据该实施方式的同步器通过缩短基准计时器 408 的工作时间, 可实现低功耗。

如图 11 所示, 根据本发明的第五实施方式的同步器在以下方面与以上所描述的根据第二实施方式的同步器不同: 在差值电路 514 的输入边提供这样一个码元同步电路 502, 该码元同步电路 502 被提供一个接收信号 501; 在差值电路 514 的输入边提供一个 D 触发(D-FF)电路 526, 用于保持码元同步电路 502 的输出信号 503(前一帧的码元同步信号); 以及, 差值电路 514 使用码元同步电路 502 的输出信号 503 和 D 触发电路 526 的输出信号 527, 检测发射机的帧定时与接收机的帧定时之差。

与以上所述的根据第一至第四实施方式的同步器不同——其中 UW 模式接收时间是以码元时间的精度被检测的, 根据此实施方式的同步器被修改, 以便以 N 倍的码元时间精度检测 UW 模式接收时间。

除码元同步电路 502、D 触发电路 526、以及差值电路 514 之外, 根据本实施方式的同步器的诸电路的操作与根据上述的第二实施方式同步器的相同。因此, 以下将参看图 12、12B 仅对码元同步电路 502、D 触发电路 526、以及差值电路 514 的操作加以解释。为便于理解, 假定接收信号 501 包含这样一个码元串, 每一码元周期该码元串的极性均变化, 以便易于获

得码元同步。

码元同步电路 502 在 N 倍码元周期长的诸间隔上确定接收信号 501 的绝对值，并且将所确定的绝对值对每个码元周期相加。具体地，设 x 为接收信号 501， n 为码元个数， T 为码元时间，以及 N 为一个码元周期中所检测出的码元 ID 点的个数（码元 ID 点检测精度）。随后，和 $y(k)$ 作为以上所述的对第 k 帧的相加结果由下式给出。

$$y(k) = y(k) + |x((n+k/N)T)| \quad (3-1)$$

图 12B 显示出和 $y(k)$ 的一个示例。码元同步电路 502 将呈现最大和 $y(k)$ 的点 $m(k)$ 确定为代表第 k 帧的码元 ID 点。如此确定的码元 ID 点 $m(k)$ 被存入 D 触发电路 526。差值电路 514 根据下式确定发射机的帧定时与接收机的帧定时之差：

$$\{t(k+1) + m(k+1)/N\} - \{t(k) + m(k)/N\} \quad (3-2)$$

其中 $t(k+1)$ 和 $t(k)$ 分别为第 $(k+1)$ 帧和第 k 帧的 UW 模式检测时间，它们被从门锁电路 510 和 D 触发电路 512 施加到差值电路 514。结果，使用该 UW 模式检测时间，差值电路 514 可以 N 倍于码元时间的精度确定发射机的帧定时与接收机的帧定时之差。

取代按照式 (3-1) 对接收信号 501 的绝对值进行积分，作为一种选择，可对接收信号 501 的包络进行相加。

在以上所描述的根据第一至第六实施方式的同步器中，UW 模式是在每个给定帧内的同一定时上检测的。因此，当前 UW 模式检测时间与下一个 U 模式检测时间之差始终相同。另一方面，根据本发明的第六实施方式的同步器被修改，以通过接收一个给定帧内的一任意时隙来检测发射机的帧定时与接收机的帧定时之差。

在根据该实施方式的同步器的帧格式中，如图 14 所示，例如，每个帧由接入通道 A1、A2、控制通道 C1 - C8、以及用户通道 U1 - U16 构成。接入通道 A1、A2 被用于从基站发出通知以及由移动单元进行位置登记。控制通道 C1 - C8 被用于分配用户通道 U1 - U16，等等。用户通道 U1 - U16 被用于发送和接收数据。

移动单元中，一个同步保持电路使用正向链路接入通道 A1 接收由基站发送的 UW 模式，从而完成帧同步。并且，一个定时发生电路使用在那里所

保持的帧结构产生一个按帧的定时(a timing by frame)。基于按帧的定时,发送或接收由基站使用正向链路接入通道 A1 指定的控制通道,或者使用由基站通过特定控制通道分配的用户通道,发送或接收数据。

将参照使用正向链路控制通道 C1 和正向用户通道 U1、U2 的情形,解释移动单元的同步保持电路的操作。为便于理解,将使用以下符号:

tc1(k): 检测出包含在第 k 帧的正向链路控制通道 C1 中的 UW 模式的时间

tu1(k): 检测出包含在第 k 帧的正向链路用户通道 U1 中的 UW 模式的时间

tu2(k): 检测出包含在第 k 帧的正向链路用户通道 C2 中的 UW 模式的时间

tc1(k+1): 检测出包含在第 k+1 帧的正向链路控制通道 C1 中的 UW 模式的时间

tu1(k+1): 检测出包含在第 k+1 帧的正向链路用户通道 U1 中的 UW 模式的时间

tu2(k+1): 检测出包含在第 k+1 帧的正向链路用户通道 U2 中的 UW 模式的时间

Tu1c1: 正向链路用户通道 U1 与正向链路控制通道 C1 之间的标准时间差(计数)

Tu2u1: 正向链路用户通道 U2 与正向链路用户通道 U1 之间的标准时间差(计数)

Tu2c1: 正向链路用户通道 U2 与正向链路控制通道 C1 之间的标准时间差(计数)

标准时间差(计数)Tu1c1、Tu2u1、Tu2c1 被存储在存储器 626 中。

对于第 k 帧,帧计数器在检测出包含在正向链路控制通道 C1 中的 UW 模式的时间与检测出包含在正向链路用户通道 U1 中的 UW 模式的时间之间的计数差被表示为

$$tu1(k) - tc1(k) \quad (4-1)$$

对于第 k 帧,帧计数器在检测出包含在正向链路用户通道 U1 中的 UW 模式的时间与检测出包含在正向链路用户通道 U2 中的 UW 模式的时间之间的

计数差被表示为

$$tu2(k) - tu1(k) \quad (4-2)$$

对于第 k 帧，帧计数器在检测出包含在正向链路控制通道 $C1$ 中的 UW 模式的时间与检测出包含在正向链路用户通道 $U2$ 中的 UW 模式的时间之间的计数差被表示为

$$tc1(k) - tu2(k) \quad (4-3)$$

对于第 $k+1$ 帧，帧计数器在检测出包含在正向链路控制通道 $C1$ 中的 UW 模式的时间与检测出包含在正向链路用户通道 $U1$ 中的 UW 模式的时间之间的计数差被表示为

$$tu1(k+1) - tc1(k+1) \quad (4-4)$$

对于第 $k+1$ 帧，帧计数器在检测出包含在正向链路用户通道 $U1$ 中的 UW 模式的时间与检测出包含在正向链路用户通道 $U2$ 中的 UW 模式的时间之间的计数差被表示为

$$tu2(k+1) - tu1(k+1) \quad (4-5)$$

对于第 $k+1$ 帧，帧计数器在检测出包含在正向链路控制通道 $C1$ 中的 UW 模式的时间与检测出包含在正向链路用户通道 $U2$ 中的 UW 模式的时间之间的计数差被表示为

$$tc1(k+1) - tu2(k+1) \quad (4-6)$$

因此，通过从由式(4-1)至(4-6)所得结果中减去相应的标准时间差(计数)，可计算出给定帧中发射机与接收机在相应的诸通道之间的定时偏离。例如，通过从根据以上式(4-1)所获结果 $tu1(k) - tc1(k)$ 中减去标准时间差(计数) $Tu1c1$ ，可能计算出发射机与接收机从正向链路用户通道 $C1$ 到正向链路控制通道 $U1$ 的定时偏离。

如图 13 所示，根据该实施方式的同步器包括存储器 626，用于存储对应一个通道类型 624 和一个时隙编号 625 的标准时间差(计数)，从而，根据通道类型 624 和时隙编号 625 可从存储器 626 中读出标准时间差(计数)。使用门锁电路 607 的一个输出信号 608(比如，时间 $tu1(k)$)、D 触发电路 609 的一个输出信号 610(比如，时间 $tc1(k)$)、以及从存储器 626 中读出的一个标准时间差(比如，标准时间 $Tu1c1$)，差值电路 611 计算出发射机与接收机的定时偏离。

使用基于通道类型和时隙编号的标准时间差(计数)的根据该实施方式的同步器也可应用于以上所描述的根据第一至第五实施方式的同步器。

根据本发明的第七实施方式的同步器在以下方面与以上所描述的根据第六实施方式的同步器不同: 存储器 626 的一个输出信号 627 还被施加给一个平均值计算电路 613, 这一点用虚线显示于图 13 中。

尽管根据第六实施方式的同步器涉及通过通道类型和时隙编号检测已知模式(UW 模式)的接收时间之差的方法, 根据第七实施方式的同步器被修改, 以便不考虑通道类型和时隙编号来计算发射机与接收机的定时差的平均值。

以下将参照使用正向链路控制通道 C1 和正向链路用户通道 U1、U2 的情形, 使用以上所描述的符号解释根据该实施方式的同步器。

将每个码元时间定时差表示如下。

$$(tu1(k) - tc1(k) - Tu1c1)/Tu1c1 \quad (5-1)$$

$$(tu2(k) - tu1(k) - Tu2u1)/Tu2u1 \quad (5-2)$$

$$(tc1(k) - tu2(k) - Tu2c1)/Tu2c1 \quad (5-3)$$

$$(tu1(k+1) - tc1(k+1) - Tu1c1)/Tu1c1 \quad (5-4)$$

$$(tu2(k+1) - tu1(k+1) - Tu2u1)/Tu2u1 \quad (5-5)$$

$$(tc1(k+1) - tu2(k+1) - Tu2c1)/Tu2c1 \quad (5-6)$$

并且, 由式(5-1)和式(5-5)所获结果乘以每帧码元个数(TFL), 可计算出发射机与接收机的每帧定时差。

现在将参照式(5-1)所给出的情形解释根据该实施方式的同步器的操作。当包含在正向链路控制通道 C1 中的 UW 模式被 UW 模式检测电路 602 检测出时, 基准计时器 605 的输出信号 606 被取入门锁电路 607 中, 之后, 门锁电路 607 的输出信号 608 被保持在 D 触发电路 609 中。结果, UW 模式检测时间 tc1 被保持在 D 触发器电路 609 中。在此之后, 当 UW 模式检测电路 602 检测出包含在上行链路用户通道 U1 中的 UW 模式时, 基准计时器 605 的输出信号 606 被取入门锁电路 607。于是, UW 模式检测时间 tu1 被取入门锁电路 607。

将包含在正向链路控制通道 C1 中的 UW 模式的通道类型 624 和时隙编号 625, 连同包含在正向用户通道 U1 中的 UW 模式的通道类型 624 和时隙编号

625，一并提供给存储器 626。结果，正向链路用户通道 U1 与正向链路控制通道 C1 的标准时间差 $Tu1c1$ 被从存储器 626 读出并施加给差值电路 611 和平均值计算电路 613。

差值电路 611 使用被取入门锁电路 607 的 UW 模式检测时间 $tu1$ 、D 触发电路 609 中所保持的 UW 模式检测时间 $tc1$ 、以及来自存储器 626 的标准时间差 $Tu1c1$ ，计算式(5-1)中的分子。平均值计算电路 613 使用差值电路 611 的一个输出信号 612 和来自存储器 626 的标准时间差 $Tu1c1$ ，计算以上所描述的式(5-1)。结果，发射机与接收机的每码元定时差被算出。在定时差积分电路 615 中，平均值计算电路 613 的输出信号 614 被积分。在此之后，定时校正值计算电路 617 使用定时差积分电路 615 的输出信号 616 校正定时。

前述的实施方式中，平均值计算电路 613 使用差值电路 611 的输出信号 612 和来自存储器 626 的标准时间差 $Tu1c1$ ，计算发射机与接收机的每码元定时差。然而，可供选择地，可以用每帧码元个数(TFL)乘由式(5-1)所获的结果来计算发射机与接收机的定时差。在此情形下，基于发射机与接收机的每帧定时差的积分值校正定时。

根据该实施方式的同步器也可应用于以上所描述的根据第二至第五实施方式的同步器。

在同步器使用下式中所显示的忘却系数(oblivion coefficient) α 来计算发射机的基准时钟与接收机的基准时钟之差的平均值的情形下，如果发射机的基准时钟与接收机的基准时钟之差大时，则平均差值的收敛耗时颇多。

$$a(k) = \alpha \cdot a(k-1) + (1-\alpha) \cdot d(k) \quad (6-1)$$

其中 $a(k-1)$ 为时间 k 上的发射机的基准时钟与接收机的基准时钟之差的平均值， $a(k)$ 为时间 $k+1$ 上的发射机的基准时钟与接收机的基准时钟之差的平均值，而 $d(k)$ 为时间 k 上检测出的接收机的 UW 模式检测时间差。

图 16 中显示了这一情形。因为当使用相同的遗忘系数 α 时收敛斜度是相等的，当时间差大时(第一定时差)比时间差小时(第二定时差)要求更多的收敛时间。

有鉴于此，根据本发明的第八实施方式的同步器利用以下事实：发射机

的基准时钟与接收机的基准时钟之差实质上是与时间无关的常数。在获得帧同步的时，对所有帧均将已知码元模式之间的检测时间差存储在存储器中，并且在完成帧同步时，计算出发射机的基准时钟与接收机的基准时钟的平均差的初始值，籍此来改善定时差的计算速度。

如图 15 所示，根据该实施方式的同步器包括一个 UW 模式检测电路 702、一个后端保护电路 705、一个基准计时器 708、一个门锁电路 710、一个 D 触发(D - FF) 电路 712、一个差值电路 714、一个存储器 716、一个平均值计算电路 718、一个定时计数器 720、以及一个解码器 722。

UW 模式检测电路 702 执行一个 UW 模式(已知码元)与一个接收码元串之间的模式匹配，籍此来检测包含在接收信号 701 中的一个 UW 模式。提供后端保护电路 705 来改善 UW 模式的检测精度。事实上，当一个来自 UW 模式检测电路 702 的 UW 模式检测信息信号 703 指示连续检测出 UW 模式达一预定次数时，后端保护电路 705 判定帧同步被建立。

基准计时器 708 基于基准时钟 707 计算接收时间。门锁电路 710 用一个来自 UW 模式检测电路 702 的 UW 模式检测信号 704 门锁基准计时器 708 的输出信号 709，籍此取得 UW 模式被检测出的时间(UW 模式检测时间)。D 触发电路 712 保持被取入门锁电路 710 的 UW 模式检测时间。差值电路 714 根据门锁电路 710 的输出信号 711 与 D 触发电路 712 的输出信号 713 之差，确定发射机的帧定时与接收机的帧定时之差(帧定时差)。差值电路 714 的输出信号 715 被存入存储器 716，籍此存储该定时差，一直保持到建立帧同步。

平均值计算电路 718 基于存储器 716 的输出信号 717 (定时差)，用后端保护电路 705 的一个帧同步建立信号 706 作为触发信号，计算定时差的初始值。在此之后，以类似于根据第一实施方式同步器的情形的方式，使用平均值计算电路 718 的输出信号 719 (定时差平均初始值)校正定时。结果，发射机与接收机的定时差未被确切地确定，并且因此可禁止校正定时的过程直至建立起帧同步。

解码器 722 基于定时计数器 720 的输出信号 721 产生各种定时 723。

与以上所述的根据第八实施方式的同步器相比，根据本发明的第九实施方式的同步器旨在进一步改进定时差收敛特性。

如图 17 所示,根据该实施方式的同步器包括一个 UW 模式检测电路 802、一个后端保护电路 805、一个基准计时器 808、一个门锁电路 810、一个 D 触发(D - FF)电路 812、一个差值电路 814、一个开关 816、一个存储器 819、一个第一平均值计算电路 821、一个第二平均值计算电路 823、一个定时差积分电路 825、一个定时校正值计算电路 827、一个定时计数器 829、以及一个解码器 831。

UW 模式检测电路 802 执行一个 UW 模式(已知码元)与一个接收码元串之间的模式匹配过程,籍此来检测包含在接收信号 801 中的一个 UW 模式。提供后端保护电路 805,目的是改善 UW 模式的检测精度。事实上,当一个来自 UW 模式检测电路 802 的 UW 模式检测信息信号 803 指示连续检测出 UW 模式达一预定次数时,后端保护电路 805 判定帧同步被建立。

基准计时器 808 基于基准时钟 807 计算接收时间。门锁电路 810 用一个来自 UW 模式检测电路 802 的 UW 模式检测信号 804 门锁基准计时器 808 的输出信号 809,籍此取得 UW 模式被检测出的时间(UW 模式检测时间)。D 触发电路 812 保持被取入门锁电路 810 的 UW 模式检测时间。差值电路 814 根据门锁电路 810 的输出信号 811 与 D 触发电路 812 的输出信号 813 之差,确定发射机与接收机的定时差。

开关 816 由来自后端保护电路 805 的帧同步建立信号 806 控制,并且闭合到 a 侧直至帧同步被建立。结果,差值电路 814 的输出信号 815(定时差)被存储在存储器 819 中直至帧同步被建立。第一平均值计算电路 821 基于存储器 819 的输出信号 820(定时差),用后端保护电路 805 的一个帧同步建立信号 806 作为触发信号,计算定时差的初始平均值。

开关 816 由来自后端保护电路 805 的帧同步建立信号 806 控制,随着随后帧同步的建立,于是切换到 b 侧,第二平均值计算电路 823 使用第一平均值计算电路 821 的输出信号 822 和差值电路 814 的输出信号 815 所指示的定时差的平均初始值,基于式(6-1)更新定时差的平均值。

随后,定时差积分电路 825 和定时校正值计算电路 827 使用第二平均值计算电路 823 的输出信号 824 执行定时校正过程,这一点与以上所述的根据第一实施方式的同步器相同。解码器 831 基于定时计数器 829 的输出信号 830 产生各种定时。

如以上所述描的，在根据该实施方式的同步器中，如图 18 所示，其中使用帧同步建立之前的定时差作为初始值执行定时校正过程，不论定时差的幅度如何，定时差的收敛特性得到改善。

以上所描述的根据第一实施方式的同步器基于发射机与接收机的定时差的积分平均值，设定接收机的定时使之与发射机的定时一致。并且，以上所描述的根据第八和第九实施方式的同步器中，建立帧同步时计算定时差的平均初始值，籍此使得接收机定时跟随发射机的定时。然而，在使用发射机与接收机的定时差的平均值的定时校正中，有时候发射机与接收机的定时差不希望地被去除而不顾这样的事实：通过延长平均时间便可稳定地工作。有鉴于此，根据本发明的第十实施方式的同步器基于发射机与接收机之间的定时差计算定时校正值，并且根据一个已知传输模式的接收时间的直方图计算定时校正值。

如图 19 所示，根据该实施方式的同步器包括一个基准计时器 902、一个 UW 模式检测电路 905、一个门锁电路 907、一个直方图计算电路 909、一个第一定时校正值计算电路 911、一个 D 触发(D - FF)电路 914、一个差值电路 916、一个平均值计算电路 918、一个定时差计算电路 920、一个第二定时校正值计算电路 922、一个定时计数器 924 以及一个解码器 926。该同步器中，基于 UW 模式检测时间的直方图设定接收机的定时，使之与发射机的定时一致。即便是在 UW 模式未被检测出的情形下，基于发射机与接收机的定时差的平均值设定接收机的定时，使之与发射机的定时一致。

现在将解释根据该实施方式的基于同步器 UW 模式检测时间的直方图的定时校正方法。

UW 模式检测电路 905 执行一个 UW 模式(已知码元)与一个接收码元串之间的模式匹配过程，籍此来检测包含在接收信号 904 中的一个 UW 模式。基准计时器 902 基于基准时钟 901 计算接收时间。门锁电路 907 用一个来自 UW 模式检测电路 905 的 UW 模式检测信号 906 门锁基准计时器 902 的输出信号 903，籍此取得 UW 模式被检测出的时间(UW 模式检测时间)。直方图计算电路 909 使用门锁电路 907 的输出信号 908 计算 UW 模式检测时间的直方图。第一定时校正值计算电路 911 基于直方图计算电路 909 的输出信号 910

计算定时校正值。第一定时校正值计算电路 911 执行以下步骤:

- (1) 如果接收机的帧定时后向偏离发射机的帧定时一个设定值或更大, 则被向前校正一个设定值。
- (2) 另一方面, 如果接收机的帧定时前向偏离发射机的帧定时一个设定值或更大, 则被向后校正一个设定值。
- (3) 在接收机的帧定时相对于发射机的帧定时的偏离不大于一个设定值的情形下, 则不校正接收机的帧定时。

实际操作中, 假定设定值为 1, 在接收机的帧定时被向前校正该设定值时, 定时计数器 924 的初始值被设定成 + 1。而另一方面, 在接收机的帧定时被向后校正该设定值时, 定时计数器 924 的初始值被设定成 - 1。用这个方法, 视情形不同而定, 帧长度被增加或减少一帧。

为进行定时校正, 将直方图计算电路 909 复位。并且, 为防止由同时执行基于直方图的定时校正和基于定时差积分平均值的定时校正所引起的错误操作的发生, 定时差积分电路 920 执行以下过程:

- (1) 在接收机的帧定时被向前校正一个设定值的情形下(帧长度被缩短一次的情形下), 从积分值中减去校正值。
- (2) 在接收机的帧定时被向后校正一个设定值的情形下(帧长度被增长一次的情形下), 给积分值加上校正值。

现在将解释根据该实施方式的同步器中基于发射机与接收机的定时差的积分平均值的定时校正方法。

UW 模式检测电路 905 执行一个 UW 模式(已知码元)与一个接收码元串之间的模式匹配过程, 籍此来检测包含在接收信号 904 中的一个 UW 模式。基准计时器 902 基于基准时钟 901 计算接收时间。门锁电路 907 用一个来自 UW 模式检测电路 905 的 UW 模式检测信号 906 门锁基准计时器 902 的输出信号 903, 籍此取得 UW 模式被检测出的时间(UW 模式检测时间)。D 触发电路 914 保持被取入门锁电路 907 的 UW 模式检测时间。差值电路 916 根据门锁电路 907 的输出信号 908 与 D 触发电路 914 的输出信号 915 之差, 确定发射机与接收机的定时差。平均值计算电路 918 使用差值电路 917 的输出信号 917 计算定时差的平均值。定时差积分电路 920 使用平均值计算电路 918 的输出信号 919 计算定时差的积分平均值。第二定时校正值计算电路 922

使用定时差积分电路 920 的输出信号 921 计算定时校正值。第二定时校正值计算电路 922 执行以下过程:

- (1) 如果接收机的帧定时后向偏离发射机的帧定时一个设定值或更大, 则被向前校正一个设定值。
- (2) 如果接收机的帧定时前向偏离发射机的帧定时一个设定值或更大, 则被向后校正一个设定值。
- (3) 在接收机的帧定时相对于发射机的帧定时的偏离不大于一个设定值的情形下, 则不校正接收机的帧定时。

实际操作中, 假定设定值为 1。则在接收机的帧定时被向前校正该设定值时, 定时计数器 924 的初始值被设定成 + 1。而另一方面, 在接收机的帧定时被向后校正该设定值时, 定时计数器 924 的初始值被设定成 - 1。用这个方法, 视情形不同而定, 帧长度被增加或减少一帧。

解码器 926 基于定时计数器 924 的输出信号 925 产生各种定时 927。

在以上所描述的根据第十实施方式的同步器中, 计算 UW 模式检测时间的直方图并因此直方图计算电路 909 的电路尺寸(主要是位数)增大。有鉴于此, 在根据本发明的第十一实施方式的同步器中, 计算当前 UW 模式检测时间与先前 UW 模式检测时间之差的直方图, 以便减小直方图计算电路的电路尺寸(主要是位数)。

如图 20 所示, 根据该实施方式的同步器与以上所描述的根据第十实施方式的同步器在以下方面不同: 直方图计算电路 1013 是提供在一个差值电路 1011 与一个第一定时校正值计算电路 1015 之间的。

现在将解释根据该实施方式的基于同步器 UW 模式检测时间的直方图的定时校正方法。

UW 模式检测电路 1005 执行一个 UW 模式(已知码元)与一个接收码元串之间的模式匹配过程, 籍此来检测包含在接收信号 1004 中的一个 UW 模式。基准计时器 1002 基于基准时钟 1001 计算接收时间。门锁电路 1007 用一个来自 UW 模式检测电路 1005 的 UW 模式检测信号 1006 门锁基准计时器 1002 的输出信号 1003, 籍此取得 UW 模式被检测出的时间(UW 模式检测时间)。D 触发电路 1009 保持被取入门锁电路 1007 的 UW 模式检测时间。差值电路 1011 根据门锁电路 1007 的输出信号 1008 与 D 触发电路 1009 的输出信号

1010 之差, 确定发射机与接收机的定时差。直方图计算电路 1013 使用差值电路 1011 的输出信号 1012 计算 UW 模式检测时间的直方图。第一定时校正值计算电路 1015 基于直方图计算电路 1013 的输出信号 1014 计算定时校正值。第一定时校正值计算电路 1015 执行以下步骤:

- (1) 如果接收机的帧定时后向偏离发射机的帧定时一个设定值或更大, 则被向前校正一个设定值。
- (2) 如果接收机的帧定时前向偏离发射机的帧定时一个设定值或更大, 则被向后校正一个设定值。
- (3) 在接收机的帧定时相对于发射机的帧定时的偏离不大于一个设定值的情形下, 则不校正接收机的帧定时。

实际操作中, 假定设定值为 1, 在接收机的帧定时被向前校正该设定值时, 定时计数器 1024 的初始值被设定成 + 1。而另一方面, 在接收机的帧定时被向后校正该设定值时, 定时计数器 1024 的初始值被设定成 - 1。用这个方法, 视情形不同而定, 帧长度被增加或减少一帧。

在校正定时时, 将直方图计算电路 1013 复位。并且, 为防止由同时执行基于直方图的定时校正和基于定时差积分平均值的定时校正引起的错误操作的发生, 定时差积分电路 1020 执行以下过程:

- (1) 在接收机的帧定时被向前校正一个设定值的情形下(帧长度被缩短一次的情形下), 从积分值中减去校正值。
- (2) 在接收机的帧定时被向后校正一个设定值的情形下(帧长度被增长一次的情形下), 给积分值加上校正值。

现在将解释根据该实施方式的同步器中基于发射机与接收机的定时差的积分平均值的定时校正方法。

UW 模式检测电路 1005 执行一个 UW 模式(已知码元)与一个接收码元串之间的模式匹配过程, 籍此来检测包含在接收信号 1004 中的一个 UW 模式。基准计时器 1002 基于基准时钟 1001 计算接收时间。门锁电路 1007 用一个来自 UW 模式检测电路 1005 的 UW 模式检测信号 1006 门锁基准计时器 1002 的输出信号 1003, 籍此取得 UW 模式被检测出的时间(UW 模式检测时间)。D 触发电路 1009 保持被取入门锁电路 1007 的 UW 模式检测时间。差值电路 1011 根据门锁电路 1007 的输出信号 1008 与 D 触发电路 1009 的输出信号

1010 之差，确定发射机与接收机的定时差。平均值计算电路 1018 使用差值电路 1011 的输出信号 1012 计算定时差的平均值。定时差积分电路 1020 使用平均值计算电路 1018 的输出信号 1019 计算定时差的积分平均值。第二定时校正值计算电路 1022 使用定时差积分电路 1020 的输出信号 1021 计算定时校正值。第二定时校正值计算电路 1022 执行以下过程：

- (1) 如果接收机的帧定时后向偏离发射机的帧定时一个设定值或更多，则被向前校正一个设定值。
- (2) 如果接收机的帧定时前向偏离发射机的帧定时一个设定值或更多，则被向后校正一个设定值。
- (3) 在接收机的帧定时相对于发射机的帧定时的偏离不大于一个设定值的情形下，则不校正接收机的帧定时。

实际操作中，假定设定值为 1。随后，在接收机的帧定时被向前校正该设定值时，定时计数器 1024 的初始值被设定成 + 1。而另一方面，在接收机的帧定时被向后校正该设定值时，定时计数器 1024 的初始值被设定成 - 1。用这个方法，视情形不同而定，帧长度被增加或减少一帧。

解码器 1026 基于定时计数器 1024 的输出信号 1025 产生各种定时 1027。

一个接收机要么处于连续接收模式，要么处于间歇接收模式。在连续接收模式下，需要高精度时钟。然而，这种时钟通常消耗相当大的功率。另一方面，试图在间歇接收模式下使用低精度时钟减小功率损耗则需要扩宽接收窗，导致低的间歇性。在根据本发明的第十二实施方式的同步器中，一个高精度的时钟被用于连续接收。同时，一个低精度时钟被用于检测发射机与接收机的定时差并计算时钟校正值。另一方面，在间歇接收模式下，高精度时钟被停用，使得通过用低精度时钟控制接收窗产生定时。

如图 21 所示，根据该实施方式的同步器，包括一个 UW 模式检测电路 1102、一个第一基准计时器 1105、一个第一门锁电路 1107、一个第一 D 触发(D - FF)电路 1109、一个第一差值电路 1111，一个第一平均值计算电路 1113、一个第一定时差计算电路 1115、一个第一定时校正值计算电路 1117、一个第二基准计时器 1120、一个第二门锁电路 1122、一个第二 D 触发(D - FF)电路 1124、一个第二差值电路 1126，一个第二平均值计算

电路 1128、一个第二定时差计算电路 1130、一个第二定时校正值计算电路 1132、一个第一开关 1135、一个第二开关 1137、一个定时计数器 1139、以及一个解码器 1141。

现在将解释根据该实施方式的基于同步器 UW 模式检测时间的直方图的定时校正方法。

UW 模式检测电路 1102 执行一个 UW 模式(已知码元)与一个接收码元串之间的模式匹配过程,籍此来检测包含在接收信号 1101 中的一个 UW 模式。第一基准计时器 1105 基于高精度的第一基准时钟 1104 计算接收时间。第二基准计时器 1120 基于低精度的第二基准时钟 1119 计算接收时间。第一门控电路 1107 用一个来自 UW 模式检测电路 1102 的 UW 模式检测信号 1103 门控第一基准计时器 1105 的输出信号 1106,籍此用高精度时钟取得 UW 模式被检测出的时间(第一 UW 模式检测时间)。第二门控电路 1122 用一个来自 UW 模式检测电路 1102 的 UW 模式检测信号 1103 门控第二基准计时器 1120 的输出信号 1121,籍此用低精度时钟取得 UW 模式被检测出的时间(第二 UW 模式检测时间)。第一 D 触发电路 1109 保持被取入第一门控电路 1107 的第一 UW 模式检测时间。第二 D 触发电路 1124 保持被取入第二门控电路 1122 的第二 UW 模式检测时间。第一差电路 1111 根据第一门控电路 1107 的输出信号 1108 与第一 D 触发电路 1109 的输出信号 1110 之差,确定第一个发射机与接收机的定时差。第二差电路 1126 根据第二门控电路 1122 的输出信号 1123 与第二 D 触发电路 1124 的输出信号 1125 之差,确定第二个发射机与接收机的定时差。

第一平均值计算电路 1113 使用第一差电路 1111 的输出信号 1112 计算第一定时差的平均值。第二平均值计算电路 1128 使用第二差电路 1126 的输出信号 1127 计算第二定时差的平均值。第一定时差积分电路 1115 使用第一平均值计算电路 1113 的输出信号 1114 计算第一定时差的积分平均值。第二定时差积分电路 1130 使用第二平均值计算电路 1128 的输出信号 1129 计算第二定时差的积分平均值。第一定时校正值计算电路 1117 使用第一定时差积分电路 1115 的输出信号 1116 计算第一定时校正值。第二定时校正值计算电路 1132 使用第二定时差积分电路 1130 的输出信号 1131 计算第二定时校正值。第一定时差计算电路 1117 和第二定时校正值计算电路

1132 执行以下过程:

- (1) 如果接收机的帧定时后向偏离发射机的帧定时, 则被向前校正。
- (2) 如果接收机的帧定时前向偏离发射机的帧定时, 则被向后校正。

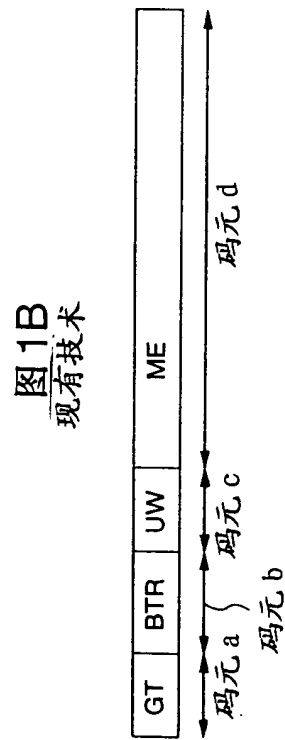
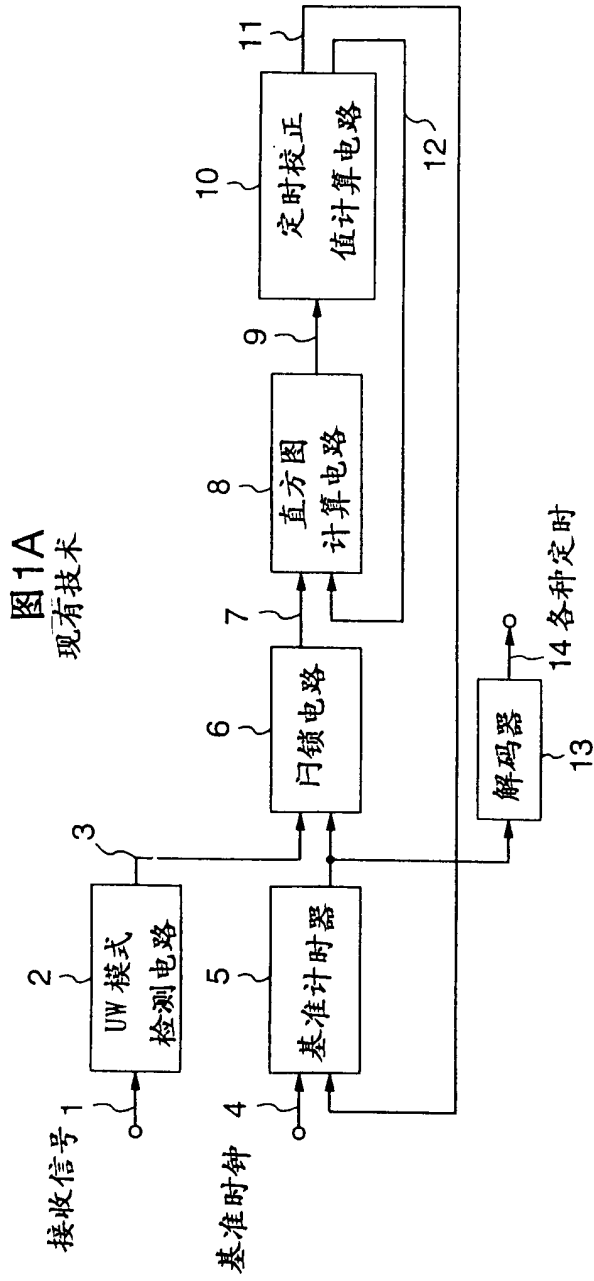
在第一定时校正值计算电路 1117 计算第一定时校正值的情形下, 由第一定时差积分电路 1115 计算的积分值被减少第一定时校正值。并且, 在第二定时校正值计算电路 1132 计算第一定时校正值的情形下, 由第二定时差积分电路 1130 计算的积分值被减少第二定时校正值。

在连续接收模式下, 第一开关 1135 和第二开关 1137 被一个转换信号 1134 切换到 a 侧, 而在间歇接收模式下, 它们被切换到 b 侧。解码器 1141 使用定时计数器 1139 的输出信号 1140 产生各种定时 1142。

在连续接收模式下, 第一开关 1135 和第二开关 1137 被切换到 a 侧, 使得高精度第一基准时钟 1104 以及第一定时校正值计算电路 1117 的输出信号 1118 被施加至定时计数器 1139。结果, 解码器 1141 用高精度第一基准时钟 1104 产生各种定时 1142。该过程中, 由高精度时钟操作的第一定时保持电路和由低精度时钟操作的第二定时保持电路均工作。第一定时保持电路包含第一基准计时器 1105、第一门锁电路 1107、第一 D 触发电路 1109、第一差电路 1111、第一平均值计算电路 113、第一定时差计算电路 1115、以及第一定时校正值计算电路 1117。第二定时保持电路包含第二基准计时器 1120、第二门锁电路 1122、第二 D 触发电路 1124、第二差电路 1126、第二平均值计算电路 1128、第二定时差计算电路 1130、以及第二定时校正值计算电路 1132。

间歇接收模式下, 第一开关 1135 和第二开关 1137 被切换到 b 侧, 使得低精度第二基准时钟 1119 以及第二定时校正值计算电路 1132 的输出信号 1133 被施加至定时计数器 1139。结果, 解码器 1141 用低精度第二基准时钟 1119 产生各种定时 1142。该过程中, 由高精度时钟操作的第一定时保持电路, 包括第一基准计时器 1105、第一门锁电路 1107、第一 D 触发电路 1109、第一差电路 1111、第一平均值计算电路 113、第一定时差计算电路 1115、以及第一定时校正值计算电路 1117, 不工作。另一方面, 由低精度时钟操作的第二定时保持电路, 包括第二基准计时器 1120、第二门锁电路 1122、第二 D 触发电路 1124、第二差电路 1126、第二平均值计算

电路 1128 、第二定时差计算电路 1130 、以及第二定时校正值计算电路 1132 ，基本上保持没有定时差，这是因为连续接收模式下，发射机与接收机之间的定时差是由低精度的第二基准时钟 1119 检测的。



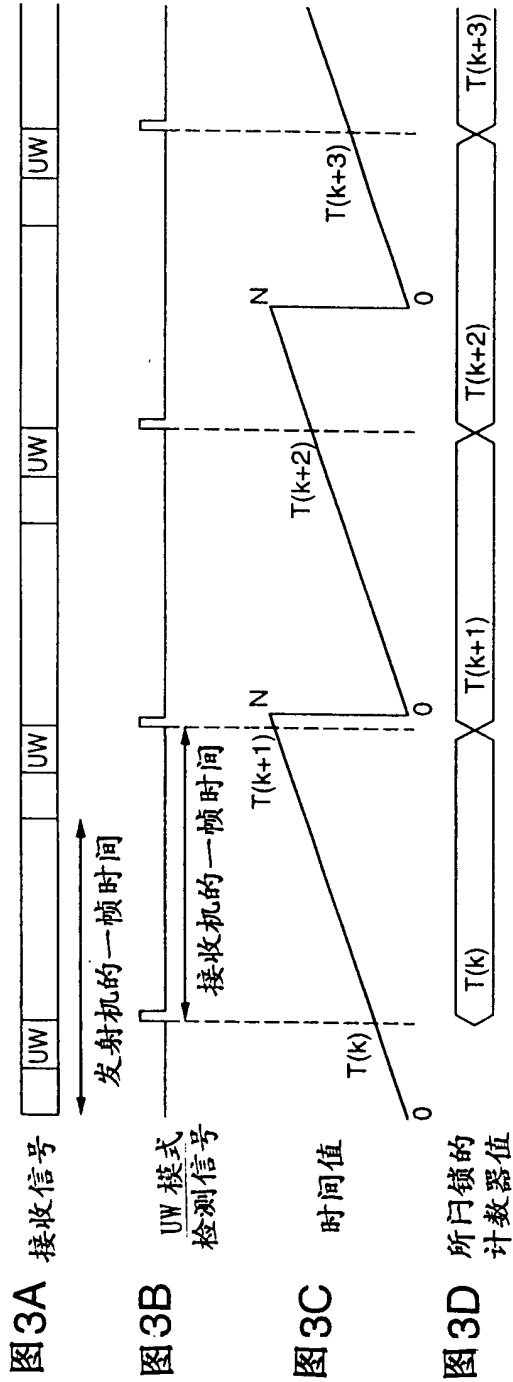


图3A 接收信号

图3B UW 模式检测信号

图3C 时间值

图3D 所门锁的计数器值

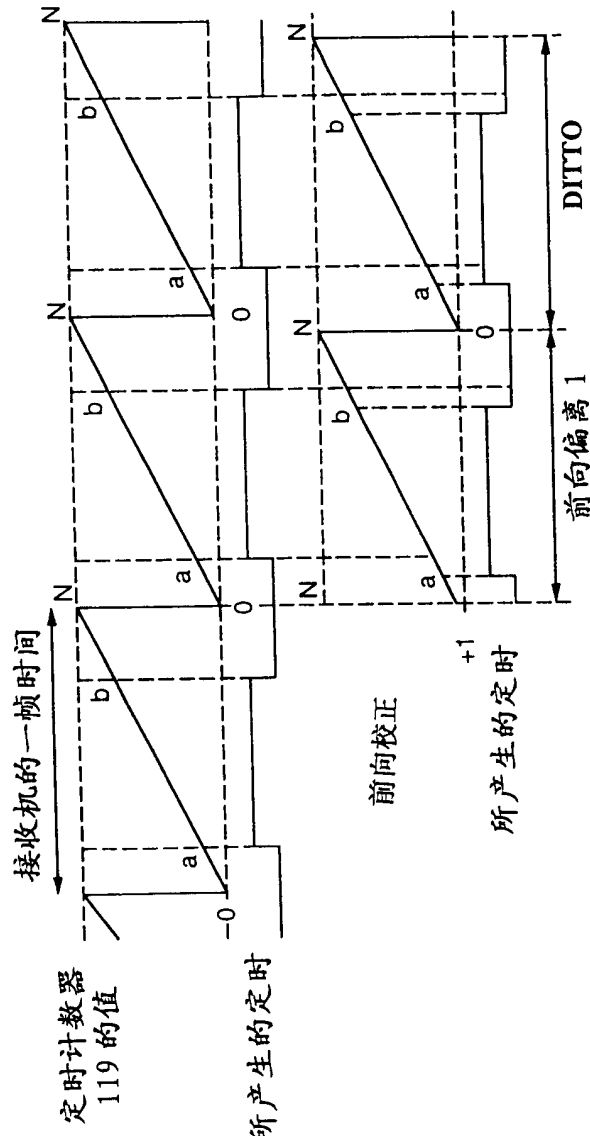


图4A

图4B

图4C

图4D

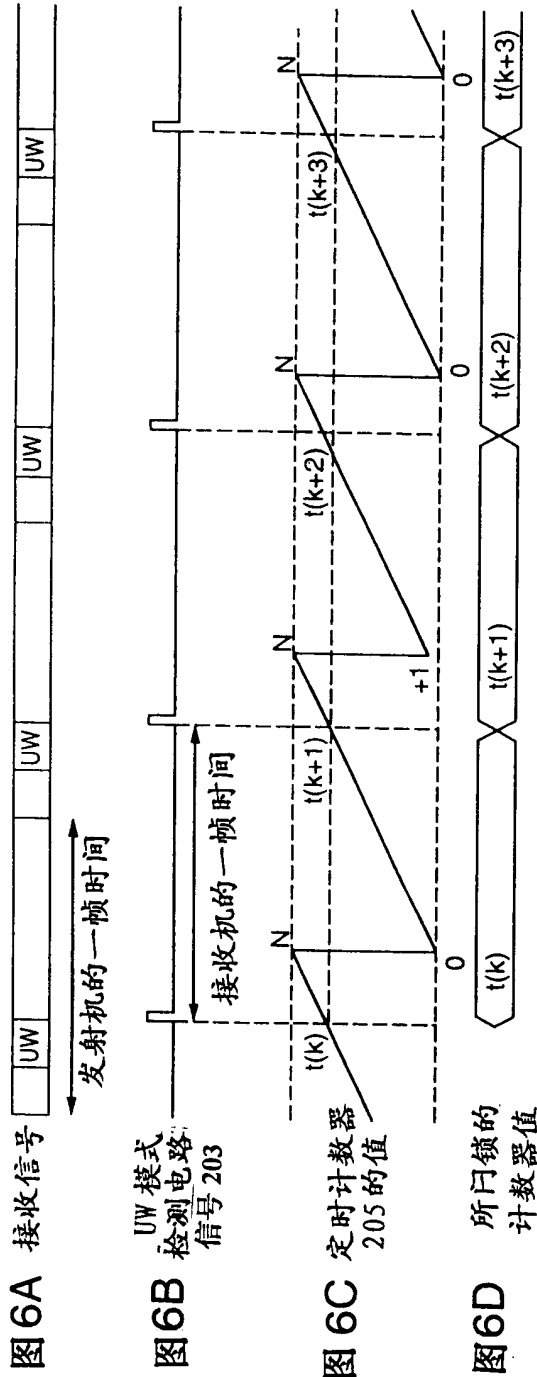
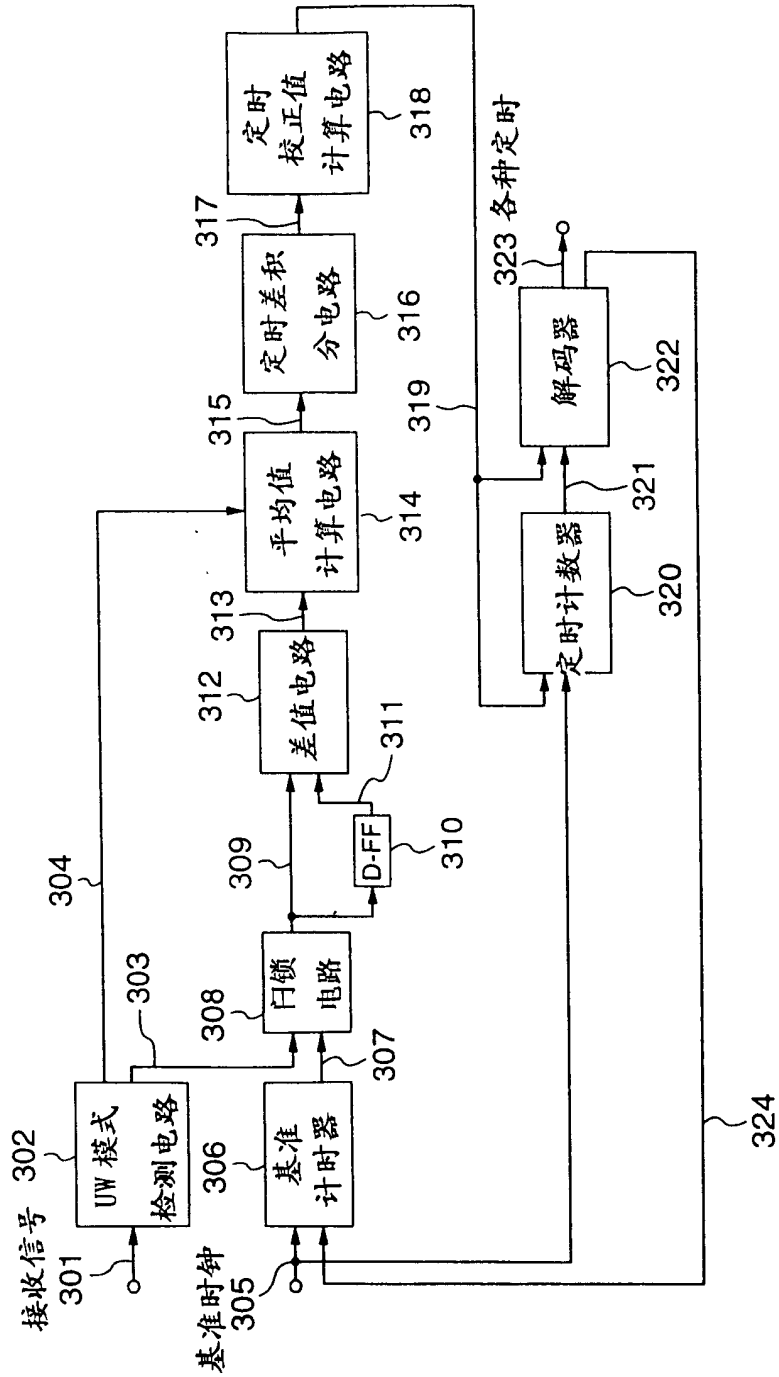


图7



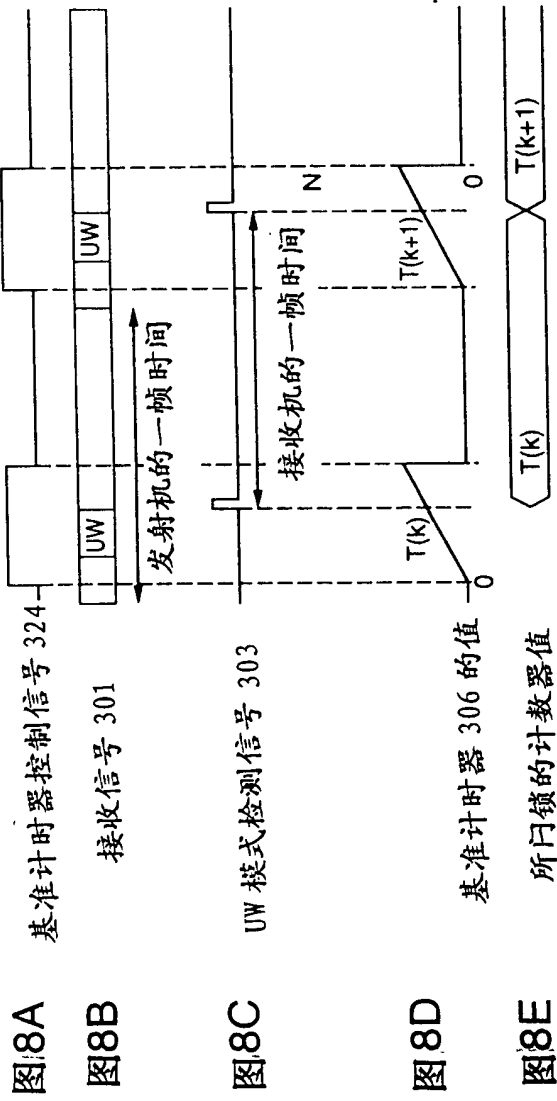
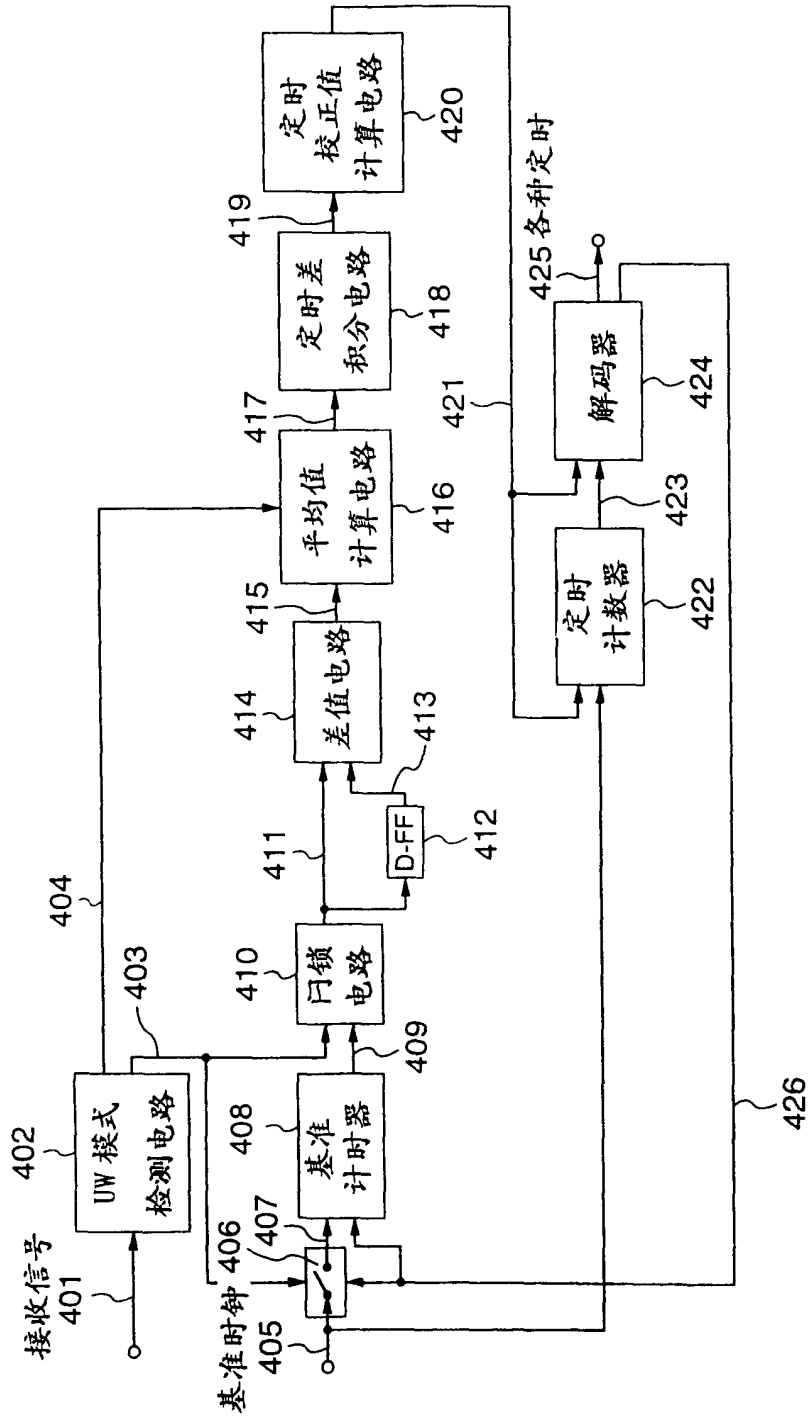


图9



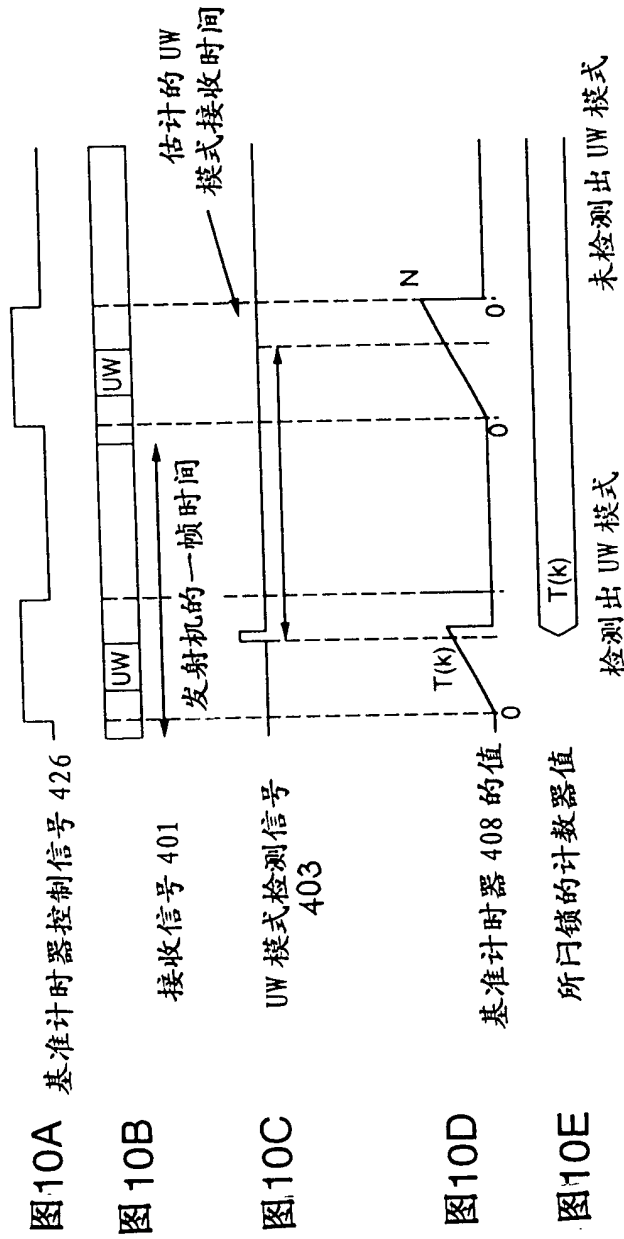
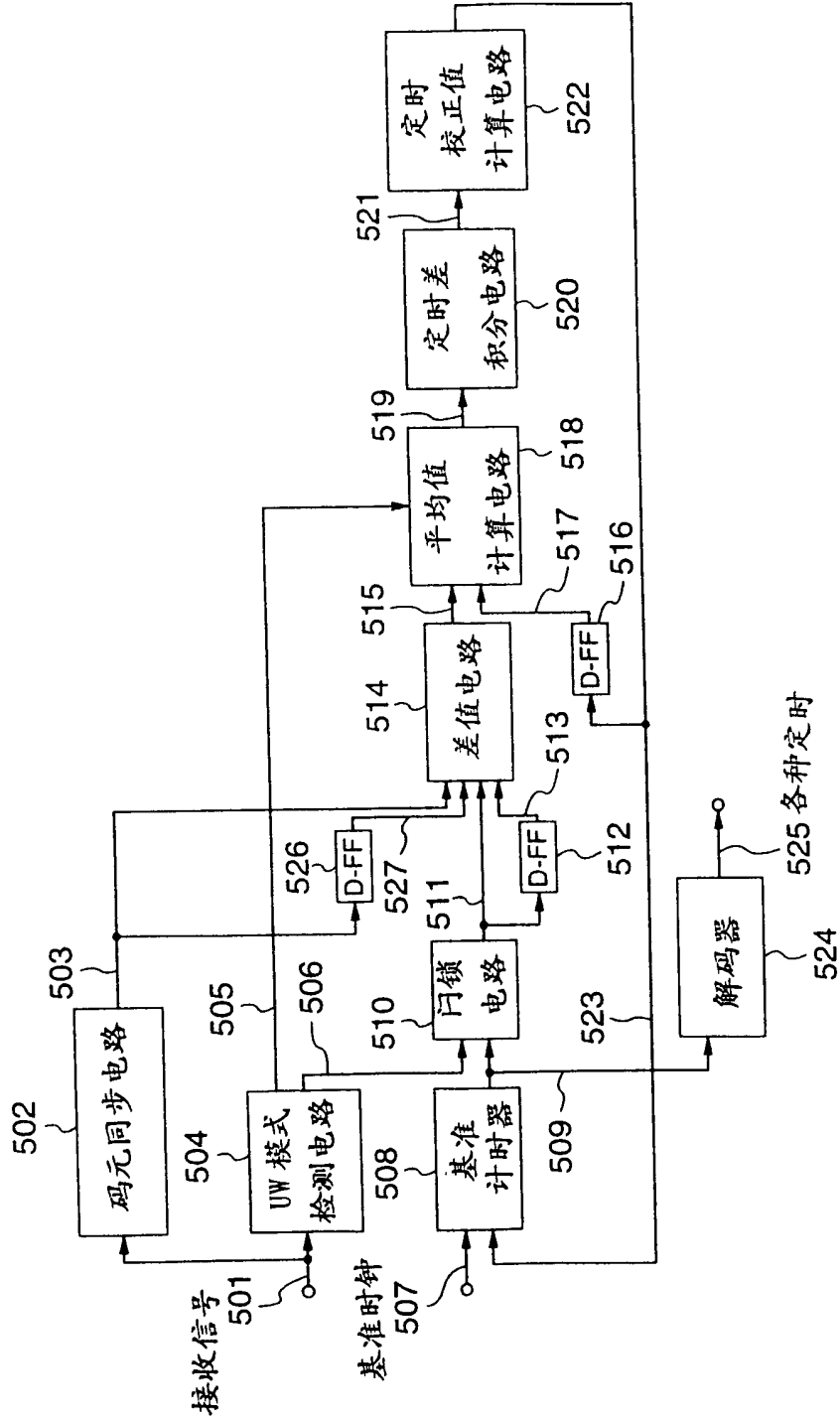


图11



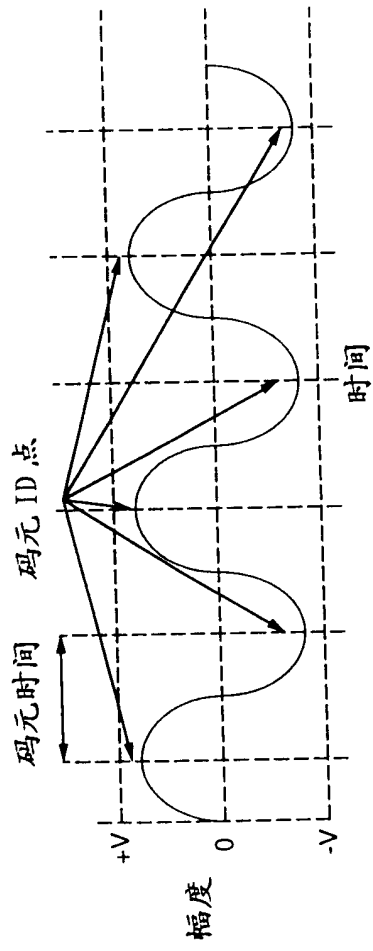


图12A

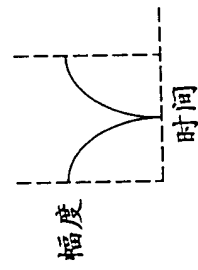


图12B

图13

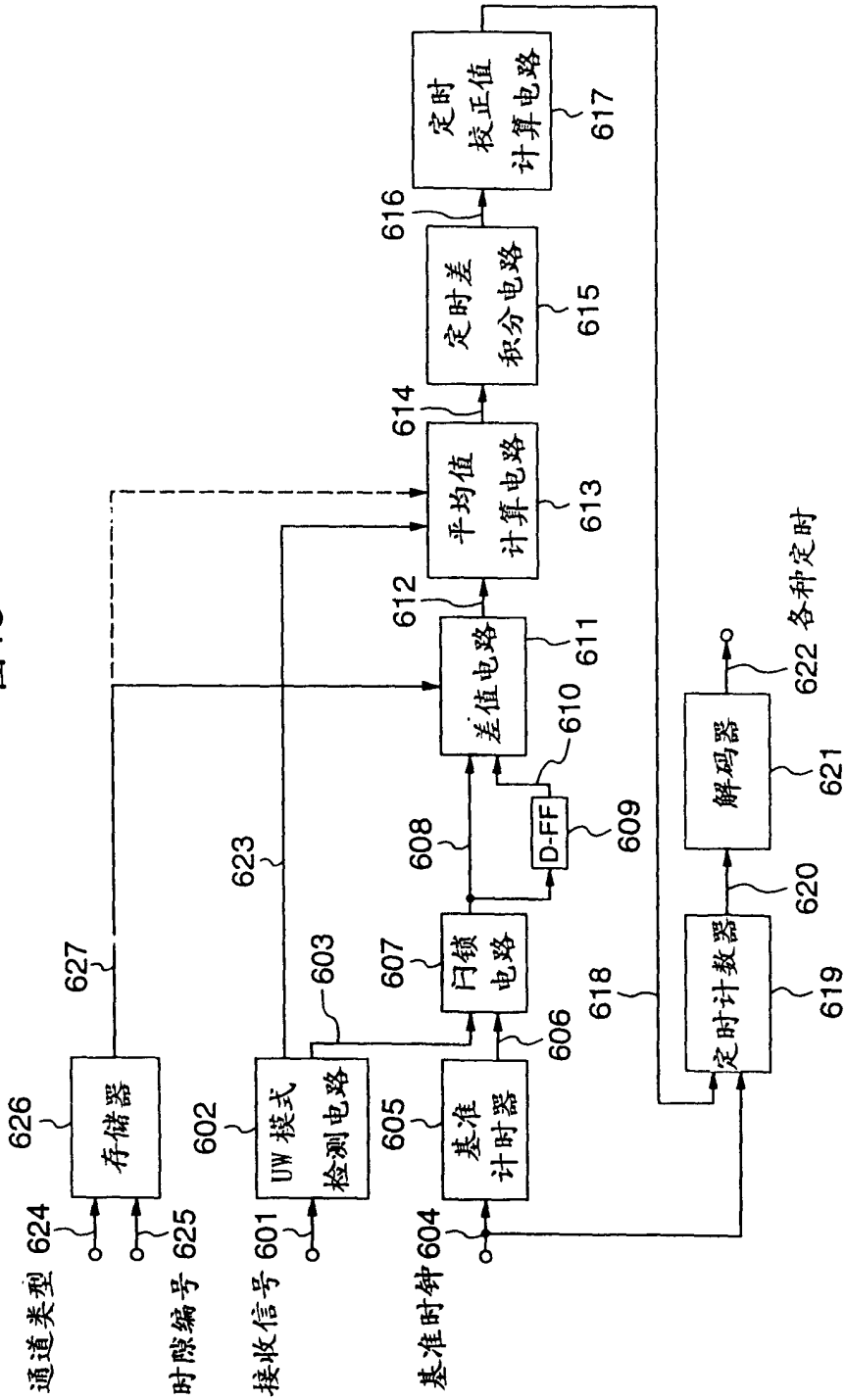


图14

A1 正向接入通道
 A2 反向接入通道
 C_i (i=1-4) 正向控制通道
 C_j (j=5-8) 反向控制通道
 U_k (k=1-16) 反向/正向用户通道

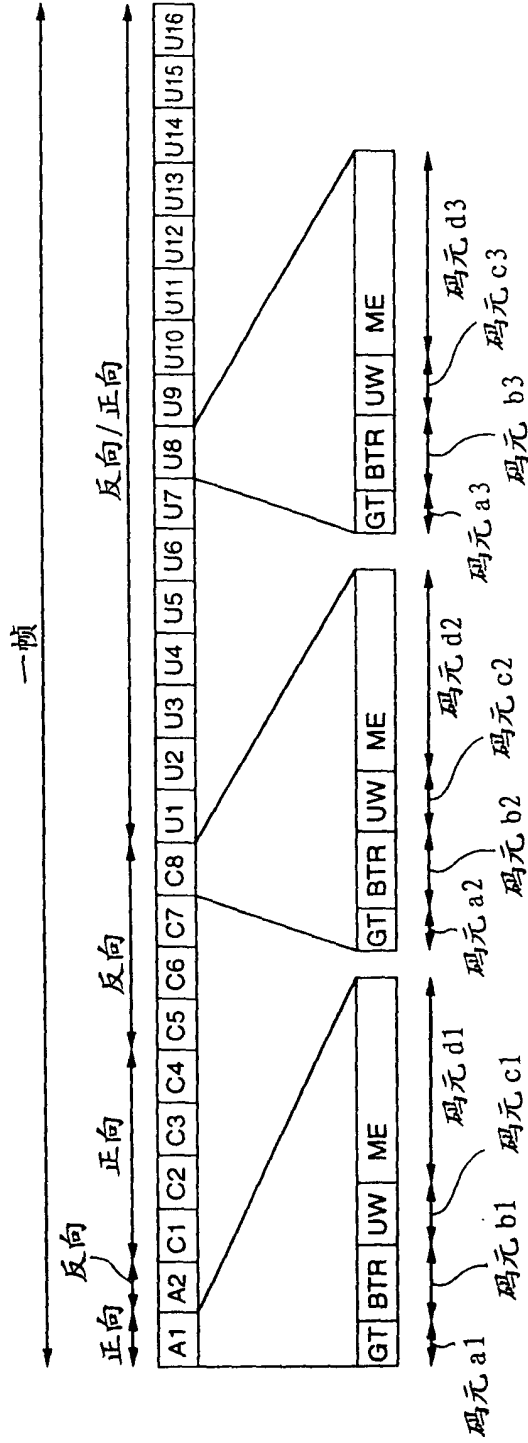


图15

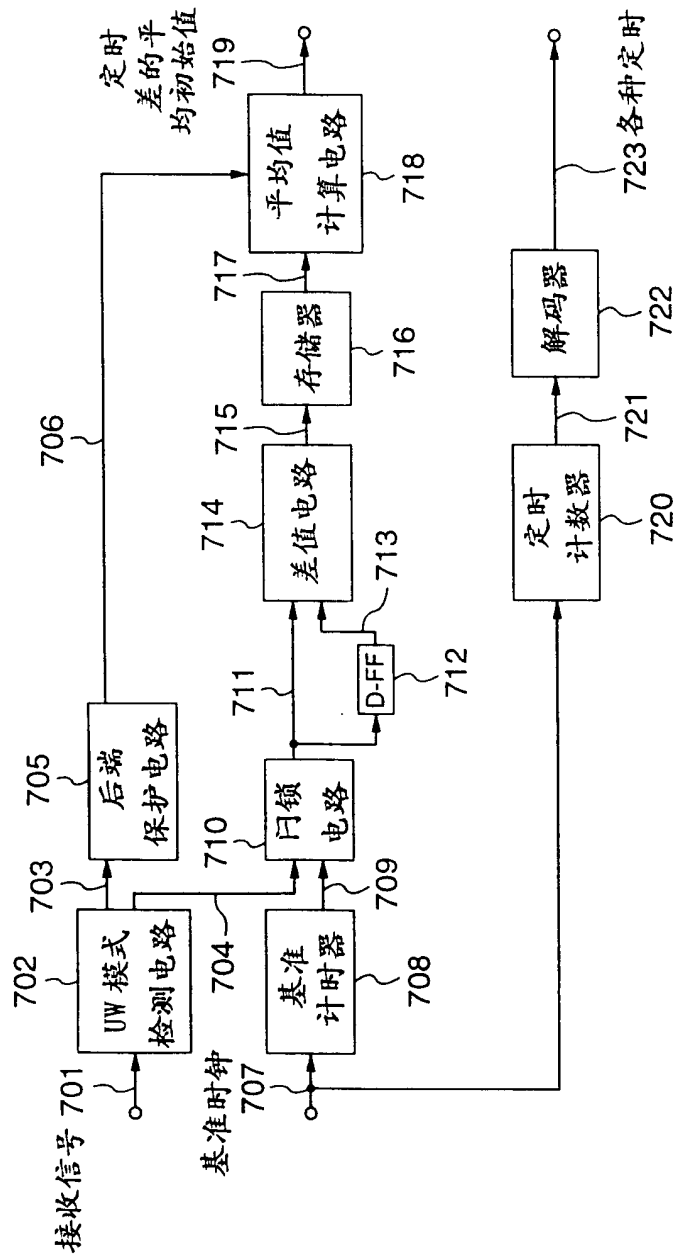


图16

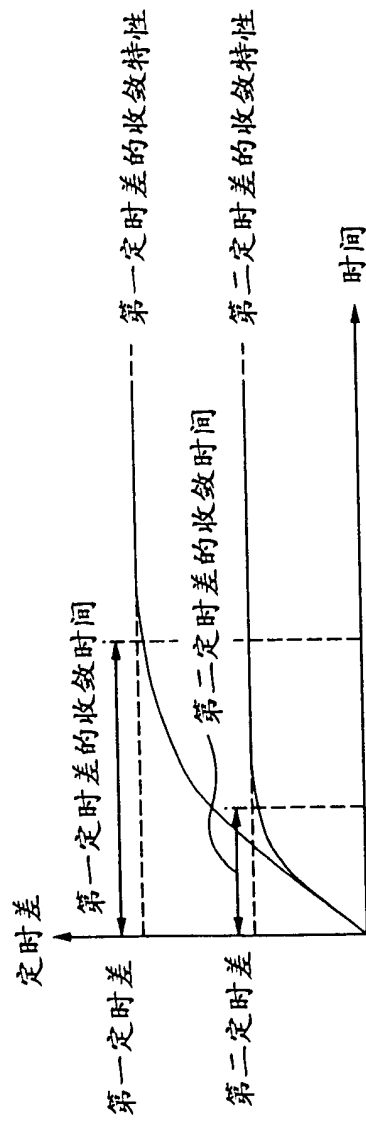


图18

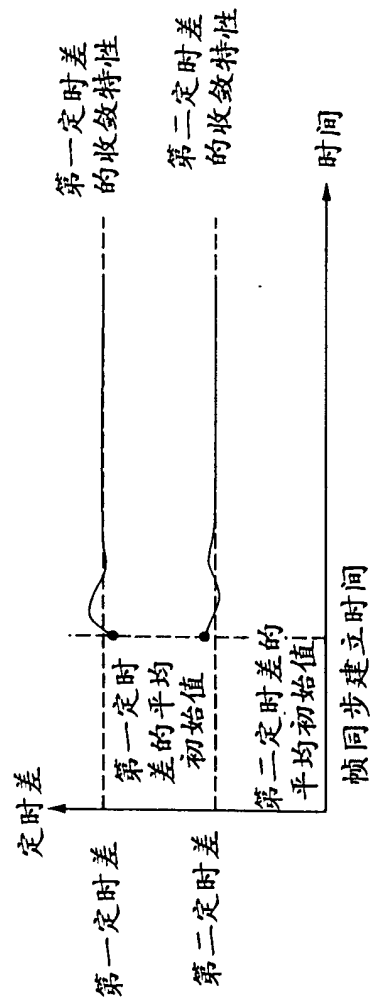


图19

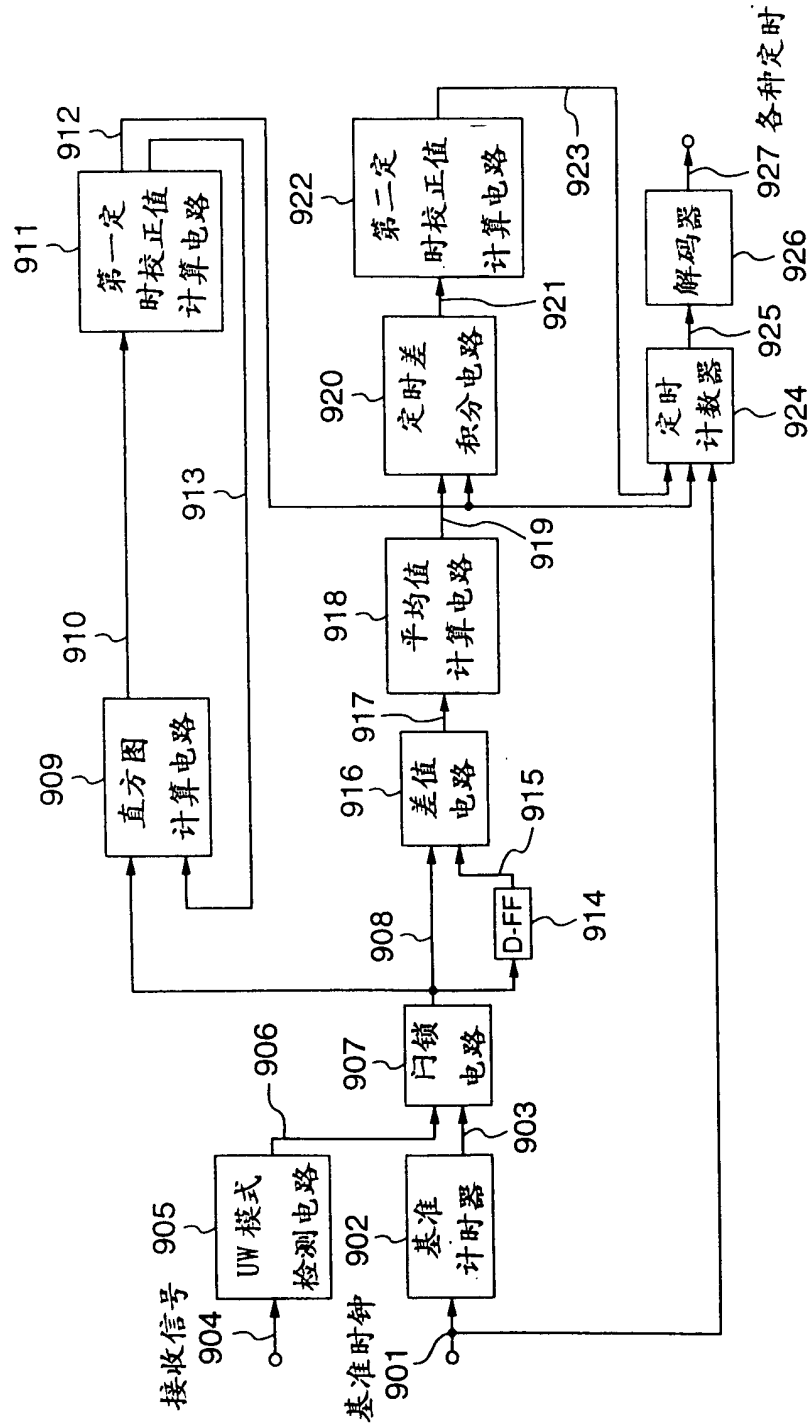


图20

