

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5989938号
(P5989938)

(45) 発行日 平成28年9月7日(2016.9.7)

(24) 登録日 平成28年8月19日(2016.8.19)

(51) Int.Cl.

G 0 6 F 1/32 (2006.01)

F I

G O 6 F 1/32

Z

請求項の数 79 (全 42 頁)

(21) 出願番号	特願2016-510832 (P2016-510832)	(73) 特許権者	595020643
(86) (22) 出願日	平成26年4月29日 (2014. 4. 29)		クォアルコム・インコーポレイテッド
(65) 公表番号	特表2016-518666 (P2016-518666A)		Q U A L C O M M I N C O R P O R A T E D
(43) 公表日	平成28年6月23日 (2016. 6. 23)		アメリカ合衆国、カリフォルニア州 9 2
(86) 国際出願番号	PCT/US2014/035931		1 2 1 - 1 7 1 4、サン・ディエゴ、モア
(87) 国際公開番号	W02014/179347		ハウス・ドライブ 5 7 7 5
(87) 国際公開日	平成26年11月6日 (2014. 11. 6)	(74) 代理人	100108855
審査請求日	平成28年5月30日 (2016. 5. 30)		弁理士 蔵田 昌俊
(31) 優先権主張番号	61/817, 130	(74) 代理人	100109830
(32) 優先日	平成25年4月29日 (2013. 4. 29)		弁理士 福原 淑弘
(33) 優先権主張国	米国 (US)	(74) 代理人	100158805
(31) 優先権主張番号	13/901, 511		弁理士 井関 守三
(32) 優先日	平成25年5月23日 (2013. 5. 23)	(74) 代理人	100194814
(33) 優先権主張国	米国 (US)		弁理士 奥村 元宏
早期審査対象出願		最終頁に続く	

(54) 【発明の名称】 周波数電力マネージャ

(57) 【特許請求の範囲】

【請求項 1】

複数のモジュールの電力モードを制御するためのハードウェアモジュールの方法であって、

所望の動作周波数の指示を受信することと、

前記所望の動作周波数の前記受信された指示に基づいて第 1 の電力モードから第 2 の電力モードに切り替わることを決定すること、前記第 1 の電力モードが前記複数のモジュールのうちのモジュールの第 1 のセットに関連し、前記第 2 の電力モードが前記複数のモジュールのうちのモジュールの第 2 のセットに関連し、前記第 2 の電力モードが前記所望の動作周波数に対応する、と、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中のモジュールを有効にすることと、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中の前記モジュールを有効にした後、ある時間期間の満了時に前記複数のモジュールを通るトラフィックを停止することと、

モジュールの前記第 2 のセットを介してトラフィックをルーティングすることと、

前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中のモジュールを無効にすることと、

を備え、

前記複数のモジュールが、較正遅延回路 (C D C)、入力受信機、低ドロップアウト (

L D O) 調節器、電流電圧変換器、位相ロックスループ (P L L)、バイアス電流生成器、または基準電圧生成器のうちの少なくとも1つを含む、方法。

【請求項 2】

前記モジュールを前記有効にすることが、前記モジュールをオンにすることを備え、前記モジュールを前記無効にすることが、前記モジュールをオフにすることを備える、請求項 1 に記載の方法。

【請求項 3】

前記モジュールを前記有効にすることが、前記モジュールの状態を低電力待機状態から高電力動作状態に変更することを備え、前記モジュールを前記無効にすることが、前記モジュールの状態を高電力動作状態から低電力待機状態に変更することを備える、請求項 1

10

【請求項 4】

前記トラフィックスが約 $10\text{ ns} \sim 20\text{ ns}$ の間停止される、請求項 1 に記載の方法。

【請求項 5】

モジュールの前記第 2 のセットが定常状態に達するまで前記時間期間の間待つことをさらに備える、請求項 1 に記載の方法。

【請求項 6】

前記ハードウェアモジュールとモジュールの前記第 1 および第 2 のセットとがダブルデータレート (D D R) 物理 (P H Y) ハードウェアモジュール内にある、請求項 1 に記載の方法。

20

【請求項 7】

前記複数のモジュールがダブルデータレート (D D R) ダイナミックランダムアクセスメモリ (D R A M) に関連する、請求項 1 に記載の方法。

【請求項 8】

前記複数のモジュールが、第 1 の C D C と、前記第 1 の C D C と並列な第 2 の C D C とを備え、モジュールの前記第 1 のセットが前記第 1 の C D C を備え、モジュールの前記第 2 のセットが前記第 2 の C D C を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の C D C を備える、請求項 1 に記載の方法。

30

【請求項 9】

前記第 2 の C D C が、前記第 1 の C D C よりも高い電力モードをサポートする、請求項 8 に記載の方法。

【請求項 10】

前記第 2 の C D C が、前記第 1 の C D C よりも低い電力モードをサポートする、請求項 8 に記載の方法。

【請求項 11】

前記複数のモジュールが、第 1 の入力受信機と、前記第 1 の入力受信機と並列な第 2 の入力受信機とを備え、モジュールの前記第 1 のセットが前記第 1 の入力受信機を備え、モジュールの前記第 2 のセットが前記第 2 の入力受信機を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の入力受信機を備える、請求項 1 に記載の方法。

40

【請求項 12】

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも高い電力モードをサポートする、請求項 11 に記載の方法。

【請求項 13】

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも低い電力モードをサポートする、請求項 11 に記載の方法。

50

【請求項 1 4】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力入力受信機を備える、請求項 1 に記載の方法。

【請求項 1 5】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 1 に記載の方法。

10

【請求項 1 6】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 1 に記載の方法。

20

【請求項 1 7】

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、請求項 1 に記載の方法。

30

【請求項 1 8】

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力 C D C を備える、請求項 1 に記載の方法。

40

【請求項 1 9】

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前

50

記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 1 に記載の方法。

【請求項 2 0】

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 1 に記載の方法。

10

【請求項 2 1】

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D C と、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力 C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備える、請求項 1 に記載の方法。

20

【請求項 2 2】

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、請求項 1 に記載の方法。

30

【請求項 2 3】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 1 に記載の方法。

40

【請求項 2 4】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D C と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる

50

前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 1 に記載の方法。

【請求項 2 5】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、
高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、
前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備える、請求項 1 に記載の方法。

10

【請求項 2 6】

前記モジュールが特定のシーケンスで有効にされる、請求項 1 に記載の方法。

【請求項 2 7】

複数のモジュールの電力モードを制御するためのハードウェアモジュール装置であって、

較正遅延回路 (C D C)、入力受信機、低ドロップアウト (L D O) 調節器、電流電圧変換器、位相ロックループ (P L L)、バイアス電流生成器、または基準電圧生成器のうちの少なくとも 1 つを含む複数のモジュールと、

20

所望の動作周波数の指示を受信するための手段と、

前記所望の動作周波数の前記受信された指示に基づいて第 1 の電力モードから第 2 の電力モードに切り替わることを決定するための手段、前記第 1 の電力モードが前記複数のモジュールのうちのモジュールの第 1 のセットに関連し、前記第 2 の電力モードが前記複数のモジュールのうちのモジュールの第 2 のセットに関連し、前記第 2 の電力モードが前記所望の動作周波数に対応する、と、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中のモジュールを有効にするための手段と、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中の前記モジュールを有効にした後、ある時間期間の満了時に前記複数のモジュールを通るトラフィックを停止するための手段と、

30

モジュールの前記第 2 のセットを介してトラフィックをルーティングするための手段と、

前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中のモジュールを無効にするための手段と、

を備える、装置。

【請求項 2 8】

前記モジュールを有効にするための前記手段が、前記モジュールをオンにするように構成され、前記モジュールを無効にするための前記手段が、前記モジュールをオフにするように構成された、請求項 2 7 に記載の装置。

40

【請求項 2 9】

前記モジュールを有効にするための前記手段が、前記モジュールの状態を低電力待機状態から高電力動作状態に変更するように構成され、前記モジュールを無効にするための前記手段が、前記モジュールの状態を高電力動作状態から低電力待機状態に変更するように構成された、請求項 2 7 に記載の装置。

【請求項 3 0】

前記トラフィックが約 $10\text{ ns} \sim 20\text{ ns}$ の間停止される、請求項 2 7 に記載の装置。

【請求項 3 1】

モジュールの前記第 2 のセットが定常状態に達するまで前記時間期間の間待つための手段をさらに備える、請求項 2 7 に記載の装置。

50

【請求項 3 2】

前記ハードウェアモジュールとモジュールの前記第 1 および第 2 のセットとがダブルデータレート (DDR) 物理 (PHY) ハードウェアモジュール内にある、請求項 2 7 に記載の装置。

【請求項 3 3】

前記複数のモジュールがダブルデータレート (DDR) ダイナミックランダムアクセスメモリ (DRAM) に関連する、請求項 2 7 に記載の装置。

【請求項 3 4】

前記複数のモジュールが、第 1 の CDC と、前記第 1 の CDC と並列な第 2 の CDC とを備え、モジュールの前記第 1 のセットが前記第 1 の CDC を備え、モジュールの前記第 2 のセットが前記第 2 の CDC を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の CDC を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の CDC を備える、請求項 2 7 に記載の装置。

10

【請求項 3 5】

前記第 2 の CDC が、前記第 1 の CDC よりも高い電力モードをサポートする、請求項 3 4 に記載の装置。

【請求項 3 6】

前記第 2 の CDC が、前記第 1 の CDC よりも低い電力モードをサポートする、請求項 3 4 に記載の装置。

20

【請求項 3 7】

前記複数のモジュールが、第 1 の入力受信機と、前記第 1 の入力受信機と並列な第 2 の入力受信機とを備え、モジュールの前記第 1 のセットが前記第 1 の入力受信機を備え、モジュールの前記第 2 のセットが前記第 2 の入力受信機を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の入力受信機を備える、請求項 2 7 に記載の装置。

【請求項 3 8】

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも高い電力モードをサポートする、請求項 3 7 に記載の装置。

30

【請求項 3 9】

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも低い電力モードをサポートする、請求項 3 7 に記載の装置。

【請求項 4 0】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、低電力 CDC と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 CDC と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力入力受信機を備える、請求項 2 7 に記載の装置。

40

【請求項 4 1】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、低電力 CDC と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 CDC と、前記電流電圧変換器と、前記 PLL と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1

50

のセットを備える、請求項 27 に記載の装置。

【請求項 42】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 27 に記載の装置。

10

【請求項 43】

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、請求項 27 に記載の装置。

【請求項 44】

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力 C D C を備える、請求項 27 に記載の装置。

20

【請求項 45】

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 27 に記載の装置。

30

【請求項 46】

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 27 に記載の装置。

40

【請求項 47】

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前

50

記第 2 のセットが、低電力 C D Cと、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力 C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記高電力 C D Cと、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備える、請求項 2 7 に記載の装置。

【請求項 4 8】

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、高電力 C D Cと、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、請求項 2 7 に記載の装置。

10

【請求項 4 9】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D Cと、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D Cと、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 2 7 に記載の装置。

20

【請求項 5 0】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D Cと、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D Cと、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 2 7 に記載の装置。

30

【請求項 5 1】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、高電力 C D Cと、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備える、請求項 2 7 に記載の装置。

40

【請求項 5 2】

前記モジュールが特定のシーケンスで有効にされる、請求項 2 7 に記載の装置。

【請求項 5 3】

複数のモジュールの電力モードを制御するための集積回路ハードウェアモジュール装置

50

であって、

較正遅延回路 (C D C)、入力受信機、低ドロップアウト (L D O) 調節器、電流電圧変換器、位相ロックループ (P L L)、バイアス電流生成器、または基準電圧生成器のうちの少なくとも 1 つを含む複数のモジュールと、

周波数電力マネージャと

を備え、前記周波数電力マネージャが、

所望の動作周波数の指示を受信することと、

前記所望の動作周波数の前記受信された指示に基づいて第 1 の電力モードから第 2 の電力モードに切り替わることを決定すること、前記第 1 の電力モードが前記複数のモジュールのうちのモジュールの第 1 のセットに関連し、前記第 2 の電力モードが前記複数のモジュールのうちのモジュールの第 2 のセットに関連し、前記第 2 の電力モードが前記所望の動作周波数に対応する、と、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中のモジュールを有効にすることと、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中の前記モジュールを有効にした後、ある時間期間の満了時に前記複数のモジュールを通るトラフィックを停止することと、

モジュールの前記第 2 のセットを介してトラフィックをルーティングすることと、

前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中のモジュールを無効にすることと、

を行うように構成された、装置。

【請求項 5 4】

前記周波数電力マネージャが、前記モジュールをオンにすることによって前記モジュールを有効にし、前記モジュールをオフにすることによって前記モジュールを無効にするように構成された、請求項 5 3 に記載の装置。

【請求項 5 5】

前記周波数電力マネージャが、前記モジュールの状態を低電力待機状態から高電力動作状態に変更することによって前記モジュールを有効にし、前記モジュールの状態を高電力動作状態から低電力待機状態に変更することによって前記モジュールを無効にするように構成された、請求項 5 3 に記載の装置。

【請求項 5 6】

前記トラフィックが約 1 0 n s ~ 2 0 n s の間停止される、請求項 5 3 に記載の装置。

【請求項 5 7】

前記周波数電力マネージャが、モジュールの前記第 2 のセットが定常状態に達するまで前記時間期間の間待つように構成された、請求項 5 3 に記載の装置。

【請求項 5 8】

前記ハードウェアモジュールとモジュールの前記第 1 および第 2 のセットとがダブルデータレート (D D R) 物理 (P H Y) ハードウェアモジュール内にある、請求項 5 3 に記載の装置。

【請求項 5 9】

前記複数のモジュールがダブルデータレート (D D R) ダイナミックランダムアクセスメモリ (D R A M) に関連する、請求項 5 3 に記載の装置。

【請求項 6 0】

前記複数のモジュールが、第 1 の C D C と、前記第 1 の C D C と並列な第 2 の C D C とを備え、モジュールの前記第 1 のセットが前記第 1 の C D C を備え、モジュールの前記第 2 のセットが前記第 2 の C D C を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の C D C を備える、請求項 5 3 に記載の装置。

【請求項 6 1】

前記第 2 の C D C が、前記第 1 の C D C よりも高い電力モードをサポートする、請求項 6 0 に記載の装置。

【請求項 6 2】

前記第 2 の C D C が、前記第 1 の C D C よりも低い電力モードをサポートする、請求項 6 0 に記載の装置。

【請求項 6 3】

前記複数のモジュールが、第 1 の入力受信機と、前記第 1 の入力受信機と並列な第 2 の入力受信機とを備え、モジュールの前記第 1 のセットが前記第 1 の入力受信機を備え、モジュールの前記第 2 のセットが前記第 2 の入力受信機を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の入力受信機を備える、請求項 5 3 に記載の装置。

10

【請求項 6 4】

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも高い電力モードをサポートする、請求項 6 3 に記載の装置。

【請求項 6 5】

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも低い電力モードをサポートする、請求項 6 3 に記載の装置。

【請求項 6 6】

20

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力入力受信機を備える、請求項 5 3 に記載の装置。

【請求項 6 7】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 5 3 に記載の装置。

30

【請求項 6 8】

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、低電力入力受信機とを備え、モジュールの前記第 2 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 5 3 に記載の装置。

40

【請求項 6 9】

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で

50

有効にされる前記モジュールが、前記低電力入力受信機を備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、請求項 5 3 に記載の装置。

【請求項 7 0】

前記第１の電力モードが低電力モードを備え、前記第２の電力モードが中間性能モードを備え、モジュールの前記第１のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第２のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記中間電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、前記低電力 C D C を備える、請求項 5 3 に記載の装置。

10

【請求項 7 1】

前記第１の電力モードが低電力モードを備え、前記第２の電力モードが高性能モードを備え、モジュールの前記第１のセットが、低電力 C D C と、中間電力入力受信機とを備え、モジュールの前記第２のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、モジュールの前記第２のセットを備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、モジュールの前記第１のセットを備える、請求項 5 3 に記載の装置。

20

【請求項 7 2】

前記第１の電力モードが中間性能モードを備え、前記第２の電力モードが超低電力モードを備え、モジュールの前記第１のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第２のセットが、低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、モジュールの前記第２のセットを備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、モジュールの前記第１

30

【請求項 7 3】

前記第１の電力モードが中間性能モードを備え、前記第２の電力モードが低電力モードを備え、モジュールの前記第１のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第２のセットが、低電力 C D C と、前記中間電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、前記低電力 C D C を備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備える、請求項 5 3 に記載の装置。

40

【請求項 7 4】

前記第１の電力モードが中間性能モードを備え、前記第２の電力モードが高性能モードを備え、モジュールの前記第１のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、モジュールの前記第２のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備え、前記第２の電力モードに関連しないモジュールの前記第１

50

のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、請求項 5 3 に記載の装置。

【請求項 7 5】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D C と、低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 5 3 に記載の装置。

10

【請求項 7 6】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、低電力 C D C と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、請求項 5 3 に記載の装置。

20

【請求項 7 7】

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備える、請求項 5 3 に記載の装置。

30

【請求項 7 8】

前記モジュールが特定のシーケンスで有効にされる、請求項 5 3 に記載の装置。

【請求項 7 9】

前記周波数電力マネージャが 1 つまたは複数の有限状態機械 (F S M) を備える、請求項 5 3 に記載の装置。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

関連出願の相互参照

40

[0001]本出願は、その全体が参照により本明細書に明確に組み込まれる、2013 年 4 月 29 日に出版された「FREQUENCY POWER MANAGER」と題する米国仮出願第 61 / 817 , 130 号、および 2013 年 5 月 23 日に出版された「FREQUENCY POWER MANAGER」と題する米国非仮出願第 13 / 901 , 511 号の利益を主張する。

【 0 0 0 2 】

[0002]本開示は周波数電力マネージャに関する。

【背景技術】

【 0 0 0 3 】

[0003]いくつかのハードウェアアプリケーションに関して、様々な電力モードが必要とされる。電力モードは、インターフェース内のモジュール (構成要素) の異なるセットに

50

よってサポートされ得、外部モジュールと、外部モジュールをインターフェースするモジュールの異なるセットとが動作するクロック周波数に対応し得る。たとえば、インターフェースは外部モジュールと通信し得、インターフェースは、より高いパフォーマンスで動作する高電力（higher-power）モジュールの第1のセットと、より低いパフォーマンスで動作する低電力（lower-power）モジュールの第2のセットとを含むモジュールの様々なセットを含み得る。インターフェース内のモジュールの第1および第2のセットによって消費される電力を最適化するために、周波数電力マネージャがモジュールの第1および第2のセットの電力利用を管理することが現在必要である。

【発明の概要】

【0004】

[0004]本開示の一態様では、方法および装置が提供される。本装置は周波数電力マネージャであり得る。本装置は、複数のモジュールの電力モードを制御するハードウェアモジュールである。本装置は所望の動作周波数の指示を受信する。本装置は、所望の動作周波数の受信された指示に基づいて第1の電力モードから第2の電力モードに切り替わることを決定する。第1の電力モードは、複数のモジュールのうちのモジュールの第1のセットに関連する。第2の電力モードは、複数のモジュールのうちのモジュールの第2のセットに関連する。第2の電力モードは所望の動作周波数に対応する。本装置は、第1の電力モードに関連しないモジュールの第2のセット中のモジュールを有効にする。本装置は、第1の電力モードに関連しないモジュールの第2のセット中のモジュールを有効にした後、ある時間期間の満了時に複数のモジュールを通るトラフィックを停止する。本装置は、モジュールの第2のセットを介してトラフィックをルーティングする。本装置は、第2の電力モードに関連しないモジュールの第1のセット中のモジュールを無効にする。

【0005】

[0005]本装置は、モジュールをオンにすることによってモジュールを有効にし、モジュールをオフにすることによってモジュールを無効にし得る。本装置は、モジュールの状態を低電力待機状態（lower-power standby state）から高電力動作状態（higher-power operational state）に変更することによってモジュールを有効にし得、モジュールの状態を高電力動作状態から低電力待機状態に変更することによってモジュールを無効にし得る。本装置はトラフィックを約10ns～20nsの間停止し得る。しかしながら、トラフィックが停止される時間の総計はプログラム可能であり得る。複数のモジュールは、ダブルデータレート（DDR）物理（PHY）インターフェース内にあり得、DDRダイナミックランダムアクセスメモリ（DRAM）に関連し、それに制御/データを送り、それからデータを受信するために使用され得る。

【図面の簡単な説明】

【0006】

【図1】[0006]電力モードを制御するための例示的な周波数電力マネージャの使用を示す図。

【図2】[0007]周波数電力マネージャによって制御されるモジュールの例示的なセットを示す図。

【図3】[0008]第1の電力モードで利用され得るモジュールを示す図。

【図4】[0009]第2の電力モードで利用され得るモジュールを示す図。

【図5】[0010]第3の電力モードで利用され得るモジュールを示す図。

【図6】[0011]第4の電力モードで利用され得るモジュールを示す図。

【図7】[0012]複数のモジュールの電力モードを制御するためのハードウェアモジュールの方法のフローチャート。

【図8】[0013]周波数電力マネージャ内の有限状態機械（finite state machine）を示す図。

【図9】[0014]例示的な装置における異なるモジュール/手段/構成要素間のデータフローを示す概念データフロー図。

【発明を実施するための形態】

【0007】

[0015]添付の図面に関して以下に記載する発明を実施するための形態は、様々な構成を説明するものであり、本明細書で説明する概念が実施され得る構成のみを表すものではない。発明を実施するための形態は、様々な概念の完全な理解を与えるための具体的な詳細を含む。ただし、これらの概念はこれらの具体的な詳細なしに実施され得ることが当業者には明らかであろう。いくつかの例では、そのような概念を曖昧にするのを回避するために、よく知られている構造および構成要素をブロック図の形態で示す。

【0008】

[0016]次に、様々な装置および方法に関して電気通信システムのいくつかの態様を提示する。これらの装置および方法について、以下の発明を実施するための形態において説明し、（「要素」と総称される）様々なブロック、モジュール、構成要素、回路、ステップ、プロセス、アルゴリズムなどによって添付の図面に示す。これらの要素は、電子ハードウェア、コンピュータソフトウェア、またはそれらの任意の組合せを使用して実装され得る。そのような要素がハードウェアとして実装されるかソフトウェアとして実装されるかは、特定の適用例および全体的なシステムに課された設計制約に依存する。

【0009】

[0017]例として、要素、または要素の任意の部分、または要素の任意の組合せは、1つまたは複数のプロセッサを含む「処理システム」を用いて実装され得る。プロセッサの例としては、マイクロプロセッサ、マイクロコントローラ、デジタル信号プロセッサ（DSP）、フィールドプログラマブルゲートアレイ（FPGA）、プログラマブル論理デバイス（PLD）、状態機械、ゲート論理、個別ハードウェア回路、および本開示全体にわたって説明する様々な機能を実行するように構成された他の好適なハードウェアがある。処理システム中の1つまたは複数のプロセッサはソフトウェアを実行し得る。ソフトウェアは、ソフトウェア、ファームウェア、ミドルウェア、マイクロコード、ハードウェア記述言語などの名称にかかわらず、命令、命令セット、コード、コードセグメント、プログラムコード、プログラム、サブプログラム、ソフトウェアモジュール、アプリケーション、ソフトウェアアプリケーション、ソフトウェアパッケージ、ルーチン、サブルーチン、オブジェクト、実行ファイル、実行スレッド、プロシージャ、関数などを意味すると広く解釈されたい。

【0010】

[0018]したがって、1つまたは複数の例示的な実施形態では、説明する機能は、ハードウェア、ソフトウェア、ファームウェア、またはそれらの任意の組合せで実装され得る。ソフトウェアで実装される場合、機能は、コンピュータ可読媒体上に記憶されるか、あるいはコンピュータ可読媒体上に1つまたは複数の命令またはコードとして符号化され得る。コンピュータ可読媒体はコンピュータ記憶媒体を含む。記憶媒体は、コンピュータによってアクセスされ得る任意の利用可能な媒体であり得る。限定ではなく、例として、そのようなコンピュータ可読媒体は、ランダムアクセスメモリ（RAM）、読取り専用メモリ（ROM）、電氣的消去可能プログラマブルROM（EEPROM（登録商標））、コンパクトディスクROM（CD-ROM）または他の光ディスクストレージ、磁気ディスクストレージまたは他の磁気ストレージデバイス、あるいは命令またはデータ構造の形態の所望のプログラムコードを搬送または記憶するために使用され得、コンピュータによってアクセスされ得る、任意の他の媒体を備えることができる。本明細書で使用するディスク（disk）およびディスク（disc）は、CD、レーザーディスク（登録商標）（disc）、光ディスク（disc）、デジタル多用途ディスク（disc）（DVD）、およびフロッピー（登録商標）ディスク（disk）を含み、ディスク（disk）は、通常、データを磁氣的に再生し、ディスク（disc）は、データをレーザーで光学的に再生する。上記の組合せも、コンピュータ可読媒体の範囲内に含まれるべきである。

【0011】

[0019]図1は、電力モードを制御するための例示的な周波数電力マネージャ106の使用を示す図100である。システムオンチップ（SoC）102は、（1つまたは複数の

10

20

30

40

50

）プロセッサ１６０と、メモリコントローラ１７０と、インターフェース１８０とを含む。インターフェース１８０は、周波数電力マネージャ１０６とモジュール構成要素１２８とを含む。モジュール構成要素１２８は複数のモジュール１３０～１５０を含む。（１つまたは複数の）プロセッサ１６０は、特定の所望の動作周波数に遷移することを決定し、メモリコントローラ１７０に通知する。メモリコントローラ１７０は周波数電力マネージャ１０６に所望の動作周波数を与える。受信された所望の動作周波数に基づいて、周波数電力マネージャ１０６は、モジュール１３０～１５０を含むモジュール構成要素１２８の電力モードと、インターフェース１８０と（１つまたは複数の）外部モジュール１９０との間の通信の電力モードとを制御する。選択された電力モードは、モジュール１３０～１５０のうちのいくつかの動作周波数と、インターフェース１８０と（１つまたは複数の）外部モジュール１９０との間の通信とを制御する。モジュール１３０～１５０は（１つまたは複数の）外部モジュール１９０とインターフェースで接続する。一例では、インターフェースはPHYインターフェース１８０であり得、詳細にはDDR PHYインターフェースであり得、外部モジュール１９０はDDR DRAMであり得る。しかしながら、例示的な方法および装置は、DDR DRAMに関する適用例に限定されない。したがって、インターフェース１８０は、インターフェース１８０の電力モードと、（１つまたは複数の）外部モジュール１９０との通信とを制御するために、（１つまたは複数の）任意の外部モジュール１９０内でインターフェースするための任意のミックスドシグナル設計（mixed signal design）であり得る。

【００１２】

[0020]メモリコントローラ１７０から所望の動作周波数を受信すると、周波数電力マネージャ１０６は、電力モードを切り替えるべきかどうかを決定する。所望の動作周波数が現在の電力モードで取得可能な場合、周波数電力マネージャ１０６は現在の電力モードを維持する。周波数電力マネージャ１０６が電力モードを切り替えることを決定した場合、周波数電力マネージャ１０６は、前の電力モードに対応する第１の電力モードから後続の電力モードに対応する第２の電力モードにモジュール構成要素１２８を遷移させる。第２の電力モードは、メモリコントローラ１７０から受信された所望の動作周波数を与えるために必須である。たとえば、周波数電力マネージャ１０６が、 $f < 200 \text{ MHz}$ である動作周波数 f を受信した場合、周波数電力マネージャ１０６は、所望の動作周波数で動作するための超低電力モードにモジュール構成要素１２８を遷移させ得る。別の例では、周波数電力マネージャ１０６が、 $200 \text{ MHz} < f < 250 \text{ MHz}$ である動作周波数 f を受信した場合、周波数電力マネージャ１０６は、所望の動作周波数で動作するための低電力モードにモジュール構成要素１２８を遷移させ得る。別の例では、周波数電力マネージャ１０６が、 $250 \text{ MHz} < f < 533 \text{ MHz}$ である動作周波数 f を受信した場合、周波数電力マネージャ１０６は、所望の動作周波数で動作するための中間性能モードにモジュール構成要素１２８を遷移させ得る。別の例では、周波数電力マネージャ１０６が、 $f > 533 \text{ MHz}$ である動作周波数 f を受信した場合、周波数電力マネージャ１０６は、所望の動作周波数で動作するための高性能モードにモジュール構成要素１２８を遷移させ得る。上述の周波数および周波数範囲はプログラム可能であり得る。

【００１３】

[0021]第１の電力モード（または前の電力モード）は、モジュール構成要素１２８のモジュールの第１のセットに関連し得、第２の電力モード（または後続の電力モード）は、モジュールの第１のセットとは異なる、モジュール構成要素１２８のモジュールの第２のセットに関連し得る。たとえば、第１の電力モードはモジュールのセット１０８、１１０、１１２、または１１４のうちのいずれかの１つのセットに関連し得、第２の電力モードはモジュールのセット１０８、１１０、１１２、または１１４のうちのいずれかの他のセットに関連し得る。モジュールのセット１０８、１１０、１１２、および１１４の各々は異なるが、同じモジュールのうちのいくつかを含み得る。たとえば、モジュールのセット１０８はモジュール１３０、１３２、１３４、１３６、１４０、１４２、および１４４を含み得、モジュールのセット１１０はモジュール１３４、１３６、１４２、１４４、およ

び146を含み得、モジュールのセット112はモジュール146および148を含み得、モジュールのセット114はモジュール138および148を含み得る。たとえば、(1つまたは複数の)モジュール150など、いくつかのモジュールはすべての電力モードに関連し得る。

【0014】

[0022]周波数電力マネージャ106は複数の有限状態機械(FSM)と他の回路とを含む。周波数電力マネージャ106は、したがって、ハードウェア駆動型動的電圧/周波数切替えを通してモジュール構成要素128によって消費される電力を最適化するため、第1の電力モードから第2の電力モードへの高速および効率的な遷移を行うためとのハードウェア構成要素のみを含み得る。一例では、FSMのハードウェア構成要素は、28nmプロセス技術を使用して生成される。20nm、16nmフィン電界効果トランジスタ(FinFET:fin field effect transistor)、または他のプロセス技術など、他のプロセス技術が使用され得る。周波数電力マネージャ106は、第1の電力モードに関連しないモジュールの第2のセット中のモジュールを有効にする(たとえば、オンにするか、または低電力待機状態から高電力動作状態に変更する)。たとえば、第1の電力モードがモジュールのセット108に関連し、第2の電力モードがモジュールのセット110に関連する場合、周波数電力マネージャ106はモジュール146を有効にする。モジュール146は、第1の電力モードに関連しないモジュールのセット110中の唯一のモジュールであり、それは、モジュールのセット108に関連する。周波数電力マネージャ106は、モジュール146を有効にした後、モジュール146が定常状態に達するまでである時間期間(または始動時間期間)待つ。たとえば、周波数電力マネージャ106は、モジュール146を有効にした後、モジュール146が特定のおよび予想される出力を与えるまで待ち得る。一構成では、時間期間は、モジュール146が特定のまたは予想される出力を与えるための知られているまたはテストされた時間に基づいて、あらかじめ決定され得る。別の構成では、時間期間はプログラム可能であり得る。別の構成では、時間期間は、モジュール146から「レディ(ready)」信号を受信することに基づき得る。したがって、周波数電力マネージャ106は、モジュール146が定常状態に達するまでである時間期間待ち得、時間期間は、あらかじめ決定され、プログラム可能であり、および/または、「レディ」信号がいつモジュール146から受信されたかに基づき得る。時間期間の時間の長さは、周波数電力マネージャ106が有効にする特定のモジュールと、特定のモジュールを有効にする順序とに依存し得る。モジュール146を有効にした後の時間期間の満了時に、周波数電力マネージャ106は、モジュール130~150を通るトラフィックを一時的に停止する。モジュール130~150を通るトラフィックのフローを停止することにより、SOC102と(1つまたは複数の)外部モジュール190との間のトラフィックのフローを停止する。周波数電力マネージャ106のFSM内で利用される28nmプロセス技術を用いて、トラフィックは約10~20nsの間停止される。しかしながら、トラフィックが停止される時間の量はプログラム可能であり得る。周波数電力マネージャ106は、次いで、モジュールのセット110を介してトラフィックをルーティングする。トラフィックがモジュールのセット110を介してルーティングされた後、周波数電力マネージャ106は、第2の電力モードに関連しないモジュールのセット108中のモジュールを無効にする(たとえば、オフにするか、または高電力動作状態から低電力待機状態に変更する)。詳細には、周波数電力マネージャ106はモジュール130、132、および140を無効にする。

【0015】

[0023]図2は、周波数電力マネージャ106によって制御されるモジュールの例示的なセットを示す図200である。モジュール構成要素128はモジュール202~226を含み得る。図2に示されているように、マルチプレクサ202は、高電力(HP)入力受信機206とマルチプレクサ204とから入力を受信する。マルチプレクサ202は、選択信号に基づいて出力するために入力のうちの1つを選択する。マルチプレクサ204は、中間電力(MP)入力受信機208と低電力(LP)入力受信機210とから入力を受

10

20

30

40

50

信する。HP入力受信機206と、MP入力受信機208と、LP入力受信機210とは並列に接続され得る。マルチプレクサ204は、選択信号に基づいて出力するために入力の中の1つを選択する。HP入力受信機206は、基準電圧生成器212からの基準電圧と、バイアス電流生成器214からのバイアス電流とを受ける。バイアス電流生成器214は、位相ロックループ(PLL: phase lock loop)216にもバイアス電流を与える。PLL216は電流電圧変換器218に電流を出力する。電流電圧変換器218は、受けた電流を電圧に変換し、電圧をHP較正遅延回路(CDC: calibrated delay circuit)220に与える。PLL216、電流電圧変換器218、およびHP CDC220は、低ドロップアウト(LDO: low-dropout)調節器224から電源電圧を受ける。LDO調節器224は、1つまたは複数の電源電圧 V_{dd1} 、 V_{dd2} (たとえば、 $V_{dd1} = 1.05V$ 、 $V_{dd2} = 1.8V$)を供給され得る。マルチプレクサ226は、1つまたは複数のマルチプレクサを含み得、HP CDC220とLP CDC222とから入力を受ける。HP CDC220とLP CDC222とは並列に接続され得る。マルチプレクサ226は、選択信号に基づいて出力するために入力の中の1つを選択する。マルチプレクサ226の出力は遅延したクロック信号であり得る。たとえば、遅延したクロック信号は、サイクルの1/4だけ遅延され得、データを(1つまたは複数の)外部モジュール190に送信するために使用され、ならびに/あるいは(1つまたは複数の)外部モジュール190からデータを受信する際に入力受信機206、208、210によって使用され得る。

【0016】

[0024]モジュール202~226の各々は1つまたは複数の電力モードに関連し得る。たとえば、マルチプレクサ202、204、226はすべての電力モードに関連し得る。マルチプレクサ202、204、226は(1つまたは複数の)モジュール150に対応し得る。別の例では、LP CDC222およびLP入力受信機210は第1の電力モード(たとえば、超低電力モード)に関連し得、LP CDC222およびMP入力受信機208は第2の電力モード(たとえば、低電力モード)に関連し得、MP入力受信機208、バイアス電流生成器214、PLL216、電流電圧変換器218、およびHP CDC220は第3の電力モード(たとえば、中間性能モード)に関連し得、HP入力受信機206、基準電圧生成器212、バイアス電流生成器214、PLL216、電流電圧変換器218、LDO調節器224、およびHP CDC220は第4の電力モード(たとえば、高性能モード)に関連し得る。第1、第2、第3、および第4の電力モードに対応するモジュールのうちのいくつかは、電力モードに基づいて異なるクロック周波数で動作し得る。たとえば、第1の電力モードで有効にされたいくつかのモジュールは周波数 f_1 で動作し得、第2の電力モードで有効にされたいくつかのモジュールは周波数 f_2 で動作し得、第3の電力モードで有効にされたいくつかのモジュールは周波数 f_3 で動作し得、第4の電力モードで有効にされたいくつかのモジュールは周波数 f_4 で動作し得る。一例では、 $f_1 < 200MHz$ であり、 $200MHz < f_2 < 250MHz$ であり、 $250MHz < f_3 < 533MHz$ であり、 $f_4 > 533MHz$ である。上述の周波数および周波数範囲はプログラム可能であり得る。

【0017】

[0025]図1および図2を参照すると、モジュール202~226が第1の電力モード(たとえば、超低電力モード)で構成されたとき、モジュール202~226のうちのいくつかは f_1 の動作周波数を有し得、モジュール202~226を含むPHYインターフェース180は、 f_1 の動作周波数で外部モジュール(たとえば、(1つまたは複数の)外部モジュール190、DDR DRAM)と通信し得る。モジュール202~226が第2の電力モード(たとえば、低電力モード)で構成されたとき、モジュール202~226のうちのいくつかは f_2 の動作周波数を有し得、モジュール202~226を含むPHYインターフェース180は、 f_2 の動作周波数で外部モジュール(たとえば、(1つまたは複数の)外部モジュール190、DDR DRAM)と通信し得る。モジュール202~226が第3の電力モード(たとえば、中間性能モード)で構成されたとき、モジュ

ール 202 ~ 226 のうちのいくつかは f_3 の動作周波数を有し得、モジュール 202 ~ 226 を含む P H Y インターフェース 180 は、 f_3 の動作周波数で外部モジュール（たとえば、（1 つまたは複数の）外部モジュール 190、D D R D R A M）と通信し得る。モジュール 202 ~ 226 が第 4 の電力モード（たとえば、高性能モード）で構成されたとき、モジュール 202 ~ 226 のうちのいくつかは f_4 の動作周波数を有し得、モジュール 202 ~ 226 を含む P H Y インターフェース 180 は、 f_4 の動作周波数で外部モジュール（たとえば、（1 つまたは複数の）外部モジュール 190、D D R D R A M）と通信し得る。

【0018】

[0026] 図 3 は、第 1 の電力モードで利用され得るモジュールを示す図 300 である。前のモードから第 1 の電力モードに遷移するとき、周波数電力マネージャ 106 は、前のモードで無効にされた、L P C D C 222 と L P 入力受信機 210 とを含む影つきモジュールのうちの任意のものを有効にする。L P C D C 222 と L P 入力受信機 210 とを含む影つきモジュールのうちのいずれかが、前のモードですでに有効にされた場合、周波数電力マネージャ 106 は有効状態を維持する。周波数電力マネージャ 106 はまた、マルチプレクサ 202、204、226 が第 1 の電力モードのための正しい信号を出力するように、マルチプレクサ 202、204、226 に適切な選択信号を与え得る。その後、周波数電力マネージャ 106 は、S O C 102 と外部モジュール 190 との間の通信が、たとえば、10 ~ 20 n s など、（プログラム可能であり得る）短い時間期間の間中断されるようにモジュール 202 ~ 226 を構成し得る。その後、周波数電力マネージャ 106 は、L P C D C 222 と L P 入力受信機 210 とを使用して S O C 102 と外部モジュール 190 との間の通信を再開するようにモジュール 202 ~ 226 を構成し得る。周波数電力マネージャ 106 は、次いで、第 1 の電力モードに関連しないモジュールを無効にし得る。

【0019】

[0027] 図 4 は、第 2 の電力モードで利用され得るモジュールを示す図 400 である。前のモードから第 2 の電力モードに遷移するとき、周波数電力マネージャ 106 は、前のモードで無効にされた、L P C D C 222 と M P 入力受信機 208 とを含む影つきモジュールのうちの任意のものを有効にする。L P C D C 222 と M P 入力受信機 208 とを含む影つきモジュールのうちのいずれかが、前のモードですでに有効にされた場合、周波数電力マネージャ 106 は有効状態を維持する。周波数電力マネージャ 106 はまた、マルチプレクサ 202、204、226 が第 2 の電力モードのための正しい信号を出力するように、マルチプレクサ 202、204、226 に適切な選択信号を与え得る。その後、周波数電力マネージャ 106 は、S O C 102 と外部モジュール 190 との間の通信が、たとえば、10 ~ 20 n s など、（プログラム可能であり得る）短い時間期間の間中断されるようにモジュール 202 ~ 226 を構成し得る。その後、周波数電力マネージャ 106 は、L P C D C 222 と M P 入力受信機 208 とを使用して S O C 102 と外部モジュール 190 との間の通信を再開するようにモジュール 202 ~ 226 を構成し得る。周波数電力マネージャ 106 は、次いで、第 2 の電力モードに関連しないモジュールを無効にし得る。

【0020】

[0028] 図 5 は、第 3 の電力モードで利用され得るモジュールを示す図 500 である。前のモードから第 3 の電力モードに遷移するとき、周波数電力マネージャ 106 は、前のモードで無効にされた、バイアス電流生成器 214 と、P L L 216 と、電流電圧変換器 218 と、H P C D C 220 と、M P 入力受信機 208 とを含む影つきモジュールのうちの任意のものを有効にする。バイアス電流生成器 214 と、P L L 216 と、電流電圧変換器 218 と、H P C D C 220 と、M P 入力受信機 208 とを含む影つきモジュールのうちのいずれかが、前のモードですでに有効にされた場合、周波数電力マネージャ 106 は有効状態を維持する。周波数電力マネージャ 106 はまた、マルチプレクサ 202、204、226 が第 3 の電力モードのための正しい信号を出力するように、マルチプレク

サ 202、204、226 に適切な選択信号を与え得る。その後、周波数電力マネージャ 106 は、SOC 102 と外部モジュール 190 との間の通信が、たとえば、10 ~ 20 ns など、(プログラム可能であり得る) 短い時間期間の間中断されるようにモジュール 202 ~ 226 を構成し得る。その後、周波数電力マネージャ 106 は、バイアス電流生成器 214 と、PLL 216 と、電流電圧変換器 218 と、HP CDC 220 と、MP 入力受信機 208 とを使用して SOC 102 と外部モジュール 190 との間の通信を再開するようにモジュール 202 ~ 226 を構成し得る。周波数電力マネージャ 106 は、次いで、第 3 の電力モードに関連しないモジュールを無効にし得る。

【0021】

[0029] 図 6 は、第 4 の電力モードで利用され得るモジュールを示す図 600 である。前のモードから第 4 電力モードに遷移するとき、周波数電力マネージャ 106 は、前のモードで無効にされた、バイアス電流生成器 214 と、PLL 216 と、電流電圧変換器 218 と、HP CDC 220 と、LDO 調節器 224 と、基準電圧生成器 212 と、HP 入力受信機 206 とを含む影つきモジュールのうちの任意のものを有効にする。バイアス電流生成器 214 と、PLL 216 と、電流電圧変換器 218 と、HP CDC 220 と、LDO 調節器 224 と、基準電圧生成器 212 と、HP 入力受信機 206 とを含む影つきモジュールのうちのいずれかが、前のモードですでに有効にされた場合、周波数電力マネージャ 106 は有効状態を維持する。周波数電力マネージャ 106 はまた、マルチプレクサ 202、204、226 が第 4 の電力モードのための正しい信号を出力するように、マルチプレクサ 202、204、226 に適切な選択信号を与え得る。その後、周波数電力マネージャ 106 は、SOC 102 と外部モジュール 190 との間の通信が、たとえば、10 ~ 20 ns など、(プログラム可能であり得る) 短い時間期間の間中断されるようにモジュール 202 ~ 226 を構成し得る。その後、周波数電力マネージャ 106 は、バイアス電流生成器 214 と、PLL 216 と、電流電圧変換器 218 と、HP CDC 220 と、LDO 調節器 224 と、基準電圧生成器 212 と、HP 入力受信機 206 とを使用して SOC 102 と外部モジュール 190 との間の通信を再開するようにモジュール 202 ~ 226 を構成し得る。周波数電力マネージャ 106 は、次いで、第 4 の電力モードに関連しないモジュールを無効にし得る。

【0022】

[0030] 図 7 は、複数のモジュールの電力モードを制御するためのハードウェアモジュールの方法のフローチャート 700 である。ハードウェアモジュールは周波数電力マネージャ(たとえば、図 1 の周波数電力マネージャ 106)であり得る。周波数電力マネージャは、ハードウェア駆動型動的電圧/周波数切替えを通して複数のモジュールによって消費される電力を最適化するためと、第 1 の電力モードから第 2 の電力モードへの高速および効率的な遷移を行うためとの複数の F S M を含み得る。F S M は、28 nm、20 nm、16 nm Fin FET、または他のプロセス技術に基づいて構成され得る。ステップ 702 において、周波数電力マネージャは所望の動作周波数の指示を受信する。所望の動作周波数が第 1 の電力モード(または電流電力モード)によってサポートされる周波数範囲内にある場合、周波数電力マネージャは第 1 の電力モードを維持する。しかしながら、所望の動作周波数範囲が、第 1 の電力モードによってサポートされないが第 2 の電力モードによってサポートされる周波数範囲内にある場合、周波数電力マネージャは第 1 の電力モードから第 2 の電力モードに切り替わることを決定する。ステップ 704 において、所望の動作周波数の受信された指示に基づいて、周波数電力マネージャは第 1 の電力モードから第 2 の電力モードに切り替わることを決定する。第 2 の電力モードは所望の動作周波数に対応する。第 1 の電力モードは、複数のモジュールのうちのモジュールの第 1 のセットに関連し、第 2 の電力モードは、複数のモジュールのうちのモジュールの第 2 のセットに関連する。一構成では、ハードウェアモジュールとモジュールの第 1 および第 2 のセットとは DDR PHY ハードウェアモジュール(たとえば、図 1 の DDR PHY ハードウェアモジュール 180)内にある。ステップ 706 において、周波数電力マネージャは、複数のモジュールを第 1 の電力モードから第 2 の電力モードに遷移させ始め、第 1 の電力

10

20

30

40

50

モードに関連しないモジュールの第2のセット中のモジュールを有効にする。周波数電力マネージャは、モジュールをオンにすることによって、および/またはモジュールの電力状態を低電力待機状態から高電力動作状態に変更することによって、モジュールを有効にし得る。周波数電力マネージャはモジュールを特定の順序またはシーケンスで有効にし得る。たとえば、図2を参照すると、周波数電力マネージャは、LDO調節器224またはHP入力受信機206を有効にする前に、バイアス電流生成器214を有効にし得、HP CDC220を有効にする前に、バイアス電流生成器214とLDO調節器224とを有効にし得る。周波数電力マネージャは、各モジュールが動作の準備ができるのに要する時間の長さ(たとえば、各モジュールが定常状態になるために必要とする時間の量)に基づいて、モジュールを異なる時間に有効にする。周波数電力マネージャは、モジュールのすべてが最小の時間量で動作の準備ができるように、モジュールを異なる時間に、特定の順序で有効にする。ステップ708において、周波数電力マネージャは、モジュールの第2のセットが定常状態に達するまでである時間期間(または始動時間期間)の間待つ。ステップ710において、周波数電力マネージャは、第1の電力モードに関連しないモジュールの第2のセット中のモジュールを有効にした後、時間期間の満了時に複数のモジュールを通るトラフィックを停止する。周波数電力マネージャはまた、複数のモジュールと、複数のモジュールがそれと通信している(1つまたは複数の)外部モジュールとの間のトラフィックを停止する。周波数電力マネージャは、周波数電力マネージャが28nmプロセス技術を利用すると仮定すると、約10~20nsの間トラフィックを停止し得る。しかしながら、上記で説明したように、他のプロセス技術が使用され得る。ステップ712において、周波数電力マネージャは、モジュールの第2のセットを介してトラフィックをルーティングする。ステップ714において、周波数電力マネージャは、第2の電力モードに関連しないモジュールの第1のセット中のモジュールを無効にする。周波数電力マネージャは、モジュールをオフにすることによって、および/またはモジュールの電力状態を高電力動作状態から低電力待機状態に変更することによって、モジュールを無効にし得る。

【0023】

[0031]一構成では、複数のモジュールは、第1のCDCと、第1のCDCと並列な第2のCDCとを含む。モジュールの第1のセットは第1のCDCを含み、モジュールの第2のセットは第2のCDCを含む。第1の電力モードに関連しないモジュールの第2のセット中で有効にされるモジュールは第2のCDCを含み、第2の電力モードに関連しないモジュールの第1のセット中で無効にされるモジュールは第1のCDCを含む。第2のCDCは、第1のCDCよりも高い電力モード、または第1のCDCよりも低い電力モードをサポートし得る。たとえば、図2を参照すると、モジュール202~226はHP CDC220とLP CDC222とを含む。前の電力モードがHP CDC220を利用し、後続の電力モードがLP CDC222を利用する場合、LP CDC222が有効にされる。トラフィックがLP CDC222を介してルーティングされた後に、HP CDC220が無効にされる。

【0024】

[0032]一構成では、複数のモジュールは、第1の入力受信機と、第1の入力受信機と並列な第2の入力受信機とを含む。モジュールの第1のセットは第1の入力受信機を含み、モジュールの第2のセットは第2の入力受信機を含む。第1の電力モードに関連しないモジュールの第2のセット中で有効にされるモジュールは、第2の入力受信機を含み、第2の電力モードに関連しないモジュールの第1のセット中で無効にされるモジュールは、第1の入力受信機を含む。第2の入力受信機は、第1の入力受信機よりも高い電力モード、または第1の入力受信機よりも低い電力モードをサポートし得る。たとえば、図2を参照すると、モジュール202~226はMP入力受信機208とLP入力受信機210とを含む。前の電力モードがMP入力受信機208を利用し、後続の電力モードがLP入力受信機210を利用する場合、LP入力受信機210が有効にされる。トラフィックがLP入力受信機210を介してルーティングされた後に、MP入力受信機208が無効にされ

10

20

30

40

50

る。

【 0 0 2 5 】

[0033]複数のモジュールが D D R D R A M とインターフェースする（すなわち、（ 1 つまたは複数の）外部モジュール 1 9 0 が D D R D R A M である）とき、複数のモジュールは、複数の C D C、複数の入力受信機、L D O 調節器、電流電圧変換器、P L L、バイアス電流生成器、または基準電圧生成器のうちの少なくとも 1 つを含み得る。上記で説明したように、周波数電力マネージャは、第 1 の電力モードから第 2 の電力モードへの遷移を管理し得る。第 1 の電力モードは N 個の電力モードのうちのいずれかの 1 つのモードであり得、第 2 の電力モードは N 個の電力モードのうちのいずれかの他のモードであり得る。概して、N = 2 である。図 2 ~ 図 6 に関して与えられる例では、N = 4 である。以下の例の場合、N = 4 であり、電力モードが超低電力モードと、低電力モードと、中間性能モードと、高性能モードとを含むと仮定する。

10

【 0 0 2 6 】

[0034]一例では、周波数電力マネージャは超低電力モードから低電力モードに遷移する。したがって、第 1 の電力モードは超低電力モードであり、第 2 の電力モードは低電力モードである。図 3、図 4 を参照すると、モジュールの第 1 のセットは、複数の C D C 2 2 0、2 2 2 のうちの低電力 C D C 2 2 2 と、複数の入力受信機 2 0 6、2 0 8、2 1 0 のうちの低電力入力受信機 2 1 0 とを含み得る。モジュールの第 2 のセットは、低電力 C D C 2 2 2 と、複数の入力受信機 2 0 6、2 0 8、2 1 0 うちの中間電力入力受信機 2 0 8 とを含み得る。周波数電力マネージャが第 1 の電力モードに関連しないモジュールの第 2 のセット中で有効にする（ステップ 7 0 6）モジュールは、中間電力入力受信機 2 0 8 を含む。低電力 C D C 2 2 2 は第 1 の電力モードですでに有効にされたので、周波数電力マネージャは低電力 C D C 2 2 2 を有効にすることを控える。周波数電力マネージャが第 2 の電力モードに関連しないモジュールの第 1 のセット中で無効にする（ステップ 7 1 4）モジュールは、低電力入力受信機 2 1 0 を含む。低電力 C D C 2 2 2 は第 2 の電力モードのために利用されるので、周波数電力マネージャは低電力 C D C 2 2 2 を無効にすることを控える。

20

【 0 0 2 7 】

[0035]一例では、周波数電力マネージャは超低電力モードから中間性能モードに遷移する。したがって、第 1 の電力モードは超低電力モードであり、第 2 の電力モードは中間性能モードである。図 3、図 5 を参照すると、モジュールの第 1 のセットは、複数の C D C 2 2 0、2 2 2 のうちの低電力 C D C 2 2 2 と、複数の入力受信機 2 0 6、2 0 8、2 1 0 のうちの低電力入力受信機 2 1 0 とを含み得る。モジュールの第 2 のセットは、複数の C D C 2 2 0、2 2 2 のうちの高電力 C D C 2 2 0 と、電流電圧変換器 2 1 8 と、P L L 2 1 6 と、バイアス電流生成器 2 1 4 と、複数の入力受信機 2 0 6、2 0 8、2 1 0 のうちの中間電力入力受信機 2 0 8 とを含み得る。周波数電力マネージャが第 1 の電力モードに関連しないモジュールの第 2 のセット中で有効にする（ステップ 7 0 6）モジュールは、モジュール 2 2 0、2 1 8、2 1 6、2 1 4、2 0 8 の第 2 のセットのすべてを含み、周波数電力マネージャが第 2 の電力モードに関連しないモジュールの第 1 のセット中で無効にする（ステップ 7 1 4）モジュールは、モジュール 2 2 2、2 1 0 の第 1 のセットのすべてを含む。

30

40

【 0 0 2 8 】

[0036]一例では、周波数電力マネージャは超低電力モードから高性能モードに遷移する。したがって、第 1 の電力モードは超低電力モードであり、第 2 の電力モードは高性能モードである。図 3、図 6 を参照すると、モジュールの第 1 のセットは、複数の C D C 2 2 0、2 2 2 のうちの低電力 C D C 2 2 2 と、複数の入力受信機 2 0 6、2 0 8、2 1 0 のうちの低電力入力受信機 2 1 0 とを含み得る。モジュールの第 2 のセットは、複数の C D C 2 2 0、2 2 2 のうちの高電力 C D C 2 2 0 と、電流電圧変換器 2 1 8 と、P L L 2 1 6 と、L D O 調節器 2 2 4 と、バイアス電流生成器 2 1 4 と、基準電圧生成器 2 1 2 と、複数の入力受信機 2 0 6、2 0 8、2 1 0 のうちの高電力入力受信機 2 0 6 とを含み得る

50

。周波数電力マネージャが第１の電力モードに関連しないモジュールの第２のセット中で有効にする（ステップ７０６）モジュールは、モジュール２２０、２１８、２１６、２２４、２１４、２１２、２０６の第２のセットのすべてを含み、周波数電力マネージャが第２の電力モードに関連しないモジュールの第１のセット中で無効にする（ステップ７１４）モジュールは、モジュール２２２、２１０の第１のセットのすべてを含む。

【００２９】

[0037]一例では、周波数電力マネージャは低電力モードから超低電力モードに遷移する。したがって、第１の電力モードは低電力モードであり、第２の電力モードは超低電力モードである。図３、図４を参照すると、モジュールの第１のセットは、複数のＣＤＣ２２０、２２２のうちの低電力ＣＤＣ２２２と、複数の入力受信機２０６、２０８、２１０のうちの中間電力入力受信機２０８とを含み得る。モジュールの第２のセットは、低電力ＣＤＣ２２２と、複数の入力受信機２０６、２０８、２１０のうちの低電力入力受信機２１０とを含み得る。周波数電力マネージャが第１の電力モードに関連しないモジュールの第２のセット中で有効にする（ステップ７０６）モジュールは、低電力入力受信機２１０を含む。低電力ＣＤＣ２２２は第１の電力モードですでに有効にされたので、周波数電力マネージャは低電力ＣＤＣ２２２を有効にすることを控える。周波数電力マネージャが第２の電力モードに関連しないモジュールの第１のセット中で無効にする（ステップ７１４）モジュールは、中間電力入力受信機２０８を含む。低電力ＣＤＣ２２２は第２の電力モードのために利用されるので、周波数電力マネージャは低電力ＣＤＣ２２２を無効にすることを控える。

【００３０】

[0038]一例では、周波数電力マネージャは低電力モードから中間性能モードに遷移する。したがって、第１の電力モードは低電力モードであり、第２の電力モードは中間性能モードである。図４、図５を参照すると、モジュールの第１のセットは、複数のＣＤＣ２２０、２２２のうちの低電力ＣＤＣ２２２と、複数の入力受信機２０６、２０８、２１０のうちの中間電力入力受信機２０８とを含み得る。モジュールの第２のセットは、複数のＣＤＣ２２０、２２２のうちの高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４と、中間電力入力受信機２０８とを含み得る。周波数電力マネージャが第１の電力モードに関連しないモジュールの第２のセット中で有効にする（ステップ７０６）モジュールは、高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４とを含む。中間電力入力受信機２０８は第１の電力モードですでに有効にされたので、周波数電力マネージャは中間電力入力受信機２０８を有効にすることを控える。周波数電力マネージャが第２の電力モードに関連しないモジュールの第１のセット中で無効にする（ステップ７１４）モジュールは、低電力ＣＤＣ２２２を含む。中間電力入力受信機２０８は第２の電力モードのために利用されるので、周波数電力マネージャは中間電力入力受信機２０８を無効にすることを控える。

【００３１】

[0039]一例では、周波数電力マネージャは低電力モードから高性能モードに遷移する。したがって、第１の電力モードは低電力モードであり、第２の電力モードは高性能モードである。図４、図６を参照すると、モジュールの第１のセットは、複数のＣＤＣ２２０、２２２のうちの低電力ＣＤＣ２２２と、複数の入力受信機２０６、２０８、２１０のうちの中間電力入力受信機２０８とを含み得る。モジュールの第２のセットは、複数のＣＤＣ２２０、２２２のうちの高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、ＬＤＯ調節器２２４と、バイアス電流生成器２１４と、基準電圧生成器２１２と、複数の入力受信機２０６、２０８、２１０のうちの高電力入力受信機２０６とを含み得る。周波数電力マネージャが第１の電力モードに関連しないモジュールの第２のセット中で有効にする（ステップ７０６）モジュールは、モジュール２２０、２１８、２１６、２２４、２１４、２１２、および２０６の第２のセットのすべてを含み、周波数電力マネージャが第２の電力モードに関連しないモジュールの第１のセット中で無効にする（ステップ７１４）モジュールは、モジュール２２２、２０８の第１のセットのすべてを含む。

【 0 0 3 2 】

[0040]一例では、周波数電力マネージャは中間性能モードから超低電力モードに遷移する。したがって、第1の電力モードは中間性能モードであり、第2の電力モードは超低電力モードである。図3、図5を参照すると、モジュールの第1のセットは、複数のCDC220、222のうちの高電力CDC220と、電流電圧変換器218と、PLL216と、バイアス電流生成器214と、複数の入力受信機206、208、210のうちの間電力入力受信機208とを含み得る。モジュールの第2のセットは、複数のCDC220、222のうちの低電力CDC222と、複数の入力受信機206、208、210のうちの低電力入力受信機210とを含み得る。周波数電力マネージャが第1の電力モードに関連しないモジュールの第2のセット中で有効にする(ステップ706)モジュールは、モジュール222、210の第2のセットのすべてを含み、周波数電力マネージャが第2の電力モードに関連しないモジュールの第1のセット中で無効にする(ステップ714)モジュールは、モジュール220、218、216、214、208の第1のセットのすべてを含む。

10

【 0 0 3 3 】

[0041]一例では、周波数電力マネージャは中間性能モードから低電力モードに遷移する。したがって、第1の電力モードは中間性能モードであり、第2の電力モードは低電力モードである。図4、図5を参照すると、モジュールの第1のセットは、複数のCDC220、222のうちの高電力CDC220と、電流電圧変換器218と、PLL216と、バイアス電流生成器214と、複数の入力受信機206、208、210のうちの間電力入力受信機208とを含み得る。モジュールの第2のセットは、複数のCDC220、222のうちの低電力CDC222と、中間電力入力受信機208とを含み得る。周波数電力マネージャが第1の電力モードに関連しないモジュールの第2のセット中で有効にする(ステップ706)モジュールは、低電力CDC222を含む。中間電力入力受信機208は第1の電力モードですでに有効にされたので、周波数電力マネージャは中間電力入力受信機208を有効にすることを控える。周波数電力マネージャが第2の電力モードに関連しないモジュールの第1のセット中で無効にする(ステップ714)モジュールは、複数のCDC220、222のうちの高電力CDC220と、電流電圧変換器218と、PLL216と、バイアス電流生成器214とを含む。中間電力入力受信機208は第2の電力モードのために利用されるので、周波数電力マネージャは中間電力入力受信機208を無効にすることを控える。

20

30

【 0 0 3 4 】

[0042]一例では、周波数電力マネージャは中間性能モードから高性能モードに遷移する。したがって、第1の電力モードは中間性能モードであり、第2の電力モードは高性能モードである。図5、図6を参照すると、モジュールの第1のセットは、複数のCDC220、222のうちの高電力CDC220と、電流電圧変換器218と、PLL216と、バイアス電流生成器214と、複数の入力受信機206、208、210のうちの間電力入力受信機208とを含み得る。モジュールの第2のセットは、高電力CDC220と、電流電圧変換器218と、PLL216と、LDO調節器224と、バイアス電流生成器214と、基準電圧生成器212と、複数の入力受信機206、208、210のうちの高電力入力受信機206とを含み得る。周波数電力マネージャが第1の電力モードに関連しないモジュールの第2のセット中で有効にする(ステップ706)モジュールは、LDO調節器224と、基準電圧生成器212と、高電力入力受信機206とを含む。高電力CDC220と、電流電圧変換器218と、PLL216と、バイアス電流生成器214とは第1の電力モードですでに有効にされたので、周波数電力マネージャは、高電力CDC220と、電流電圧変換器218と、PLL216と、バイアス電流生成器214とを有効にすることを控える。周波数電力マネージャが第2の電力モードに関連しないモジュールの第1のセット中で無効にする(ステップ714)モジュールは、中間電力入力受信機208を含む。高電力CDC220と、電流電圧変換器218と、PLL216と、バイアス電流生成器214とは第2の電力モードのために利用されるので、周波数電力マ

40

50

ネージャは、高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４とを無効にすることを控える。

【００３５】

[0043]一例では、周波数電力マネージャは高性能モードから超低電力モードに遷移する。したがって、第１の電力モードは高性能モードであり、第２の電力モードは超低電力モードである。図３、図６を参照すると、モジュールの第１のセットは、複数のＣＤＣ２２０、２２２のうちの高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、ＬＤＯ調節器２２４と、バイアス電流生成器２１４と、基準電圧生成器２１２と、複数の入力受信機２０６、２０８、２１０のうちの高電力入力受信機２０６とを含み得る。モジュールの第２のセットは、複数のＣＤＣ２２０、２２２のうちの低電力ＣＤＣ２２２と、複数の入力受信機２０６、２０８、２１０のうちの低電力入力受信機２１０とを含み得る。周波数電力マネージャが第１の電力モードに関連しないモジュールの第２のセット中で有効にする（ステップ７０６）モジュールは、モジュール２２２、２１０の第２のセットのすべてを含み、周波数電力マネージャが第２の電力モードに関連しないモジュールの第１のセット中で無効にする（ステップ７１４）モジュールは、モジュール２２０、２１８、２１６、２２４、２１４、２１２、２０６の第１のセットのすべてを含む。

10

【００３６】

[0044]一例では、周波数電力マネージャは高性能モードから低電力モードに遷移する。したがって、第１の電力モードは高性能モードであり、第２の電力モードは低電力モードである。図４、図６を参照すると、モジュールの第１のセットは、複数のＣＤＣ２２０、２２２のうちの高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、ＬＤＯ調節器２２４と、バイアス電流生成器２１４と、基準電圧生成器２１２と、複数の入力受信機２０６、２０８、２１０のうちの高電力入力受信機２０６とを含み得る。モジュールの第２のセットは、複数のＣＤＣ２２０、２２２のうちの低電力ＣＤＣ２２２と、複数の入力受信機２０６、２０８、２１０のうちの中間電力入力受信機２０８とを含み得る。周波数電力マネージャが第１の電力モードに関連しないモジュールの第２のセット中で有効にする（ステップ７０６）モジュールは、モジュール２２２、２０８の第２のセットのすべてを含み、周波数電力マネージャが第２の電力モードに関連しないモジュールの第１のセット中で無効にする（ステップ７１４）モジュールは、モジュール２２０、２１８、２１６、２２４、２１４、２１２、２０６の第１のセットのすべてを含む。

20

30

【００３７】

[0045]一例では、周波数電力マネージャは高性能モードから中間性能モードに遷移する。したがって、第１の電力モードは高性能モードであり、第２の電力モードは中間性能モードである。図５、図６を参照すると、モジュールの第１のセットは、複数のＣＤＣ２２０、２２２のうちの高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、ＬＤＯ調節器２２４と、バイアス電流生成器２１４と、基準電圧生成器２１２と、複数の入力受信機２０６、２０８、２１０のうちの高電力入力受信機２０６とを含み得る。モジュールの第２のセットは、高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４と、中間電力入力受信機２０８とを含み得る。周波数電力マネージャが第１の電力モードに関連しないモジュールの第２のセット中で有効にする（ステップ７０６）モジュールは、中間電力入力受信機２０８を含む。高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４とは第１の電力モードですすでに有効にされたので、周波数電力マネージャは、高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４とを有効にすることを控える。周波数電力マネージャが第２の電力モードに関連しないモジュールの第１のセット中で無効にする（ステップ７１４）モジュールは、ＬＤＯ調節器２２４と、基準電圧生成器２１２と、高電力入力受信機２０６とを含む。高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４とは第２の電力モードのために利用されるので、周波数電力マネージャは、高電力ＣＤＣ２２０と、電流電圧変換器２１８と、ＰＬＬ２１６と、バイアス電流生成器２１４とを無効にすることを控える。

40

50

【 0 0 3 8 】

[0046]図 8 は、周波数電力マネージャ内の F S M モジュールを示す図 8 0 0 である。図 8 中の矢印は有効化シーケンスを示す。周波数電力マネージャは、バイアス生成器 F S M 8 0 2 と、L D O F S M 8 0 4 と、C D C F S M 8 0 6 と、入力受信機 F S M 8 0 8 と、入力受信機較正 F S M 8 1 0 とを含み得る。バイアス生成器 F S M 8 0 2 は、バイアス電流生成器 2 1 4 と、基準電圧生成器 2 1 2 と、P L L 2 1 6 と、電流電圧変換器 2 1 8 とを有効にする。L D C F S M 8 0 4 は L D O 調節器 2 2 4 を有効にする。C D C F S M 8 0 6 は H P C D C 2 2 0 と L P C D C 2 2 2 とを有効にする。入力受信機 F S M 8 0 8 は入力受信機 2 0 6、2 0 8、2 1 0 を有効にする。入力受信機較正 F S M 8 1 0 は、入力受信機 2 0 6、2 0 8、2 1 0 内のドライバを較正する。

10

【 0 0 3 9 】

[0047]バイアス電流生成器 2 1 4 と L D O 調節器 2 2 4 の両方が（たとえば、高性能モードで）有効にされる場合、周波数電力マネージャは初めにバイアス生成器 F S M 8 0 2 を開始する。バイアス生成器 F S M 8 0 2 が最終状態に達したとき、周波数電力マネージャは、L D O F S M 8 0 4 と、入力受信機 F S M 8 0 8 と、入力受信機較正 F S M 8 1 0 とを並行して開始する。L D O F S M 8 0 4 が最終状態に達したとき、周波数電力マネージャは C D C F S M 8 0 6 を開始する。バイアス電流生成器 2 1 4 は有効にされるが、L D O 調節器 2 2 4 は（たとえば、中間性能モードで）有効にされない場合、周波数電力マネージャは初めにバイアス生成器 F S M 8 0 2 を開始する。バイアス生成器 F S M 8 0 2 が最終状態に達したとき、周波数電力マネージャは、入力受信機 F S M 8 0 8 と、入力受信機較正 F S M 8 1 0 と、C D C F S M 8 0 6 とを並行して開始する。バイアス電流生成器 2 1 4 が（たとえば、超低電力モードまたは低電力モードで）有効にされない場合、周波数電力マネージャは、入力受信機 F S M 8 0 8 と、入力受信機較正 F S M 8 1 0 と、C D C F S M 8 0 6 とを並行して開始する。

20

【 0 0 4 0 】

[0048]図 9 は、例示的な装置 9 0 2 中の異なるモジュール / 手段 / 構成要素間のデータフローを示す概念データフロー図である。本装置は、複数のモジュールの電力モードを制御する周波数電力マネージャハードウェアモジュールと、複数のモジュールがそれとインターフェースする外部モジュールとである。本装置は、所望の動作周波数の指示を受信するように構成された受信モジュール 9 0 4 を含み得る。本装置は、第 1 の電力モードから所望の動作周波数に対応する第 2 の電力モードに切り替わることを決定するように構成された、電力モード切替え決定モジュール 9 0 6 を含み得る。第 1 の電力モードは、複数のモジュールのうちのモジュールの第 1 のセットに関連する。第 2 の電力モードは、複数のモジュールのうちのモジュールの第 2 のセットに関連する。本装置は、第 1 の電力モードに関連しないモジュールの第 2 のセット中のモジュールを有効にするように構成された、有効化モジュール 9 0 8 を含み得る。本装置は、モジュールの第 2 のセットが定常状態に達するまで時間期間の間待つように構成された、待機モジュール 9 1 0 を含み得る。本装置は、第 1 の電力モードに関連しないモジュールの第 2 のセット中のモジュールを有効にした後、ある時間期間の満了時に複数のモジュールを通るトラフィックを停止するように構成された、トラフィック停止モジュール 9 1 2 を含み得る。本装置は、モジュールの第 2 のセットを介してトラフィックをルーティングするように構成されたトラフィックルーティングモジュール 9 1 4 を含み得る。本装置は、第 2 の電力モードに関連しないモジュールの第 1 のセット中のモジュールを無効にするように構成された無効化モジュール 9 1 6 を含み得る。

30

40

【 0 0 4 1 】

[0049]モジュール 9 0 4 ~ 9 1 4 は 1 つまたは複数の F S M 中に含まれ得る。たとえば、モジュール 9 0 6 は第 1 の F S M モジュールを用いて実装され得、モジュール 9 0 8 は第 2 の F S M モジュールを用いて実装され得、モジュール 9 1 2 は第 3 の F S M モジュールを用いて実装され得、モジュール 9 1 4 は第 4 の F S M モジュールを用いて実装され得、モジュール 9 1 6 は第 5 の F S M モジュールを用いて実装され得、モジュール 9 1 0 は

50

第6のFSMモジュールを用いて実装され得、モジュール904は第7のFSMモジュールを用いて実装され得る。上述のFSMモジュールは1つまたは複数のFSMにおいて実装され得る。本装置は、図7の上述のフローチャート中のアルゴリズムのステップの各々を実行する追加のモジュール（たとえば、FSMモジュール）を含み得る。したがって、図7の上述のフローチャート中の各ステップは1つのモジュールによって実行され得、本装置は、それらのモジュールのうちの1つまたは複数を含み得る。モジュールは、述べられたプロセス/アルゴリズムを実行するように特に構成されたFSMなどの1つまたは複数のハードウェア構成要素であり得る。詳細には、FSMは、最小ダウンタイム（たとえば、10～20ns）を用いてモジュールを有効にするために必須の正確なタイミングを達成するために、組合せ論理ゲートのセット（たとえば、AND、OR、XORなど）を使用して実装され得る。ソフトウェアではなく、専用ハードウェアを用いてモジュール904～914を実装することによって、モジュール904～914は、ハードウェア駆動型動的電圧/周波数切替えを通して電力を最適化し、電力モード間の高速および効率的な遷移を実現する。

【0042】

[0050]一構成では、周波数電力マネージャ装置は、複数のモジュールの電力モードを制御するハードウェアモジュールである。本装置は、第1の電力モードから第2の電力モードに切り替わることを決定するための手段を含む。第1の電力モードは、複数のモジュールのうちのモジュールの第1のセットに関連する。第2の電力モードは、複数のモジュールのうちのモジュールの第2のセットに関連する。本装置は、第1の電力モードに関連しないモジュールの第2のセット中のモジュールを有効にするための手段をさらに含む。本装置は、第1の電力モードに関連しないモジュールの第2のセット中のモジュールを有効にした後、ある時間期間の満了時に複数のモジュールを通るトラフィックを停止するための手段をさらに含む。本装置は、モジュールの第2のセットを介してトラフィックをルーティングするための手段をさらに含む。本装置は、第2の電力モードに関連しないモジュールの第1のセット中のモジュールを無効にするための手段をさらに含む。本装置は、モジュールの第2のセットが定常状態に達するまで時間期間の間待つための手段をさらに含む。本装置は、所望の動作周波数の指示を受信するための手段をさらに含む。第2の電力モードは所望の動作周波数に対応し得る。上述の手段は、周波数電力マネージャ装置106、902内の上述の手段によって具陳された機能を実行するように構成された上述のFSMモジュール802～810および/またはモジュール904～916のうちの1つまたは複数であり得る。

【0043】

[0051]開示したプロセスにおけるステップの特定の順序または階層は、例示的な手法の一例であることを理解されたい。設計上の選好に基づいて、プロセスにおけるステップの特定の順序または階層は再構成され得ることを理解されたい。さらに、いくつかのステップは組み合わせられるかまたは省略され得る。添付の方法クレームは、様々なステップの要素を例示的な順序で提示したものであり、提示された特定の順序または階層に限定されるものではない。

【0044】

[0052]以上の説明は、本明細書で説明した様々な態様を当業者が実施できるようにするために与えたものである。これらの態様に対する様々な変更は当業者には容易に明らかであり、本明細書で定義された一般原理は他の態様に適用され得る。したがって、特許請求の範囲は、本明細書に示された態様に限定されるものではなく、特許請求の言い回しに矛盾しない全範囲を与えられるべきであり、単数形の要素への言及は、そのように明記されていない限り、「唯一無二の」を意味するものではなく、「1つまたは複数の」を意味するものである。「例示的」という単語は、本明細書では「例、事例、または例示の働きをすること」を意味するために使用する。「例示的」として本明細書で説明するいかなる態様も、必ずしも他の態様よりも好適または有利であると解釈されるべきであるとは限らない。別段に明記されていない限り、「いくつかの」という用語は1つまたは複数のを指す

10

20

30

40

50

。「A、B、またはCのうちの少なくとも1つ」、「A、B、およびCのうちの少なくとも1つ」、ならびに「A、B、C、またはそれらの任意の組合せ」などの組合せは、A、B、および/またはCの任意の組合せを含み、複数のA、複数のB、または複数のCを含み得る。詳細には、「A、B、またはCのうちの少なくとも1つ」、「A、B、およびCのうちの少なくとも1つ」、および「A、B、C、またはそれらの任意の組合せ」などの組合せは、Aのみ、Bのみ、Cのみ、AおよびB、AおよびC、BおよびC、またはAおよびBおよびCであり得、ただし、いずれのそのような組合せも、A、B、またはCのうちの1つまたは複数のメンバーを含み得る。当業者に知られている、または後に知られることになる、本開示全体にわたって説明された様々な態様の要素のすべての構造的および機能的等価物は、参照により本明細書に明確に組み込まれ、特許請求の範囲に包含されるものである。その上、本明細書で開示したいかなることも、そのような開示が特許請求の範囲に明示的に具陳されているかどうかにかかわらず、公に供するものではない。いかなるクレーム要素も、その要素が「ための手段」という語句を使用して明確に具陳されていない限り、ミーンズプラスファンクションとして解釈されるべきではない。

10

以下に、本願出願の当初の特許請求の範囲に記載された発明を付記する。

[C 1]

複数のモジュールの電力モードを制御するためのハードウェアモジュールの方法であって、

所望の動作周波数の指示を受信することと、

前記所望の動作周波数の前記受信された指示に基づいて第1の電力モードから第2の電力モードに切り替わることを決定すること、前記第1の電力モードが前記複数のモジュールのうちのモジュールの第1のセットに関連し、前記第2の電力モードが前記複数のモジュールのうちのモジュールの第2のセットに関連し、前記第2の電力モードが前記所望の動作周波数に対応する、と、

20

前記第1の電力モードに関連しないモジュールの前記第2のセット中のモジュールを有効にすることと、

前記第1の電力モードに関連しないモジュールの前記第2のセット中の前記モジュールを有効にした後、ある時間期間の満了時に前記複数のモジュールを通るトラフィックを停止することと、

モジュールの前記第2のセットを介してトラフィックをルーティングすることと、

30

前記第2の電力モードに関連しないモジュールの前記第1のセット中のモジュールを無効にすることと、
を備える、方法。

[C 2]

前記モジュールを前記有効にすることが、前記モジュールをオンにすることを備え、前記モジュールを前記無効にすることが、前記モジュールをオフにすることを備える、C 1に記載の方法。

[C 3]

前記モジュールを前記有効にすることが、前記モジュールの状態を低電力待機状態から高電力動作状態に変更することを備え、前記モジュールを前記無効にすることが、前記モジュールの状態を高電力動作状態から低電力待機状態に変更することを備える、C 1に記載の方法。

40

[C 4]

前記トラフィックが約10 ns ~ 20 nsの間停止される、C 1に記載の方法。

[C 5]

モジュールの前記第2のセットが定常状態に達するまで前記時間期間の間待つことをさらに備える、C 1に記載の方法。

[C 6]

前記ハードウェアモジュールとモジュールの前記第1および第2のセットとがダブルデータレート(DDR)物理(PHY)ハードウェアモジュール内にある、C 1に記載の方

50

法。

[C 7]

前記複数のモジュールがダブルデータレート (D D R) ダイナミックランダムアクセスメモリ (D R A M) に関連する、 C 1 に記載の方法。

[C 8]

前記複数のモジュールが、第 1 の較正遅延回路 (C D C) と、前記第 1 の C D C と並列な第 2 の C D C とを備え、モジュールの前記第 1 のセットが前記第 1 の C D C を備え、モジュールの前記第 2 のセットが前記第 2 の C D C を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の C D C を備える、 C 1 に記載の方法。

10

[C 9]

前記第 2 の C D C が、前記第 1 の C D C よりも高い電力モードをサポートする、 C 8 に記載の方法。

[C 1 0]

前記第 2 の C D C が、前記第 1 の C D C よりも低い電力モードをサポートする、 C 8 に記載の方法。

[C 1 1]

前記複数のモジュールが、第 1 の入力受信機と、前記第 1 の入力受信機と並列な第 2 の入力受信機とを備え、モジュールの前記第 1 のセットが前記第 1 の入力受信機を備え、モジュールの前記第 2 のセットが前記第 2 の入力受信機を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の入力受信機を備える、 C 1 に記載の方法。

20

[C 1 2]

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも高い電力モードをサポートする、 C 1 1 に記載の方法。

[C 1 3]

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも低い電力モードをサポートする、 C 1 1 に記載の方法。

30

[C 1 4]

前記複数のモジュールが、複数の較正遅延回路 (C D C) 、複数の入力受信機、低ドロップアウト (L D O) 調節器、電流電圧変換器、位相ロックループ (P L L) 、バイアス電流生成器、または基準電圧生成器のうちの少なくとも 1 つを備える、 C 1 に記載の方法。

[C 1 5]

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力入力受信機を備える、 C 1 4 に記載の方法。

40

[C 1 6]

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第 2 のセ

50

ットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記電流電圧変換器と、前記ＰＬＬと、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、モジュールの前記第２のセットを備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、モジュールの前記第１のセットを備える、Ｃ１４に記載の方法。

〔Ｃ１７〕

前記第１の電力モードが超低電力モードを備え、前記第２の電力モードが高性能モードを備え、モジュールの前記第１のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第２のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記電流電圧変換器と、前記ＰＬＬと、前記ＬＤＯ調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、モジュールの前記第２のセットを備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、モジュールの前記第１のセットを備える、Ｃ１４に記載の方法。

10

〔Ｃ１８〕

前記第１の電力モードが低電力モードを備え、前記第２の電力モードが超低電力モードを備え、モジュールの前記第１のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第２のセットが、前記低電力ＣＤＣと、前記複数の入力受信機うちの低電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、前記低電力入力受信機を備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、Ｃ１４に記載の方法。

20

〔Ｃ１９〕

前記第１の電力モードが低電力モードを備え、前記第２の電力モードが中間性能モードを備え、モジュールの前記第１のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第２のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記電流電圧変換器と、前記ＰＬＬと、前記バイアス電流生成器と、前記中間電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、前記高電力ＣＤＣと、前記電流電圧変換器と、前記ＰＬＬと、前記バイアス電流生成器とを備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、前記低電力ＣＤＣを備える、Ｃ１４に記載の方法。

30

〔Ｃ２０〕

前記第１の電力モードが低電力モードを備え、前記第２の電力モードが高性能モードを備え、モジュールの前記第１のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第２のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと、前記電流電圧変換器と、前記ＰＬＬと、前記ＬＤＯ調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第１の電力モードに関連しないモジュールの前記第２のセット中で有効にされる前記モジュールが、モジュールの前記第２のセットを備え、前記第２の電力モードに関連しないモジュールの前記第１のセット中で無効にされる前記モジュールが、モジュールの前記第１のセットを備える、Ｃ１４に記載の方法。

40

〔Ｃ２１〕

前記第１の電力モードが中間性能モードを備え、前記第２の電力モードが超低電力モードを備え、モジュールの前記第１のセットが、前記複数のＣＤＣのうちの高電力ＣＤＣと

50

、前記電流電圧変換器と、前記PLLと、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第2のセットが、前記複数のCDCのうちの高電力CDCと、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、モジュールの前記第2のセットを備え、前記第2の電力モードに関連しないモジュールの前記第1のセット中で無効にされる前記モジュールが、モジュールの前記第1のセットを備える、C14に記載の方法。

[C22]

前記第1の電力モードが中間性能モードを備え、前記第2の電力モードが低電力モードを備え、モジュールの前記第1のセットが、前記複数のCDCのうちの高電力CDCと、前記電流電圧変換器と、前記PLLと、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第2のセットが、前記複数のCDCのうちの高電力CDCと、前記中間電力入力受信機とを備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、前記低電力CDCを備え、前記第2の電力モードに関連しないモジュールの前記第1のセット中で無効にされる前記モジュールが、前記複数のCDCのうちの前記高電力CDCと、前記電流電圧変換器と、前記PLLと、前記バイアス電流生成器とを備える、C14に記載の方法。

10

[C23]

前記第1の電力モードが中間性能モードを備え、前記第2の電力モードが高性能モードを備え、モジュールの前記第1のセットが、前記複数のCDCのうちの高電力CDCと、前記電流電圧変換器と、前記PLLと、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第2のセットが、前記高電力CDCと、前記電流電圧変換器と、前記PLLと、前記LDO調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、前記LDO調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備え、前記第2の電力モードに関連しないモジュールの前記第1のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、C14に記載の方法。

20

30

[C24]

前記第1の電力モードが高性能モードを備え、前記第2の電力モードが超低電力モードを備え、モジュールの前記第1のセットが、前記複数のCDCのうちの高電力CDCと、前記電流電圧変換器と、前記PLLと、前記LDO調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第2のセットが、前記複数のCDCのうちの高電力CDCと、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、モジュールの前記第2のセットを備え、前記第2の電力モードに関連しないモジュールの前記第1のセット中で無効にされる前記モジュールが、モジュールの前記第1のセットを備える、C14に記載の方法。

40

[C25]

前記第1の電力モードが高性能モードを備え、前記第2の電力モードが低電力モードを備え、モジュールの前記第1のセットが、前記複数のCDCのうちの高電力CDCと、前記電流電圧変換器と、前記PLLと、前記LDO調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第2のセットが、前記複数のCDCのうちの高電力CDCと、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、モジュールの前記第2のセットを備え、前記第2の電力モードに関連しないモジュールの前記第1

50

のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、
C 1 4 に記載の方法。

[C 2 6]

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが中間性能モード
を備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、
前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と
、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モ
ジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L
L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第
1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュ
ールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュール
の前記第 1 のセット中で無効にされる前記モジュールが、前記 L D O 調節器と、前記基準
電圧生成器と、前記高電力入力受信機とを備える、C 1 4 に記載の方法。

10

[C 2 7]

前記モジュールが特定のシーケンスで有効にされる、C 1 に記載の方法。

[C 2 8]

複数のモジュールの電力モードを制御するためのハードウェアモジュール装置であって

、
複数のモジュールと、

所望の動作周波数の指示を受信するための手段と、

20

前記所望の動作周波数の前記受信された指示に基づいて第 1 の電力モードから第 2 の電
力モードに切り替わることを決定するための手段、前記第 1 の電力モードが前記複数のモ
ジュールのうちの前記モジュールの第 1 のセットに関連し、前記第 2 の電力モードが前記複数
のモジュールのうちの前記モジュールの第 2 のセットに関連し、前記第 2 の電力モードが前記
所望の動作周波数に対応する、と、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中のモジュールを有
効にするための手段と、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中の前記モジュール
を有効にした後、ある時間期間の満了時に前記複数のモジュールを通るトラフィックを停
止するための手段と、

30

モジュールの前記第 2 のセットを介してトラフィックをルーティングするための手段と

、
前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中のモジュールを無
効にするための手段と、
を備える、装置。

[C 2 9]

前記モジュールを有効にするための前記手段が、前記モジュールをオンにするように構
成され、前記モジュールを無効にするための前記手段が、前記モジュールをオフにするよ
うに構成された、C 2 8 に記載の装置。

[C 3 0]

40

前記モジュールを有効にするための前記手段が、前記モジュールの状態を低電力待機状
態から高電力動作状態に変更するように構成され、前記モジュールを無効にするための前
記手段が、前記モジュールの状態を高電力動作状態から低電力待機状態に変更するよう
に構成された、C 2 8 に記載の装置。

[C 3 1]

前記トラフィックが約 1 0 n s ~ 2 0 n s の間停止される、C 2 8 に記載の装置。

[C 3 2]

モジュールの前記第 2 のセットが定常状態に達するまで前記時間期間の間待つための手
段をさらに備える、C 2 8 に記載の装置。

[C 3 3]

50

前記ハードウェアモジュールとモジュールの前記第1および第2のセットとがダブルデータレート（DDR）物理（PHY）ハードウェアモジュール内にある、C28に記載の装置。

[C34]

前記複数のモジュールがダブルデータレート（DDR）ダイナミックランダムアクセスメモリ（DRAM）に関連する、C28に記載の装置。

[C35]

前記複数のモジュールが、第1の較正遅延回路（CDC）と、前記第1のCDCと並列な第2のCDCとを備え、モジュールの前記第1のセットが前記第1のCDCを備え、モジュールの前記第2のセットが前記第2のCDCを備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、前記第2のCDCを備え、前記第2の電力モードに関連しないモジュールの前記第1のセット中で無効にされる前記モジュールが、前記第1のCDCを備える、C28に記載の装置。

10

[C36]

前記第2のCDCが、前記第1のCDCよりも高い電力モードをサポートする、C35に記載の装置。

[C37]

前記第2のCDCが、前記第1のCDCよりも低い電力モードをサポートする、C35に記載の装置。

20

[C38]

前記複数のモジュールが、第1の入力受信機と、前記第1の入力受信機と並列な第2の入力受信機とを備え、モジュールの前記第1のセットが前記第1の入力受信機を備え、モジュールの前記第2のセットが前記第2の入力受信機を備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、前記第2の入力受信機を備え、前記第2の電力モードに関連しないモジュールの前記第1のセット中で無効にされる前記モジュールが、前記第1の入力受信機を備える、C28に記載の装置。

[C39]

前記第2の入力受信機が、前記第1の入力受信機よりも高い電力モードをサポートする、C38に記載の装置。

30

[C40]

前記第2の入力受信機が、前記第1の入力受信機よりも低い電力モードをサポートする、C38に記載の装置。

[C41]

前記複数のモジュールが、複数の較正遅延回路（CDC）、複数の入力受信機、低ドロップアウト（LDO）調節器、電流電圧変換器、位相ロックループ（PLL）、バイアス電流生成器、または基準電圧生成器のうちの少なくとも1つを備える、C28に記載の装置。

[C42]

前記第1の電力モードが超低電力モードを備え、前記第2の電力モードが低電力モードを備え、モジュールの前記第1のセットが、前記複数のCDCのうちの低電力CDCと、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第2のセットが、前記低電力CDCと、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第1の電力モードに関連しないモジュールの前記第2のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第2の電力モードに関連しないモジュールの前記第1のセット中で無効にされる前記モジュールが、前記低電力入力受信機を備える、C41に記載の装置。

40

[C43]

前記第1の電力モードが超低電力モードを備え、前記第2の電力モードが中間性能モー

50

ドを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 4 1 に記載の装置。

[C 4 4]

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 4 1 に記載の装置。

[C 4 5]

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、C 4 1 に記載の装置。

[C 4 6]

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力 C D C を備える、C 4 1 に記載の装置。

[C 4 7]

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 4 1 に記載の装置。

[C 4 8]

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 4 1 に記載の装置。

[C 4 9]

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力 C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記複数の C D C のうちの前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備える、C 4 1 に記載の装置。

[C 5 0]

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、C 4 1 に記載の装置。

[C 5 1]

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 4 1 に記載の装置。

[C 5 2]

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに

関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、
C 4 1 に記載の装置。

[C 5 3]

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備える、C 4 1 に記載の装置。

10

[C 5 4]

前記モジュールが特定のシーケンスで有効にされる、C 2 8 に記載の装置。

[C 5 5]

複数のモジュールの電力モードを制御するための集積回路ハードウェアモジュール装置であって、

20

複数のモジュールと、

周波数電力マネージャとを備え、前記周波数電力マネージャが、

所望の動作周波数の指示を受信することと、

前記所望の動作周波数の前記受信された指示に基づいて第 1 の電力モードから第 2 の電力モードに切り替わることを決定すること、前記第 1 の電力モードが前記複数のモジュールのうちのモジュールの第 1 のセットに関連し、前記第 2 の電力モードが前記複数のモジュールのうちのモジュールの第 2 のセットに関連し、前記第 2 の電力モードが前記所望の動作周波数に対応する、と、

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中のモジュールを有効にすることと、

30

前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中の前記モジュールを有効にした後、ある時間期間の満了時に前記複数のモジュールを通るトラフィックを停止することと、

モジュールの前記第 2 のセットを介してトラフィックをルーティングすることと、

前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中のモジュールを無効にすることと、

を行うように構成された、装置。

[C 5 6]

前記周波数電力マネージャが、前記モジュールをオンにすることによって前記モジュールを有効にし、前記モジュールをオフにすることによって前記モジュールを無効にするように構成された、C 5 5 に記載の装置。

40

[C 5 7]

前記周波数電力マネージャが、前記モジュールの状態を低電力待機状態から高電力動作状態に変更することによって前記モジュールを有効にし、前記モジュールの状態を高電力動作状態から低電力待機状態に変更することによって前記モジュールを無効にするように構成された、C 5 5 に記載の装置。

[C 5 8]

前記トラフィックが約 1 0 n s ~ 2 0 n s の間停止される、C 5 5 に記載の装置。

[C 5 9]

前記周波数電力マネージャが、モジュールの前記第 2 のセットが定常状態に達するまで

50

前記時間期間の間待つように構成された、C 5 5 に記載の装置。

[C 6 0]

前記ハードウェアモジュールとモジュールの前記第 1 および第 2 のセットとがダブルデータレート (D D R) 物理 (P H Y) ハードウェアモジュール内にある、C 5 5 に記載の装置。

[C 6 1]

前記複数のモジュールがダブルデータレート (D D R) ダイナミックランダムアクセスメモリ (D R A M) に関連する、C 5 5 に記載の装置。

[C 6 2]

前記複数のモジュールが、第 1 の較正遅延回路 (C D C) と、前記第 1 の C D C と並列な第 2 の C D C とを備え、モジュールの前記第 1 のセットが前記第 1 の C D C を備え、モジュールの前記第 2 のセットが前記第 2 の C D C を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の C D C を備える、C 5 5 に記載の装置。

10

[C 6 3]

前記第 2 の C D C が、前記第 1 の C D C よりも高い電力モードをサポートする、C 6 2 に記載の装置。

[C 6 4]

前記第 2 の C D C が、前記第 1 の C D C よりも低い電力モードをサポートする、C 6 2 に記載の装置。

20

[C 6 5]

前記複数のモジュールが、第 1 の入力受信機と、前記第 1 の入力受信機と並列な第 2 の入力受信機とを備え、モジュールの前記第 1 のセットが前記第 1 の入力受信機を備え、モジュールの前記第 2 のセットが前記第 2 の入力受信機を備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記第 2 の入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記第 1 の入力受信機を備える、C 5 5 に記載の装置。

30

[C 6 6]

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも高い電力モードをサポートする、C 6 5 に記載の装置。

[C 6 7]

前記第 2 の入力受信機が、前記第 1 の入力受信機よりも低い電力モードをサポートする、C 6 5 に記載の装置。

[C 6 8]

前記複数のモジュールが、複数の較正遅延回路 (C D C) 、複数の入力受信機、低ドロップアウト (L D O) 調節器、電流電圧変換器、位相ロックループ (P L L) 、バイアス電流生成器、または基準電圧生成器のうちの少なくとも 1 つを備える、C 5 5 に記載の装置。

40

[C 6 9]

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力入力受信機を備える、C 6 8 に記載の装置。

50

[C 7 0]

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 6 8 に記載の装置。

10

[C 7 1]

前記第 1 の電力モードが超低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 6 8 に記載の装置。

20

[C 7 2]

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、C 6 8 に記載の装置。

30

[C 7 3]

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記低電力 C D C を備える、C 6 8 に記載の装置。

40

[C 7 4]

前記第 1 の電力モードが低電力モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、

50

C 6 8 に記載の装置。

[C 7 5]

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 6 8 に記載の装置。

10

[C 7 6]

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記低電力 C D C を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記複数の C D C のうちの前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器とを備える、C 6 8 に記載の装置。

20

[C 7 7]

前記第 1 の電力モードが中間性能モードを備え、前記第 2 の電力モードが高性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記中間電力入力受信機を備える、C 6 8 に記載の装置。

30

[C 7 8]

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが超低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの低電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 6 8 に記載の装置。

40

[C 7 9]

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが低電力モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジ

50

ユーザの前記第 2 のセットが、前記複数の C D C のうちの低電力 C D C と、前記複数の入力受信機のうちの中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、モジュールの前記第 2 のセットを備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、モジュールの前記第 1 のセットを備える、C 6 8 に記載の装置。

[C 8 0]

前記第 1 の電力モードが高性能モードを備え、前記第 2 の電力モードが中間性能モードを備え、モジュールの前記第 1 のセットが、前記複数の C D C のうちの高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記 L D O 調節器と、前記バイアス電流生成器と、前記基準電圧生成器と、前記複数の入力受信機のうちの高電力入力受信機とを備え、モジュールの前記第 2 のセットが、前記高電力 C D C と、前記電流電圧変換器と、前記 P L L と、前記バイアス電流生成器と、中間電力入力受信機とを備え、ここにおいて、前記第 1 の電力モードに関連しないモジュールの前記第 2 のセット中で有効にされる前記モジュールが、前記中間電力入力受信機を備え、前記第 2 の電力モードに関連しないモジュールの前記第 1 のセット中で無効にされる前記モジュールが、前記 L D O 調節器と、前記基準電圧生成器と、前記高電力入力受信機とを備える、C 6 8 に記載の装置。

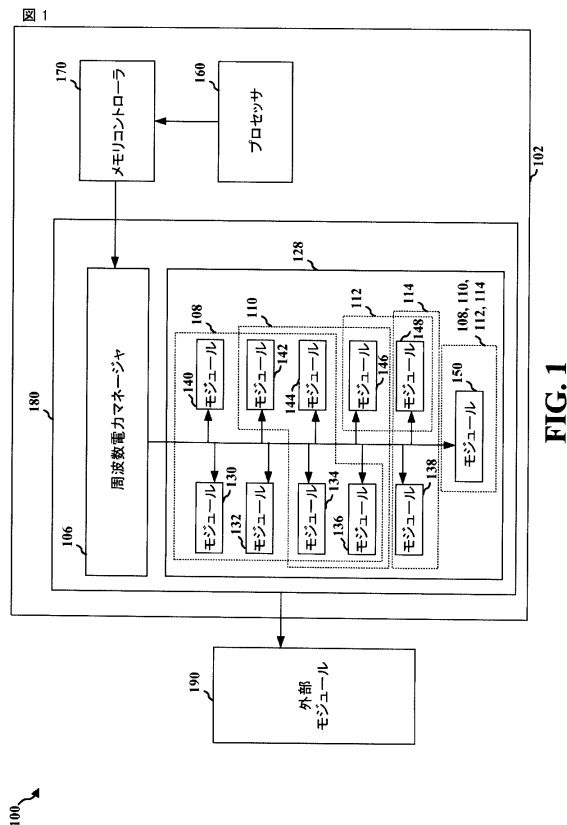
[C 8 1]

前記モジュールが特定のシーケンスで有効にされる、C 5 5 に記載の装置。

[C 8 2]

前記周波数電力マネージャが1つまたは複数の有限状態機械（FSM）を備える、C5
5に記載の装置。

【 図 1 】



【圖 2】

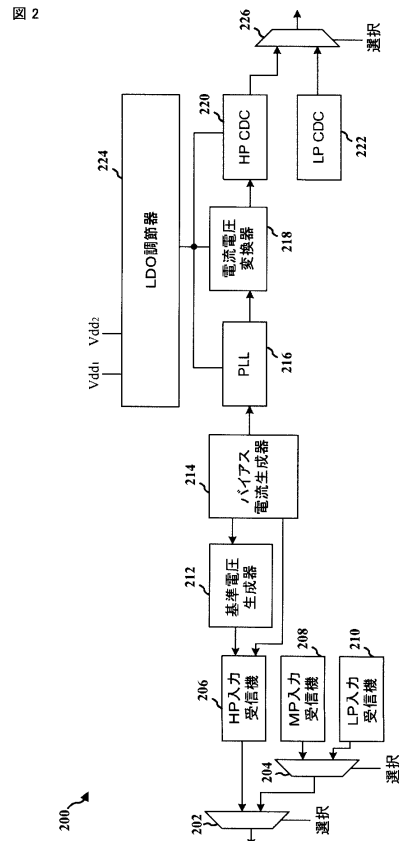


FIG. 2

【図 3】

図 3

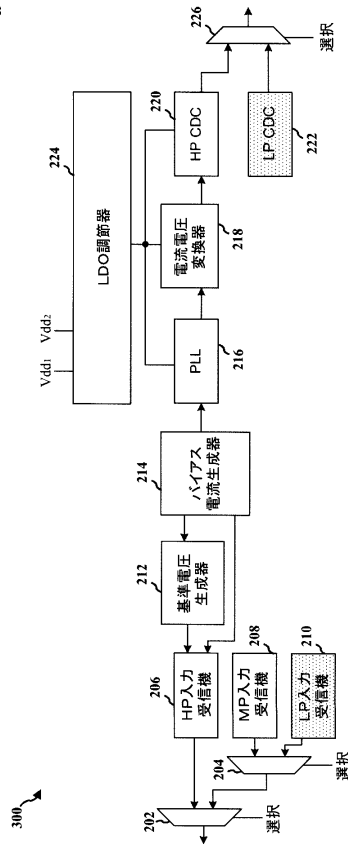


FIG. 3

【図 4】

図 4

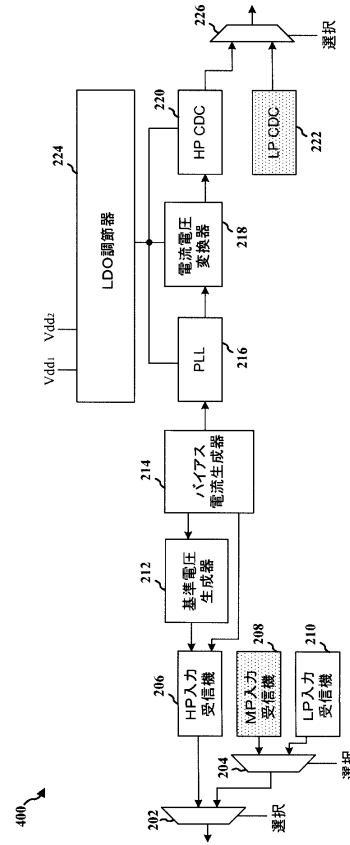


FIG. 4

【図 5】

図 5

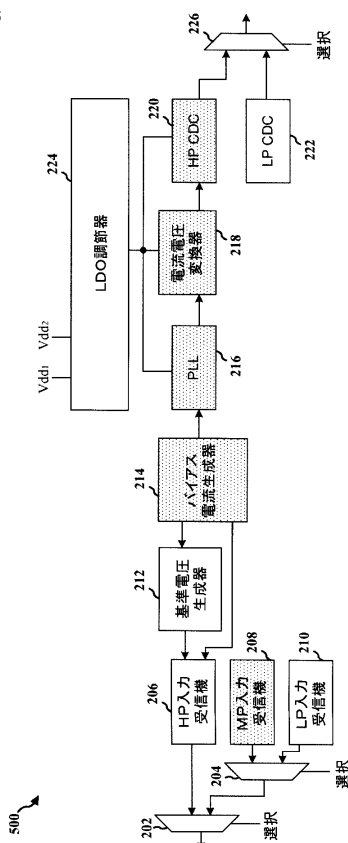


FIG. 5

【図 6】

図 6

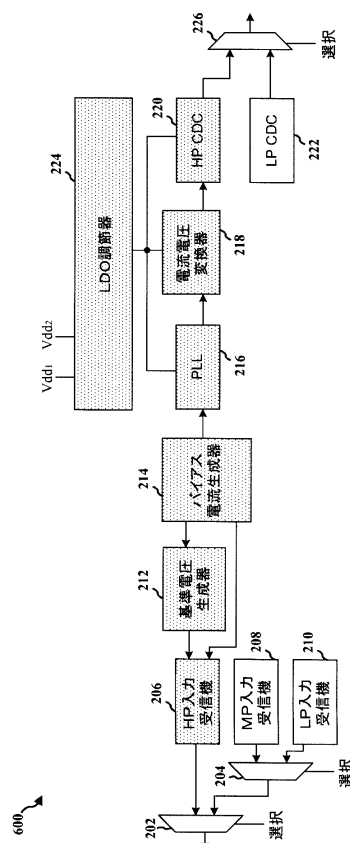


FIG. 6

【図 7】

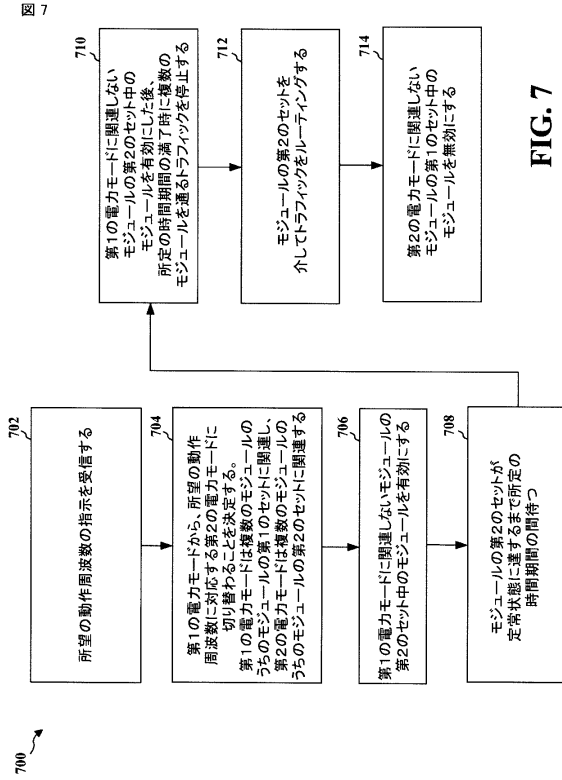


FIG. 7

【図 8】

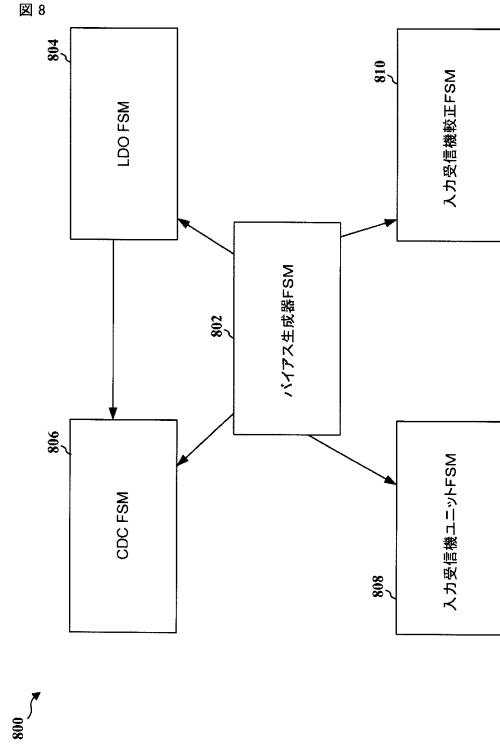


FIG. 8

【図 9】

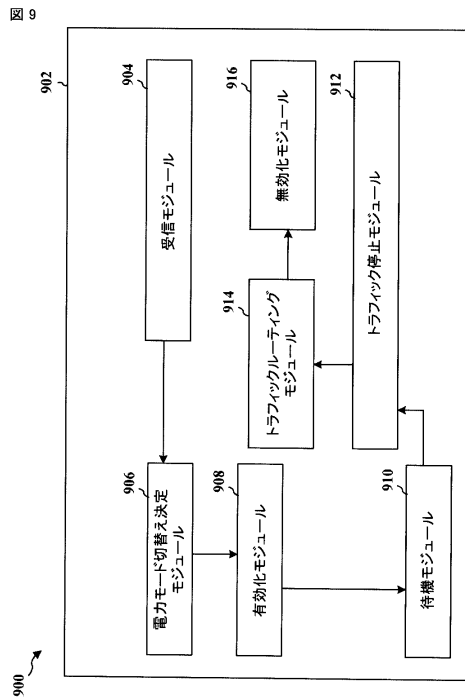


FIG. 9

フロントページの続き

- (72)発明者 シェイド、ジースハン・シャファク
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5、クゥアルコム・インコーポレイテッド気付
- (72)発明者 チェン、ナン
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5、クゥアルコム・インコーポレイテッド気付
- (72)発明者 シュ、ヨン
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5、クゥアルコム・インコーポレイテッド気付
- (72)発明者 フェルツチュ、マイケル・トーマス
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5、クゥアルコム・インコーポレイテッド気付
- (72)発明者 アンドレーブ、ボリス・ディミトウロフ
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5、クゥアルコム・インコーポレイテッド気付
- (72)発明者 チェン、ジキン
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5、クゥアルコム・インコーポレイテッド気付
- (72)発明者 クウォン、チャン・キ
アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5、クゥアルコム・インコーポレイテッド気付

審査官 宮下 誠

- (56)参考文献 米国特許出願公開第 2 0 1 1 / 0 1 4 5 4 9 2 (U S , A 1)
特開 2 0 1 1 - 1 7 0 7 3 0 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
G 0 6 F 1 / 3 2