

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 1 区分

【発行日】平成 17 年 12 月 8 日 (2005.12.8)

【公表番号】特表 2002-500763(P2002-500763A)

【公表日】平成 14 年 1 月 8 日 (2002.1.8)

【出願番号】特願平 11-500349

【国際特許分類第 7 版】

G 0 1 J 5/10

H 0 1 L 37/02

【F I】

G 0 1 J 5/10 C

H 0 1 L 37/02

【手続補正書】

【提出日】平成 17 年 5 月 13 日 (2005.5.13)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

手 続 補 正 書

平成 年 17.5.13 日

特許庁長官 小 川 洋 殿



1. 事件の表示 平成 11 年特許願第 5 0 0 3 4 9 号

2. 補正をする者

事件との関係 出 願 人

名 称 キネティック リミテッド

3. 代 理 人

住 所 東京都千代田区丸の内 3 丁目 3 番 1 号
電話 (代) 3211-8741

氏 名 (5995) 弁理士 中 村 稔



4. 補正命令の日付 自 発

5. (本補正により請求の範囲に記載された請求項の数は合計「15」
となりました。)

6. 補正対象書類名 明細書

7. 補正対象項目名 明細書及び請求の範囲

8. 補正の内容



1. 請求の範囲を別紙の通り訂正する。
2. 明細書第3頁2行目から第3頁5行目の“従って、・・・知られている。”を以下の通り訂正する。

「米国特許3,801,949は、ディテクターエレメントのアレーがディテクターエレメントのための読出し回路を含むシリコン基板上に製作されるサーマルディテクターデバイスに関する。前記基板に配置される二酸化ケイ素の薄層は、赤外線照射の検出中にはディテクターエレメントから前記基板を熱的に絶縁する。ディテクターエレメントは、ディテクター動作中に回路からディテクターエレメントを熱的に分離するのにも役立つ基板の開口部のエッチングより前にディテクター読出し回路を含む基板上に製作される。しかしながら、上述のように、読出し回路を含むシリコン基板は良好な強誘電体の特性を有するディテクターエレメントを製作されるのに必要とされる高温に耐えることができないという問題が存在する。

サーマルディテクターアレーにとっての最も好ましい特性を得るための強誘電体膜の蒸着又はアニーリングの際に必要とされる温度と、シリコン読出しIC上の金属被覆及び回路への損傷を避けることにより設定される制限温度との間に矛盾の存在することが知られている。」

3. 明細書第3頁26行目から第4頁10行目の“本発明のある態様によれば、・・・を特徴とするサーマルディテクターデバイスが提供される。”を以下の通り訂正する。

「本発明のある態様によれば、

赤外線照射を検知し出力ディテクター信号を生成するためのサーマルディテクターエレメントのアレーと、

前記ディテクターエレメントを支えるマイクロブリッジ構造のアレーであって各マイクロブリッジ構造は共通接点及び出力接点を含み、共通接点はそれぞれ別の共通接点と電気的に接触している、そのようなアレーと、

出力ディテクター信号を処理するための、複数の入力接点を有する読出し集積回路と、

表面及び裏面を有し、マイクロブリッジ構造のアレーを読出し集積回路から

熱的に分離し、前記表面と裏面の間に複数の連結チャネルを含んでいる連結層であって、前記連結チャネルが、マイクロブリッジ構造が読出し集積回路に電気的には接触しているが当該回路から隔離されるように、マイクロブリッジ構造の各々の出力接点と読出し集積回路上の関連する入力接点との間に電氣的結合を提供する、そのような連結層とから成るサーマルディテクターデバイスにおいて、

前記連結層は、最後の製作中にマイクロブリッジ構造のアレーを支持するウェーハであり、前記読出し回路の入力接点は、実質的に前記出力接点に垂直に整列されることを特徴とするサーマルディテクターデバイスが提供される。」

4. 明細書第5頁3行目から第5頁最終行の“本発明の第2の態様によれば、・
・少なくとも700℃の温度で行われることがより望ましい。”を以下の通り訂正する。

「本発明の第2の態様によれば、サーマルディテクターデバイスを製作する方法において、(i) 表面と裏面を有する連結層であって、前記連結層が前記表面と裏面の間に複数の連結チャネルを含んでいるウェーハである、そのような連結層を提供する段階と、(i i) サーマルディテクターエレメントのアレーを連結層上のマイクロブリッジ構造のアレーとして作製する段階であって、各マイクロブリッジ構造は共通接点及び出力接点を含んでおり、前記共通接点のそれぞれは他の共通接点のそれぞれと電氣的に接触しており、各連結チャネルはマイクロブリッジ構造の内の1つの構造上の前記出力接点と接続されている、そのような段階と、(i i i) 続いて、マイクロブリッジ構造が読出し集積回路と電氣的接触状態にはあるが回路から分離された状態になるように、連結チャネルを連結層の裏面で読出しシリコン集積回路に接着する段階とから成るサーマルディテクターデバイスを製作する方法が提供される。

本方法は、少なくとも1個の追加的支えをマイクロブリッジ構造の一部として製作する段階を更に含んでいる。連結チャネルはリアクティブイオンエッチング技法により形成することもできる。

サーマルディテクターエレメントは、蒸着処理の手段によりマイクロブリッジ構造の一部分として製作してもよい。サーマルディテクターエレメントのア

レーの製作は、サーマルディテクターエレメントをアニーリングする段階も含んでいる。蒸着処理又はアニーリング処理の内少なくとも1つが、シリコン読み出しウェーハ上への処理に直接用いられる制限温度よりも相当高い温度で行われることが望ましい。例えば、蒸着処理又はアニーリング処理の内の少なくとも1つは、少なくとも500℃の温度で実行されるのがよく、少なくとも700℃の温度で行われることがより望ましい。」

請求の範囲

1. サーマルディテクターデバイス (1) を製作する方法であって、
 - (i) 表面及び裏面を有する連結層 (5) であって、前記連結層 (5) は前記表面及び裏面の間に複数の連結チャネル (8) を含むウェーハである、そのような連結層 (5) とを提供する段階と、
 - (i i) サーマルディテクターエレメント (2) を前記連結層 (5) 上のマイクロブリッジ構造 (3) のアレーとして製作する段階であって、各マイクロブリッジ構造 (3) は共通接点 (6) 及び出力接点 (7) を含んでおり、前記共通接点のそれぞれは他の共通接点のそれぞれと電氣的に接触しており、各連結チャネルは前記マイクロブリッジ構造 (3) の内の1つの構造上の前記出力接点 (7) と接続されている、そのような段階と、
 - (i i i) 続いて、マイクロブリッジ構造 (3) が読出し集積回路と電氣的接触状態にはあるが回路から分離された状態になるように、連結チャネル (8) を連結層 (5) の裏面で読出しシリコン集積回路に接着する段階を特徴とするサーマルディテクターデバイス (1) を製作する方法。
2. 少なくとも1つの追加的な支持層を前記マイクロブリッジ構造 (3) の部分として製作する段階をさらに含んでいることを特徴とする、上記請求項1に記載の方法。
3. 前記サーマルディテクターエレメント (2) は蒸着処理によりマイクロブリッジ構造 (3) として製作されることを特徴とする、上記請求項1に記載の方法。
4. サーマルディテクターエレメント (2) のアレーの製作は、前記サーマルディテクターエレメント (2) をアニーリングする段階を含んでいることを特徴とする、上記請求項3に記載の方法。
5. 前記サーマルディテクターエレメント (2) の前記蒸着又は前記アニーリングの内少なくとも1つが、最低500℃の温度で実行されることを特徴とする、上記請求項3又は4の何れかに記載の方法。
6. 前記サーマルディテクターエレメント (2) の前記蒸着又は前記アニーリングの内少なくとも1つが、最低700℃の温度で実行されることを特徴とする、

上記請求項5に記載の方法。

7. 赤外線照射を検知し出力ディテクター信号を生成するためのサーマルディテクターエレメント (2) のアレーと、

前記ディテクターエレメント (2) を支えるマイクロブリッジ構造 (3) のアレーであって各マイクロブリッジ構造は共通接点 (6) 及び出力接点 (7) を含み、共通接点はそれぞれ別の共通接点と電氣的に接触している、そのようなアレーと、

出力ディテクター信号を処理するための、複数の入力接点 (14) を有する読出し集積回路と、

表面及び裏面を有し、マイクロブリッジ構造 (3) のアレーを読出し集積回路から熱的に分離し、前記表面と裏面の間に複数の連結チャネル (8) を含んでいる連結層 (5) であって、前記連結チャネル (8) が、マイクロブリッジ構造 (3) が読出し集積回路に電氣的には接触しているが当該回路から隔離されるように、マイクロブリッジ構造 (3) の各々の出力接点 (7) と読出し集積回路上の関連する入力接点 (14) との間に電氣的結合を提供する、そのような連結層 (5) とから成るサーマルディテクターデバイスにおいて、

前記連結層 (5) は、最後の製作中にマイクロブリッジ構造 (3) のアレーを支持するウェーハであり、前記読出し集積回路の入力接点 (14) は、実質的に前記出力接点 (7) に垂直に整列されることを特徴とするサーマルディテクターデバイス (1)。

8. 前記各マイクロブリッジ構造 (3) は、前記ディテクターエレメントの他にも、追加的な支持層も含んでいることを特徴とする、上記請求項7に記載のサーマルディテクターデバイス (1)。

9. 前記ディテクターエレメント (2) が強誘電体材料から成ることを特徴とする、上記請求項7に記載のサーマルディテクターデバイス (1)。

10. 前記連結層 (5) が、シリコン、硝子、セラミック材料の内の何れかであることを特徴とする、上記請求項7又は8の何れかに記載のサーマルディテクターデバイス (1)。

11. 前記連結層 (5) が導電体又は半導電体材料であることを特徴とする、上記

請求項7又は8の何れかに記載のサーマルディテクターデバイス(1)。

12. 前記連結チャネル(8)各々は導電性材料(9)のチャネルから成ることを特徴とする、上記請求項7又は8の何れかに記載のサーマルディテクターデバイス(1)。
13. 前記連結チャネル(8)それぞれが、前記導電性材料(9)を連結層材料から電気的に隔離するための誘電性材料(10)のチャネルを更に含むことを特徴とする、上記請求項12に記載のサーマルディテクターデバイス(1)。
14. 前記ディテクターエレメント(2)の各々が、1ピコファラド乃至1ナノファラドの電気容量を有することを特徴とする、上記請求項7又は8の何れかに記載のサーマルディテクターデバイス(1)。
15. 前記各連結チャネル(8)の電気容量が、各強誘電体ディテクターエレメント(2)の電気容量よりも少なくとも10分の1は小さいことを特徴とする、上記請求項14に記載のサーマルディテクターデバイス。