



(12) 发明专利

(10) 授权公告号 CN 109727996 B

(45) 授权公告日 2023. 07. 11

(21) 申请号 201811202004.2

(22) 申请日 2018.10.16

(65) 同一申请的已公布的文献号
申请公布号 CN 109727996 A

(43) 申请公布日 2019.05.07

(30) 优先权数据
10-2017-0140194 2017.10.26 KR(73) 专利权人 乐金显示有限公司
地址 韩国首尔

(72) 发明人 许真僊

(74) 专利代理机构 北京市集佳律师事务所
16095
专利代理师 谭天

(51) Int.Cl.

H01L 27/12 (2006.01)

H10K 59/121 (2023.01)

H01L 21/77 (2017.01)

(56) 对比文件

CN 105304673 A, 2016.02.03

US 2010096654 A1, 2010.04.22

CN 106257677 A, 2016.12.28

审查员 张斌

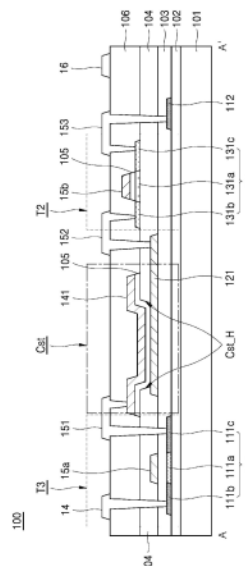
权利要求书3页 说明书15页 附图20页

(54) 发明名称

薄膜晶体管阵列基板和具有其的有机发光显示装置

(57) 摘要

本发明涉及薄膜晶体管阵列基板和具有其的有机发光显示装置。本发明的一个实施方案提供一种薄膜晶体管阵列基板,其具有第一薄膜晶体管、与第一薄膜晶体管的栅电极连接的第二薄膜晶体管和电容器、以及与电容器连接的第三薄膜晶体管,其中,薄膜晶体管阵列基板包括:设置在覆盖第三薄膜晶体管的有源层的第一栅极绝缘膜上的第一电容器电极;设置在覆盖第一电容器电极的第二栅极绝缘膜上的第二薄膜晶体管的有源层;设置在覆盖第二薄膜晶体管的有源层的一部分的中间绝缘膜上的第二薄膜晶体管的栅电极;以及设置在中间绝缘膜上的并且与第一电容器电极交叠的电容器的第二电容器电极。



1. 一种薄膜晶体管阵列基板, 其具有第一薄膜晶体管、与所述第一薄膜晶体管的栅电极直接连接的第二薄膜晶体管和电容器、以及与所述电容器连接的第三薄膜晶体管, 其中, 所述薄膜晶体管阵列基板包括:

设置在覆盖所述第三薄膜晶体管的有源层的第一栅极绝缘膜上的第一电容器电极;

设置在覆盖所述第一电容器电极的第二栅极绝缘膜上的所述第二薄膜晶体管的有源层;

设置在覆盖所述第二薄膜晶体管的有源层的一部分的中间绝缘膜上的所述第二薄膜晶体管的栅电极; 以及

设置在所述中间绝缘膜上的并且与所述第一电容器电极交叠的所述电容器的第二电容器电极。

2. 根据权利要求1所述的薄膜晶体管阵列基板, 还包括: 设置在所述第一栅极绝缘膜上的并且与所述第三薄膜晶体管的有源层的一部分交叠的所述第三薄膜晶体管的栅电极, 其中, 所述第一电容器电极与所述第三薄膜晶体管的所述栅电极间隔开。

3. 根据权利要求1所述的薄膜晶体管阵列基板, 还包括电容器孔, 所述电容器孔对应于所述第一电容器电极和所述第二电容器电极彼此交叠的区域的一部分并且穿过所述第二栅极绝缘膜。

4. 根据权利要求1所述的薄膜晶体管阵列基板, 其中, 所述第一电容器电极和所述第二电容器电极中的一者与所述第一薄膜晶体管的栅电极连接。

5. 根据权利要求1所述的薄膜晶体管阵列基板, 其中, 所述第一薄膜晶体管的有源层设置在与所述第三薄膜晶体管的所述有源层相同的层上; 以及所述第一薄膜晶体管的所述栅电极设置在所述第一栅极绝缘膜上并且与所述第一电容器电极连接。

6. 根据权利要求4所述的薄膜晶体管阵列基板, 其中, 所述第一薄膜晶体管的有源层设置在所述第二栅极绝缘膜上, 以及所述第一薄膜晶体管的所述栅电极设置在进一步覆盖所述第一薄膜晶体管的有源层的一部分的所述中间绝缘膜上并且与所述第二电容器电极连接。

7. 根据权利要求4所述的薄膜晶体管阵列基板, 其中, 所述第三薄膜晶体管的所述有源层由多晶硅半导体材料制成, 以及所述第二薄膜晶体管的所述有源层由氧化物半导体材料制成。

8. 一种有机发光显示装置, 其具有对应于相应的像素区域的有机发光装置、向所述有机发光装置提供驱动电流的第一薄膜晶体管、与所述第一薄膜晶体管的栅电极直接连接的电容器和第二薄膜晶体管、以及与所述电容器连接的第三薄膜晶体管, 该有机发光显示装置包括:

设置在基板上的所述第三薄膜晶体管的有源层;

覆盖所述第三薄膜晶体管的所述有源层的第一栅极绝缘膜;

设置在所述第一栅极绝缘膜上的并且与所述第三薄膜晶体管的有源层的一部分交叠的所述第三薄膜晶体管的栅电极;

设置在所述第一栅极绝缘膜上的并且与所述第三薄膜晶体管的所述栅电极间隔开的所述电容器的第一电容器电极;

覆盖所述第三薄膜晶体管的所述栅电极和所述电容器的所述第一电容器电极的第二

栅极绝缘膜；

设置在所述第二栅极绝缘膜上的所述第二薄膜晶体管的有源层；

设置在覆盖所述第二薄膜晶体管的有源层的一部分的中间绝缘膜上的所述第二薄膜晶体管的栅电极；以及

设置在所述中间绝缘膜上的并且与所述第一电容器电极交叠的所述电容器的第二电容器电极。

9. 根据权利要求8所述的有机发光显示装置，还包括电容器孔，所述电容器孔对应于所述第一电容器电极和所述第二电容器电极彼此交叠的区域的一部分并且穿过所述第二栅极绝缘膜。

10. 根据权利要求8所述的有机发光显示装置，其中，所述第一薄膜晶体管的所述有源层设置在与所述第三薄膜晶体管的所述有源层相同的层上；以及所述第一薄膜晶体管的所述栅电极设置在所述第一栅极绝缘膜上并且与所述第一电容器电极连接。

11. 根据权利要求10所述的有机发光显示装置，其中，所述第一薄膜晶体管的源电极和漏电极中的一者与第一电源线连接，而所述第一薄膜晶体管的所述源电极和所述漏电极中的另一者与所述有机发光装置连接，

其中，所述第二薄膜晶体管中的源电极和漏电极中的一者与在所述电容器和所述第一薄膜晶体管的所述栅电极之间的第一节点连接，而所述第二薄膜晶体管中的所述源电极和所述漏电极中的另一者与在所述第一薄膜晶体管和所述有机发光装置之间的第二节点连接，

其中，所述第三薄膜晶体管的源电极和漏电极中的一者与数据线连接，而所述第三薄膜晶体管的所述源电极和所述漏电极中的另一者与所述电容器的所述第二电容器电极连接，以及

其中，所述有机发光装置的阳极与所述第二节点连接，而所述有机发光装置的阴极与第二电源线连接。

12. 根据权利要求8所述的有机发光显示装置，其中，所述第一薄膜晶体管的有源层设置在所述第二栅极绝缘膜上，以及所述第一薄膜晶体管的所述栅电极设置在进一步覆盖所述第一薄膜晶体管的有源层的一部分的所述中间绝缘膜上并且与所述第二电容器电极连接。

13. 根据权利要求12所述的有机发光显示装置，其中，所述第一薄膜晶体管的源电极和漏电极中的一者与第一电源线连接，而所述第一薄膜晶体管的所述源电极和所述漏电极中的另一者与所述有机发光装置连接，

其中，所述电容器的所述第一电容器电极与在所述第一薄膜晶体管的所述栅电极和所述第三薄膜晶体管之间的第一节点连接，而所述电容器的所述第二电容器电极与在所述第一薄膜晶体管和所述有机发光装置之间的第二节点连接，

其中，所述第二薄膜晶体管的源电极和漏电极中的一者与所述第一节点连接，而所述第二薄膜晶体管的所述源电极和所述漏电极中的另一者与在所述第一电源线和所述第一薄膜晶体管之间的第三节点连接，

其中，所述第三薄膜晶体管的源电极和漏电极中的一者与数据线连接，而所述第三薄膜晶体管的所述源电极和所述漏电极中的另一者与所述第一节点连接，以及

其中,所述有机发光装置的阳极与所述第二节点连接,而所述有机发光装置的阴极与第二电源线连接。

14.根据权利要求8所述的有机发光显示装置,还包括:覆盖所述第二薄膜晶体管的所述栅电极和所述第二电容器电极的层间绝缘膜,其中,所述第一薄膜晶体管的源电极和漏电极中的一者与第一电源线连接,所述第三薄膜晶体管的源电极和漏电极中的一者与数据线连接,以及所述第一电源线和所述数据线设置在所述层间绝缘膜上。

15.根据权利要求8所述的有机发光显示装置,其中,所述第三薄膜晶体管的所述有源层由多晶硅半导体材料制成,以及所述第二薄膜晶体管的所述有源层由氧化物半导体材料制成。

薄膜晶体管阵列基板和具有其的有机发光显示装置

技术领域

[0001] 本发明涉及具有至少两个薄膜晶体管和与晶体管中的至少一个连接的电容器的薄膜晶体管阵列基板,以及具有该薄膜晶体管阵列基板的有机发光显示装置。

背景技术

[0002] 显示装置应用于各种电子装置,例如电视(TV)、便携式电话、膝上型计算机和平板电脑等。因此,为了减小显示装置的厚度、重量和功耗,已经作出了很大努力。

[0003] 显示装置的代表性示例包括液晶显示装置(LCD)、等离子体显示装置(PDP)、场发射显示装置(FED)、电致发光显示装置(ELD)、电润湿显示装置(EWD)和有机发光显示装置(OLED)等。

[0004] 通常,这些显示装置包括设置在一对基板之间的偏振材料或发光材料。这里,一对基板中的一个基板可以是在显示图像的显示区域中限定了对应于多个像素的多个像素区域并且驱动相应像素的薄膜晶体管阵列基板。

[0005] 例如,对于有机发光显示装置,薄膜晶体管阵列基板可以包括:向相应像素区域中的有机发光装置提供驱动电流的驱动薄膜晶体管;提供对应于有机发光装置的亮度的数据信号的开关薄膜晶体管;以及通过数据信号来充电的电容器。此外,有机发光显示装置的薄膜晶体管阵列基板还可以包括用于补偿驱动薄膜晶体管的阈值电压的采样薄膜晶体管。

[0006] 顺便一提,为了使显示出来的图像更加清晰,要求显示装置具备较高的分辨率,并且每个像素区域的尺寸因而变得更小。更具体地,对于三维虚拟现实装置(3D VR),每个像素区域的尺寸甚至可以减小到正常显示装置的1/12。

[0007] 随着每个像素区域的尺寸的变小,分配给对应于像素区域中的每一个的薄膜晶体管和电容器的区域同样减小,从而导致装置特性劣化。

[0008] 例如,对于采样薄膜晶体管,可以减小有源层的长度,并且因此,可以更加频繁的出现大于阈值的漏电流。采样薄膜晶体管的这种漏电流可能导致有机发光装置故障以及模糊和异常亮度。因此,可能使显示质量劣化。

[0009] 此外,对于电容器,电容器的电容由于尺寸的减小而降低。因此,在各个帧期间,无法向驱动薄膜晶体管稳定地提供驱动电流。这样的驱动电流的不稳定供应会导致有机发光二极管的亮度降低,并且会使显示质量劣化。

发明内容

[0010] 本发明的目的在于提供一种能够防止对应于相应像素区域的元件的特性因尺寸减小而劣化的薄膜晶体管阵列基板以及具有该薄膜晶体管阵列基板的有机发光显示装置。

[0011] 本发明的目的不限于上述目的,并且可以基于以下描述理解本发明的其他目的和优点,并且可以基于本发明的实施方案更加清楚地理解这些其他目的和优点。另外,明显的是,本发明的目的和优点可以通过权利要求中描述的手段及其组合来实现。

[0012] 本发明的一个实施方案提供一种薄膜晶体管阵列基板,其具有第一薄膜晶体管、

与第一薄膜晶体管的栅电极连接的第二薄膜晶体管和电容器、以及与电容器连接的第三薄膜晶体管,其中,薄膜晶体管阵列基板包括:设置在覆盖第三薄膜晶体管的有源层的第一栅极绝缘膜上的第一电容器电极;设置在覆盖第一电容器电极的第二栅极绝缘膜上的第二薄膜晶体管的有源层;设置在覆盖第二薄膜晶体管的有源层的一部分的中间绝缘膜上的第二薄膜晶体管的栅电极;以及设置在中间绝缘膜上的并且与第一电容器电极交叠的电容器的第二电容器电极。

[0013] 薄膜晶体管阵列基板还可以包括设置在第一栅极绝缘膜上的并且与第三薄膜晶体管的有源层的一部分交叠的第三薄膜晶体管的栅电极,其中,第一电容器电极与第三薄膜晶体管的栅电极间隔开。

[0014] 薄膜晶体管阵列基板还可以包括电容器孔,所述电容器孔对应于第一电容器电极和第二电容器电极彼此交叠的区域的一部分的并且穿过第二栅极绝缘膜。

[0015] 第三薄膜晶体管的有源层可以由多晶硅半导体材料制成;并且,第二薄膜晶体管的有源层可以由氧化物半导体材料制成。

[0016] 本发明的另一实施方案提供一种有机发光显示装置,其具有对应于相应像素区域的有机发光装置、向有机发光装置提供驱动电流的第一薄膜晶体管、与第一薄膜晶体管的栅电极连接的电容器和第二薄膜晶体管、以及与电容器连接的第三薄膜晶体管,该有机发光显示装置包括:设置在基板上的第三薄膜晶体管的有源层;覆盖第三薄膜晶体管的有源层的第一栅极绝缘膜;设置在第一栅极绝缘膜上的并且与第三薄膜晶体管的有源层的一部分交叠的第三薄膜晶体管的栅电极;设置在第一栅极绝缘膜上的并且与第三薄膜晶体管的栅电极间隔开的电容器的第一电容器电极;覆盖第三薄膜晶体管的栅电极和电容器的第一电容器电极的第二栅极绝缘膜;设置在第二栅极绝缘膜上的第二薄膜晶体管的有源层;设置在覆盖第二薄膜晶体管的有源层的一部分的中间绝缘膜上的第二薄膜晶体管的栅电极;以及设置在中间绝缘膜上的并且与第一电容器电极交叠的电容器的第二电容器电极。

[0017] 有机发光显示装置还可以包括电容器孔,所述电容器孔对应于第一电容器电极和第二电容器电极彼此交叠的区域的一部分并且穿过第二栅极绝缘膜。

[0018] 第一薄膜晶体管的有源层设置在与第三薄膜晶体管的有源层相同的层上,以及第一薄膜晶体管的栅电极可以设置在第一栅极绝缘膜上并且与第一电容器电极连接。

[0019] 在这种情况下,第一薄膜晶体管的源电极和漏电极中的一个与第一电源线连接,而第一薄膜晶体管的源电极和漏电极中的另一个与有机发光装置连接;第二薄膜晶体管的源电极和漏电极中的一个与在电容器和第一薄膜晶体管栅的电极之间的第一节点连接,第二薄膜晶体管的源电极和漏电极中的另一个与在第一薄膜晶体管和有机发光装置之间的第二节点连接;第三薄膜晶体管的源电极和漏电极中的一个与数据线连接,而第三薄膜晶体管的源电极和漏电极中的另一个与电容器的第二电容器电极连接;并且有机发光装置的阳极与第二节点连接,而有机发光装置的阴极与第二电源线连接。

[0020] 可替代地,第一薄膜晶体管的有源层设置在第二栅极绝缘膜上,以及第一薄膜晶体管的栅电极设置在覆盖第一薄膜晶体管的有源层的一部分的中间绝缘膜上并且可以与第二电容器电极连接。

[0021] 在这种情况下,第一薄膜晶体管的源电极和漏电极中的一个与第一电源线连接,而第一薄膜晶体管的源电极和漏电极中的另一个与有机发光装置连接,其中,电容器的第

一电容器电极与在第一薄膜晶体管的栅电极和第三薄膜晶体管之间的第一节点连接,而电容器的第二电容器电极与在第一薄膜晶体管和有机发光装置之间的第二节点连接;其中,第二薄膜晶体管的源电极和漏电极中的一个与第一节点连接,而第二薄膜晶体管的源电极和漏电极中的另一个与在第一电源线和第一薄膜晶体管之间的第三节点连接;其中,第三薄膜晶体管的源电极和漏电极中的一个与数据线连接,第三薄膜晶体管的源电极和漏电极中的另一个与第一节点连接,并且有机发光装置的阳极可以与第二节点连接,而有机发光装置的阴极与第二电源线连接。

[0022] 第三薄膜晶体管的有源层可以由多晶硅半导体材料制成;并且,第二薄膜晶体管的有源层可以由氧化物半导体材料制成。

[0023] 根据本发明的实施方案,一种薄膜晶体管阵列基板,其具有电容器以及对应于各个像素的第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体管,该薄膜晶体管阵列基板包括:设置在覆盖第三薄膜晶体管的有源层的第一栅极绝缘膜上的第三薄膜晶体管的栅电极和第一电容器电极;设置在覆盖第一电容器电极的第二栅极绝缘膜上的第二薄膜晶体管的有源层;设置在覆盖第二薄膜晶体管的有源层的一部分的中间绝缘膜上的第二薄膜晶体管的栅电极;以及与第一电容器电极交叠的并且设置在中间绝缘膜上的第二电容器电极。以这种方式,可以通过与第三薄膜晶体管的栅电极设置在相同层上的第一电容器电极、以及第二薄膜晶体管的栅电极设置在相同层上的第二电容器电极来实施电容器。也就是说,不需要单独的导电层来实施电容器,这简化了薄膜晶体管阵列基板的结构。

[0024] 另外,根据本发明的实施方案,薄膜晶体管阵列基板还包括电容器孔,该电容器孔对应于第一电容器电极和第二电容器电极彼此交叠的区域的一部分并且穿过第二栅极绝缘膜。这种电容器孔可以提高对应于第一电容器电极和第二电容器电极之间的交叠区域的电容器的电容。因此,像素区域的尺寸减少,从而即使在分配给电容器的区域减小的情况下也能将电容器的电容下降最小化。因此,可以容易制造高分辨率的有机发光显示装置。

[0025] 此外,根据本发明的实施方案,用于补偿向有机发光装置提供驱动电流的第一薄膜晶体管的阈值电压的第二薄膜晶体管具有由氧化物半导体材料制成的有源层。因此,可以使因第二薄膜晶体管的漏电流而导致的有机发光装置故障最小化,从而防止有机发光显示装置的亮度劣化。

附图说明

[0026] 图1是示出根据本发明的一个实施方案的有机发光显示装置的图。

[0027] 图2是示出了根据本发明的第一实施方案的对应于有机发光显示装置中的一个像素的等效电路的图。

[0028] 图3是示出了图2中示出的具有第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体管以及电容器的薄膜晶体管阵列基板的示例的图。

[0029] 图4是沿图3的线A-A'截取的截面图。

[0030] 图5是沿着图3的线B-B'截取的截面图。

[0031] 图6示出了根据本发明的第二实施方案的对应于有机发光显示装置中的一个像素的等效电路的图。

[0032] 图7是示出了图6中示出的具有第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体

管以及电容器的薄膜晶体管阵列基板的示例的图。

[0033] 图8是沿图7的线C-C'截取的截面图。

[0034] 图9是沿图7的线D-D'截取的截面图。

[0035] 图10至图20是示出制造根据本发明的第二实施方案的薄膜晶体管阵列基板的方法的步骤的图。

具体实施方式

[0036] 将参照附图详细描述本发明的目的、特征和优点,以使本发明所涉及的本领域技术人员能够轻易地实践本发明的技术精神。此外,在本发明的下面的描述中,当确定对已知相关技术的详细描述会不必要地模糊本发明的主题时,将省略对已知相关技术的详细描述。在下文中,将参照附图详细描述本发明的优选实施方案。在附图中,使用相同的附图标记来指代相同或相似的部分。

[0037] 在下文中,将参照附图详细描述根据本发明的实施方案的薄膜晶体管阵列基板和具有该薄膜晶体管阵列基板的有机发光显示装置。

[0038] 首先,参照图1,将说明根据本发明的一个实施方案的有机发光显示装置。

[0039] 图1是示出根据本发明的一个实施方案的有机发光显示装置的图。

[0040] 如图1所示,根据本发明的实施方案的有机发光显示装置包括:具有多个像素PXL的显示面板10;用于驱动显示面板10的数据线14的数据驱动电路12;用于驱动显示面板10的第一扫描线15a和第二扫描线15b的栅极驱动电路13;以及用于控制数据驱动电路12和栅极驱动电路13的驱动定时的定时控制器11。

[0041] 尽管图1并未详细示出,但是显示面板10包括彼此面对彼此接合的一对基板(未示出);以及设置在这对基板之间的薄膜晶体管阵列和有机发光装置阵列。例如,这对基板中的一个可以是其上设置有薄膜晶体管阵列的薄膜晶体管阵列。并且,这对基板中的另一个可以是封装设置在薄膜晶体管阵列上的有机发光装置阵列的封装基板。

[0042] 显示面板10的薄膜晶体管阵列基板包括:基板;在基板上设置成沿第一方向(图1中的左右方向)延伸的第一扫描线15a和第二扫描线15b;以及设置成沿第二方向(图1中的上下方向)延伸的数据线14。同时,对应于多个像素PXL的像素区域可以被定义为在第一扫描线15a和第二扫描线15b中的一个与数据线14之间的交叉区域。这些像素区域以矩阵的形式设置在实际显示图像的显示区域中。

[0043] 而且,显示面板10的薄膜晶体管阵列基板包括:用于向多个像素PXL提供第一驱动源极EVDD的第一电源线(未示出);以及用于提供低于第一驱动源极EVDD的第二驱动源极EVSS的第二电源线(未示出)。

[0044] 定时控制器11根据显示面板10的分辨率重新布置从外部接收到的数字视频数据RGB,并且将重新布置的数字视频数据RGB'提供至数据驱动电路12。

[0045] 而且,定时控制器11基于各种定时信号例如垂直同步信号Vsync、水平同步信号Hsync、点时钟信号DCLK、数据使能信号DE等来提供用于控制数据驱动电路12的操作定时的数据控制信号DDC以及用于控制栅极驱动电路13的操作定时的栅极控制信号GDC。

[0046] 数据驱动电路12基于数据控制信号DDC将重新布置的数字视频数据RGB'转换成模拟数据电压。并且,数据驱动电路12基于重新布置的数字视频数据RGB'在相应水平时期

间向相应水平线路的像素提供数据信号VDATA。

[0047] 栅极驱动电路13可以基于栅极控制信号GDC生成第一扫描信号SCAN1和第二扫描信号SCAN2。栅极驱动电路13可以向多条水平线顺序地提供第一扫描信号SCAN1和第二扫描信号SCAN2。同时,在每个水平时段期间,栅极驱动电路13向第一扫描线15a提供第一扫描信号SCAN1并且向第二扫描线15b提供第二扫描信号SCAN2。

[0048] 这种栅极驱动电路13可以根据板内栅极驱动器(GIP)方法设置在显示面板10的非显示区域中。

[0049] 接下来,将参照图2-5更加详细地描述根据本发明的第一实施方案的薄膜晶体管阵列基板。

[0050] 图2是示出了根据本发明的第一实施方案的对应于有机发光显示装置中的一个像素的等效电路的图。图3是示出了图2中示出的具有第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体管以及电容器的薄膜晶体管阵列基板的示例的图。图4是沿图3的线A-A'截取的截面图。图5是沿着图3的线B-B'截取的截面图。

[0051] 如图2所示,在根据本发明的第一实施方案的有机发光显示装置中,像素PXL中的每一个包括:有机发光装置OLED;向有机发光装置OLED提供驱动电流的第一薄膜晶体管T1;与第一薄膜晶体管T1的栅电极连接的电容器Cst和第二薄膜晶体管T2;以及与电容器Cst连接的第三薄膜晶体管T3。

[0052] 第一薄膜晶体管T1在提供第一驱动源极EVDD的第一电源线与提供第二驱动源极EVSS的第二电源线之间与有机发光装置OLED串联地连接。

[0053] 也就是说,第一薄膜晶体管T1的源电极和漏电极中的一个与提供第一驱动源极EVDD的第一电源线连接,而第一薄膜晶体管T1的源电极和漏电极中的另一个与有机发光装置OLED的阳极连接。并且,有机发光装置OLED的阴极与提供第二驱动源极EVSS的第二电源线连接。

[0054] 电容器Cst连接在第一薄膜晶体管T1的栅电极与第三薄膜晶体管之间。电容器Cst由通过导通的第三薄膜晶体管T3提供的数据电压VDATA进行充电。

[0055] 提供第二薄膜晶体管T2,以补偿第一薄膜晶体管T1的阈值电压。也就是说,提供第二薄膜晶体管T2,以防止提供给有机发光装置OLED的驱动电流受到第一薄膜晶体管T1的阈值电压的影响。

[0056] 第二薄膜晶体管T2可以连接在第一薄膜晶体管T1的源电极和漏电极中的与有机发光装置OLED连接的一个电极与第一薄膜晶体管T1的栅电极之间。并且,第二薄膜晶体管T2的栅电极与提供第二扫描信号SCAN2的第二扫描线15b连接。

[0057] 也就是说,第二薄膜晶体管T2的源电极和漏电极中的一个与在第一薄膜晶体管T1的栅电极与电容器Cst之间的第一节点N1连接,第二薄膜晶体管T2的源电极和漏电极中的另一个与第一薄膜晶体管T1与有机发光装置OLED之间的第二节点N2连接。在基于第二扫描信号SCAN2而使第二薄膜晶体管T2导通时,其将第一节点N1与第二节点N2连接。

[0058] 提供第三薄膜晶体管T3,以向电容器Cst和与电容器Cst连接的第一薄膜晶体管T1的栅电极提供用于驱动第一薄膜晶体管T1的数据信号。

[0059] 第三薄膜晶体管T3连接在提供数据信号VDATA的数据线14与电容器Cst之间。也就是说,第三薄膜晶体管T3的源电极和漏电极中的一个与提供数据信号VDATA的数据线14连

接,而第三薄膜晶体管T3的源电极和漏电极中的另一个与电容器Cst连接。并且,第三薄膜晶体管T3的栅电极与提供第一扫描信号SCAN1的第一扫描线15a连接。在基于第一扫描信号SCAN1而使第三薄膜晶体管T3导通时,其向电容器Cst提供数据信号VDATA。

[0060] 在如上所述的具有第一薄膜晶体管T1、第二薄膜晶体管T2和第三薄膜晶体管T3的薄膜晶体管阵列基板中,可以减小相应像素区域的尺寸,从而得到有机发光显示装置的高分辨率。在这种情况下,随着分配给相应薄膜晶体管的区域的减小,薄膜晶体管的一些特性可能劣化。例如,漏电流增加。

[0061] 作为又一示例,在第二薄膜晶体管T2中可能容易产生漏电流,这导致第一薄膜晶体管T1导通,并且出现有机发光装置OLED故障。

[0062] 为了防止这种情况的发生,第二薄膜晶体管可以包括由下述氧化物半导体材料制成的有源层,该氧化物半导体材料与低温多晶硅半导体(LTPS)材料相比具有更优益的漏电流抑制特性。

[0063] 另一方面,为了加快对导通-关断切换进行响应的速度,第三薄膜晶体管T3可以包括由低温多晶硅半导体(LTPS)材料制成的有源层。

[0064] 并且,根据第一实施方案,与第三薄膜晶体管的情况相同,第一薄膜晶体管T1可以包括由LTPS制成的有源层。

[0065] 在这种情况下,为了简化流程,包括由LTPS制成的有源层的第一薄膜晶体管T1和第三薄膜晶体管T3可以实施为PMOS晶体管,而包括由氧化物半导体材料制成的有源层的第二薄膜晶体管T2可以实施为NMOS晶体管。

[0066] 如图3所示,根据本发明的第一实施方案的薄膜晶体管阵列基板100包括设置在相应像素区域中的第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3和电容器Cst。

[0067] 薄膜晶体管阵列基板100还可以包括沿第一方向(图3中的左右方向)的第一扫描线15a和第二扫描线15b以及沿第二方向(图3中的上下方向)的数据线14和第一电源线16。

[0068] 此外,薄膜晶体管阵列基板100还可以包括:用于将第三薄膜晶体管T3和电容器Cst连接的第一连接图案151;用于将第二薄膜晶体管T2与电容器Cst连接的第二连接图案152;以及用于将第一薄膜晶体管T1与第二薄膜晶体管T2连接的第三连接图案153。

[0069] 第一薄膜晶体管T1的有源层112的两端分别与第一电源线16和第二薄膜晶体管T2连接。

[0070] 第二薄膜晶体管T2的有源层131的两端分别与第一薄膜晶体管T1和电容器Cst连接。第二薄膜晶体管T2的栅电极由第二扫描线15b的与第二薄膜晶体管T2的有源层131的一部分交叠的部分制成。

[0071] 第三薄膜晶体管T3的有源层111的两端分别与数据线14和电容器Cst连接。第三薄膜晶体管T3的栅电极由第一扫描线15a的与第三薄膜晶体管T3的有源层111的一部分交叠的部分制成。

[0072] 电容器Cst包括彼此交叠的第一电容器电极121和第二电容器电极141。

[0073] 第一电容器电极121通过第二连接图案152与第二薄膜晶体管T2连接。并且,第一电容器电极121的与第一薄膜晶体管T1的有源层112的一部分交叠的部分用作第一薄膜晶体管T1的栅电极。因此,与第一薄膜晶体管T1的栅电极、第一电容器电极121和第二薄膜晶体管T2连接的第二连接图案152对应于图2中的第一节点N1。

[0074] 第二电容器电极141经由第一连接图案151与第三薄膜晶体管T3连接。

[0075] 电容器孔Cst_H设置在第一电容器电极121和第二电容器电极141彼此交叠的区域的一部分中。

[0076] 如图4所示,薄膜晶体管阵列基板100包括:覆盖基板101的表面的缓冲膜102;设置在缓冲膜102上的第三薄膜晶体管T3的有源层111;覆盖第三薄膜晶体管T3的有源层111的第一栅极绝缘膜103;设置在第一栅极绝缘膜103上的第三薄膜晶体管T3的栅电极15a;设置在第一栅极绝缘膜103上的并且与第三薄膜晶体管T3的栅电极15a间隔开的电容器Cst的第一电容器电极121;覆盖第三薄膜晶体管T3的栅电极15a和电容器Cst的第一电容器电极121的第二栅极绝缘膜104;对应于第一电容器电极121的一部分并且穿过第二栅极绝缘膜104的电容器孔Cst_H;设置在第二栅极绝缘膜104上的第二薄膜晶体管T2的有源层131;设置在覆盖第二栅极绝缘膜104的有源层131的一部分的中间绝缘膜105上的第二薄膜晶体管T2的栅电极15b;设置在中间绝缘膜105上的并且与第一电容器电极121交叠的电容器Cst的第二电容器电极141;覆盖第二薄膜晶体管T2的有源层131和栅电极15b以及电容器Cst的第二电容器电极142的层间绝缘膜106;设置在层间绝缘膜106上的数据线14和第一电源线16;以及第一连接图案151、第二连接图案152和第三连接图案153。

[0077] 换句话说,第三薄膜晶体管T3包括:设置在基板101或缓冲膜102上的有源层111;以及设置在第一栅极绝缘膜103上的并且由第一扫描线15a的与有源层111的一部分交叠的部分制成的栅电极15a。

[0078] 这里,设置在基板101或缓冲膜102上的有源层111可以由低温多晶硅(LTPS)材料制成。有源层包括:与栅电极15a交叠的沟道区111a;以及设置在沟道区111a两侧的源极区域111b和漏极区域111c。第三薄膜晶体管T3的源电极和漏电极分别对应于有源层111的源极区域111b和漏极区域111c。例如,有源层111的源极区域111b和漏极区域111c可以是由掺杂剂掺杂至浓度高于沟道区域111a的区域。

[0079] 第三薄膜晶体管T3的源电极111b和漏电极111c中的一个(图4中的源电极111b)可以与设置在层间绝缘膜106上的数据线14连接,而第三薄膜晶体管T3的源电极111b和漏电极111c中的另一个(图4中的漏电极111c)可以通过设置在层间绝缘膜106上的第一连接图案151与电容器Cst的第二电容器电极141连接。

[0080] 电容器Cst设置在第一栅极绝缘膜102上,并且电容器Cst包括:与第一扫描线15a间隔开的第一电容器电极121;以及至少设置在中间绝缘膜105上的并且与第一电容器电极121交叠的第二电容器电极141。根据本发明的第一实施方案的电容器Cst包括对应于在第一电容器电极121与第二电容器电极141之间的交叠区域的一部分并且穿过第二栅极绝缘膜104的电容器孔Cst_H。

[0081] 第一电容器电极121的一部分用作第一薄膜晶体管T1的栅电极,并且第二电容器电极141通过设置在层间绝缘膜106上的第一连接图案151与第三薄膜晶体管T3连接。

[0082] 在第二电容器电极141下方的中间绝缘膜105设置在第二栅极绝缘膜104上。因此,第二电容器电极141的与电容器孔Cst_H对应的部分仅与中间绝缘膜105交叠,而剩余部分与第二栅极绝缘膜104和中间绝缘膜105交叠。也就是说,设置在第二电容器电极141下方的中间绝缘膜105的对应于电容器孔Cst_H的部分与第一电容器电极121和第二电容器电极141接触。

[0083] 类似地,仅中间绝缘膜105设置在第一电容器电极121与第二电容器电极141之间的交叠区域的对应于电容器孔Cst_H的部分中。同时,由第一电容器电极121和第二电容器电极141产生的电容器Cst的电容与第一电容器电极121和第二电容器电极141之间的间隔距离成反比。因此,当电容器孔Cst_H的在第一电容器电极121和第二电容器电极141之间仅设置有中间绝缘膜105的区域增加时,电容器Cst的电容可以增加,即使在有限区域中也是如此。

[0084] 第二薄膜晶体管T2包括:设置在覆盖第三薄膜晶体管T3的栅电极15a和电容器Cst的第一电容器电极121的第二栅极绝缘膜104上的有源层131;以及设置在覆盖有源层131的一部分的中间绝缘膜105上的并且由与有源层131的一部分交叠的第二扫描线15b的一部分制成的栅电极15b。

[0085] 这里,设置在第二栅极绝缘膜104上的有源层131可以由氧化物半导体材料制成。有源层131包括:与栅电极15b交叠的沟道区131a;以及设置在沟道区131a两侧的源极区域131b和漏极区域131c。第二薄膜晶体管T2的源电极和漏电极分别对应于有源层131的源极区域131b和漏极区域131c。例如,有源层131的源极区域131b和漏极区域131c可以是经过处理以与沟道区131a相比导电较多的区域。

[0086] 第二薄膜晶体管T2的源电极131b和漏电极131c中的一个(图4中的源电极131b)可以与通过设置在层间绝缘膜106上的第二连接图案152与第一电容器电极121连接,而第二薄膜晶体管T2的源电极131b和漏电极131c中的另一个(图4中的漏电极131c)可以通过设置在层间绝缘膜106上的第三连接图案153与第一薄膜晶体管T1的有源层112连接。

[0087] 如图5所示,第一薄膜晶体管T1包括:设置在基板101或缓冲膜102上的有源层112;以及设置在第一栅极绝缘膜103上并且由与有源层112的一部分交叠的第一电容器电极121的一部分制成的栅电极121。

[0088] 以与第三薄膜晶体管T3的有源层111类似的方式,第一薄膜晶体管T1的有源层112可以由LTPS制成。有源层112包括:与栅电极121交叠的沟道区112a;以及设置在沟道区112a两侧的源极区域112b和漏极区域112c。第一薄膜晶体管T2的源电极和漏电极分别对应于有源层112的源极区域112b和漏极区域112c。例如,有源层112的源极区域112b和漏极区域112c可以是由掺杂剂掺杂至浓度高于沟道区域112a的区域。

[0089] 第一薄膜晶体管T1的源电极112b和漏电极112c中的一个(图5中的源电极112b)可以与设置在层间绝缘膜106上的第一电源线16连接,而第一薄膜晶体管T1的源电极112b和漏电极112c中的另一个(图5中的漏电极112c)可以通过设置在层间绝缘膜106上的第三连接图案153与第二薄膜晶体管T2连接。

[0090] 如上所述,根据本发明的第一实施方案,第一薄膜晶体管T1、第二薄膜晶体管T2和第三薄膜晶体管T3中的第三薄膜晶体管T3包括设置在基板101上的有源层111以及设置在覆盖有源层111的第一栅极绝缘膜103上的栅电极15a;并且第二薄膜晶体管T2包括设置在覆盖第三薄膜晶体管T3的栅电极15a的第二栅极绝缘膜104上的有源层131以及设置在覆盖有源层131的一部分的中间绝缘膜105上的栅电极15b。电容器Cst形成在设置在第一栅极绝缘膜103上的第一电容器电极121与设置在第二栅极绝缘膜104上的第二电容器电极141之间的交叠区域。

[0091] 以这种方式,可以通过设置在与第三薄膜晶体管T3的栅电极相同层上的第一电容

器电极121和设置在与第二薄膜晶体管T2的栅电极相同层上的第二电容器电极141来实现电容器Cst。因此,由于可以在不添加单独的导电层的情况下实现电容器Cst,所以可以简化薄膜晶体管阵列基板100的结构。

[0092] 此外,根据本发明的第一实施方案,电容器Cst包括与在第一电容器电极121与第二电容器电极141之间的交叠区域的一部分对应的电容器孔Cst_H。同时,鉴于电容器孔Cst_H,所以在第一电容器电极121与第二电容器电极141之间仅设置有中间绝缘膜105。因此,电容器Cst的电容可以随着第一电容器电极121与第二电容器电极141之间的交叠区域的尺寸的增加而增加。因此,像素区域的尺寸减少,从而使电容器的电容下降最小化,即使在分配给电容器Cst的区域减小的情况下也是如此。因此,可以容易制造高分辨率的有机发光显示装置。

[0093] 同时,根据第一实施方案,为了防止因有机发光装置OLED故障而导致显示质量劣化,第一薄膜晶体管T1、第二薄膜晶体管T2和第三薄膜晶体管T3中的第二薄膜晶体管T2形成成为包括由氧化物半导体材料制成的有源层131的结构。

[0094] 可替代地,与第二薄膜晶体管T2的情况相同,向有机发光装置OLED提供驱动电流的第一薄膜晶体管T1也可以形成成为包括由氧化物半导体材料制成的有源层131的结构。

[0095] 接下来,将参照图6至图9描述根据第二实施方案的薄膜晶体管阵列基板。根据第二实施方案的薄膜晶体管阵列基板包括第一薄膜晶体管T1和第二薄膜晶体管T2,所述第一薄膜晶体管T1和第二薄膜晶体管T2以包括由氧化物半导体材料制成的有源层的结构形成。

[0096] 图6是示出了根据本发明的第二实施方案的对应于有机发光显示装置中的一个像素的等效电路的图。图7是示出了图6中示出的具有第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体管以及电容器的薄膜晶体管阵列基板的示例的图。图8是沿图7的线C-C'截取的截面图。图9是沿图7的线D-D'截取的截面图。

[0097] 如图6所示,根据本发明的第二实施方案的有机发光显示装置具有与图2所示的第一实施方案相同的结构,不同之处在于:对应于相应像素PXL的电容器Cst连接在第一节点N1与第二节点N2之间,并且第二薄膜晶体管T2连接在第一电源线16与第一薄膜晶体管T1之间的第三节点N3与第一节点N1之间。因此,下文将省略其重复性说明。

[0098] 更具体地,根据第二实施方案,第一薄膜晶体管T1的源电极和漏电极中的一个与提供第一驱动源极EVDD的第一电源线连接,而第一薄膜晶体管T1的源电极和漏电极中的另一个与有机发光装置OLED的阳极连接。有机发光装置OLED的阴极与提供第二驱动源极EVSS的第二电源线连接。

[0099] 电容器Cst连接在第一薄膜晶体管T1的源电极和漏电极中的与有机发光装置OLED连接的一个电极和第一薄膜晶体管T1的栅电极之间。也就是说,电容器Cst的第一电容器电极和第二电容器电极中的一个与第一薄膜晶体管T1的栅电极和第三薄膜晶体管T3之间的第一节点N1连接,而电容器Cst的第一电容器电极和第二电容器电极中的另一个与第一薄膜晶体管T1和有机发光装置OLED之间的第二节点N2连接。

[0100] 第二薄膜晶体管T2连接在第一薄膜晶体管T1的源电极和漏电极中的与第一电源线16连接的另一个电极和第一薄膜晶体管T1的栅电极之间。第二薄膜晶体管T2的栅电极与提供第二扫描信号SCAN2的第二扫描线15b连接。

[0101] 也就是说,第二薄膜晶体管T2的源电极和漏电极中的一个与第一薄膜晶体管T1的

栅电极和第一电源线16之间的第三节点N3连接,而第二薄膜晶体管T2的源电极和漏电极中的另一个与第一节点N1连接。在基于第二扫描信号SCAN2而使第二薄膜晶体管T2导通时,其将第一节点N1与第三节点N3连接。

[0102] 第三薄膜晶体管T3连接在提供数据信号VDATA的数据线14和第一节点N1之间。也就是说,第三薄膜晶体管T3的源电极和漏电极中的一个与提供数据信号VDATA的数据线14连接,而第三薄膜晶体管T3的源电极和漏电极中的另一个与第一节点N1连接。第三薄膜晶体管T3的栅电极与提供第一扫描信号SCAN1的第一扫描线15a连接。在基于第一扫描信号SCAN1而导通第三薄膜晶体管T3时,其向第一节点N1提供数据信号VDATA。

[0103] 如图7所示,根据本发明的第二实施方案的薄膜晶体管阵列基板100'包括设置在相应像素区域中的第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3和电容器Cst。更具体地,与图3中的第一实施方案的不同之处在于:根据第二实施方案的薄膜晶体管T1的有源层132设置在第二薄膜晶体管T2的有源层131的相同层上。

[0104] 薄膜晶体管阵列基板100'还可以包括沿第一方向(图7中的左右方向)的第一扫描线15a和第二扫描线15b;以及沿第二方向(图7中的上下方向)的数据线14和第一电源线16。

[0105] 此外,薄膜晶体管阵列基板100'还可以包括:将第二薄膜晶体管T2和第三薄膜晶体管T3与电容器Cst连接的第四连接图案154;以及将第一薄膜晶体管T1与电容器Cst连接的第五连接图案155。

[0106] 第一薄膜晶体管T1的有源层132的两端分别与第一电源线16和电容器Cst连接。

[0107] 第二薄膜晶体管T2的有源层131的两端分别与第一电源线16和数据线14连接。第二薄膜晶体管T2的栅电极由第二扫描线15b的与第二薄膜晶体管T2的有源层131的一部分交叠的部分制成。

[0108] 第三薄膜晶体管T3的有源层111的两端分别与数据线14和第二薄膜晶体管T2连接。第三薄膜晶体管T3的栅电极由第一扫描线15a的与第三薄膜晶体管T3的有源层111的一部分交叠的部分制成。

[0109] 电容器Cst包括彼此交叠的第一电容器电极121和第二电容器电极141。

[0110] 第一电容器电极121通过第五连接图案155与在第一薄膜晶体管T1和有机发光装置OLED之间的第二节点(图6中的N2)连接。

[0111] 第二电容器电极141通过第四连接图案154与在第一薄膜晶体管T1的栅电极、第二薄膜晶体管T2和第三薄膜晶体管T3之间的第一节点(图6中的N1)连接。第二电容器电极141的与第一薄膜晶体管T1的有源层132的一部分交叠的部分用作第一薄膜晶体管T1的栅电极。

[0112] 电容器孔Cst_H设置在第一电容器电极121和第二电容器电极141彼此交叠的区域的一部分中。

[0113] 如图8所示,薄膜晶体管阵列基板100'包括:覆盖基板101的表面的缓冲膜102;设置在缓冲膜102上的第三薄膜晶体管T3的有源层111;覆盖第三薄膜晶体管T3的有源层111的第一栅极绝缘膜103;设置在第一栅极绝缘膜103上的第三薄膜晶体管T3的栅电极15a;设置在第一栅极绝缘膜103上的并且与第三薄膜晶体管T3的栅电极15a间隔开的电容器Cst的第一电容器电极121;覆盖第三薄膜晶体管T3的栅电极15a和电容器Cst的第一电容器电极121的第二栅极绝缘膜104;对应于第一电容器电极121的一部分并且穿过第二栅极绝缘膜

104的电容器孔Cst_H;设置在中间绝缘膜105上的并且与第一电容器电极121交叠的电容器Cst的第二电容器电极141。

[0114] 如图9所示,薄膜晶体管阵列基板100'还包括:设置在第二栅极绝缘膜104上的第二薄膜晶体管T2的有源层131和第一薄膜晶体管T1的有源层132;设置在覆盖第二薄膜晶体管T2的有源层131的一部分的中间绝缘膜105上的第二薄膜晶体管T2的栅电极15b;以及设置在覆盖第一薄膜晶体管T1的有源层132的一部分的中间绝缘膜105上的第一薄膜晶体管T1的栅电极141。

[0115] 此外,如图8和图9所示,薄膜晶体管阵列基板100'还包括:覆盖有源层131以及第二薄膜晶体管T2的栅电极15b和电容器Cst的第二电容器电极141的层间绝缘膜106;设置在层间绝缘膜106上的数据线14和第一电源线16;以及第四连接图案154和第五连接图案155。

[0116] 如图8和图9所示,根据第二实施方案100'的第二薄膜晶体管T2和第三薄膜晶体管T3具有与图4所示的第一实施方案100的第二薄膜晶体管T2和第三薄膜晶体管T3相同的结构。因此,下文将省略其重复性说明。

[0117] 根据第二实施方案100',电容器Cst设置在第一栅极绝缘膜102上;并且电容器Cst包括:与第一扫描线15a间隔开的第一电容器电极121;以及至少设置在中间绝缘膜105上的并且与第一电容器电极121交叠的第二电容器电极141。根据本发明的第二实施方案的电容器Cst包括对应于第一电容器电极121和第二电容器电极141之间的交叠区域的一部分的并且穿过第二栅极绝缘膜104的电容器孔Cst_H。

[0118] 如图9所示,第一电容器电极121通过设置在层间绝缘膜106上的第五连接图案155与在第一薄膜晶体管T1和有机发光装置OLED之间的第二节点(图6中的N2)连接。

[0119] 如图8所示,第二电容器电极141的一部分用作第一薄膜晶体管T1的栅电极。如图7和图8所示,第二电容器电极141经由设置在层间绝缘膜106上的第四连接图案154与在第二薄膜晶体管T2和第三薄膜晶体管T3之间的第一节点N1连接。

[0120] 与第一实施方案100的情况相同,根据第二实施方案100'的电容器Cst包括对应于第一电容器电极121和第二电容器电极141之间的交叠区域的一部分的并且穿过第二栅极绝缘膜104的电容器孔Cst_H。因此,可以增加电容器的电容,即使在有限区域中也是如此。

[0121] 如图9所示,根据第二实施方案100',与第二薄膜晶体管T2的情况相同,第一薄膜晶体管T1包括:设置在覆盖第三薄膜晶体管T3的栅极电极15a和电容器Cst的第一电容器电极121的第二栅极绝缘膜104上的有源层132;以及设置在覆盖有源层132的一部分的中间绝缘膜105上的并且由与有源层132的一部分交叠的第二电容器电极141的一部分制成的栅电极141。

[0122] 以类似于第二薄膜晶体管T2的有源层131的方式,第一薄膜晶体管T1的有源层132可以由氧化物半导体材料制成。有源层132包括:与栅电极141交叠的沟道区132a;以及设置在沟道区132a两侧的源极区域132b和漏极区域132c。第一薄膜晶体管T1的源电极和漏电极分别对应于有源层132的源极区域132b和漏极区域132c。例如,有源层132的源极区域132b和漏极区域132c可以是经过处理以与沟道区132a相比导电较多的区域。

[0123] 第一薄膜晶体管T1的源电极132b和漏电极132c中的一个(图9中的源电极132b)可以与设置在层间绝缘膜106上的第一电源线16连接,而第一薄膜晶体管T1的源电极132b和漏电极132c中的另一个(图9中的漏电极132c)可以通过设置在层间绝缘膜106上的第五连

接图案155与电容器Cst的第一电容器电极121和有机发光装置(图6中的OLED)连接。

[0124] 如上所述,根据本发明的第二实施方案,向有机发光装置OLED提供驱动电流的第一薄膜晶体管T1可以形成为包括由氧化物半导体材料制成的有源层132的结构。因此,可以降低第一薄膜晶体管T1的电流-电压特性曲线图的斜率,从而容易控制相应像素PXL的灰度。

[0125] 接下来,将参照图10至图20描述制造根据本发明的第二实施方案的薄膜晶体管阵列基板的方法。

[0126] 图10至图20是示出制造根据本发明的第二实施方案的薄膜晶体管阵列基板的方法的步骤的图。

[0127] 如图10和图11所示,在基板101的一个表面上设置缓冲膜102。然后,在缓冲膜102上设置第三薄膜晶体管的有源层111,并且设置第一栅极绝缘膜103以覆盖第三薄膜晶体管的有源层111。

[0128] 随后,在第一栅极绝缘膜103上设置第一扫描线15a和第一电容器电极121。这里,第一扫描线15a的与第三薄膜晶体管的有源层111交叠的一部分用作第三薄膜晶体管的栅电极(图11中的15a)。

[0129] 然后,通过将第三薄膜晶体管的栅电极(图11中的15a)用作掩模,在第三薄膜晶体管的有源层111上进行掺杂剂注入工艺。因此,第三薄膜晶体管的有源层111具有包括与栅电极15a交叠的沟道区111a、以及设置在沟道区111a两侧的源极区域111b和漏极区域111c的结构。

[0130] 如图12和图13所示,设置第二栅极绝缘膜104以覆盖第三薄膜晶体管的栅电极15a和第一电容器电极121。然后,设置穿过第二栅极绝缘膜104的电容器孔Cst_H,以露出第一电容器电极121的一部分。

[0131] 随后,在第二栅极绝缘膜104上设置第二薄膜晶体管的有源层131和第一薄膜晶体管的有源层132。

[0132] 接下来,对顺序地层叠在第二薄膜晶体管的有源层131和第一薄膜晶体管的有源层132上的绝缘膜(未示出)和导电层(未示出)作为一个整体进行图案化。

[0133] 通过这样做,如图14和图15所示,提供了中间绝缘膜105、以及设置在中间绝缘膜上的第二扫描线15b和第二电容器电极141。

[0134] 这里,第二扫描线15b的与第二薄膜晶体管的有源层131交叠的部分用作第二薄膜晶体管的栅电极(图15中的15b)。

[0135] 这里,第二电容器电极141的与第一薄膜晶体管的有源层132交叠的部分用作第一薄膜晶体管的栅电极(图15中的141)。

[0136] 也就是说,如图15所示,提供了覆盖第二薄膜晶体管的有源层131的一部分的中间绝缘膜105和设置在中间绝缘膜上的第二薄膜晶体管的栅电极(图15中的15b);以及覆盖第一薄膜晶体管的有源层131的中间绝缘膜105和设置在中间绝缘膜上的第一薄膜晶体管的栅电极(图15中的141)。

[0137] 如图16所示,通过将第一薄膜晶体管和第二薄膜晶体管的栅电极141和15b用作掩模,在第一薄膜晶体管和第二薄膜晶体管的有源层132和131上进行导电处理。因此,第一薄膜晶体管的有源层132具有包括与栅电极141交叠的沟道区132a以及设置在沟道区132a两

侧的源极区域132b和漏极区域132c的结构。另外,第二薄膜晶体管的有源层131具有包括与栅电极15b交叠的沟道区131a以及设置在沟道区131a两侧的源极区域131b和漏极区域131c的结构。

[0138] 如图17和图18所示,提供层间绝缘膜106以覆盖第一薄膜晶体管和第二薄膜晶体管的栅电极141和15b;并且在层间绝缘膜106以及第一栅极绝缘膜103和第二栅极绝缘膜104中的至少一个绝缘膜(至少包括层间绝缘膜106)上进行图案化。

[0139] 结果,设置多个接触孔H1、H2、H3、H4、H5、H6,以对应于第一薄膜晶体管、第二薄膜晶体管和第三薄膜晶体管的有源层的源极区域和漏极区域。

[0140] 如图19和图20所示,在层间绝缘膜106上设置数据线14、第一电源线16、以及第四连接图案154和第五连接图案155。

[0141] 如上描述的本发明不限于上述实施方案和附图;并且对于相关领域的普通技术人员来说明显的是,在不脱离本发明的技术精神的情况下,可以进行各种替换、修改和变化。

[0142] 本申请还涉及以下技术方案。

[0143] 1.一种薄膜晶体管阵列基板,其具有第一薄膜晶体管、与所述第一薄膜晶体管的栅电极连接的第二薄膜晶体管和电容器、以及与所述电容器连接的第三薄膜晶体管,其中,所述薄膜晶体管阵列基板包括:

[0144] 设置在覆盖所述第三薄膜晶体管的有源层的第一栅极绝缘膜上的第一电容器电极;

[0145] 设置在覆盖所述第一电容器电极的第二栅极绝缘膜上的所述第二薄膜晶体管的有源层;

[0146] 设置在覆盖所述第二薄膜晶体管的有源层的一部分的中间绝缘膜上的所述第二薄膜晶体管的栅电极;以及

[0147] 设置在所述中间绝缘膜上的并且与所述第一电容器电极交叠的所述电容器的第二电容器电极。

[0148] 2.根据项1所述的薄膜晶体管阵列基板,还包括:设置在所述第一栅极绝缘膜上的并且与所述第三薄膜晶体管的有源层的一部分交叠的所述第三薄膜晶体管的栅电极,其中,所述第一电容器电极与所述第三薄膜晶体管的所述栅电极间隔开。

[0149] 3.根据项1所述的薄膜晶体管阵列基板,还包括电容器孔,所述电容器孔对应于所述第一电容器电极和所述第二电容器电极彼此交叠的区域的一部分并且穿过所述第二栅极绝缘膜。

[0150] 4.根据项1所述的薄膜晶体管阵列基板,其中,所述第一电容器电极和所述第二电容器电极中的一者与所述第一薄膜晶体管的栅电极连接。

[0151] 5.根据项1所述的薄膜晶体管阵列基板,其中,所述第一薄膜晶体管的有源层设置在与所述第三薄膜晶体管的所述有源层相同的层上;以及所述第一薄膜晶体管的所述栅电极设置在所述第一栅极绝缘膜上并且与所述第一电容器电极连接。

[0152] 6.根据项4所述的薄膜晶体管阵列基板,其中,所述第一薄膜晶体管的有源层设置在所述第二栅极绝缘膜上,以及所述第一薄膜晶体管的所述栅电极设置在进一步覆盖所述第一薄膜晶体管的有源层的一部分的所述中间绝缘膜上并且与所述第二电容器电极连接。

[0153] 7.根据项4所述的薄膜晶体管阵列基板,其中,所述第三薄膜晶体管的所述有源层

由多晶硅半导体材料制成,以及所述第二薄膜晶体管的所述有源层由氧化物半导体材料制成。

[0154] 8.一种有机发光显示装置,其具有对应于相应的像素区域的有机发光装置、向所述有机发光装置提供驱动电流的第一薄膜晶体管、与所述第一薄膜晶体管的栅电极连接的电容器和第二薄膜晶体管、以及与所述电容器连接的第三薄膜晶体管,该有机发光显示装置包括:

[0155] 设置在基板上的所述第三薄膜晶体管的有源层;

[0156] 覆盖所述第三薄膜晶体管的所述有源层的第一栅极绝缘膜;

[0157] 设置在所述第一栅极绝缘膜上的并且与所述第三薄膜晶体管的有源层的一部分交叠的所述第三薄膜晶体管的栅电极;

[0158] 设置在所述第一栅极绝缘膜上的并且与所述第三薄膜晶体管的所述栅电极间隔开的所述电容器的第一电容器电极;

[0159] 覆盖所述第三薄膜晶体管的所述栅电极和所述电容器的所述第一电容器电极的第二栅极绝缘膜;

[0160] 设置在所述第二栅极绝缘膜上的所述第二薄膜晶体管的有源层;

[0161] 设置在覆盖所述第二薄膜晶体管的有源层的一部分的中间绝缘膜上的所述第二薄膜晶体管的栅电极;以及

[0162] 设置在所述中间绝缘膜上的并且与所述第一电容器电极交叠的所述电容器的第二电容器电极。

[0163] 9.根据项8所述的有机发光显示装置,还包括电容器孔,所述电容器孔对应于所述第一电容器电极和所述第二电容器电极彼此交叠的区域的一部分并且穿过所述第二栅极绝缘膜。

[0164] 10.根据项8所述的有机发光显示装置,其中,所述第一薄膜晶体管的所述有源层设置在与所述第三薄膜晶体管的所述有源层相同的层上;以及所述第一薄膜晶体管的所述栅电极设置在所述第一栅极绝缘膜上并且与所述第一电容器电极连接。

[0165] 11.根据项10所述的有机发光显示装置,其中,所述第一薄膜晶体管的源电极和漏电极中的一者与第一电源线连接,而所述第一薄膜晶体管的所述源电极和所述漏电极中的另一者与所述有机发光装置连接,

[0166] 其中,所述第二薄膜晶体管中的源电极和漏电极中的一者与在所述电容器和所述第一薄膜晶体管的所述栅电极之间的第一节点连接,而所述第二薄膜晶体管中的所述源电极和所述漏电极中的另一者与在所述第一薄膜晶体管和所述有机发光装置之间的第二节点连接,

[0167] 其中,所述第三薄膜晶体管的源电极和漏电极中的一者与数据线连接,而所述第三薄膜晶体管的所述源电极和所述漏电极中的另一者与所述电容器的所述第二电容器电极连接,以及

[0168] 其中,所述有机发光装置的阳极与所述第二节点连接,而所述有机发光装置的阴极与第二电源线连接。

[0169] 12.根据项8所述的有机发光显示装置,其中,所述第一薄膜晶体管的有源层设置在所述第二栅极绝缘膜上,以及所述第一薄膜晶体管的所述栅电极设置在进一步覆盖所述

第一薄膜晶体管的有源层的一部分的所述中间绝缘膜上并且与所述第二电容器电极连接。

[0170] 13. 根据项12所述的有机发光显示装置, 其中, 所述第一薄膜晶体管的源电极和漏电极中的一者与第一电源线连接, 而所述第一薄膜晶体管的所述源电极和所述漏电极中的另一者与所述有机发光装置连接,

[0171] 其中, 所述电容器的所述第一电容器电极与在所述第一薄膜晶体管的所述栅电极和所述第三薄膜晶体管之间的第一节点连接, 而所述电容器的所述第二电容器电极与在所述第一薄膜晶体管和所述有机发光装置之间的第二节点连接,

[0172] 其中, 所述第二薄膜晶体管的源电极和漏电极中的一者与所述第一节点连接, 而所述第二薄膜晶体管的所述源电极和所述漏电极中的另一者与在所述第一电源线和所述第一薄膜晶体管之间的第三节点连接,

[0173] 其中, 所述第三薄膜晶体管的源电极和漏电极中的一者与数据线连接, 而所述第三薄膜晶体管的所述源电极和所述漏电极中的另一者与所述第一节点连接, 以及

[0174] 其中, 所述有机发光装置的阳极与所述第二节点连接, 而所述有机发光装置的阴极与第二电源线连接。

[0175] 14. 根据项8所述的有机发光显示装置, 还包括: 覆盖所述第二薄膜晶体管的所述栅电极和所述第二电容器电极的层间绝缘膜, 其中, 所述第一电源线和所述数据线设置在所述层间绝缘膜上。

[0176] 15. 根据项8所述的有机发光显示装置, 其中, 所述第三薄膜晶体管的所述有源层由多晶硅半导体材料制成, 以及所述第二薄膜晶体管的所述有源层由氧化物半导体材料制成。

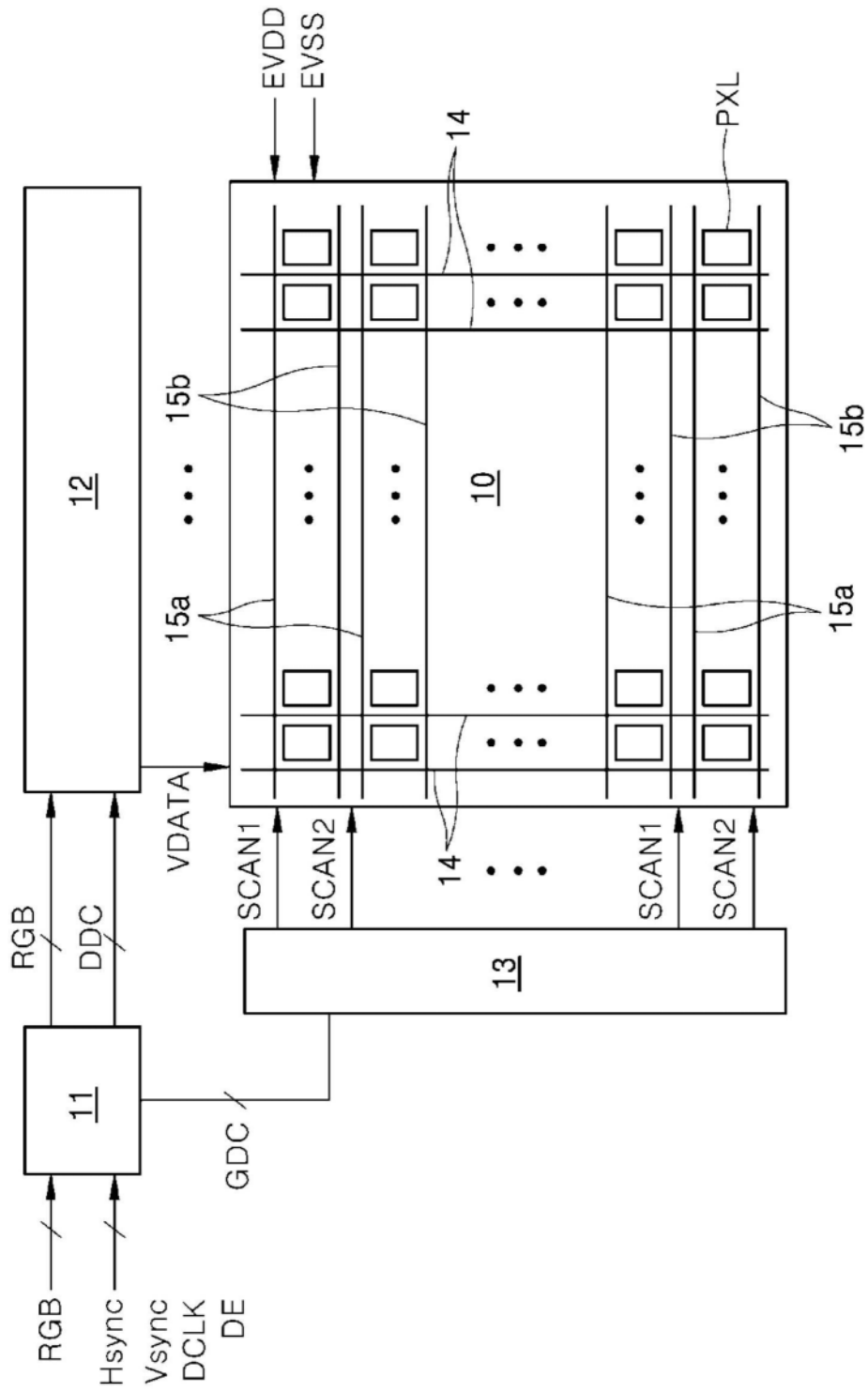


图1

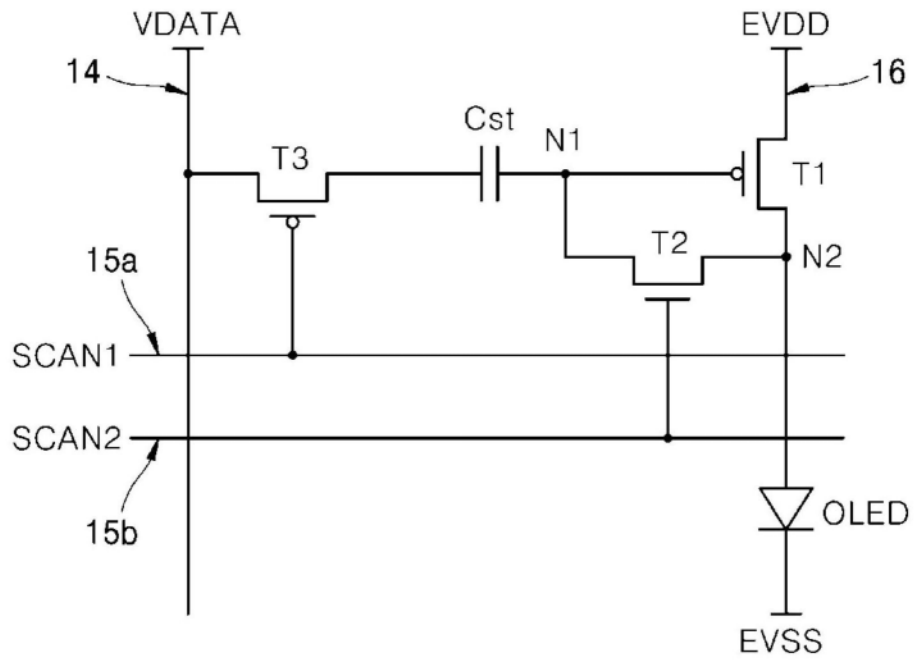


图2

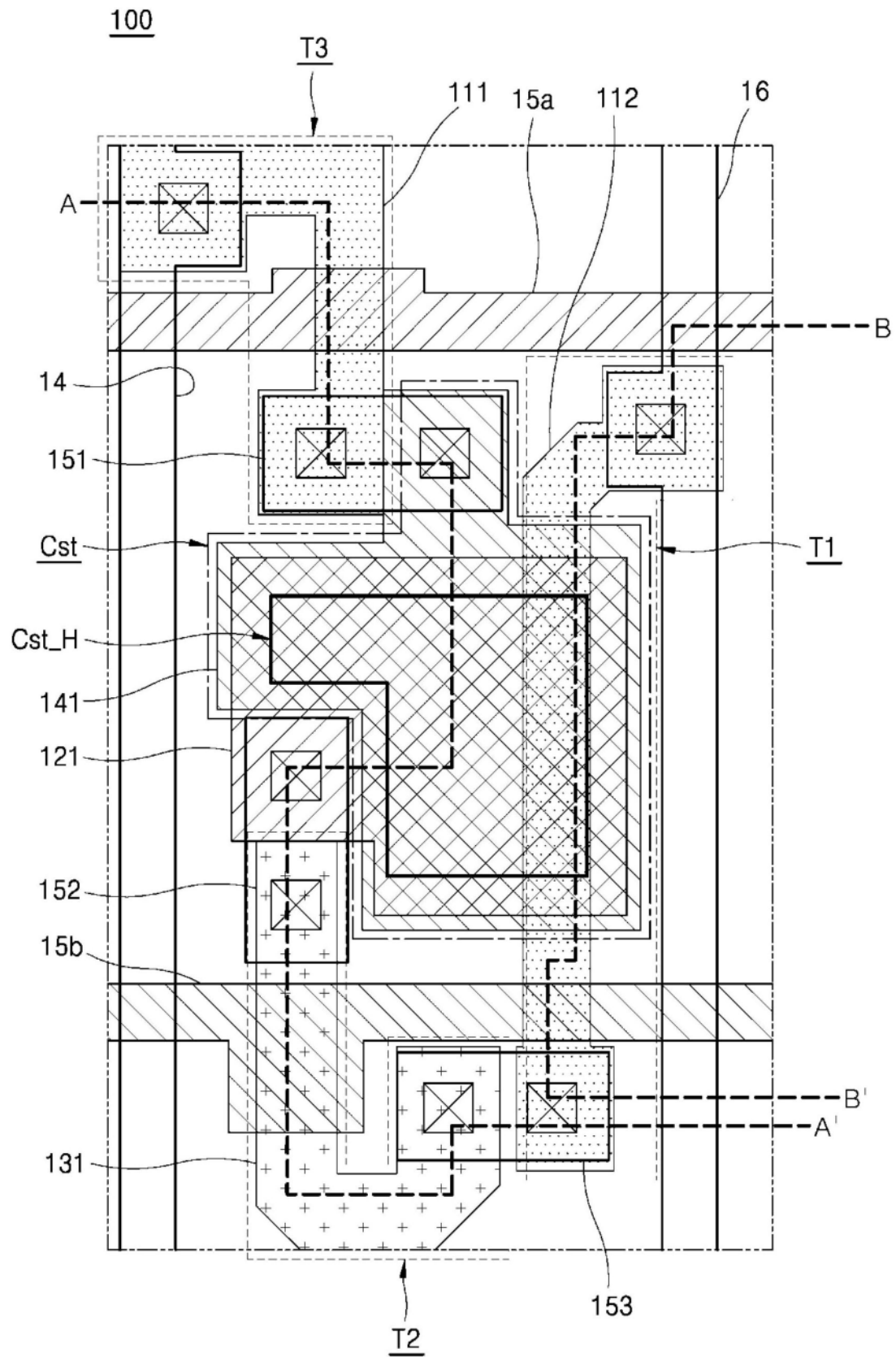


图3

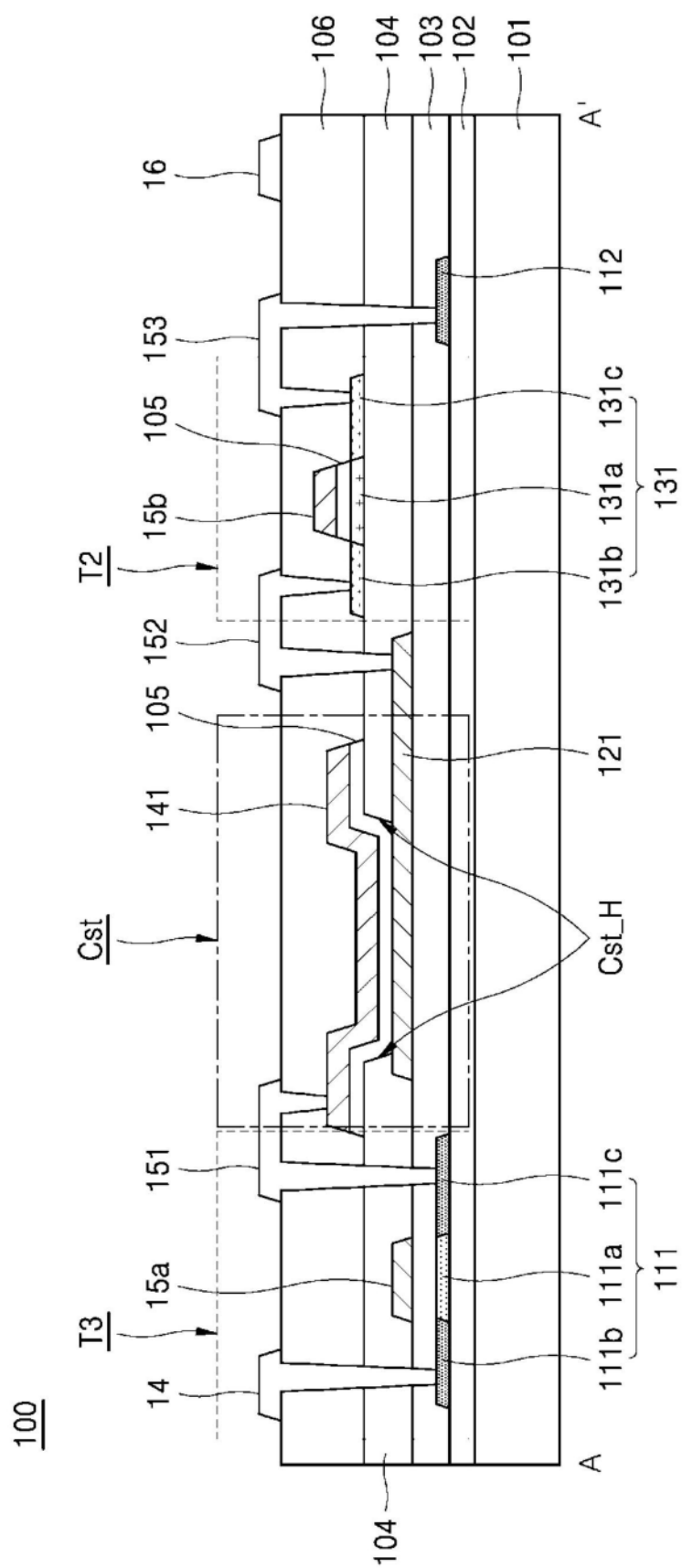


图4

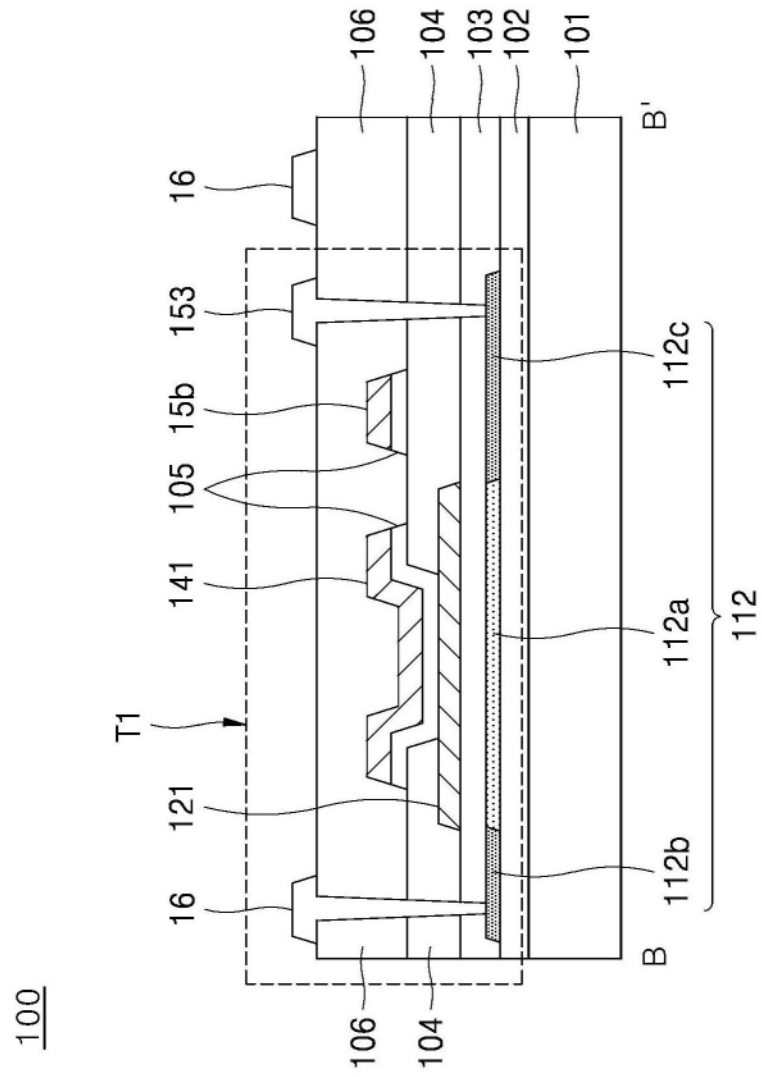


图5

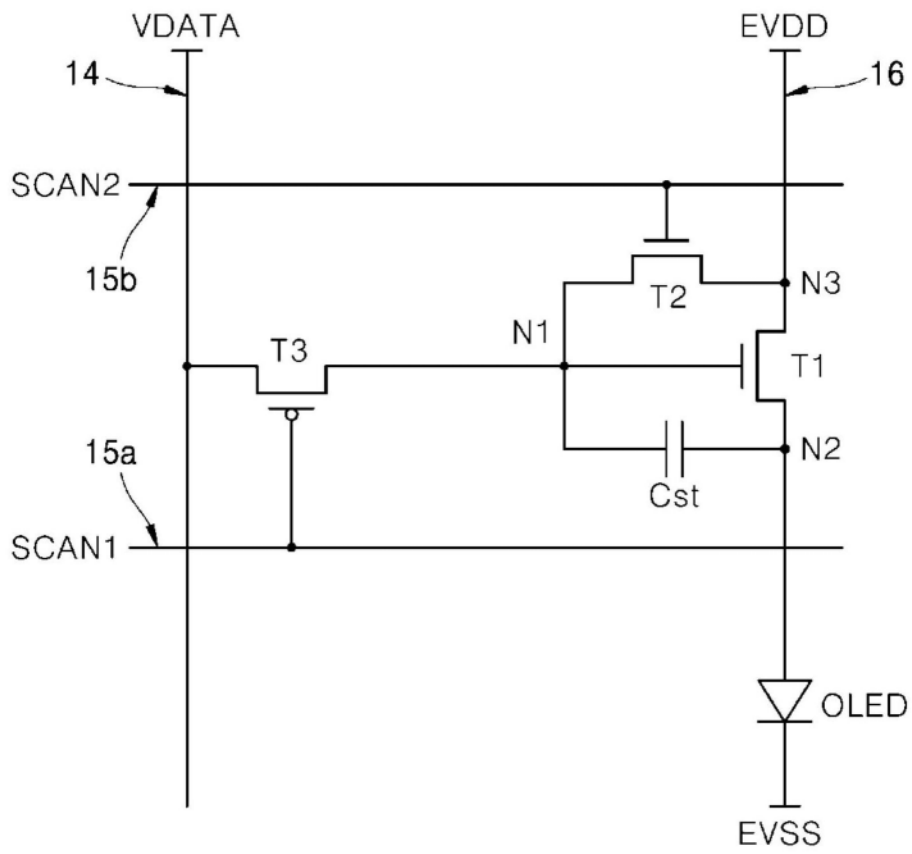


图6

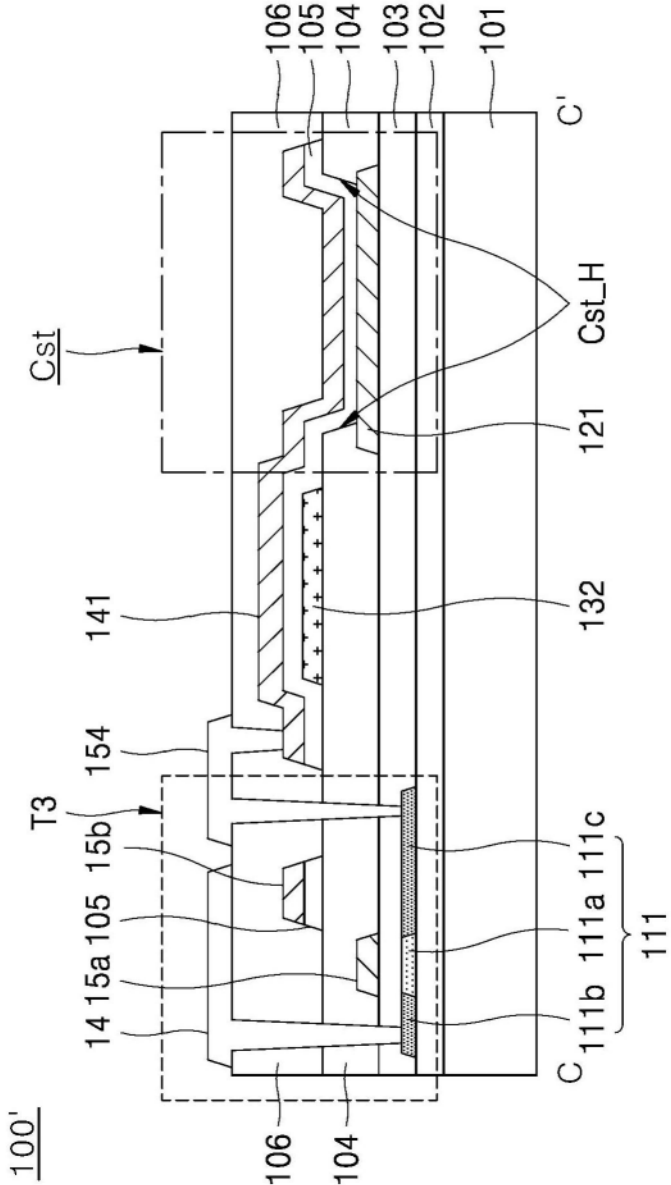


图8

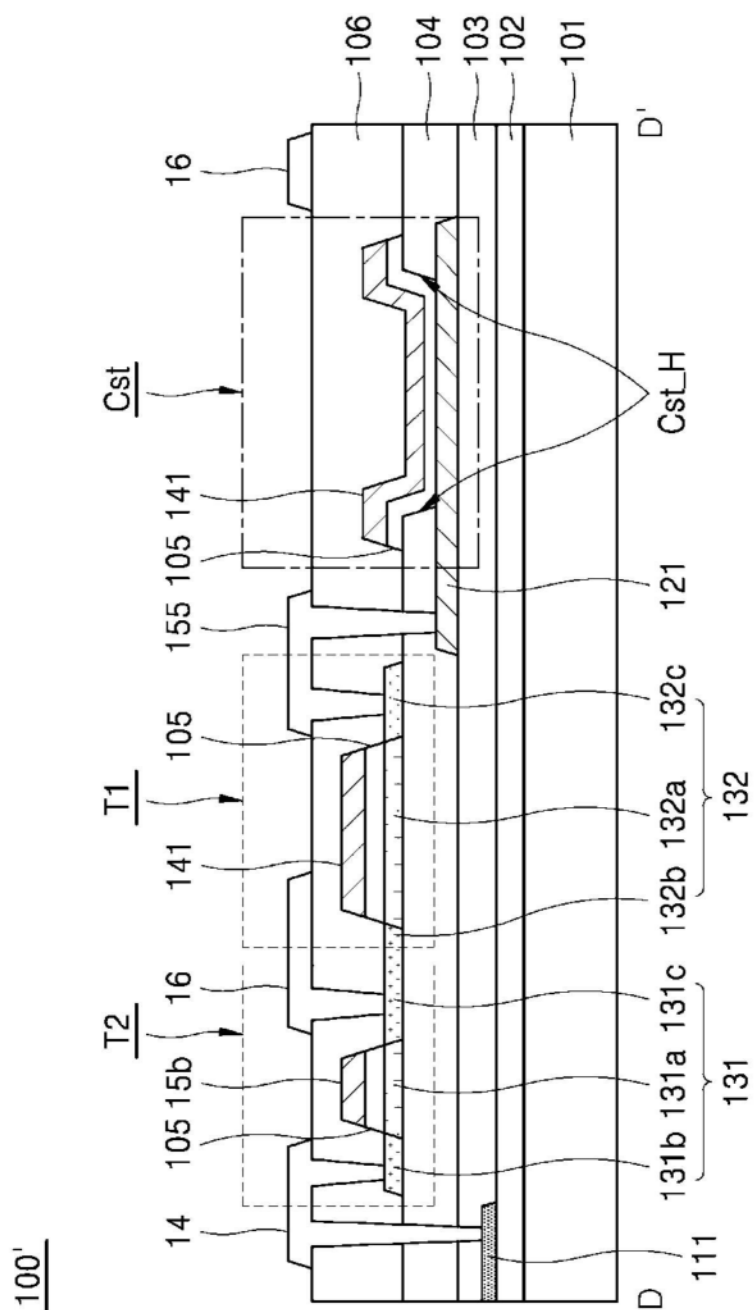


图9

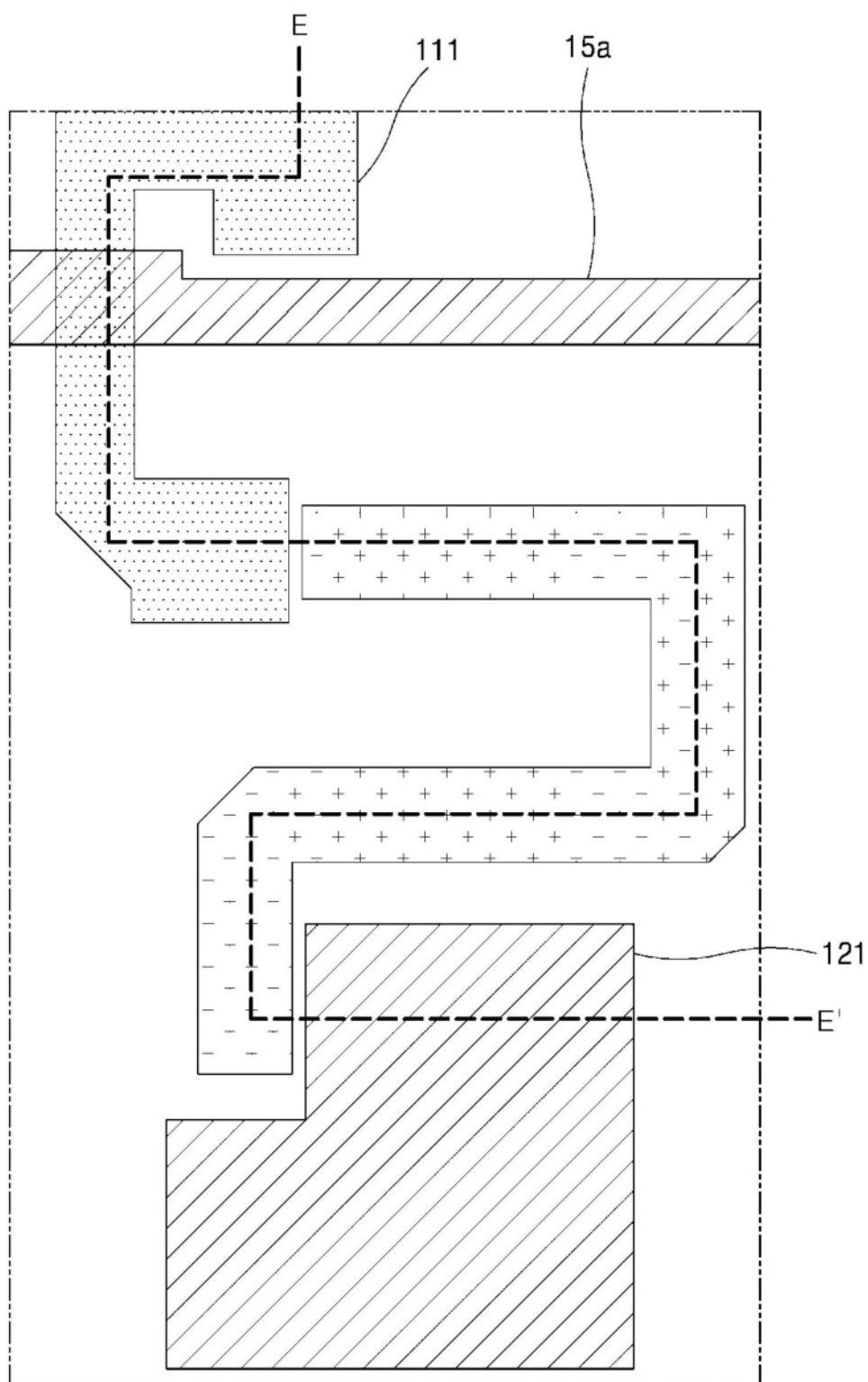


图10

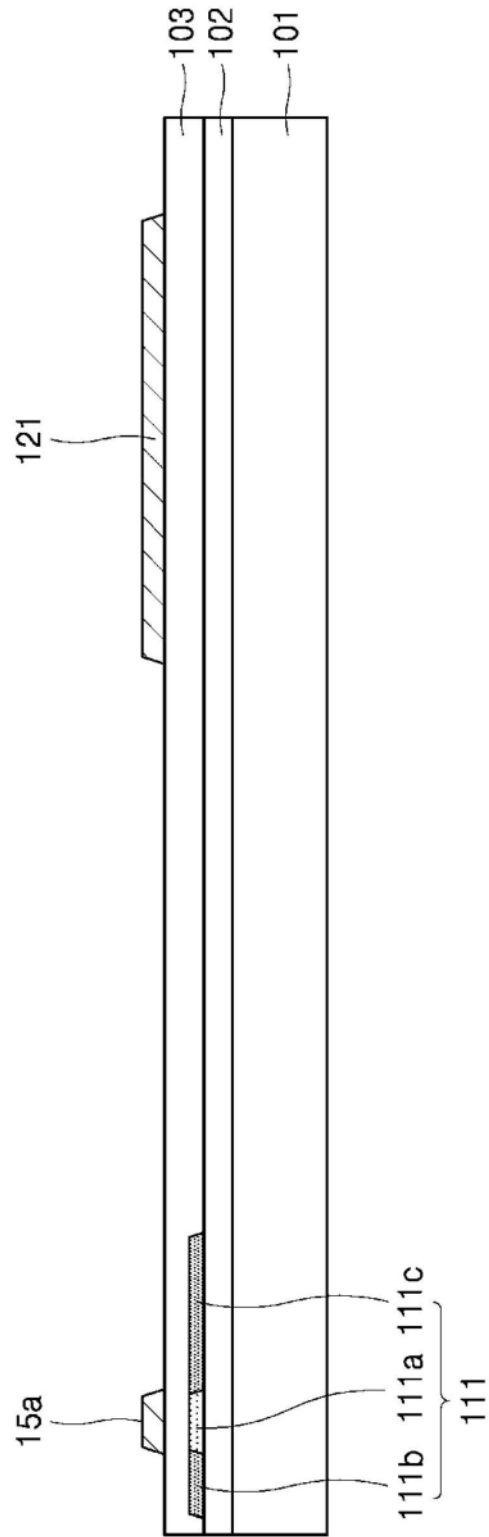


图11

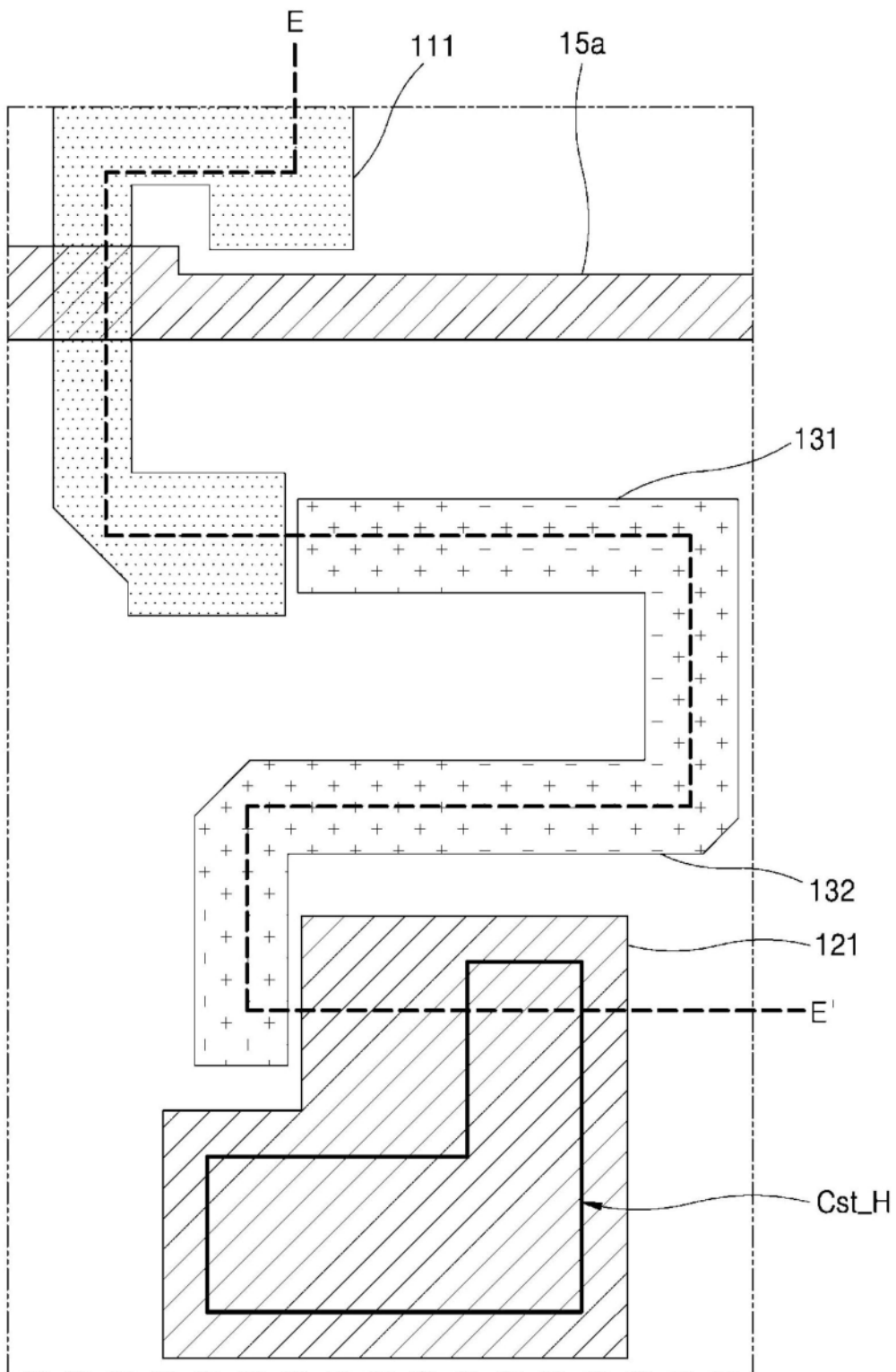


图12

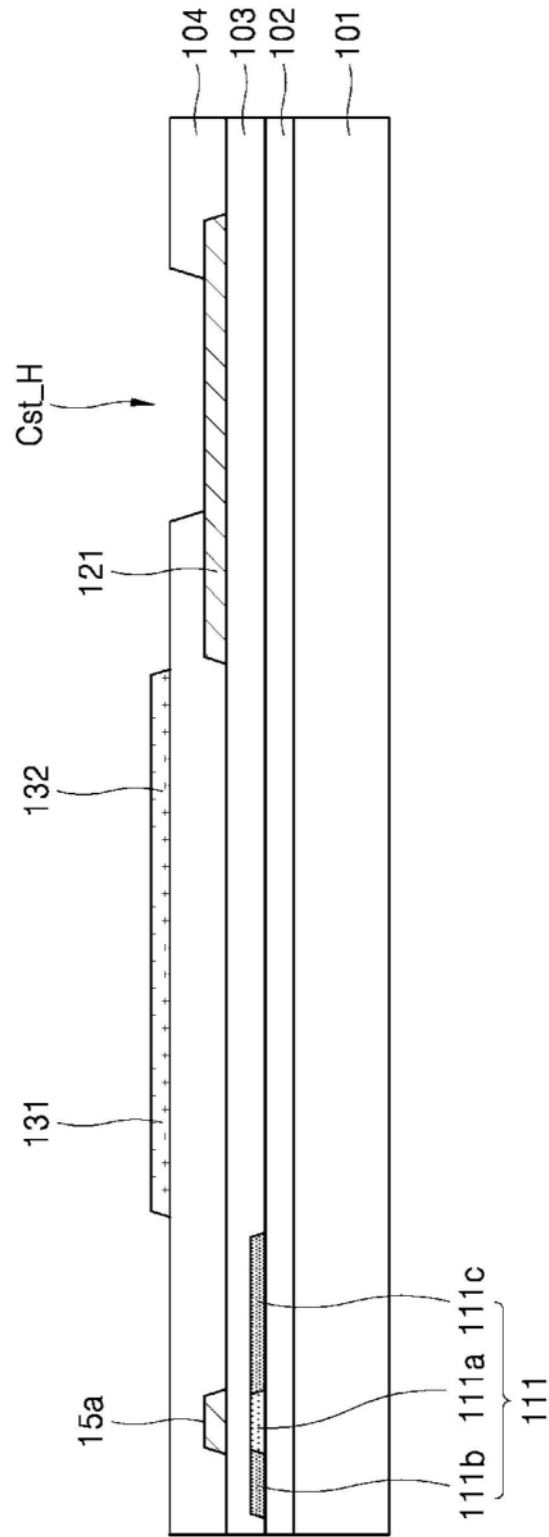


图13

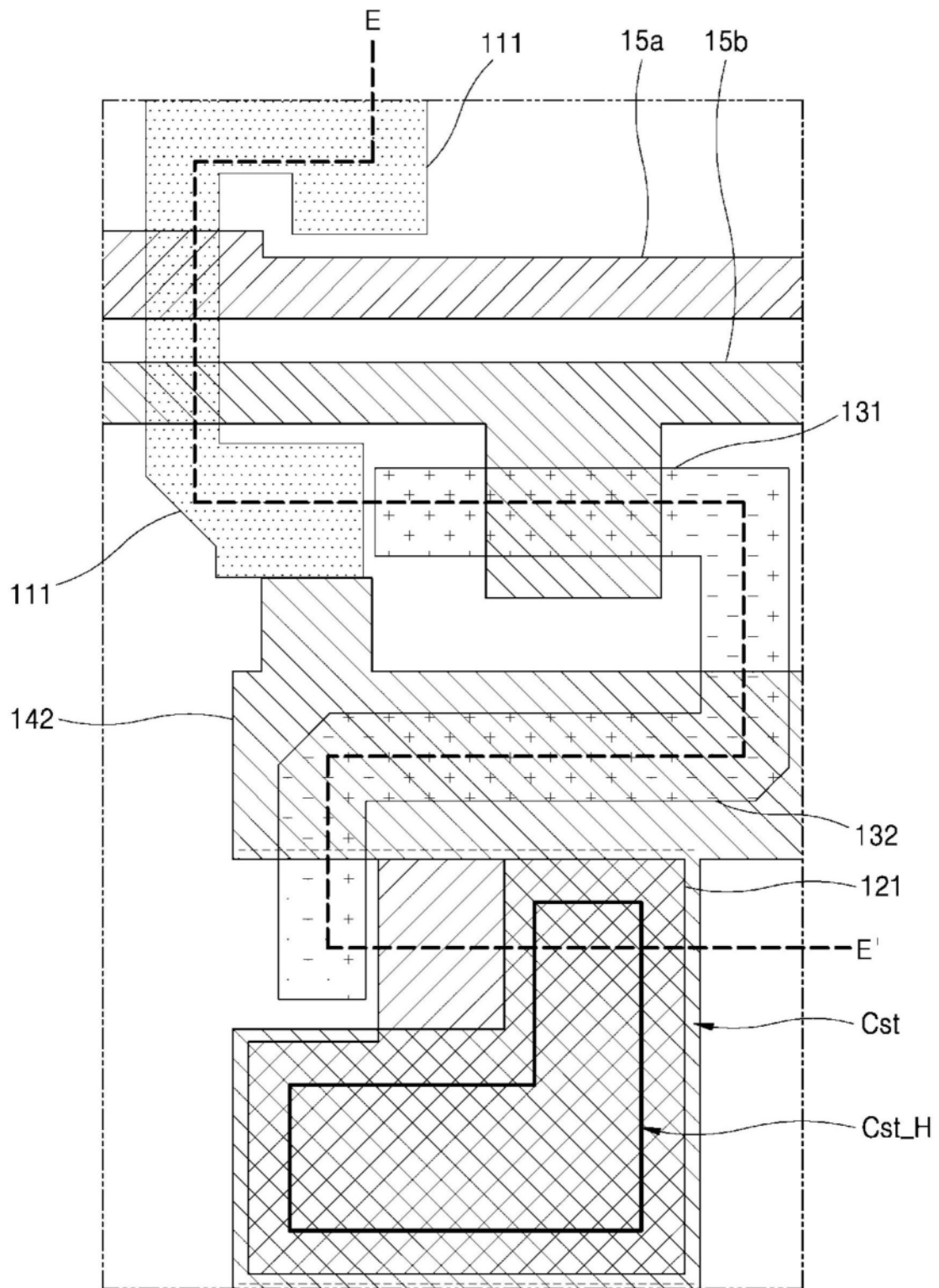


图14

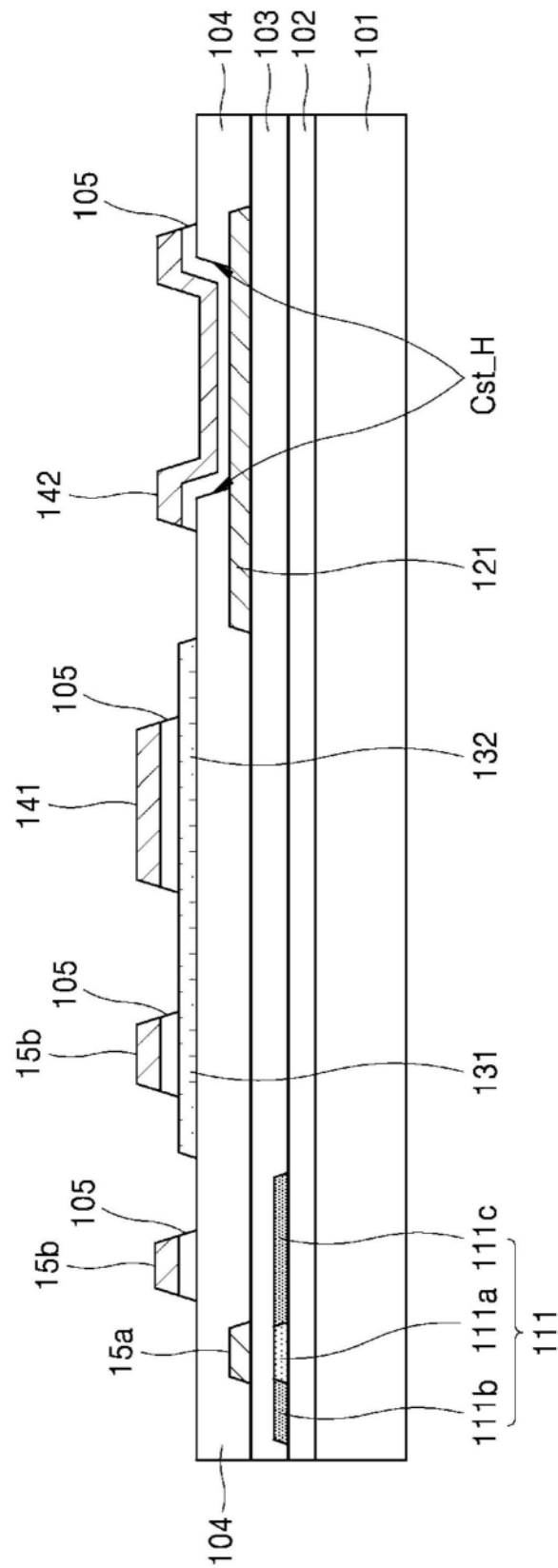


图15

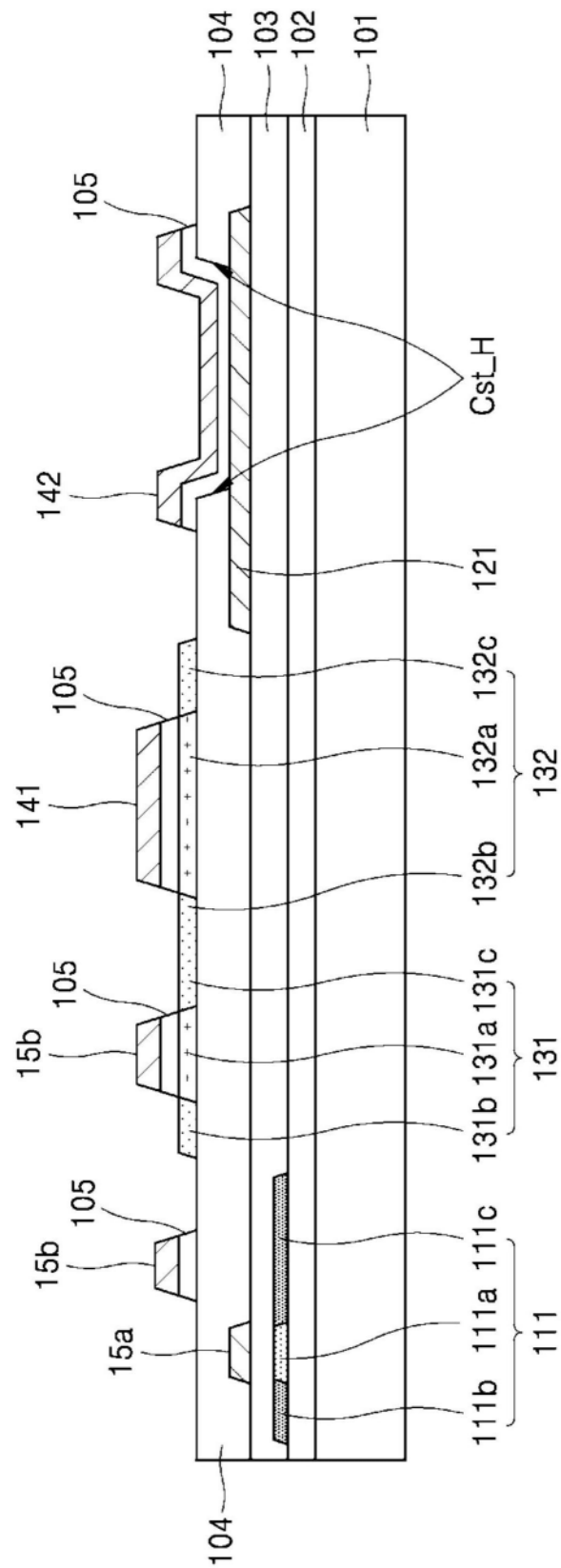


图16

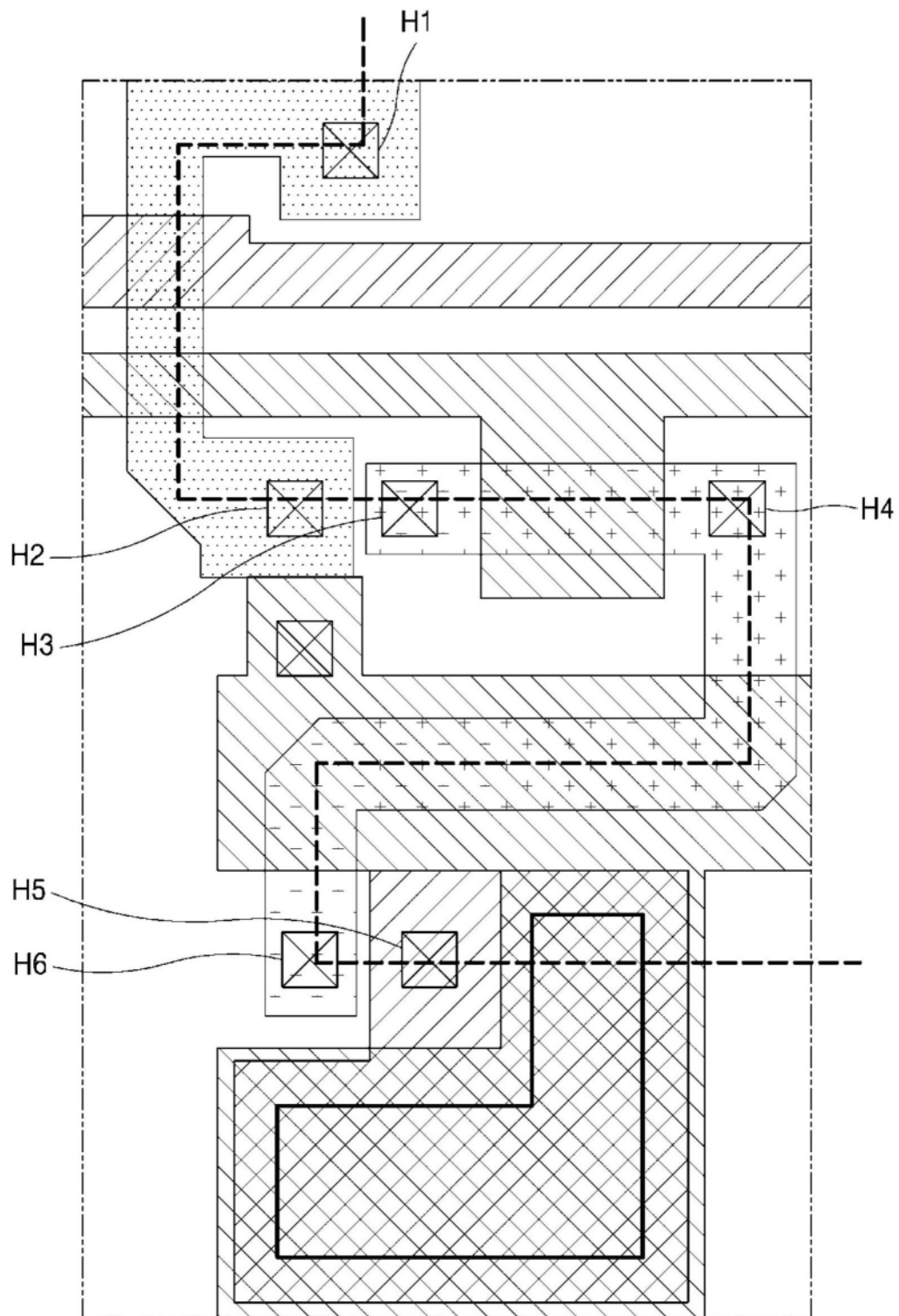


图17

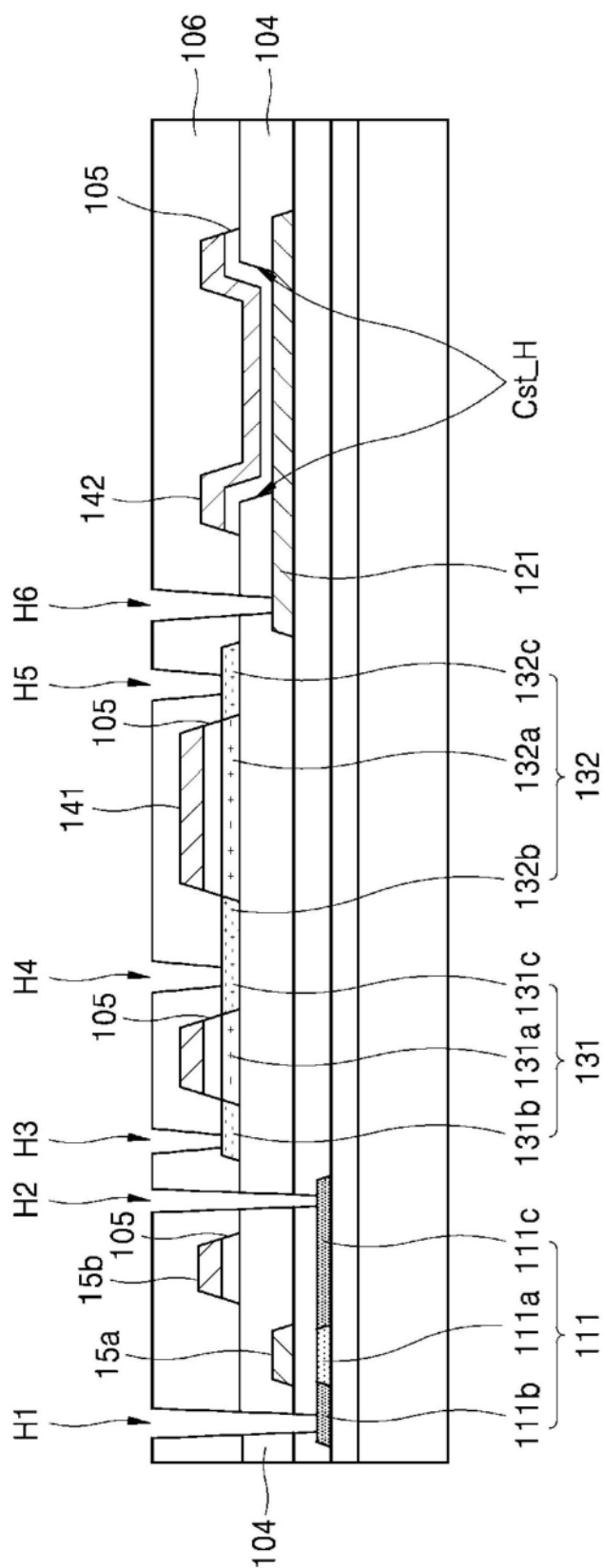


图18

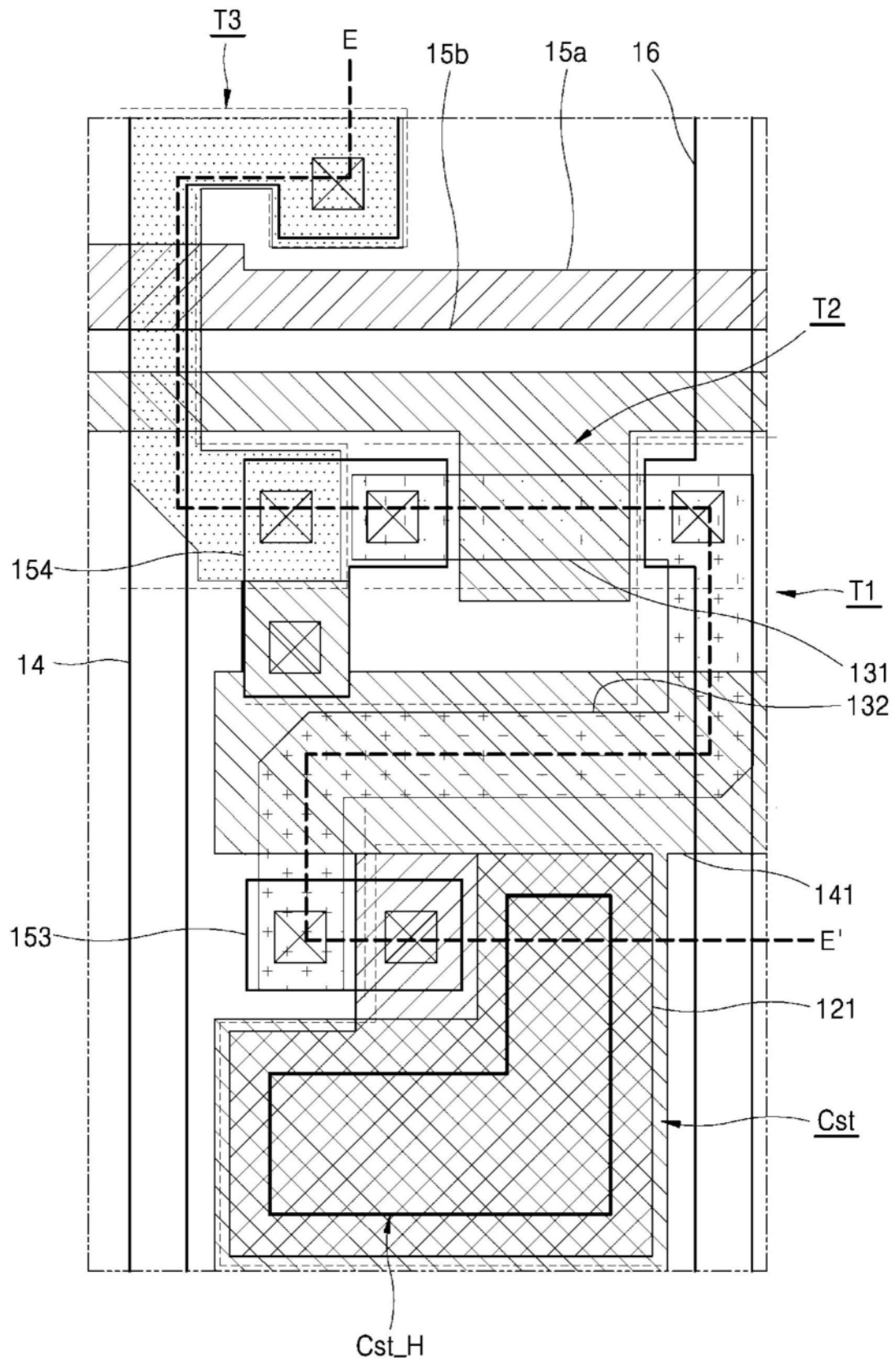


图19

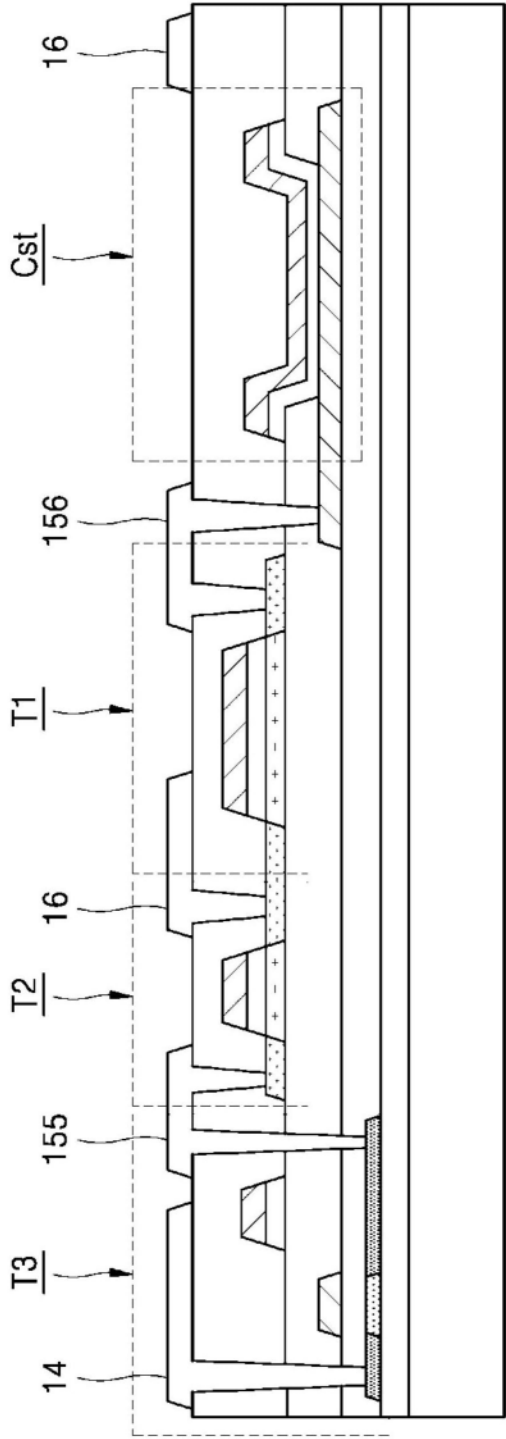


图20