



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1345361 A1

(51)4 Н 04 J 1/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4041993/24-09
(22) 24.03.86
(46) 15.10.87. Бюл. № 38
(72) В.Д.Бабич и В.П.Посохов
(53) 621.395(088.8)
(56) Авторское свидетельство СССР
№ 428564, кл. Н 04 J 1/00, 1971.

(54) УСТРОЙСТВО ДЛЯ ПЕРЕДАЧИ И ПРИЕМА
МНОГОПОЗИЦИОННЫХ ШИРОКОПОЛОСНЫХ СИГ-
НАЛОВ

(57) Изобретение м.б. использовано в
многолучевых линиях тропосферной,

ионосферной и др. связей при пере-
даче дискретных сообщений. С целью
повышения помехоустойчивости на пе-
редающей стороне введены последова-
тельно соединенные преобразователь
абсолютного кода в относительный и
фазовый манипулятор, а на приемной
стороне - преобразователь относи-
тельного кода в абсолютный. В пп.2
и 3 ф-лы соответственно дано устр-
во блока формирования опорного сиг-
нала и решающего блока. 2 з.п. ф-лы,
1 табл., 8 ил.

(19) SU (11) 1345361 A1

Изобретение относится к многоканальным системам радиосвязи и предназначено для использования в многолучевых линиях тропосферной, ионосферной и др. связей при передаче дискретных сообщений.

Цель изобретения - повышение помехоустойчивости.

На фиг.1 приведена структурная электрическая схема передающей части предлагаемого устройства для передачи и приема многопозиционных широкополосных сигналов; на фиг.2 - структурная электрическая схема приемной части устройства для передачи и приема многопозиционных широкополосных сигналов; на фиг.3 - структурная электрическая схема блока преобразования сигналов; на фиг.4 - структурная электрическая схема решающего блока; на фиг.5 - структурная электрическая схема блока определения максимального сигнала; на фиг.6-8 - диаграммы работы устройства.

Устройство для передачи и приема многопозиционных широкополосных сигналов содержит на передающей стороне выделитель 1 тактовой частоты, делитель 2 тактовой частоты, блок 3 преобразования сигналов, N формирователей 4 многопозиционных широкополосных сигналов, выходной сумматор 5, фазовый манипулятор 6, радиопередатчик 7, преобразователь 8 абсолютного кода в относительный. На приемной стороне устройство содержит широкополосный приемник 9, N согласованных фильтров 10, N перемножителей 11, N интеграторов 12, решающий блок 13, преобразователь 14 сигналов, знаковый перемножитель 15, блок 16 формирования опорного сигнала, который содержит N блоков 17 стробирования, сумматор 18, перемножитель 19, гребенчатый фильтр 20 и N линий 21 задержки, N формирователей 22 стробирующего напряжения, преобразователь 23 относительного кода в абсолютный, элемент НЕ 24, блок 25 синхронизации. Блок 3 преобразования сигналов содержит элементы И 26, дешифратор 27, дополнительные формирователи 28 импульсов, элементы ИЛИ 29, формирователь 30 знаковых импульсов и продвигающий регистр 31. Решающий блок 13 содержит блок 32 определения максимального сигнала, N первых формирователей

33 импульсов, N пороговых блоков 34, N элементов И 35, элемент ИЛИ 36, второй формирователь 37 импульсов, N блоков 38 выделения абсолютных значений напряжений. Блок 32 определения максимального сигнала содержит N элементов И 39, $N(N-1)/2$ элементов НЕ 40 и $N(N-1)/2$ компараторов 41.

Устройство работает следующим образом.

Двоичная последовательность (фиг.6а) поступает на третий вход блока 3 преобразования сигналов и на вход выделителя 1 тактовой частоты, который осуществляет формирование коротких импульсов с частотой следования $f_{T1} = 1/\tau_n$, где τ_n - длительность двоичного информационного символа (фиг.6б). Тактовые импульсы от выделителя 1 тактовой частоты поступают на второй вход блока 3 преобразования сигналов и на вход делителя 2 тактовой частоты, с выхода которого тактовые импульсы с частотой следования $f_{T2} = f_{T1}/k$ (фиг.6в) поступают на первый вход блока 3 преобразования сигналов. Двоичная последовательность символов в блоке 3 преобразования сигналов поступает на продвигающий регистр 31, вход которого является входом устройства. Под действием тактовых импульсов, поступающих от выделителя 1 тактовой частоты, происходит последовательная запись двоичных импульсов в k разрядах продвигающего регистра 31 (для рассматриваемого примера реализации $k = 3$). После заполнения всех разрядов продвигающего регистра 31 при помощи элементов И 26, управляемых импульсами от делителя 2 тактовой частоты, происходит считывание k-разрядной кодовой комбинации, записанной в продвигающий регистр 31. Таким образом, при помощи продвигающего регистра 31 и дополнительных формирователей 28 импульсов осуществляется разбиение входной двоичной последовательности на исходные k-разрядные кодовые комбинации. Использование элементов И 26 позволяет осуществить считывание кодовой комбинации, записанной в k-разрядах продвигающего регистра 31 в параллельном коде. Полученная k-разрядная кодовая комбинация в параллельном коде с выходов

элементов И 26 поступает на k входов дешифратора 27. В соответствии с поступившей на вход дешифратора 27 кодовой комбинации на одном из его $M = 2$ ($M = 2^3 = 3$) выходов появляется короткий импульс положительной полярности. Дополнительные формирователи 28 импульсов с номерами $n = 1, 2, \dots, M$ под действием тактовых импульсов, поступающих от делителя 2 тактовой частоты, осуществляют формирование импульсов положительной полярности и длительностью $t_4 = 3\tau_{\text{и}}$ (фиг.6г). Выходы дополнительных формирователей 28 импульсов с номерами $n = 1, 2, 3, 4$, соответствующие кодовым комбинациям 000, 001, 010, 011, подключены к первым входам четырех ($N = M/2 = 4$) элементов ИЛИ 29. Выходы остальных дополнительных формирователей 28 импульсов с номерами $n = 5, 6, 7, 8$, соответствующие кодовым комбинациям 100, 101, 110, 1111, подключены к вторым входам тех же элементов ИЛИ 29 в обратном порядке. Выходы элементов ИЛИ 29 являются выходами блока 3 преобразования сигналов.

При появлении на одном из выходов блока 3 преобразования сигналов импульса положительной полярности (фиг.6 д) длительностью $t_{\text{и}} = 3\tau_{\text{и}}$ в одном из формирователей 4 осуществляется формирование сложного широкополосного сигнала заданной структуры, предназначенного для передачи информации о k -разрядной кодовой комбинации, выделенной блоком 3 преобразования сигналов из поступающей на него двоичной последовательности. Блок 3 преобразования сигналов по знаку старшего разряда k -разрядной кодовой комбинации определяет также знак (плюс "1" или минус "0"), с которым должен передаваться многопозиционный широкополосный сигнал. С этой целью выход элемента И 26 старшего разряда подвижного регистра 31 подключен к входу формирователя 30 "знаковых" импульсов, на выходе которого в соответствии с полярностью старшего разряда k -разрядной кодовой комбинации осуществляется формирование импульса длительностью $t_{\text{и}} = 3\tau_{\text{и}}$. Синхронной работой формирователя 30 знаковых импульсов управляют импульсы,

поступающие на его второй вход от делителя 2 тактовой частоты. Выход формирователя 30 знаковых импульсов является "знаковым" выходом блока 3 преобразования сигналов. Временная диаграмма импульсов на выходе формирователя "знаковых" импульсов 30 приведена на фиг.6е.

Сформированные в формирователе 4 многопозиционные широкополосные сигналы объединяются выходным сумматором 5 и поступают на второй вход фазового манипулятора 6. В фазовом манипуляторе 6 осуществляется манипуляции начальной фазы многопозиционного широкополосного сигнала в соответствии с двоичной последовательностью, поступающей с выхода преобразователя 8 абсолютного кода в относительный на первый вход фазового манипулятора 6. Временная диаграмма импульсов на выходе преобразователя 8 абсолютного кода в относительный представлена на фиг.6ж. С выхода фазового манипулятора 6 многопозиционные широкополосные сигналы поступают на вход радиопередатчика 7. Таким образом, радиопередатчик 7 осуществляет передачу широкополосных многопозиционных сигналов с относительной фазовой модуляцией. Информация о передаваемой кодовой комбинации заложена в структуре многопозиционного широкополосного сигнала и в его начальной фазе. Значение начальной фазы сигнала определяется знаком старшего разряда передаваемой кодовой комбинации и измеряется по относительному закону.

В таблице показано соответствие кодовых комбинаций структурам передаваемых многопозиционных широкополосных сигналов.

Последовательность передаваемых многопозиционных широкополосных сигналов в рассматриваемом примере символически показана на временной диаграмме фиг.6з. Знак сигнала (его начальная фаза) определяется полярностью двоичной импульсной последовательностью, получаемой на выходе преобразователя 8 абсолютного кода в относительный 8, показанной на фиг.6ж.

На приемной стороне сигнала после широкополосного приемника 9 поступает на согласованные фильтры 10, согласованные со структурой многопозиционных широкополосных сигналов.

При этом количество согласованных фильтров 10 равно $N = M/2 = 4$ и определяется числом используемых структур многопозиционных широкополосных сигналов. В результате на выходах согласованных фильтров 10 появляются отклики (короткие радиопульсы), начальная фаза которых может принимать значения 0 и 180° в зависимости от передаваемого сигнала. Изменение начальной фазы в последовательностях принимаемых сигналов осуществляется по относительному закону. В приемной части устройства осуществляется когерентный оптимальный прием сигналов, для чего выделяется опорное когерентное колебание путем суммирования откликов согласованных фильтров 10 в сумматоре 18 и очищения этой суммы от шумов с помощью гребенчатого фильтра 20. Для повышения эффективности работы гребенчатого фильтра 20 применяется обратная связь по решению со съемом манипуляции с помощью линий 21 задержки на длительность сигнала ($T_e = k t_u$), и блоков 17, перемножителя 19, связанных с "знаковым" выходом решающего блока 13.

На выходе сумматора 18 появляются колебания с переменной фазой, что делает невозможной работу гребенчатого фильтра 20, осуществляющего когерентное накопление сигналов за много тактов передачи. С целью устранения фазовой манипуляции на второй вход перемножителя 19 поступают управляющие импульсы положительной или отрицательной полярности с "знакового" выхода решающего блока 13. Таким образом осуществляется съем манипуляции.

Очищенное от шумов опорное когерентное колебание с выхода гребенчатого фильтра 20 поступает на вторые входы перемножителей 11, первые входы которых соединены с выходами согласованных фильтров 10. Этим осуществляется синхронное когерентное детектирование принятых сигналов. Для борьбы с замираниями, которые проявляются в рассыпании откликов на выходе согласованных фильтров 10 (многолучевая картина), сигналы с выходов перемножителей 11 поступают на интеграторы 12, в которых осуществляется когерентное накопление лучей.

Пределы интегрирования устанавливаются блоком 25 синхронизации, соединенным по входу с гребенчатым фильтром 20, а по выходу — с управляющими входами интеграторов 12 и последующими устройствами обработки сигналов. Блок 25 синхронизации осуществляет формирование синхросигнала, представляющего собой последовательность коротких импульсов с частотой следования $1/T_e$. Моменты появления коротких импульсов соответствуют временным границам принятого многопозиционного широкополосного сигнала. Конкретная реализация блока 25 синхронизации определяется структурой используемого многопозиционного сложного широкополосного сигнала. Поскольку принимаемые широкополосные сигналы манипулированы по фазе ($\varphi = 0^\circ$ или $\varphi = 180^\circ$), на выходах интеграторов 12 появляются разнополярные импульсы. Временные диаграммы напряжений на выходах интеграторов приведены на фиг. 7а, б. С выходов интеграторов 12 сигналы поступают на N входов решающего блока 13. Входами решающего блока 13 являются входы $N = 4$ блоков 38, которые могут быть выполнены по схеме двух полупериодного выпрямителя. На выходе блоков 38 появляются сигналы положительной полярности, амплитуда импульсов при этом не изменяется (фиг. 7в). Сигналы с выходов блоков 38 поступают на входы блока 32 определения максимального сигнала, в котором осуществляется определение максимального по амплитуде сигнала на основании сравнения амплитуды сигнала в каждой ветви обработки с амплитудами сигналов во всех остальных ветвях обработки. Попарное сравнение амплитуд сигналов в двух ветвях обработки осуществляется при помощи компараторов 41. Сигналы положительной полярности, но различной амплитуды поступают на входы компараторов 41. В рассматриваемом примере сигнал с выхода блока 38 с номером $m = 1$ (первый от ветви обработки) поступает на первые входы компараторов 41, образующих первую группу (номер группы $j = 1$), с номерами $i = 1, 2, 3$. На вторые входы компараторов 41 поступают сигналы с блоков 38 остальных ветвей обработки с номерами $m = 2, 3, 4$. При этом в компараторе 41 первой груп-

пы с номером $i = 1$ осуществляется сравнение амплитуд первой и четвертой ветвей обработки, в компараторе 41 с номером $i = 2$ первой и третьей ветвей, с номером $i = 3$ - первой и второй. Для реализации такого сравнения амплитуд сигнала на первой ветви обработки с сигналами в остальных ветвях обработки необходимо иметь три компаратора, т.е. $N - 1$ - компаратор 41. Для сравнения амплитуды сигнала второй ветви с амплитудами сигналов остальных ветвей обработки используются компараторы 41, образующие вторую группу с номером $j = 2$. При этом сигнал с блока 38 с номером $m = 2$ поступает на первые входы компараторов 41 второй группы ($j = 2$). На вторые входы компараторов 41 поступают сигналы от остальных блоков 38 с номерами $m = 3, 4$. Однако сравнение сигналов в первой и второй ветвях обработки уже было произведено в компараторе 41 первой группы с номером $i = 3$. Следовательно, нет необходимости осуществлять сравнение сигналов этих ветвей обработки во второй группе компараторов 41, поэтому их количество в этой группе оказывается на один меньше и равно двум. В третьей группе компараторов 41 сравнение сигналов третьей ветви обработки с сигналами остальных ветвей осуществляется аналогичным образом. Количество компараторов 41 в этой группе на один меньше чем во второй и, следовательно, на два меньше чем в первой, поскольку сравнение сигналов третьей ветви с сигналами первой и второй ветвями обработки было произведено в предыдущих первой и второй группах соответственно. При этом количество компараторов 41 в каждой группе, используемых для сравнения данной конкретной ветви обработки с остальными, на один меньше чем в предыдущей и в общем случае определяется по формуле $k = N - j$, где N - количество ветвей обработки; j - номер группы, совпадающий с номером анализируемой ветви обработки.

На выходе компараторов 41 появляется стандартный импульс, соответствующий "1" в том случае, если амплитуда сигнала, поступающего на его первый вход, больше амплитуды сигнала, поступающего на его второй

вход. В противном случае на выходе компаратора 41 имеет место "0".

Сигналы с выходов компараторов 41 каждой j -ой группы поступают на входы элементов И 39 с номерами $l = j$. Каждый из элементов И 39 имеет $N = 4$ входов и один выход. Первые входы всех элементов И 39 подключены к выходу блока 25 синхронизации. Поэтому на элементы И 39 поступают разрешающие короткие импульсы в моменты времени, кратные T_1 . Рассмотрим принцип работы блока 32 применительно к четырем частным случаям.

Отсчет сигнала на ($m = 1$) первом входе блока 32 максимален (т.е. $v_1 > v_2, v_1 > v_3, v_1 > v_4$). На выходе компараторов 41 первой ($j = 1$) группы устанавливаются логические сигналы "1", а на выходе элемента И 39 с номером $l = 1$ (в момент поступления синхроимпульса на его первый вход) появляется "1". При этом на всех остальных элементах И 39 с номерами $l = 2, 3, 4$ устанавливается "0", так как к каждому из них подключены выходы компараторов $j = 1$ группы через элементы НЕ 40.

Отсчет сигнала на ($m = 2$) втором входе блока 32 максимален (т.е. $v_2 > v_1, v_2 > v_3, v_2 > v_4$). На выходах компараторов 41 второй группы ($j = 2$) устанавливаются "1". На выходе компаратора 41 с номером $i = 3$ первой группы ($j = 1$) при этом "0" (так как $v_2 > v_1$). Вследствие того, что выход этого компаратора подключен к элементу И 39 ($l = 2$) через элемент НЕ 40, на выходе элемента И 39 (в момент поступления синхроимпульса на первый его вход) появляется "1". При этом все остальные элементы И 39 (с номерами $l = 1, 3$ и 4) закрыты.

Отсчет сигнала на ($m = 3$) третьем входе блока 32 максимален (т.е. $v_3 > v_1, v_3 > v_2, v_3 > v_4$). К входам элемента И 39 с номером $l = 3$ компаратор 41, осуществляющий сравнение третьей и четвертой ветвей обработки ($m = 3$ и 4), подключен непосредственно, а компараторы 41, осуществляющие сравнение ветвей обработки первой ($m = 1$) с третьей ($m = 3$) и второй ($m = 2$) с третьей ($m = 3$), - через элементы НЕ 40. Поэтому в момент появления синхроимпульса на первом вхо-

де И 39 ($m = 3$) на его выходе появляется "1". При этом все остальные элементы И 39 закрыты.

$V_4 > V_1, V_4 > V_2, V_4 > V_3$. На выходах всех компараторов 41 с номерами $i = 1$ блока 32 присутствуют "0". Все эти компараторы (с номерами $i = 1$) через элементы НЕ 40 подключены к входам элемента И 39. Поэтому в момент поступления на вход синхронизации блока 32 синхрои импульса только на выходе элемента И 39 с номером $m = 4$ появляется "1".

Таким образом, на одном из входов блока 32 появляется короткий импульс, причем номер этого выхода соответствует номеру той ветви, на вход которой поступает сигнал максимальной амплитуды. Синхронность работы элементов И 39 обеспечивается подачей коротких синхросигналов на их первые входы. Временные диаграммы сигналов на выходах блока 32 определения максимального сигнала показаны на фиг.7г.

С выходов блока 32 короткие импульсы поступают на входы $N = 4$ первых формирователей 33 импульсов, которые с помощью импульсов синхронизации (от блока 25 синхронизации) осуществляют формирование импульсов положительной полярности длительностью $t_{\mu} = 3t_{\mu}$. Первые формирователи 33 импульсов могут быть реализованы на RS-триггерах. Выходы формирователей 33 импульсов являются выходами решающего блока 13, который выносит решение о том, в какой ветви обработки амплитуда сигнала максимальна. Временные диаграммы сигналов на выходах решающего блока 13 приведены на фиг.7д. Кроме того, решающий блок 13 выносит решение о "знаке" отсчета сигнала с максимальной амплитудой.

Сигналы, поступающие на входы решающего блока 13, подаются также на входы пороговых блоков 34, в качестве которых могут быть использованы, например, триггеры Шмитта. В зависимости от знаков напряжений, действующих на входах пороговых блоков 34, на его выходах устанавливаются положительные или отрицательные напряжения стандартной амплитуды. Сигналы с выходов пороговых блоков 34 поступают на первые входы элементов И 35, на вторые входы которых посту-

пают сигналы с соответствующих выходов блока 32. При этом сигналы появляются на выходе только того элемента И 35, который относится к ветви обработки с максимальной амплитудой сигнала и полярность сигнала в которой положительна. Если полярность сигнала, поступившего с выхода порогового блока 34, отрицательна, сигнал на выходе элемента И 35 отсутствует. Выходы элементов И 35 объединяются элементом ИЛИ 36. Наличие сигнала на выходе элемента ИЛИ 36 свидетельствует о положительном, "знаке" принятого решения блоком 13, а отсутствие - об отрицательном "знаке" принятого решения. Второй формирователь 37 импульсов осуществляет формирование импульсов положительной и отрицательной полярности, соответствующих сигналу "знак" на "знаковом" выходе решающего блока 13. Синхронность работы второго формирователя 37 импульсов обеспечивается импульсами синхронизации, поступающими на вход синхронизации блока 13 и формирователя 37. Временные диаграммы сигнала на "знаковом" выходе решающего блока 13 представлены на фиг.8а.

С N выходов решающего блока 13 сигналы, несущие в себе информацию о том, в какой из N ветвей обработки максимальный сигнал, поступают на входы преобразователя 14 сигналов. На выходе преобразователя 14 сигналов в соответствии с номером его входа, на который поступает сигнал с решающего блока 13, формируется соответствующая кодовая комбинация. При этом на выходе преобразователя 14 сигналов формируется одна из первых четырех кодовых комбинаций, приведенных в таблице. Вид кодовой комбинации определяется структурой принятого многопозиционного широкополосного сигнала. Преобразователь 14 сигналов не учитывает "знак" или начальную фазу ($\varphi = 0^\circ$ или 180°), с которым был передан многопозиционный сигнал и не обеспечивает формирование остальных четырех кодовых комбинаций, которые являются инвертированными по отношению к первым четырем кодовым комбинациям (см.табл.). Временные диаграммы сигналов на выходе преобразователя сигналов приведены на фиг.8б. Кодовые

комбинации с выхода преобразователя 14 сигналов поступают на первый вход знакового перемножителя 15. Второй вход знакового перемножителя 15 соединен через последовательно соединенные преобразователь 23 относительного кода в абсолютный и первый элемент НЕ 24 со "знаковым" входом решающего блока 13.

В связи с тем, что в предлагаемом устройстве используется относительная фазовая манипуляция, информация о знаке передаваемого сигнала на выходе решающего блока 13 представлена в относительном коде. Поэтому для окончательного получения на выходе приемного устройства последовательности двоичных информационных символов, передаваемой при помощи многопозиционных широкополосных сигналов с относительной фазовой манипуляцией, необходимо двоичную последовательность, поступающую со "знакового" выхода решающего блока 13, представить в абсолютном коде, а затем с противоположным знаком перемножить с последовательностью импульсов, получаемой на выходе преобразователя 14 сигналов. Преобразователь 23 относительного кода в абсолютный производит сравнение полярностей двух соседних двоичных символов, если при этом полярности сравниваемых импульсов одинаковы, то на выходе формируется импульс с положительной полярностью. Если сравниваемые импульсы имеют различные полярности, на выходе преобразователя 23 формируется отрицательный импульс. Временные диаграммы последовательности импульсов на выходе преобразователя 23 относительного кода в абсолютный приведена на фиг.8в. На выходе первого элемента НЕ 24 эта последовательность импульсов инвертируется (фиг.8г). Знаковый перемножитель 15 производит сравнение полярностей поступающих на два его входа импульсов. Если эти полярности совпадают, то на выходе формируется положительный импульс, если сравниваемые полярности не совпадают, то на выходе блока 15 формируется импульс отрицательной полярности. В результате сравнения полярностей импульсных последовательностей, поступающих с выхода преобразователя 14 сигналов (фиг.8б) и с

выхода первого элемента НЕ (фиг.8г), на выходе знакового перемножителя 15 формируется выходная информационная импульсная последовательность (фиг.8д).

Ф о р м у л а и з о б р е т е н и я

1. Устройство для передачи и приема многопозиционных широкополосных сигналов, содержащее на передающей стороне последовательно соединенные выделитель тактовой частоты, вход которого является входом устройства, и делитель тактовой частоты, выход которого соединен с первым входом блока преобразования сигналов, N формирователей многопозиционных широкополосных сигналов, где N - любое целое число, выходы которых соединены с соответствующими входами выходного сумматора, а также радиопередатчик, а на приемной стороне - широкополосный приемник, вход которого соединен с объединенными входами параллельно включенных ветвей обработки сигналов, каждая из которых содержит последовательно соединенные согласованный фильтр, перемножитель и интегратор, при этом выходы интеграторов N ветвей обработки сигналов подключены к соответствующим входам решающего блока, каждый из N выходов которого соединен с соответствующим входом преобразователя сигналов и входом соответствующего формирователя стробирующего напряжения, блок формирования опорного сигнала, элемент НЕ и блок синхронизации, вход которого соединен с выходом блока формирования опорного сигнала и вторыми входами перемножителей N ветвей обработки сигналов, а выход соединен с входом синхронизации решающего блока и управляющими входами интеграторов N ветвей обработки сигналов, выходы согласованных фильтров соединены с соответствующими первыми входами блока формирования опорного сигнала, отличающееся тем, что, с целью повышения помехоустойчивости, на передающей стороне введены последовательно соединенные преобразователь абсолютного кода в относительный и фазовый манипулятор, вход и выход которого соединены соответственно с выходом выходного сумматора и входом радиопередатчика, при этом

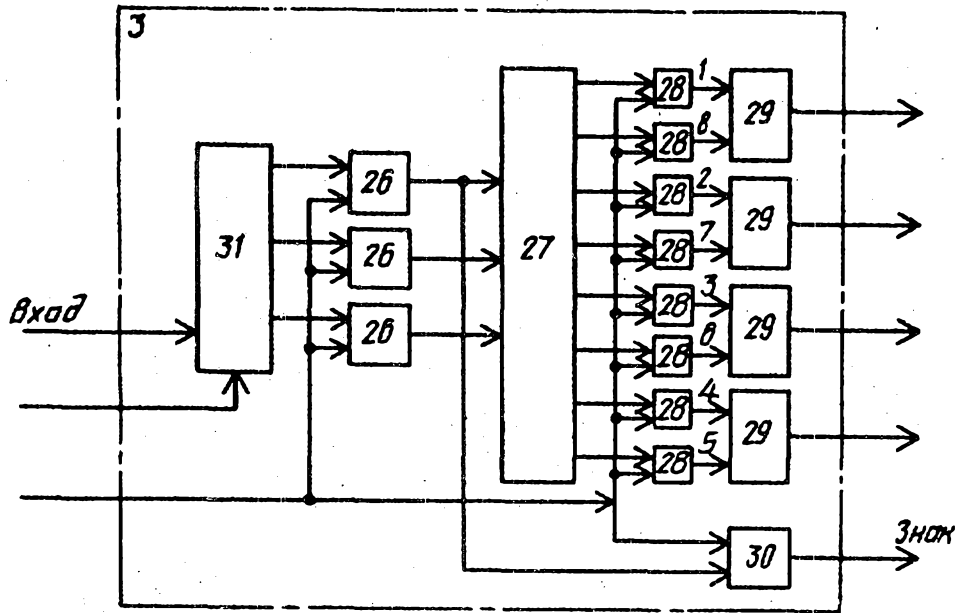
вход и выход выделителя тактовой частоты соединен с вторым и третьим входами блока преобразования сигналов соответственно, выходы которого соединены с входами соответствующих формирователей многопозиционных широкополосных сигналов, а "знаковый" выход блока преобразования сигналов соединен с входом преобразователя абсолютного кода в относительный, а на приемной стороне введены преобразователь относительного кода в абсолютный, выход которого через элемент НЕ соединен с первым входом введенного знакового перемножителя, выход которого является выходом устройства, а второй вход соединен с выходом преобразователя сигналов, при этом дополнительный вход блока формирования опорного сигнала соединен с знаковым выходом решающего блока и входом преобразователя относительного кода в абсолютный, а выходы формирователей стро- 25 бирующего напряжения соединены с вторыми входами блока формирования опорного сигнала.

2. Устройство по п.1, отличающееся тем, что блок формирования опорного сигнала содержит последовательно соединенные линии задержки, входы которых являются первыми входами блока формирования опорного сигнала, блоки стробирования, сумматор, перемножитель, выход которого является вторым выходом блока формирования опорного сигнала, и гребенчатый фильтр, выход которого является первым выходом блока формирования опорного сигнала, при этом вторые входы блоков стробирования являются вторыми входами блока формирования опорного сигнала.

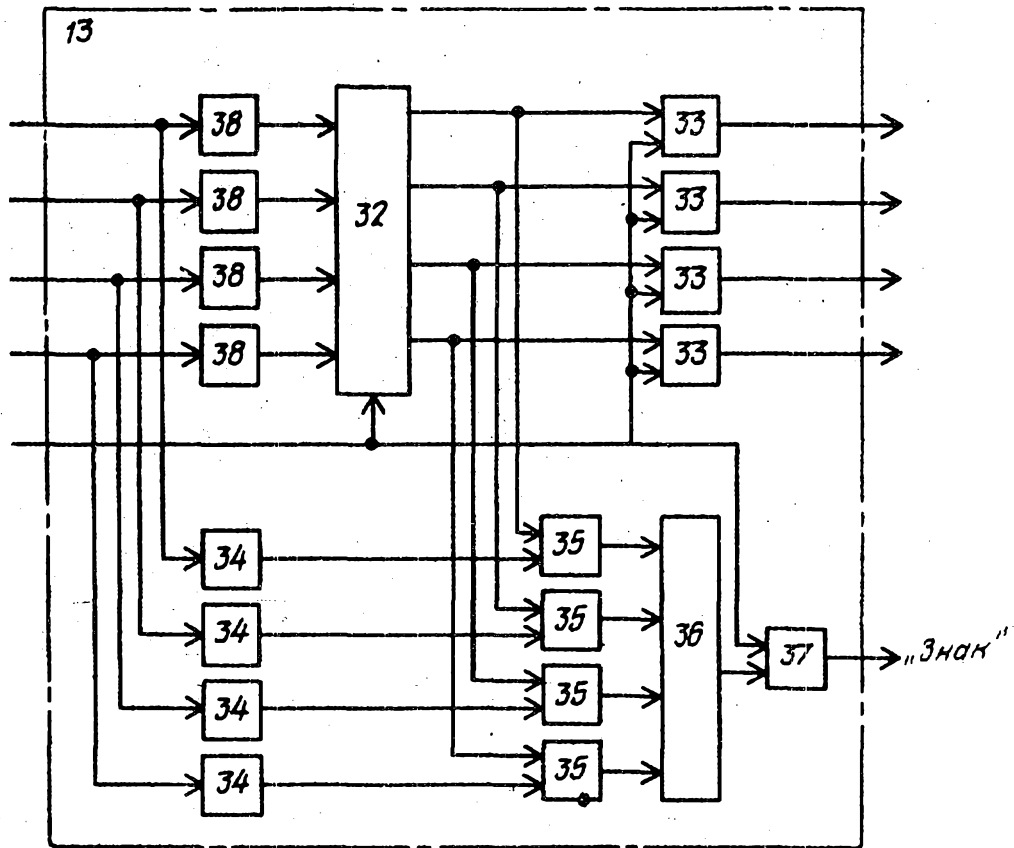
3. Устройство по п.1, отличающееся тем, что решающий блок содержит N блоков выделения абсолютных значений напряжений, блок определения максимального сигнала, N первых формирователей импульсов, N пороговых блоков, N элементов И, элемент ИЛИ и второй формирователь импульсов, при этом входы блоков

выделения абсолютных значений напряжений соединены с входами соответствующих пороговых блоков и являются входами решающего блока, выходы пороговых блоков через соответствующие элементы И подключены к соответствующим входам элемента ИЛИ, выход которого соединен с входом второго формирователя импульсов, выход которого является знаковым выходом решающего блока, причем выходы блоков выделения абсолютных значений напряжений через блок определения максимального сигнала соединены с входами соответствующих первых формирователей импульсов, выходы которых являются выходами решающего блока, входы синхронизации второго формирователя импульсов, первых формирователей импульсов и блока определения максимального сигнала соединены и являются входом синхронизации решающего блока, вторые входы элементов И соединены с соответствующими выходами блока определения максимального сигнала.

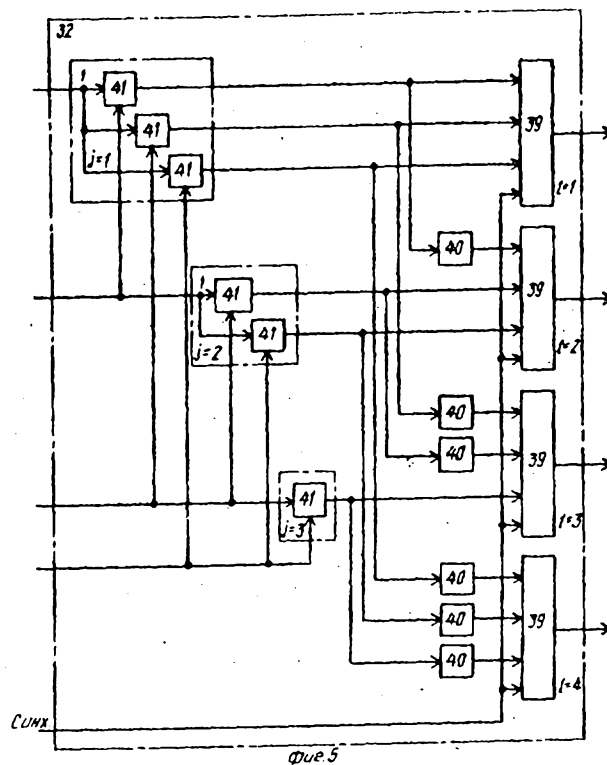
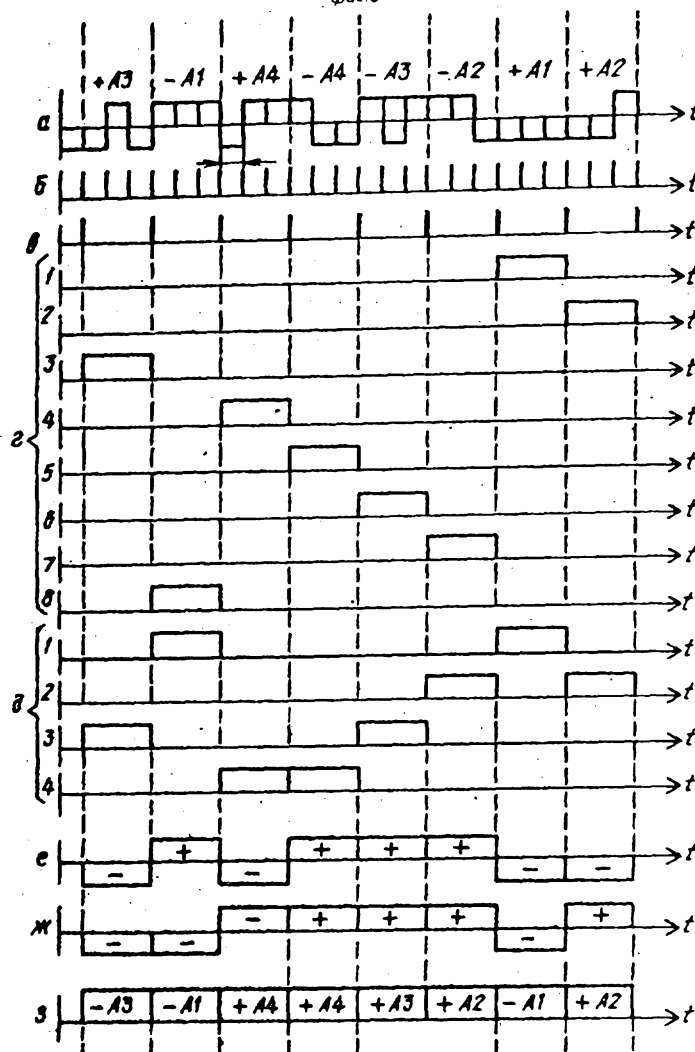
30			
	Кодовая комбинация, N	Кодовая комбинация	Структура сигнала
35	1	000	A1
	2	001	A2
40	3	010	A3
	4	011	A4
	5	100	A4
45	6	101	A3
	7	110	A2
50	8	111	A1

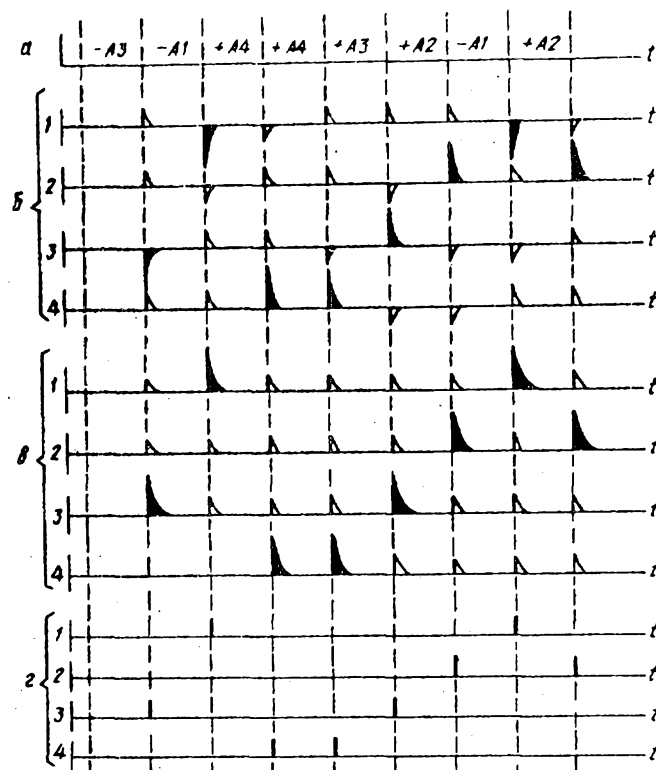


фиг.3

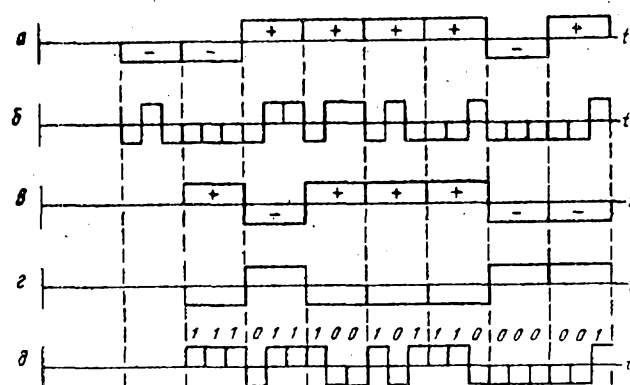


фиг.4





Фиг. 7



Фиг. 8

Составитель Н. Лебедевская
 Редактор С. Лисина Техред И. Попович Корректор С. Черни

Заказ 4932/55

Тираж 635

Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4