

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5612218号  
(P5612218)

(45) 発行日 平成26年10月22日(2014.10.22)

(24) 登録日 平成26年9月12日(2014.9.12)

(51) Int.Cl.	F I
GO6F 3/041 (2006.01)	GO6F 3/041 620
GO6F 3/044 (2006.01)	GO6F 3/044 128
GO6F 3/045 (2006.01)	GO6F 3/045 H

請求項の数 31 (全 61 頁)

(21) 出願番号	特願2013-534978 (P2013-534978)	(73) 特許権者	506109856
(86) (22) 出願日	平成23年10月14日(2011.10.14)		クアルコム・メモス・テクノロジーズ・
(65) 公表番号	特表2013-541780 (P2013-541780A)		インコーポレイテッド
(43) 公表日	平成25年11月14日(2013.11.14)		QUALCOMM MEMS Techn
(86) 国際出願番号	PCT/US2011/056436		ologies, Inc.
(87) 国際公開番号	W02012/054350		アメリカ合衆国、カリフォルニア州 92
(87) 国際公開日	平成24年4月26日(2012.4.26)		121-1714、サン・ディエゴ、モア
審査請求日	平成25年11月7日(2013.11.7)		ハウス・ドライブ 5775
(31) 優先権主張番号	13/271,049		5775 Morehouse Driv
(32) 優先日	平成23年10月11日(2011.10.11)		e, San Diego, CA 92
(33) 優先権主張国	米国 (US)		121-1714, U. S. A.
(31) 優先権主張番号	61/394,054	(74) 代理人	100108855
(32) 優先日	平成22年10月18日(2010.10.18)		弁理士 蔵田 昌俊
(33) 優先権主張国	米国 (US)	(74) 代理人	100109830
			弁理士 福原 淑弘

最終頁に続く

(54) 【発明の名称】 組合せタッチ、手書きおよび指紋センサ

(57) 【特許請求の範囲】

【請求項 1】

第 1 の実質的に透明な基板と、

前記第 1 の実質的に透明な基板の第 1 の手書きおよびタッチセンサゾーン中に形成された第 1 の複数の実質的に透明な電極と、

前記第 1 の実質的に透明な基板の第 1 の指紋センサゾーン中に形成された第 2 の複数の実質的に透明な電極と、

前記第 1 の複数の電極のうちの、全部ではないが、一部の上に形成された第 1 の複数の抵抗器と、

前記第 2 の複数の電極上に形成された第 2 の複数の抵抗器と、

第 2 の実質的に透明な基板と、

前記第 2 の実質的に透明な基板の第 2 の手書きおよびタッチセンサゾーン中に形成された第 3 の複数の実質的に透明な電極と、

前記第 2 の実質的に透明な基板の第 2 の指紋センサゾーン中に形成された第 4 の複数の実質的に透明な電極であって、前記第 4 の複数の電極が、前記第 2 の複数の電極の間隔と実質的に同じである間隔を有し、前記第 4 の複数の電極が、前記第 2 の複数の電極の第 2 の電極位置に対応する電極位置を有する、第 4 の複数の実質的に透明な電極と、

を備える、装置。

【請求項 2】

前記装置の手書きセンサゾーンは、前記第 2 の複数の電極上に形成された前記第 2 の複

10

20

数の抵抗器を含む、請求項 1 に記載の装置。

【請求項 3】

前記第 2 の複数の電極と前記第 4 の複数の電極との間に配設された力感知抵抗器材料、をさらに備える、請求項 1 または請求項 2 に記載の装置。

【請求項 4】

前記第 1 の複数の抵抗器は、前記第 1 の複数の電極の第 1 のインスタンス上に形成され、前記第 1 の複数の抵抗器は、前記第 1 の複数の電極の第 2 のインスタンス上に形成されず、前記第 1 の複数の電極の前記第 2 のインスタンスは、タッチセンサ電極として構成される、請求項 1 乃至 3 のいずれかに記載の装置。

【請求項 5】

前記タッチセンサ電極は、前記第 3 の複数の電極と前記第 1 の複数の電極の前記第 2 のインスタンスとの間のキャパシタンスの変化を検出するように構成される、請求項 4 に記載の装置。

【請求項 6】

前記タッチセンサ電極は、投影容量性タッチセンサ電極として機能するように構成される、請求項 4 に記載の装置。

【請求項 7】

前記第 1 の複数の電極の前記第 2 のインスタンスから前記第 2 の基板まで延在する実質的に透明なエラストマ材料、

をさらに備える、請求項 4 に記載の装置。

【請求項 8】

前記第 1 の複数の電極の前記第 1 のインスタンスは、手書きセンサ電極として構成される、請求項 4 に記載の装置。

【請求項 9】

前記第 1 の複数の電極の前記第 2 のインスタンスは、前記第 3 の複数の電極と前記第 1 の複数の電極の前記第 2 のインスタンスとの間の距離の変化によって生じるキャパシタンスの変化を検出するように構成される、請求項 4 に記載の装置。

【請求項 10】

前記第 1 の複数の電極の前記第 1 のインスタンスは、前記第 3 の複数の電極と前記第 1 の複数の電極の前記第 1 のインスタンスとの間の距離の変化によって生じる抵抗の変化を検出するように構成される、請求項 4 に記載の装置。

【請求項 11】

前記実質的に透明なエラストマ材料は、前記第 1 の複数の電極の前記第 1 のインスタンスから前記第 2 の基板まで延在しない、請求項 7 に記載の装置。

【請求項 12】

前記第 1 の複数の電極の前記第 2 のインスタンスは、加えられた力または圧力によって生じる前記第 2 の実質的に透明な基板の変位のアナログ変化を、キャパシタンスの前記検出された変化に従って判断するように構成される、請求項 9 に記載の装置。

【請求項 13】

ディスプレイと、

前記ディスプレイと通信するように構成されたプロセッサであって、画像データを処理するように構成された、プロセッサと、

前記プロセッサと通信するように構成されたメモリデバイスと、

をさらに備える、請求項 1 乃至 12 のいずれかに記載の装置。

【請求項 14】

前記ディスプレイに少なくとも 1 つの信号を送るように構成されたドライバ回路と、

前記ドライバ回路に前記画像データの少なくとも一部分を送るように構成されたコントローラと、

をさらに備える、請求項 13 に記載の装置。

【請求項 15】

前記プロセッサに前記画像データを送るように構成された画像ソースモジュールであって、受信機、トランシーバ、および送信機のうちの少なくとも１つを含む、画像ソースモジュール、

をさらに備える、請求項１３に記載の装置。

【請求項１６】

入力データを受信することと、前記プロセッサに前記入力データを通信することとを行うように構成された入力デバイス、

をさらに備える、請求項１３に記載の装置。

【請求項１７】

第１の実質的に透明な基板手段と、

前記第１の実質的に透明な基板手段の第１の手書きおよびタッチセンサゾーン中に形成された第１の電極手段と、

前記第１の実質的に透明な基板手段の第１の指紋センサゾーン中に形成された第２の電極手段であって、前記第１の電極手段よりも近接して離間された、第２の電極手段と、

前記第１の電極手段のうちの、全部ではないが、一部の上に形成された第１の抵抗器手段と、

前記第２の電極手段上に形成された第２の抵抗器手段と、

第２の実質的に透明な基板手段と、

前記第２の実質的に透明な基板手段の第２の手書きおよびタッチセンサゾーン中に形成された第３の電極手段と、

前記第２の実質的に透明な基板手段の第２の指紋センサゾーン中に形成された第４の電極手段であって、前記第４の電極手段が、前記第２の電極手段の間隔と実質的に同じである間隔を有し、前記第４の電極手段が、前記第２の電極手段の第２の電極位置に対応する第１の電極位置を有する、第４の電極手段と、

を備える、装置。

【請求項１８】

前記第１の抵抗器手段は、前記第１の電極手段の第１のインスタンス上に形成され、前記第１の抵抗器手段は、前記第１の電極手段の第２のインスタンス上に形成されず、前記第１の電極手段の前記第２のインスタンスは、タッチセンサ電極手段として構成される、請求項１７に記載の装置。

【請求項１９】

前記タッチセンサ電極手段は、前記第３の電極手段と前記第１の電極手段の前記第２のインスタンスとの間のキャパシタンスの変化を検出するための手段を含む、請求項１８に記載の装置。

【請求項２０】

前記タッチセンサ電極手段は、投影容量性タッチセンサ電極手段を含む、請求項１８に記載の装置。

【請求項２１】

前記第１の電極手段の前記第１のインスタンスは、手書きセンサ電極手段を含む、請求項１８に記載の装置。

【請求項２２】

前記第１の電極手段の前記第２のインスタンスは、前記第３の電極手段と前記第１の電極手段の前記第２のインスタンスとの間の距離の変化によって生じるキャパシタンスの変化を検出するための手段を含む、請求項１８に記載の装置。

【請求項２３】

前記第１の電極手段の前記第１のインスタンスは、前記第３の電極手段と前記第１の電極手段の前記第１のインスタンスとの間の距離の変化によって生じる抵抗の変化を検出するための手段を含む、請求項１８に記載の装置。

【請求項２４】

第１の実質的に透明な基板と、

10

20

30

40

50

前記第 1 の実質的に透明な基板の第 1 の手書きおよびタッチセンサゾーン中に形成された第 1 の複数の実質的に透明な電極と、

前記第 1 の実質的に透明な基板の第 1 の指紋センサゾーン中に形成された第 2 の複数の実質的に透明な電極であって、前記第 1 の複数の電極よりも近接して離間された、第 2 の複数の実質的に透明な電極と、

前記第 1 の複数の電極のうちの、全部ではないが、一部の上に形成された第 1 の複数の抵抗器と、

前記第 2 の複数の電極上に形成された第 2 の複数の抵抗器と、

第 2 の実質的に透明な基板と、

前記第 2 の実質的に透明な基板の第 2 の手書きおよびタッチセンサゾーン中に形成された第 3 の複数の実質的に透明な電極と、

前記第 2 の実質的に透明な基板の第 2 の指紋センサゾーン中に形成された第 4 の複数の実質的に透明な電極であって、前記第 4 の複数の電極が、前記第 2 の複数の電極の間隔と実質的に同じである間隔を有し、前記第 4 の複数の電極が、前記第 2 の複数の電極の第 2 の電極位置に対応する電極位置を有する、第 4 の複数の実質的に透明な電極と、

前記第 2 および第 4 の複数の実質的に透明な電極との通信のために構成されたセンサ制御システムであって、前記第 2 および第 4 の複数の実質的に透明な電極から受信した電気信号に従って指紋センサデータを処理するためにさらに構成された、センサ制御システムと、

を備える、装置。

#### 【請求項 2 5】

前記センサ制御システムは、前記第 1 および第 3 の複数の実質的に透明な電極との通信のためにさらに構成され、前記センサ制御システムは、前記第 1 および第 3 の複数の実質的に透明な電極から受信した電気信号に従って手書きおよびタッチセンサデータを処理するようにさらに構成される、請求項 2 4 に記載の装置。

#### 【請求項 2 6】

ディスプレイと、

前記ディスプレイと通信するように構成されたプロセッサであって、画像データを処理するように構成された、プロセッサと、

前記プロセッサと通信するように構成されたメモリデバイスと、

をさらに備える、請求項 2 4 または請求項 2 5 に記載の装置。

#### 【請求項 2 7】

前記センサ制御システムは、前記プロセッサを含む、請求項 2 6 に記載の装置。

#### 【請求項 2 8】

前記センサ制御システムは、前記プロセッサとは別個であるが、前記プロセッサとの通信のために構成される、請求項 2 6 に記載の装置。

#### 【請求項 2 9】

前記プロセッサは、少なくとも部分的に、前記センサ制御システムから受信した信号に従って、前記ディスプレイを制御するように構成される、請求項 2 8 に記載の装置。

#### 【請求項 3 0】

前記プロセッサは、少なくとも部分的に、前記センサ制御システムから受信した信号に従って、前記ディスプレイへのアクセスを制御するように構成される、請求項 2 8 に記載の装置。

#### 【請求項 3 1】

前記プロセッサは、少なくとも部分的に、前記センサ制御システムから受信したユーザ入力信号に従って、前記ディスプレイを制御するように構成される、請求項 2 8 に記載の装置。

#### 【発明の詳細な説明】

#### 【技術分野】

#### 【0 0 0 1】

10

20

30

40

50

#### 優先権主張

本出願は、参照によりおよびすべての目的のために本明細書に組み込まれる、2010年10月18日に出願され「COMBINATION TOUCH, HANDWRITING AND FINGERPRINT SENSOR」(代理人整理番号第QUALP045P/102908P1号)と題する米国仮特許出願第61/394,054号の優先権を主張する。本出願はまた、参照によりおよびすべての目的のために本明細書に組み込まれる、2011年10月11日に出願され「COMBINATION TOUCH, HANDWRITING AND FINGERPRINT SENSOR」(代理人整理番号第QUALP045A/102908U1号)と題する米国特許出願第13/271,049号の優先権を主張する。

#### 【0002】

10

本開示は、限定はしないが、多機能タッチスクリーンを組み込んだディスプレイデバイスを含む、ディスプレイデバイスに関する。

#### 【背景技術】

#### 【0003】

電気機械システム(EMS: electromechanical system)は、電気的および機械的素子と、アクチュエータと、トランスデューサと、センサと、(ミラーを含む)光学的コンポーネントと、電子回路と、を有するデバイスを含む。電気機械システムは、限定はしないが、マイクロスケールおよびナノスケールを含む、様々なスケールで製造され得る。たとえば、マイクロ電気機械システム(MEMS: microelectromechanical system)デバイスは、約1マイクロメートルから数百マイクロメートル以上に及ぶサイズを有する構造を含むことができる。ナノ電気機械システム(NEMS: nanoelectromechanical system)デバイスは、たとえば、数百ナノメートルよりも小さいサイズを含む、1マイクロメートルよりも小さいサイズを有する構造を含むことができる。電気および電気機械デバイスを形成するために、堆積、エッチング、リソグラフィを使用して、ならびに/あるいは、基板および/または堆積された材料層の部分をエッチング除去するかまたは層を追加する、他の微細加工プロセスを使用して、電気機械素子が作成され得る。

20

#### 【0004】

1つのタイプのEMSデバイスは干渉変調器(IMOD: interferometric modulator)と呼ばれる。本明細書で使用する干渉変調器または干渉光変調器という用語は、光学干渉の原理を使用して光を選択的に吸収および/または反射するデバイスを指す。いくつかの実装形態では、干渉変調器は伝導性プレートのペアを含み得、そのペアの一方または両方は、全体的にまたは部分的に、透明および/または反射性であり、適切な電気信号の印加で、相対的に動くことが可能であり得る。一実装形態では、一方のプレートは、基板上に堆積された固定層を含み得、他方のプレートは、エアギャップによって固定層から分離された反射膜を含み得る。別のプレートに対するあるプレートの位置は、干渉変調器に入射する光の光学干渉を変化させることができる。干渉変調器デバイスは、広範囲のアプリケーションを有しており、特にディスプレイ能力がある製品の場合、既存の製品を改善し、新しい製品を作成する際に使用されることが予期される。

30

#### 【0005】

ハンドヘルドデバイスでのタッチスクリーンの使用の増加が、今ではディスプレイ、タッチパネルおよびカバーガラスを含む、モジュールの複雑さおよびコストの増加を引き起こしている。デバイス中の各層は、厚さを追加し、また、隣接する基板への取付けのために、コストがかかるガラス間結合ソリューションを必要とする。これらの問題は、反射型ディスプレイの場合、フロントライトも組み込まれる必要があるとき、モジュールの厚さとコストとを増すので、さらに悪化されることができる。

40

#### 【発明の概要】

#### 【0006】

本開示のシステム、方法、およびデバイスは、それぞれいくつかの革新的態様を有し、それらのうちの単一の態様が、単独で、本明細書で開示する望ましい属性を担当するわけではない。本明細書で説明するいくつかの実装形態は、タッチ感知、手書き入力および指

50

紋撮像のための、容量性技術の態様と抵抗性技術の態様とを組み合わせた、複合センサ (combined sensor) デバイスを与える。いくつかのそのような実装形態は、ディスプレイ上にオーバーレイされた多特徴 (multi-feature) ユーザ入力センサを可能にするために容量性技術と抵抗性技術とを組み合わせたタッチセンサを与える。

【 0 0 0 7 】

いくつかのそのような実装形態では、セルフオン、電子リーダ、またはタブレットコンピュータなど、コンシューマデバイスのカバーガラス装置が、付加的に、シングルタッチまたはマルチタッチセンサ、手書きまたはスタイラス入力デバイス、および / または指紋センサを有する、複合センサデバイスの一部として働く。カバーガラス装置は、2つ、3つまたはそれ以上の層を含み得る。カバーガラス装置を形成するために使用される基板は、実際のガラス、プラスチック、ポリマ、等々のような、様々な好適な実質的に透明な材料から形成され得る。タッチ、手書きおよび / または指紋検出能力を有するそのようなカバーガラス装置は、たとえば、ディスプレイ上にオーバーレイされ得る。

10

【 0 0 0 8 】

本開示で説明する主題の1つの革新的態様は、第1の実質的に透明な基板を含む装置に実装されることができる。第1の複数の実質的に透明な電極が、第1の実質的に透明な基板の第1の手書きおよびタッチセンサゾーン中に形成され得、第2の複数の実質的に透明な電極が、第1の実質的に透明な基板の第1の指紋センサゾーン中に形成され得る。第1の複数の抵抗器が、第1の複数の電極のうちの、全部ではないが、一部の上に形成され得、第2の複数の抵抗器が、第2の複数の電極上に形成され得る。本装置の手書きセンサゾーンは、第2の複数の電極上に形成された第2の複数の抵抗器を含み得る。

20

【 0 0 0 9 】

本装置は、第2の実質的に透明な基板を含み得る。第3の複数の実質的に透明な電極が、第2の実質的に透明な基板の第2の手書きおよびタッチセンサゾーン中に形成され得る。第4の複数の実質的に透明な電極が、第2の実質的に透明な基板の第2の指紋センサゾーン中に形成され得る。第4の複数の電極は、第2の複数の電極の間隔と実質的に同じである間隔を有し得、第4の複数の電極は、第2の複数の電極の第2の電極位置に対応する第1の電極位置を有し得る。本装置は、第2の複数の電極と第4の複数の電極との間に配設された力感知抵抗器材料を含み得る。

【 0 0 1 0 】

30

第1の複数の抵抗器は、第1の複数の電極の第1のインスタンス上に形成され得る。第1の複数の抵抗器は、第1の複数の電極の第2のインスタンス上には形成されなくても良い。第1の複数の電極の第2のインスタンスは、タッチセンサ電極として構成され得る。タッチセンサ電極は、第3の複数の電極と第1の複数の電極の第2のインスタンスとの間のキャパシタンスの変化を検出するように構成され得る。タッチセンサ電極は、投影容量性タッチセンサ電極として機能するように構成され得る。

【 0 0 1 1 】

第1の複数の電極の第1のインスタンスは、手書きセンサ電極として構成され得る。第1の複数の電極の第2のインスタンスは、第3の複数の電極と第1の複数の電極の第2のインスタンスとの間の距離の変化によって生じるキャパシタンスの変化を検出するように構成され得る。第1の複数の電極の第2のインスタンスは、加えられた力または圧力によって生じる第2の実質的に透明な基板の変位のアナログ変化を、キャパシタンスの検出された変化に従って判断するように構成され得る。第1の複数の電極の第1のインスタンスは、第3の複数の電極と第1の複数の電極の第1のインスタンスとの間の距離の変化によって生じる抵抗の変化を検出するように構成される。

40

【 0 0 1 2 】

本装置は、第1の複数の電極の第2のインスタンスから第2の基板まで延在する実質的に透明なエラストマ材料をも含み得る。いくつかの実装形態では、実質的に透明なエラストマ材料は、第1の複数の電極の第1のインスタンスから第2の基板まで延在しなくても良い。本装置は、第1の複数の電極と第3の複数の電極との間に配設された実質的に透明

50

な力感知抵抗器材料を含み得る。

【 0 0 1 3 】

本装置は、ディスプレイと、ディスプレイと通信するように構成されたプロセッサと、を含み得る。プロセッサは、画像データを処理するように構成され得る。本装置は、プロセッサと通信するように構成されたメモリデバイスをも含み得る。本装置は、ディスプレイに少なくとも1つの信号を送るように構成されたドライバ回路と、ドライバ回路に画像データの少なくとも一部分を送るように構成されたコントローラと、をも含み得る。本装置は、プロセッサに画像データを送るように構成された画像ソースモジュールを含み得る。画像ソースモジュールは、受信機、トランシーバ、および送信機のうちの少なくとも1つを含み得る。本装置は、入力データを受信することと、プロセッサに入力データを通信することと、を行うように構成された入力デバイスを含み得る。

10

【 0 0 1 4 】

本開示で説明する主題の別の革新的態様は、第1の実質的に透明な基板を含む代替装置に実装されることができる。第1の電極アレイが、第1の実質的に透明な基板の第1の手書きおよびタッチセンサゾーン中に形成され得る。第2の電極アレイが、第1の実質的に透明な基板の第1の指紋センサゾーン中に形成され得る。いくつかの実装形態では、第2の電極アレイは、第1の電極アレイよりも近接して離間され得る。しかしながら、他の実装形態では、第2の電極アレイは、第1の電極アレイよりも近接して離間されなくても良い。

【 0 0 1 5 】

20

第1の抵抗器が、第1の電極アレイのうちの、全部ではないが、一部の上に形成され得る。第2の抵抗器が第2の電極アレイ上に形成され得る。

【 0 0 1 6 】

本装置は、第2の実質的に透明な基板を含み得る。第3の電極アレイが、第2の実質的に透明な基板の第2の手書きおよびタッチセンサゾーン中に形成され得る。第4の電極アレイが、第2の実質的に透明な基板の第2の指紋センサゾーン中に形成され得る。第4の電極アレイは、第2の電極アレイの間隔と実質的に同じである間隔を有し得る。第4の電極アレイは、第2の電極アレイの第2の電極位置に対応する第1の電極位置を有し得る。

【 0 0 1 7 】

第1の抵抗器は、第1の電極アレイ中の電極の第1のインスタンス上に形成され得る。第1の抵抗器は、第1の電極アレイ中の電極の第2のインスタンス上には形成されなくても良い。電極の第2のインスタンスはタッチセンサ電極として構成され得る。本装置は、第3の電極アレイの電極と電極の第2のインスタンスとの間のキャパシタンスの変化を検出するように構成され得る。本装置は、投影容量性タッチセンサ動作のために構成され得る。電極の第1のインスタンスは手書きセンサ電極を含み得る。本装置は、第3の電極アレイの電極と電極の第2のインスタンスとの間の距離の変化によって生じるキャパシタンスの変化を検出するように構成され得る。本装置は、第3の電極アレイの電極と電極の第1のインスタンスとの間の距離の変化によって生じる抵抗の変化を検出するように構成され得る。

30

【 0 0 1 8 】

40

本開示で説明する主題の別の革新的態様は、第1の手書きおよびタッチセンサゾーン中に形成された第1の複数の実質的に透明な電極と、第1の指紋センサゾーン中に形成された第2の複数の実質的に透明な電極と、を有する第1の実質的に透明な基板を含む代替装置において実装され得る。第2の複数の電極は、実装形態に応じて、第1の複数の電極よりも近接して離間されても良いし離間されなくても良い。本装置は、第1の複数の電極のうちの、全部ではないが、一部の上に形成された第1の複数の抵抗器と、第2の複数の電極上に形成された第2の複数の抵抗器と、を含み得る。

【 0 0 1 9 】

本装置は、第2の手書きおよびタッチセンサゾーン中に形成された第3の複数の実質的に透明な電極と、第2の指紋センサゾーン中に形成された第4の複数の実質的に透明な電

50

極と、を有する第2の実質的に透明な基板を含み得る。第4の複数の電極は、第2の複数の電極の間隔と実質的に同じである間隔を有し得る。第4の複数の電極は、第2の複数の電極の電極位置に対応する電極位置を有し得る。

【0020】

本装置は、第2および第4の複数の実質的に透明な電極との通信のために構成されたセンサ制御システムを含み得る。センサ制御システムは、第2および第4の複数の実質的に透明な電極から受信した電気信号に従って指紋センサデータを処理するようにさらに構成され得る。

【0021】

センサ制御システムは、第1および第3の複数の実質的に透明な電極との通信のためにさらに構成され得る。センサ制御システムは、第1および第3の複数の実質的に透明な電極から受信した電気信号に従って手書きおよびタッチセンサデータを処理するようにさらに構成され得る。

【0022】

本装置は、ディスプレイと、ディスプレイと通信するように構成されたプロセッサと、を含み得る。プロセッサは、画像データを処理するように構成され得る。本装置は、プロセッサと通信するように構成されたメモリデバイスを含み得る。いくつかの実装形態では、センサ制御システムは、プロセッサを含む。別の実装形態では、センサ制御システムは、プロセッサとは別個であるが、プロセッサとの通信のために構成される。プロセッサは、少なくとも部分的に、センサ制御システムから受信した信号に従って、ディスプレイを制御するように構成され得る。プロセッサは、少なくとも部分的に、センサ制御システムから受信した信号に従って、ディスプレイへのアクセスを制御するように構成され得る。プロセッサは、少なくとも部分的に、センサ制御システムから受信したユーザ入力信号に従って、ディスプレイを制御するように構成され得る。

【0023】

本明細書で説明する主題の1つまたは複数の実装形態の詳細が、添付の図面および以下の説明において示されている。本概要で与えた例は、主にMEMSベースのディスプレイに関して説明されているが、本明細書で提供する概念は、液晶ディスプレイ、有機発光ダイオード(「OLED」)ディスプレイおよび電界放出ディスプレイなど、他のタイプのディスプレイに適用され得る。他の特徴、態様、および利点は、説明、図面、および特許請求の範囲から明らかになるであろう。以下の図の相対寸法は一定の縮尺で描かれていないことがあることに留意されたい。

【図面の簡単な説明】

【0024】

【図1】図1は、干渉変調器(IMOD)ディスプレイデバイスの一連のピクセル中の2つの隣接ピクセルを示す等角図の一例を示している。

【図2】図2は、3×3干渉変調器ディスプレイを組み込んだ電子デバイスを示すシステムブロック図の一例を示している。

【図3】図3は、図1の干渉変調器についての可動反射層位置対印加電圧を示す図の一例を示している。

【図4】図4は、様々なコモン電圧およびセグメント電圧が印加されたときの干渉変調器の様々な状態を示す表の一例を示している。

【図5A】図5Aは、図2の3×3干渉変調器ディスプレイにおけるディスプレイデータのフレームを示す図の一例を示している。

【図5B】図5Bは、図5Aに示すディスプレイデータのフレームを書き込むために使用され得るコモン信号およびセグメント信号についてのタイミング図の一例を示している。

【図6A】図6Aは、図1の干渉変調器ディスプレイの部分断面図の一例を示している。

【図6B】図6Bは、干渉変調器の異なる実装形態の断面図の例を示している。

【図6C】図6Cは、干渉変調器の異なる実装形態の断面図の例を示している。

【図6D】図6Dは、干渉変調器の異なる実装形態の断面図の例を示している。

【図 6 E】図 6 E は、干渉変調器の異なる実装形態の断面図の例を示している。

【図 7】図 7 は、干渉変調器のための製造プロセスを示す流れ図の一例を示している。

【図 8 A】図 8 A は、干渉変調器を製作する方法における様々な段階の断面概略図の例を示している。

【図 8 B】図 8 B は、干渉変調器を製作する方法における様々な段階の断面概略図の例を示している。

【図 8 C】図 8 C は、干渉変調器を製作する方法における様々な段階の断面概略図の例を示している。

【図 8 D】図 8 D は、干渉変調器を製作する方法における様々な段階の断面概略図の例を示している。

10

【図 8 E】図 8 E は、干渉変調器を製作する方法における様々な段階の断面概略図の例を示している。

【図 9 A】図 9 A は、カバーガラス上に形成されたセンサ電極の一例を示している。

【図 9 B】図 9 B は、カバーガラス上に形成されたセンサ電極の別の例を示している。

【図 10 A】図 10 A は、複合センサデバイスの断面図の一例を示している。

【図 10 B】図 10 B は、別の複合センサデバイスの断面図の例を示している。

【図 10 C】図 10 C は、別の複合センサデバイスの断面図の例を示している。

【図 10 D】図 10 D は、別の複合センサデバイスの断面図の例を示している。

【図 11 A】図 11 A は、高弾性率 (high-modulus) 圧縮性層および低弾性率 (low-modulus) 圧縮性層を有する複合センサデバイスの断面図の例を示している。

20

【図 11 B】図 11 B は、高弾性率圧縮性層および低弾性率圧縮性層を有する複合センサデバイスの断面図の例を示している。

【図 11 C】図 11 C は、高弾性率圧縮性層および低弾性率圧縮性層を有する複合センサデバイスの断面図の例を示している。

【図 11 D】図 11 D は、高弾性率圧縮性層および低弾性率圧縮性層を有する複合センサデバイスの断面図の例を示している。

【図 12】図 12 は、組合せタッチ、手書きおよび指紋センサを用いたカバーガラスを含むデバイスの一例を示している。

【図 13】図 13 は、力感知スイッチ実装形態の上面図の一例を示している。

【図 14】図 14 は、図 13 に示す力感知スイッチ実装形態の行を通る断面図の一例を示している。

30

【図 15 A】図 15 A は、図 13 および図 14 に示す実装形態のコンポーネントを表す回路図の一例を示している。

【図 15 B】図 15 B は、図 13 および図 14 に関係する別の実装形態のコンポーネントを表す回路図の一例を示している。

【図 16】図 16 は、複合センサデバイスのための製造プロセスを示す流れ図の一例を示している。

【図 17 A】図 17 A は、図 16 の製造プロセスの様々な段階中に部分的に形成された複合センサデバイスの例を示している。

【図 17 B】図 17 B は、図 16 の製造プロセスの様々な段階中に部分的に形成された複合センサデバイスの例を示している。

40

【図 17 C】図 17 C は、図 16 の製造プロセスの様々な段階中に部分的に形成された複合センサデバイスの例を示している。

【図 17 D】図 17 D は、図 16 の製造プロセスの様々な段階中に部分的に形成された複合センサデバイスの例を示している。

【図 18 A】図 18 A は、複合センサデバイスのハイレベルアーキテクチャを示すブロック図の一例を示している。

【図 18 B】図 18 B は、複合センサデバイスのための制御システムを示すブロック図の一例を示している。

【図 18 C】図 18 C は、複合センサデバイス中のセンセル (sense) のための物理的コ

50

ンポーネントおよびそれらの電氣的等価物の例示的な表現を示している。

【図 1 8 D】図 1 8 D は、複合センサデバイスの別のセンセルの一例を示している。

【図 1 8 E】図 1 8 E は、複合センサデバイス中のセンセルの等価回路コンポーネントを表す概略図の一例を示している。

【図 1 8 F】図 1 8 F は、手書きモードまたはスタイラスモード感知のために構成され得る複合センサデバイスのための演算増幅器回路の一例を示している。

【図 1 8 G】図 1 8 G は、タッチモード感知のために構成された図 1 8 F の演算増幅器回路の一例を示している。

【図 1 8 H】図 1 8 H は、クランプ回路を含む複合センサデバイスのための演算増幅器回路の一例を示している。

【図 1 8 I】図 1 8 I は、クランプ回路伝達関数の例を示している。

【図 1 8 J】図 1 8 J は、クランプ回路のための回路図の一例を示している。

【図 1 9】図 1 9 は、別の複合センサデバイスの一部分の断面図の一例を示している。

【図 2 0】図 2 0 は、複合センサデバイスのためのルーティングの上面図の一例を示している。

【図 2 1 A】図 2 1 A は、図 2 0 に示す複合センサデバイスを通る断面図の一例を示している。

【図 2 1 B】図 2 1 B は、ラップアラウンド実装形態の断面図の一例を示している。

【図 2 2】図 2 2 は、指紋ベースのユーザ認証プロセスを示す流れ図の一例を示している。

【図 2 3 A】図 2 3 A は、セキュアなコマーストランザクションを行うように構成され得るモバイルデバイスの一例を示している。

【図 2 3 B】図 2 3 B は、物理的アクセスアプリケーションのための指紋セキュアモバイルデバイスを使用することの一例を示している。

【図 2 4 A】図 2 4 A は、セキュアタブレットデバイスの一例を示している。

【図 2 4 B】図 2 4 B は、別のセキュアタブレットデバイスの一例を示している。

【図 2 5 A】図 2 5 A は、複合センサデバイスを含むディスプレイデバイスを示すシステムブロック図の例を示している。

【図 2 5 B】図 2 5 B は、複合センサデバイスを含むディスプレイデバイスを示すシステムブロック図の例を示している。

【発明を実施するための形態】

【0 0 2 5】

様々な図面中の同様の参照番号および名称は、同様の要素を示す。

【0 0 2 6】

以下の説明は、本開示の革新的態様について説明する目的で、いくつかの実装形態を対象とする。ただし、本明細書の教示が多数の異なる方法で適用され得ることを、当業者は容易に認識されよう。説明する実装形態は、動いていようと（たとえば、ビデオ）、静止していようと（たとえば、静止画像）、およびテキストであろうと、グラフィックであろうと、絵であろうと、画像を表示するように構成され得る任意のデバイスまたはシステムにおいて実装され得る。より詳細には、説明する実装形態は、限定はしないが、携帯電話、マルチメディアインターネット対応セルラ電話、モバイルテレビジョン受信機、ワイヤレスデバイス、スマートフォン、Blue tooth（登録商標）デバイス、携帯情報端末（PDA）、ワイヤレス電子メール受信機、ハンドヘルドまたはポータブルコンピュータ、ネットブック、ノートブック、スマートブック、タブレット、プリンタ、コピー機、スキャナ、ファクシミリデバイス、GPS 受信機/ナビゲータ、カメラ、MP3 プレーヤ、カムコーダ、ゲーム機、腕時計、クロック、計算器、テレビジョンモニタ、フラットパネルディスプレイ、電子リーディングデバイス（すなわち、電子リーダー）、コンピュータモニタ、自動車ディスプレイ（オドメータおよびスピードメータディスプレイなどを含む）、コックピットコントロールおよび/またはディスプレイ、カメラビューディスプレイ（車両における後部ビューカメラのディスプレイなど）、電子写真、電子ビルボードまた

10

20

30

40

50

は標示、プロジェクタ、アーキテクチャ構造物、電子レンジ、冷蔵庫、ステレオシステム、カセットレコーダーまたはプレーヤ、DVDプレーヤ、CDプレーヤ、VCR、ラジオ、ポータブルメモリチップ、洗濯機、乾燥機、洗濯機/乾燥機、パーキングメータ、(電気機械システム、マイクロ電気機械システム、および非MEMS適用例などにおける)パッケージング、審美構造物(たとえば、1つの宝飾品上の画像のディスプレイ)、ならびに様々なEMSデバイスなど、様々な電子デバイス中に含まれるかまたはそれらに関連付けられ得ると考えられる。また、本明細書の教示は、限定はしないが、電子スイッチングデバイス、無線周波フィルタ、センサ、加速度計、ジャイロスコープ、動き感知デバイス、磁力計、コンシューマエレクトロニクスのための慣性コンポーネント、コンシューマエレクトロニクス製品の部品、バラクタ、液晶デバイス、電気泳動デバイス、駆動方式、製造プロセスおよび電子テスト機器など、非ディスプレイ適用例において使用され得る。したがって、本教示は、単に図に示す実装形態に限定されるものではなく、代わりに、当業者に直ちに明らかになるであろう広い適用性を有する。

10

#### 【0027】

本明細書で説明するいくつかの実装形態は、タッチ感知、手書き入力のためのスタイラス検出、および指紋撮像のための、容量性技術の新規の態様と抵抗性技術の新規の態様とを組み合わせる。いくつかのそのような実装形態は、その少なくとも一部が、ディスプレイ上にオーバーレイされるかまたはさもなければディスプレイと組み合わせられ得る、カバーガラス装置に組み込まれる、複合センサデバイスを与える。カバーガラス装置は、2つ、3つまたはそれ以上の層を有し得る。いくつかの実装形態では、カバーガラス装置は、実質的に透明でフレキシブルな上側基板と、実質的に透明で比較的より堅い下側基板と、を含む。いくつかのそのような実装形態では、カバーガラス装置の下側基板は、ディスプレイ基板上にオーバーレイされ得る。別の実装形態では、カバーガラス装置の下側基板は、ディスプレイ基板であり得る。たとえば、カバーガラス装置の下側基板は、以下で説明するように、IMODデバイスがその上に作製されたのと同じ透明基板であり得る。

20

#### 【0028】

そのようなセンサデバイスの様々な実装形態が本明細書で説明される。いくつかの実装形態では、ディスプレイデバイスのカバーガラスは、シングルタッチまたはマルチタッチセンサとして、手書き(またはメモキャプチャ)入力デバイスとして、および指紋センサとして、働く。センサの機能および分解能は、カバーガラス上の特定のロケーションに合わせて調整され得る。いくつかのそのような実装形態では、指紋感知素子が配置されたエリアが、指紋検出だけでなく、手書きおよびタッチ機能をも提供し得る。いくつかの他の実装形態では、指紋センサは、指紋機能のみを提供する別個の高分解能ゾーンに分離され得る。いくつかの実装形態では、センサデバイスは、組合せタッチおよびスタイラス入力デバイスとして働く。様々な作製方法が、複合センサデバイスを含むデバイスを使用するための方法に加えて、本明細書で説明される。

30

#### 【0029】

本開示で説明する主題の特定の实装形態は、以下の潜在的な利点のうちの1つまたは複数を実現するように実装されることができる。本明細書で説明するいくつかの実装形態は、タッチ感知、手書き入力、および場合によっては指紋撮像のための、容量性技術の態様と抵抗性技術の態様とを組み合わせる。いくつかのそのような実装形態は、ディスプレイ上にオーバーレイされることができる多機能ユーザ入力センサを可能にするために、容量性技術と抵抗性技術とを組み合わせたタッチセンサを与える。複合センサデバイスのいくつかの実装形態は、何らかの従来の投影容量性タッチ(PCT: projected capacitive touch)ベースのデバイスにおける、カバーガラスとディスプレイガラスとの間に配設される中間タッチセンサ層を無くす。したがって、いくつかのそのような実装形態は、PCT技術および抵抗性技術の少なくともいくつかの欠点を緩和するかまたは無くすことができる。

40

#### 【0030】

ハイブリッドPCTおよびデジタル抵抗タッチ(DRT: digital resistive touch)

50

実装形態は、たとえば、D R T 態様を用いて、ディスプレイ上への細いスタイラス先端の押圧の検出を可能にしながら、P C T 態様を使用して、指によるディスプレイ上での極めて軽いブラッシングまたは近接したホバリングの検出をも可能にする。センサデバイスは、通電しているか通電していないかにかかわらず、任意の形態のスタイラスまたはペン入力を受け付けることができる。透明なまたは事実上透明な力感知抵抗器が、光学のおよび電氣的性能を改善するために、センセルの一部または全部の内部に含まれ得る。

#### 【 0 0 3 1 】

いくつかの実装形態によれば、複合センサ (combination sensor) は、それらのうちのいくつかは異なる基板上にあり得る、2 つ以上のパターニングされた層を含み得る。上側 (または外側) 基板は、たとえば、ポリエチレンテレフタレート (P E T)、ポリエチレンナフタレート (P E N)、ポリイミド、または同様の材料など、プラスチックから形成され得る。上側基板はまた、実質的に透明であり得、また、その下面 (underside) にパターニングされた酸化インジウムスズ (I T O) などの実質的に透明な導体を有し得る。下側基板は、別の好適な材料とともに、ガラスなどの実質的に透明な基板材料から形成され得る。実質的に透明な基板の上表面 (top surface) は、I T O などの実質的に透明な導体材料のパターニングされた層であることができる。いくつかの実装形態では、上側基板の下面上の導体と、下側基板の上側面 (upper side) 上の導体とは、ダイヤモンド形電極にパターニングされ、2 つの異なる層の各々の上の行または列として接続され得る。

#### 【 0 0 3 2 】

いくつかのそのような実装形態は、センサデバイスのフレキシブル上側基板が、信号線、電気接地、および電力のルーティングを可能にするために、延長部分上のパターニングされた金属被覆を有する、ラップアラウンド構成を含む。このフレキシブル上側基板は、カバーガラス装置の比較的より堅い下側基板のエッジの周りに巻かれ得る。接続ソケットを含む、1 つまたは複数の I C または受動コンポーネントが、コストおよび複雑さを低減するために、フレキシブル層上に取り付けられ得る。下側基板上のセンサ電極をアドレス指定する信号線が、フレキシブル上側基板の下面上の対応するパターンにルーティングされ、接続され得る。そのような実装形態は、集積回路および / または他のデバイスに上側層の信号線を電氣的に接続するためのフレックスケーブルの必要性を無くすという潜在的な利点を有する。その手法は、最終的なカバーガラス装置のいくつかのバージョンのためのベゼルレス構成を可能にする。

#### 【 0 0 3 3 】

作製方法は、下にあるディスプレイの光学的性能を増加させるために、主として透明な基板および材料を含む。作製プロセスは、センサデバイスの少なくとも一部分のためにフレキシブル基板を利用し、低コストのためのロールツーロール処理に役立ち得る。

#### 【 0 0 3 4 】

組合せセンサの上側部分と下側部分との間の近ブライアンとエラストマ層の使用は、スタイラスからの加えられた圧力または力に対する感度を増加させながら、所与のセンセルピッチについて横方向分解能を増加させることができる。エラストマ材料は、力感知抵抗器の包含のためのオープン領域を含み得る。エラストマ材料および F S R 材料の慎重な選択により、エアギャップに伴うことができる透過率の損失が、最小限に抑えられる。

#### 【 0 0 3 5 】

力感知スイッチとローカルキャパシタとのアレイが、ローカルキャパシタを関連する P C T 検出回路に接続するために使用され得るもので、その場合、各キャパシタは、力感知スイッチがスタイラスまたは指の押圧によって閉じられたとき、高いキャパシタンス増加を達成するように、薄い誘電体層で形成される。したがって、同じ P C T 検出回路が、指でタッチされたとき (タッチモード) の相互キャパシタンスの変化と、力感知スイッチが押下されたとき (スタイラスまたは指紋モード) のセンセルキャパシタンスの変化と、を検出するために、使用されることができる。

#### 【 0 0 3 6 】

組合せ多機能センサデバイスは、単一のタッチスクリーンが手書き入力および指紋認識

10

20

30

40

50

などの追加機能を実行することをできるようにする。いくつかの実装形態では、これらの複数の特徴は、ユーザ認証を介するセキュリティの増強を可能にし、手書きのより良いキャプチャと、ユーザインターフェースへのより対話型の手法と、を可能にする。センサデバイスを有するセルフォンなどのハンドヘルドモバイルデバイスは、トランザクションおよび物理的アクセスを可能にするためのユーザ認証のためのゲートウェイとしてモバイルデバイスを使用すること、トランザクションアプリケーションのための署名認識および送信のために手書き入力機能を使用すること、ならびに、学問の環境では生徒の、または企業の環境では従業員の、メモおよび他のドキュメントを自動的にキャプチャするために手書き入力特徴を使用すること、を含む、アプリケーションのアレイを可能にする。

#### 【0037】

いくつかのそのような実装形態では、別個のコントローラがセンサデバイスのために構成され得、または、そのコントローラはアプリケーションプロセッサの一部として含まれ得る。手書き、タッチおよび指紋検出のためのソフトウェアが、1つまたは複数のコントローラまたはアプリケーションプロセッサ上に含まれ得る。低い分解能、中間の分解能および高い分解能は、センセルのサブセットを走査することによって、あるいは線または列をアグリゲートすることによって、単一のセンサデバイスをを用いて取得されることができる。電力消費は、より大きいアレイとともにより高い分解能が必要とされるまで、センサピクセル（または行または列）が低電力小アレイとして機能するように、コントローラを使用してそれらのセンサピクセルを電氣的にアグリゲートすることによって、低減され得る。電力消費は、センサデバイスの部分または全部をオフにするか、コントローラの一部をオフにするか、または低減されたフレームレートで第1レベルスクリーニングを採用することによって、低減され得る。いくつかのそのような実装形態では、組合せPCTセンサおよびデジタル抵抗タッチ（DRT）センサは、キャパシタのパッシブアレイ（PCT）と抵抗スイッチのパッシブアレイ（DRT）とを有する。タッチセンサシステムとスタイラスセンサシステムは、概して、異なる感知技法を使用するが、共通の構造を用いたホリスティック手法は、PCB部品数を節約し、ASIC実装形態におけるエリアを低減し、電力を低減し、タッチサブシステムとスタイラスサブシステムとの間の隔離の必要を無くす。

#### 【0038】

説明する実装形態が適用され得る好適なEMSまたはMEMSデバイスの一例は反射型ディスプレイデバイスである。反射型ディスプレイデバイスは、光学干渉の原理を使用してそれに入射する光を選択的に吸収および/または反射するために干渉変調器（IMOD）を組み込むことができる。IMODは、吸収体、吸収体に対して可動である反射体、ならびに吸収体と反射体との間に画定された光共振キャビティを含むことができる。反射体は、2つ以上の異なる位置に移動され得、これは、光共振キャビティのサイズを変化させ、それにより干渉変調器の反射率に影響を及ぼすことがある。IMODの反射スペクトルは、かなり広いスペクトルバンドをもたらすことができ、そのスペクトルバンドは、異なる色を生成するために可視波長にわたってシフトされ得る。スペクトルバンドの位置は、光共振キャビティの厚さを変更することによって調整され得る。光共振キャビティを変更する1つの方法は、反射体の位置を変更することによる方法である。

#### 【0039】

図1は、干渉変調器（IMOD）ディスプレイデバイスの一連のピクセル中の2つの隣接ピクセルを示す等角図の一例を示している。IMODディスプレイデバイスは、1つまたは複数の干渉MEMSディスプレイ素子を含む。これらのデバイスでは、MEMSディスプレイ素子のピクセルは、明状態または暗状態のいずれかにあることができる。明（「緩和」、「開」または「オン」）状態では、ディスプレイ素子は、たとえば、ユーザに、入射可視光の大部分を反射する。逆に、暗（「作動」、「閉」または「オフ」）状態では、ディスプレイ素子は入射可視光をほとんど反射しない。いくつかの実装形態では、オン状態の光反射特性とオフ状態の光反射特性は逆にされ得る。MEMSピクセルは、黒および白に加えて、主に、カラーディスプレイを可能にする特定の波長において、反射するよ

10

20

30

40

50

うに構成され得る。

【0040】

I MODディスプレイデバイスは、I MODの行/列アレイを含むことができる。各I MODは、(光ギャップまたは光キャビティとも呼ばれる)エアギャップを形成するように互いから可変で制御可能な距離をおいて配置された反射層のペア、すなわち、可動反射層と固定部分反射層とを含むことができる。可動反射層は少なくとも2つの位置の間で移動され得る。第1の位置、すなわち、緩和位置では、可動反射層は、固定部分反射層から比較的大きい距離をおいて配置され得る。第2の位置、すなわち、作動位置では、可動反射層は、部分反射層により近接して配置され得る。それら2つの層から反射する入射光は、可動反射層の位置に応じて、強め合うようにまたは弱め合うように干渉し、各ピクセルについて全反射状態または無反射状態のいずれかを引き起こすことができる。いくつかの実装形態では、I MODは、作動していないときに反射状態にあり、可視スペクトル内の光を反射し得、また、作動しているときに暗状態にあり、可視範囲内の光を吸収し、および/または弱め合うようにそれに干渉し得る。ただし、いくつかの他の実装形態では、I MODは、作動していないときに暗状態にあり、作動しているときに反射状態にあり得る。いくつかの実装形態では、印加電圧の導入が、状態を変更するようにピクセルを駆動することができる。いくつかの他の実装形態では、印加電荷が、状態を変更するようにピクセルを駆動することができる。

10

【0041】

図1中のピクセルアレイの図示の部分は、2つの隣接する干渉変調器12(すなわち、I MODピクセル)を含む。(図示のような)左側のI MOD12では、可動反射層14が、部分反射層を含む光学スタック16から(設計パラメータに基づいてあらかじめ決定され得る)ある距離における緩和位置に示されている。左側のI MOD12の両端間に印加された電圧 $V_0$ は、可動反射層14の作動を引き起こすには不十分である。右側のI MOD12では、可動反射層14は、光学スタック16の近くの、それに隣接する、またはそれに接触する、作動位置に示されている。右側のI MOD12の両端間に印加された電圧 $V_{bias}$ は、可動反射層14を移動させるのに十分であり、それを作動位置に維持することができる。

20

【0042】

図1では、ピクセル12の反射特性が、概して、ピクセル12に入射する光を示す矢印13と、左側のピクセル12から反射する光15と、を用いて示されている。ピクセル12に入射する光13の大部分は透明基板20を透過され、光学スタック16に向かい得ることを、当業者は容易に認識されよう。光学スタック16に入射する光の一部分は光学スタック16の部分反射層を透過され得、一部分は反射され、透明基板20を通過して戻ることになる。光学スタック16を透過された光13の部分は、可動反射層14において反射され、透明基板20に向かって(およびそれを通して)戻り得る。光学スタック16の部分反射層から反射された光と可動反射層14から反射された光との間の(強め合うまたは弱め合う)干渉が、ピクセル12から反射される光15の(1つまたは複数の)波長を決定することになる。

30

【0043】

光学スタック16は、単一の層またはいくつかの層を含むことができる。その(1つまたは複数の)層は、電極層と、部分反射および部分透過層と、透明な誘電体層とのうちの1つまたは複数を含むことができる。いくつかの実装形態では、光学スタック16は、電気伝導性であり、部分的に透明で、部分的に反射性であり、たとえば、透明基板20上に上記の層のうちの1つまたは複数を堆積させることによって、作製され得る。電極層は、様々な金属、たとえば酸化インジウムスズ(ITO)など、様々な材料から形成され得る。部分反射層は、クロム(Cr)などの様々な金属、半導体、および誘電体など、部分的に反射性である様々な材料から形成され得る。部分反射層は、材料の1つまたは複数の層から形成され得、それらの層の各々は、単一の材料または材料の組合せから形成され得る。いくつかの実装形態では、光学スタック16は、光吸収体と電気導体の両方として働く

40

50

、金属または半導体の単一の半透明の膜（thickness）を含むことができるが、（たとえば、光学スタック 16 の、または I M O D の他の構造の）異なる、より電気伝導性の高い層または部分が、I M O D ピクセル間で信号をバスする（bus）ように働くことができる。光学スタック 16 は、1 つまたは複数の伝導性層または電気伝導性 / 光吸収層をカバーする、1 つまたは複数の絶縁層または誘電体層をも含むことができる。

【 0 0 4 4 】

いくつかの実装形態では、光学スタック 16 の（1 つまたは複数の）層は、平行ストリップにパターンニングされ得、以下でさらに説明するようなディスプレイデバイスにおける行電極を形成し得る。当業者によって理解されるように、「パターンニング」という用語は、本明細書では、マスキングプロセスならびにエッチングプロセスを指すために使用される。いくつかの実装形態では、アルミニウム（Al）などの高伝導性且つ反射性の材料が可動反射層 14 のために使用され得、これらのストリップはディスプレイデバイスにおける列電極を形成し得る。可動反射層 14 は、ポスト 18 の上面上に堆積された列を形成するための、（光学スタック 16 の行電極に直交する）1 つまたは複数の堆積された金属層の一連の平行ストリップとして形成され得、ポスト 18 間には介在する犠牲材料とが堆積され得る。犠牲材料がエッチング除去されると、画定されたギャップ 19 すなわち光キャビティが可動反射層 14 と光学スタック 16 との間に形成されることができる。いくつかの実装形態では、ポスト 18 間の間隔は約 1 ~ 1 0 0 0  $\mu\text{m}$  であり得、ギャップ 19 は約 1 0 , 0 0 0 オングストローム（ ）未満であり得る。

【 0 0 4 5 】

いくつかの実装形態では、I M O D の各ピクセルは、作動状態にあると緩和状態にあると、本質的に、固定反射層と可動反射層とによって形成されるキャパシタである。電圧が印加されないとき、可動反射層 14 は、可動反射層 14 と光学スタック 16 との間のギャップ 19 を有する、図 1 中の左側のピクセル 12 によって示されるような機械的に緩和した状態にとどまる。しかしながら、電位差、たとえば、電圧が、選択された行および列のうちの少なくとも 1 つに印加されたとき、対応するピクセルにおける行電極と列電極との交差部に形成されたキャパシタは帯電し、静電力がそれらの電極を引き合わせる。印加された電圧がしきい値を超える場合、可動反射層 14 は、変形し、光学スタック 16 の近くにまたはそれに対して移動することができる。光学スタック 16 内の誘電体層（図示せず）が、図 1 中の右側の作動ピクセル 12 によって示されるように、層 14 と層 16 との間の短絡を防ぎ、分離距離を制御し得る。その挙動は、印加電位差の極性にかかわらず同じである。いくつかの事例ではアレイ中の一連のピクセルが「行」または「列」と呼ばれ得るが、一方の方向を「行」と呼び、他方の方向を「列」と呼ぶことは恣意的であることを、当業者は容易に理解されよう。言い換えれば、いくつかの配向では、行は列と見なされ得、列は行であると見なされ得る。さらに、ディスプレイ素子は、直交する行および列に一様に配置されるか（「アレイ」）、または、たとえば、互いに対して一定の位置オフセットを有する、非線形構成で配置され得る（「モザイク」）。「アレイ」および「モザイク」という用語は、いずれかの構成を指し得る。したがって、ディスプレイは、「アレイ」または「モザイク」を含むものとして言及されるが、その素子自体は、いかなる事例においても、互いに直交して配置される必要がなく、または一様な分布で配設される必要がなく、非対称形状および不均等に分布された素子を有する配置を含み得る。

【 0 0 4 6 】

図 2 は、3 × 3 干渉変調器ディスプレイを組み込んだ電子デバイスを示すシステムブロック図の一例を示している。電子デバイスは、1 つまたは複数のソフトウェアモジュールを実行するように構成され得るプロセッサ 21 を含む。オペレーティングシステムを実行することに加えて、プロセッサ 21 は、ウェブブラウザ、電話アプリケーション、電子メールプログラム、または他のソフトウェアアプリケーションを含む、1 つまたは複数のソフトウェアアプリケーションを実行するように構成され得る。

【 0 0 4 7 】

プロセッサ 21 は、アレイドライバ 22 と通信するように構成され得る。アレイドライ

10

20

30

40

50

バ２２は、たとえば、ディスプレイアレイまたはパネル３０に、信号を与える行ドライバ回路２４と列ドライバ回路２６とを含むことができる。図２には、図１に示したＩＭＯＤディスプレイデバイスの断面が線１－１によって示されている。図２は明快のためにＩＭＯＤの３×３アレイを示しているが、ディスプレイアレイ３０は、極めて多数のＩＭＯＤを含むことができ、列におけるＩＭＯＤの数とは異なる数のＩＭＯＤを行において有し得、その逆も同様である。

#### 【００４８】

図３は、図１の干渉変調器についての可動反射層位置対印加電圧を示す図の一例を示している。ＭＥＭＳ干渉変調器の場合、行／列（すなわち、コモン／セグメント）書き込みプロセスが、図３に示すこれらのデバイスのヒステリシス特性を利用し得る。干渉変調器は、可動反射層すなわちミラーに緩和状態から作動状態に変更させるために、たとえば、約１０ボルトの電位差を必要とし得る。電圧がその値から低減されると、電圧が低下して、たとえば、１０ボルトより下に戻ったとき、可動反射層はその状態を維持するが、電圧が２ボルトより下に低下するまで、可動反射層は完全には緩和しない。したがって、図３に示すように、デバイスが緩和状態または作動状態のいずれかで安定する印加電圧のウィンドウがある、電圧の範囲、約３～７ボルトが存在する。これは、本明細書では「ヒステリシスウィンドウ」または「安定性ウィンドウ」と呼ばれる。図３のヒステリシス特性を有するディスプレイアレイ３０の場合、行／列書き込みプロセスは、一度に１つまたは複数の行をアドレス指定するように設計され得、その結果、所与の行のアドレス指定中に、作動されるべきアドレス指定された行におけるピクセルは、約１０ボルトの電圧差にさらされ、緩和されるべきピクセルは、ほぼ０ボルトの電圧差にさらされる。アドレス指定後に、それらのピクセルは、それらが前のストローク状態にとどまるように、約５ボルトの定常状態またはバイアス電圧差にさらされる。この例では、アドレス指定された後に、各ピクセルは、約３～７ボルトの「安定性ウィンドウ」内の電位差を経験する。このヒステリシス特性の特徴は、たとえば図１に示した、ピクセル設計が、同じ印加電圧条件下で作動または緩和のいずれかの既存の状態に安定したままであることを可能にする。各ＩＭＯＤピクセルは、作動状態にあると緩和状態にあると、本質的に、固定反射層と可動反射層とによって形成されるキャパシタであるので、この安定状態は、電力を実質的に消費するかまたは失うことなしに、ヒステリシスウィンドウ内の定常電圧において保持されることができる。その上、印加電圧電位が実質的に固定のままである場合、電流は本質的にほとんどまたは全くＩＭＯＤピクセルに流れ込まない。

#### 【００４９】

いくつかの実装形態では、所与の行におけるピクセルの状態の所望の変化（もしあれば）に従って、列電極のセットに沿って「セグメント」電圧の形態のデータ信号を印加することによって、画像のフレームが作成され得る。フレームが一度に１行書き込まれるように、アレイの各行が順次アドレス指定され得る。第１の行におけるピクセルに所望のデータを書き込むために、第１の行におけるピクセルの所望の状態に対応するセグメント電圧が列電極上に印加されることができ、特定の「コモン」電圧または信号の形態の第１の行パルスが第１の行電極に印加されることができ、セグメント電圧のセットは次に、第２の行におけるピクセルの状態の所望の変化（もしあれば）に対応するように変更されることができ、第２のコモン電圧が第２の行電極に印加されることができ、いくつかの実装形態では、第１の行におけるピクセルは、列電極に沿って印加されたセグメント電圧の変化による影響を受けず、第１のコモン電圧行パルス中にそれらのピクセルが設定された状態にとどまる。このプロセスは、画像フレームを生成するために、一連の行全体、または代替的に、一連の列全体について、逐次方式で繰り返され得る。フレームは、何らかの所望の数のフレーム毎秒でこのプロセスを断続的に反復することによって、新しい画像データでリフレッシュおよび／または更新されることができる。

#### 【００５０】

各ピクセルの両端間に印加されるセグメント信号とコモン信号の組合せ（すなわち、各ピクセルの両端間の電位差）が、各ピクセルの得られる状態を決定する。図４は、様々な

コモン電圧およびセグメント電圧が印加されたときの干渉変調器の様々な状態を示す表の一例を示している。当業者によって容易に理解されるように、「セグメント」電圧は、列電極または行電極のいずれかに印加され得、「コモン」電圧は、列電極または行電極のうちの他方に印加され得る。

#### 【0051】

図4に（ならびに図5Bに示すタイミング図に）示すように、開放電圧 $V_{C_{REL}}$ がコモンラインに沿って印加されたとき、コモンラインに沿ったすべての干渉変調器素子は、セグメントラインに沿って印加された電圧、すなわち、高いセグメント電圧 $V_{S_H}$ および低いセグメント電圧 $V_{S_L}$ にかかわらず、代替的に開放または非作動状態と呼ばれる、緩和状態に入れられることになる。特に、開放電圧 $V_{C_{REL}}$ がコモンラインに沿って印加されると、そのピクセルのための対応するセグメントラインに沿って高いセグメント電圧 $V_{S_H}$ が印加されたときも、低いセグメント電圧 $V_{S_L}$ が印加されたときも、変調器の両端間の潜在的な電圧（代替的にピクセル電圧と呼ばれる）は緩和ウィンドウ（図3参照。開放ウィンドウとも呼ばれる）内にある。

10

#### 【0052】

高い保持電圧 $V_{C_{HOLD\_H}}$ または低い保持電圧 $V_{C_{HOLD\_L}}$ のような保持電圧がコモンライン上に印加されたとき、干渉変調器の状態は一定のままであることになる。たとえば、緩和 $IMOD$ は緩和位置にとどまることになり、作動 $IMOD$ は作動位置にとどまることになる。保持電圧は、対応するセグメントラインに沿って高いセグメント電圧 $V_{S_H}$ が印加されたときも、低いセグメント電圧 $V_{S_L}$ が印加されたときも、ピクセル電圧が安定性ウィンドウ内にとどまることになるように、選択され得る。したがって、セグメント電圧スイング、すなわち、高い $V_{S_H}$ と低いセグメント電圧 $V_{S_L}$ との間の差は、正または負のいずれかの安定性ウィンドウの幅よりも小さい。

20

#### 【0053】

高いアドレス指定電圧 $V_{C_{ADD\_H}}$ または低いアドレス指定電圧 $V_{C_{ADD\_L}}$ のようなアドレス指定または作動電圧がコモンライン上に印加されたとき、それぞれのセグメントラインに沿ったセグメント電圧の印加によって、データがそのコモンラインに沿った変調器に選択的に書き込まれることができる。セグメント電圧は、作動が印加されたセグメント電圧に依存するように選択され得る。アドレス指定電圧がコモンラインに沿って印加されたとき、一方のセグメント電圧の印加は、安定性ウィンドウ内のピクセル電圧をもたらし、ピクセルが非作動のままであることを引き起こすことになる。対照的に、他方のセグメント電圧の印加は、安定性ウィンドウを越えるピクセル電圧をもたらし、ピクセルの作動をもたらしことになる。作動を引き起こす特定のセグメント電圧は、どのアドレス指定電圧が使用されるかに応じて変動することができる。いくつかの実装形態では、高いアドレス指定電圧 $V_{C_{ADD\_H}}$ がコモンラインに沿って印加されたとき、高いセグメント電圧 $V_{S_H}$ の印加は、変調器がその現在位置にとどまることを引き起こすことができ、低いセグメント電圧 $V_{S_L}$ の印加は、変調器の作動を引き起こすことができる。当然の結果として、低いアドレス指定電圧 $V_{C_{ADD\_L}}$ が印加されたとき、セグメント電圧の影響は反対であることができ、高いセグメント電圧 $V_{S_H}$ は変調器の作動を引き起こし、低いセグメント電圧 $V_{S_L}$ は変調器の状態に影響しない（すなわち、安定したままである）。

30

40

#### 【0054】

いくつかの実装形態では、常に変調器の両端間で同じ極性電位差を引き起こす保持電圧、アドレス電圧、およびセグメント電圧が使用され得る。いくつかの他の実装形態では、変調器の電位差の極性を交番する信号が使用されることができる。変調器の両端間の極性の交番（すなわち、書込みプロシージャの極性の交番）は、単一の極性の反復書込み動作後に起こることがある電荷蓄積を低減または抑止し得る。

#### 【0055】

図5Aは、図2の $3 \times 3$ 干渉変調器ディスプレイにおけるディスプレイデータのフレームを示す図の一例を示している。図5Bは、図5Aに示すディスプレイデータのフレームを書き込むために使用され得るコモン信号およびセグメント信号についてのタイミング図

50

の一例を示している。それらの信号は、たとえば、図 2 の  $3 \times 3$  アレイに印加されることができ、これは、図 5 A に示すライン時間 6 0 e ディスプレイ配置を最終的にもたすことになるだろう。図 5 A における作動知友の変調器は暗状態にあり、すなわち、その状態では、反射光の実質的部分が、たとえば、閲覧者に、暗い外観をもたらすように可視スペクトルの外にある。図 5 A に示すフレームを書き込むより前は、ピクセルは任意の状態にあることができるが、図 5 B のタイミング図に示す書き込みプロシージャは、各変調器が、第 1 のライン時間 6 0 a の前に、開放されており、非作動状態に属すると仮定する。

【 0 0 5 6 】

第 1 のライン時間 6 0 a 中に、開放電圧 7 0 がコモンライン 1 上に印加され、コモンライン 2 上に印加される電圧が、高い保持電圧 7 2 において始まり、開放電圧 7 0 に移動し、低い保持電圧 7 6 がコモンライン 3 に沿って印加される。したがって、コモンライン 1 に沿った変調器 ( コモン 1 , セグメント 1 )、( 1 , 2 ) および ( 1 , 3 ) は、第 1 のライン時間 6 0 a の持続時間の間、緩和または非作動状態にとどまり、コモンライン 2 に沿った変調器 ( 2 , 1 )、( 2 , 2 ) および ( 2 , 3 ) は、緩和状態に移動することになり、コモンライン 3 に沿った変調器 ( 3 , 1 )、( 3 , 2 ) および ( 3 , 3 ) は、それらの前の状態にとどまることになる。図 4 を参照すると、コモンライン 1、2 または 3 のいずれも、ライン時間 6 0 a 中に作動を引き起こす電圧レベルにさらされていないので ( すなわち、 $V_{C\_REL}$  - 緩和、および  $V_{C\_HOLD\_L}$  - 安定 )、セグメントライン 1、2 および 3 に沿って印加されたセグメント電圧は、干渉変調器の状態に影響しないことになる。

【 0 0 5 7 】

第 2 のライン時間 6 0 b 中に、コモンライン 1 上の電圧は高い保持電圧 7 2 に移動し、コモンライン 1 に沿ったすべての変調器は、アドレス指定または作動電圧がコモンライン 1 上に印加されなかったので、印加されたセグメント電圧にかかわらず、緩和状態にとどまる。コモンライン 2 に沿った変調器は、開放電圧 7 0 の印加により、緩和状態にとどまり、コモンライン 3 に沿った変調器 ( 3 , 1 )、( 3 , 2 ) および ( 3 , 3 ) は、コモンライン 3 に沿った電圧が開放電圧 7 0 に移動するとき、緩和することになる。

【 0 0 5 8 】

第 3 のライン時間 6 0 c 中に、コモンライン 1 は、コモンライン 1 上に高いアドレス電圧 7 4 を印加することによってアドレス指定される。このアドレス電圧の印加中に低いセグメント電圧 6 4 がセグメントライン 1 および 2 に沿って印加されるので、変調器 ( 1 , 1 ) および ( 1 , 2 ) の両端間のピクセル電圧は変調器の正の安定性ウィンドウの上端よりも大きく ( すなわち、電圧差は、あらかじめ定義されたしきい値を超えた )、変調器 ( 1 , 1 ) および ( 1 , 2 ) は作動される。逆に、高いセグメント電圧 6 2 がセグメントライン 3 に沿って印加されるので、変調器 ( 1 , 3 ) の両端間のピクセル電圧は、変調器 ( 1 , 1 ) および ( 1 , 2 ) のピクセル電圧よりも小さく、変調器の正の安定性ウィンドウ内にとどまり、したがって変調器 ( 1 , 3 ) は緩和したままである。また、ライン時間 6 0 c 中に、コモンライン 2 に沿った電圧は低い保持電圧 7 6 に減少し、コモンライン 3 に沿った電圧は開放電圧 7 0 にとどまり、コモンライン 2 および 3 に沿った変調器を緩和位置のままにする。

【 0 0 5 9 】

第 4 のライン時間 6 0 d 中に、コモンライン 1 上の電圧は、高い保持電圧 7 2 に戻り、コモンライン 1 に沿った変調器を、それらのそれぞれのアドレス指定された状態のままにする。コモンライン 2 上の電圧は低いアドレス電圧 7 8 に減少される。高いセグメント電圧 6 2 がセグメントライン 2 に沿って印加されるので、変調器 ( 2 , 2 ) の両端間のピクセル電圧は、変調器の負の安定性ウィンドウの下側端部を下回り、変調器 ( 2 , 2 ) が作動することを引き起こす。逆に、低いセグメント電圧 6 4 がセグメントライン 1 および 3 に沿って印加されるので、変調器 ( 2 , 1 ) および ( 2 , 3 ) は緩和位置にとどまる。コモンライン 3 上の電圧は、高い保持電圧 7 2 に増加し、コモンライン 3 に沿った変調器を緩和状態のままにする。次いで、コモンライン 2 上の電圧は、低い保持電圧 7 6 に遷移して戻る。

## 【 0 0 6 0 】

最後に、第 5 のライン時間 6 0 e 中に、コモンライン 1 上の電圧は高い保持電圧 7 2 にとどまり、コモンライン 2 上の電圧は低い保持電圧 7 6 にとどまり、コモンライン 1 および 2 に沿った変調器を、それらのそれぞれのアドレス指定された状態のままにする。コモンライン 3 上の電圧は、コモンライン 3 に沿った変調器をアドレス指定するために、高いアドレス電圧 7 4 に増加する。低いセグメント電圧 6 4 がセグメントライン 2 および 3 上に印加されるので、変調器 ( 3 , 2 ) および ( 3 , 3 ) は作動するが、セグメントライン 1 に沿って印加された高いセグメント電圧 6 2 は、変調器 ( 3 , 1 ) が緩和位置にとどまることを引き起こす。したがって、第 5 のライン時間 6 0 e の終わりに、3 × 3 ピクセルアレイは、図 5 A に示す状態にあり、他のコモンライン ( 図示せず ) に沿った変調器がアドレス指定されているときに起こり得るセグメント電圧の変動にかかわらず、保持電圧がコモンラインに沿って印加される限り、その状態にとどまることになる。

10

## 【 0 0 6 1 】

図 5 B のタイミング図では、所与の書込みプロシージャ ( すなわち、ライン時間 6 0 a ~ 6 0 e ) は、高い保持およびアドレス電圧、または低い保持およびアドレス電圧のいずれかの使用を含むことができる。書込みプロシージャが所与のコモンラインについて完了されると ( また、コモン電圧が、作動電圧と同じ極性を有する保持電圧に設定されると ) 、ピクセル電圧は、所与の安定性ウィンドウ内にとどまり、開放電圧がそのコモンライン上に印加されるまで、緩和ウィンドウを通過しない。さらに、各変調器が、変調器をアドレス指定するより前に書込みプロシージャの一部として開放されるので、開放時間ではなく変調器の作動時間が、必要なライン時間を決定し得る。詳細には、変調器の開放時間が作動時間よりも大きい実装形態では、開放電圧は、図 5 B に示すように、単一のライン時間よりも長く印加され得る。いくつかの他の実装形態では、コモンラインまたはセグメントラインに沿って印加される電圧が、異なる色の変調器など、異なる変調器の作動電圧および開放電圧の変動を相殺するように変動し得る。

20

## 【 0 0 6 2 】

上記に記載した原理に従って動作する干渉変調器の構造の詳細は大きく異なり得る。たとえば、図 6 A ~ 図 6 E は、可動反射層 1 4 とその支持構造とを含む、干渉変調器の異なる実装形態の断面図の例を示している。図 6 A は、金属材料のストリップ、すなわち、可動反射層 1 4 が、基板 2 0 から直角に延在する支持体 1 8 上に堆積される、図 1 の干渉変調器ディスプレイの部分断面図の一例を示している。図 6 B では、各 I M O D の可動反射層 1 4 は、概して形状が正方形または長方形であり、コーナーにおいてまたはその近くでテザー 3 2 に接して支持体に取り付けられる。図 6 C では、可動反射層 1 4 は、概して形状が正方形または長方形であり、フレキシブルな金属を含み得る変形可能層 3 4 から吊るされる。変形可能層 3 4 は、可動反射層 1 4 の外周の周りで基板 2 0 に直接または間接的に接続することができる。これらの接続は、本明細書では支持ポストと呼ばれる。図 6 C に示す実装形態は、変形可能層 3 4 によって行われる可動反射層 1 4 の機械的機能からのその光学的機能の分離から派生する追加の利益を有する。この分離は、反射層 1 4 のために使用される構造設計および材料と、変形可能層 3 4 のために使用される構造設計および材料とが、互いとは無関係に最適化されることを可能にする。

30

40

## 【 0 0 6 3 】

図 6 D は、可動反射層 1 4 が反射副層 1 4 a を含む、I M O D の別の例を示している。可動反射層 1 4 は、支持ポスト 1 8 などの支持構造上に載る。支持ポスト 1 8 は、たとえば、可動反射層 1 4 が緩和位置にあるとき、可動反射層 1 4 と光学スタック 1 6 との間にギャップ 1 9 が形成されるように、下側静止電極 ( すなわち、図示の I M O D における光学スタック 1 6 の一部 ) からの可動反射層 1 4 の分離を可能にする。可動反射層 1 4 は、電極として働くように構成され得る伝導性層 1 4 c と、支持層 1 4 b とをも含むことができる。この例では、伝導性層 1 4 c は、基板 2 0 から遠位にある支持層 1 4 b の一方の面に配設され、反射副層 1 4 a は、基板 2 0 の近位にある支持層 1 4 b の他方の面に配設される。いくつかの実装形態では、反射副層 1 4 a は、伝導性であることがあり、支持層 1

50

4 bと光学スタック16との間に配設されることができ。支持層14bは、誘電材料、たとえば、酸化窒化ケイ素(SiON)または二酸化ケイ素(SiO<sub>2</sub>)の、1つまたは複数の層を含むことができる。いくつかの実装形態では、支持層14bは、たとえば、SiO<sub>2</sub>/SiON/SiO<sub>2</sub>層スタックなど、複数の層のスタックであり得る。反射副層14aと伝導性層14cのいずれかまたは両方は、たとえば、約0.5%の銅(Cu)または別の反射金属材料を用いた、アルミニウム(Al)合金を含むことができる。誘電支持層14bの上および下で伝導性層14a、14cを採用することは、応力のバランスをとり、伝導の向上を与えることができる。いくつかの実装形態では、反射副層14aおよび伝導性層14cは、可動反射層14内の特定の応力プロファイルを達成することなど、様々な設計目的で、異なる材料から形成され得る。

10

#### 【0064】

図6Dに示すように、いくつかの実装形態はブラックマスク構造23をも含むことができる。ブラックマスク構造23は、周辺光または迷光を吸収するために、光学不活性領域において(たとえば、ピクセル間にまたはポスト18の下に)形成され得る。ブラックマスク構造23はまた、光がディスプレイの不活性部分から反射されることまたはそれを透過されることを抑止し、それによりコントラスト比を増加させることによって、ディスプレイデバイスの光学的特性を改善することができる。さらに、ブラックマスク構造23は、伝導性であり、電氣的バス層として機能するように構成され得る。いくつかの実装形態では、行電極は、接続された行電極の抵抗を低減するために、ブラックマスク構造23に接続され得る。ブラックマスク構造23は、堆積およびパターニング技法を含む様々な方法を使用して形成され得る。ブラックマスク構造23は1つまたは複数の層を含むことができる。たとえば、いくつかの実装形態では、ブラックマスク構造23は、光吸収体として働くモリブデンクロム(MoCr)層と、SiO<sub>2</sub>層と、反射体およびバス層として働くアルミニウム合金と、を含み、それぞれ、約30~80、500~1000、および500~6000の範囲内の厚さである。1つまたは複数の層は、たとえば、MoCr層およびSiO<sub>2</sub>層の場合は、カーボンテトラフルオロメタン(CF<sub>4</sub>)および/または酸素(O<sub>2</sub>)、ならびにアルミニウム合金層の場合は、塩素(Cl<sub>2</sub>)および/または三塩化ホウ素(BCl<sub>3</sub>)を含む、フォトリソグラフィおよびドライエッチングを含む、様々な技法を使用してパターニングされ得る。いくつかの実装形態では、ブラックマスク23はエタロンまたは干渉スタック構造であり得る。そのような干渉スタックブラックマスク構造23では、伝導性吸収体は、各行または列の光学スタック16における下側静止電極間で信号を送信するかまたは信号をバスするために使用され得る。いくつかの実装形態では、スペーサ層35が、概して、ブラックマスク23中の伝導性層から吸収層16aを電氣的に絶縁するのに、役立つことができる。

20

30

#### 【0065】

図6Eは、可動反射層14が自立している、IMODの別の例を示している。図6Dとは対照的に、図6Eの実装形態は支持ポスト18を含まない。代わりに、可動反射層14は、複数のロケーションにおいて、下にある光学スタック16に接触し、可動反射層14の湾曲は、干渉変調器の両端間の電圧が作動を引き起こすには不十分であるとき、可動反射層14が図6Eの非作動位置に戻るといふ、十分な支持を与える。複数のいくつかの異なる層を含んでいることがある光学スタック16は、ここでは明快のために、光吸収体16aと誘電体16bとを含む状態で示されている。いくつかの実装形態では、光吸収体16aは、固定電極としても、部分反射層としても働き得る。

40

#### 【0066】

図6A~図6Eに示す実装形態などの実装形態では、IMODは直視型デバイスとして機能し、直視型デバイスでは、画像が、透明基板20の正面、すなわち、変調器が配置された面の反対の面から、閲覧される。これらの実装形態では、デバイスの背面部分(すなわち、たとえば、図6Cに示す変形可能層34を含む、可動反射層14の背後のディスプレイデバイスの任意の部分)は、反射層14がデバイスのそれらの部分を光学的に遮蔽するので、ディスプレイデバイスの画質に影響を及ぼすことまたは悪影響を及ぼすことなし

50

に、構成され、作用され得る。たとえば、いくつかの実装形態では、バス構造（図示せず）が可動反射層 14 の背後に含まれ得、これは、電圧アドレス指定およびそのようなアドレス指定に起因する移動など、変調器の電気機械的特性から変調器の光学的特性を分離する能力を与える。さらに、図 6 A ~ 図 6 E の実装形態は、パターンニングなどの処理を簡略化することができる。

#### 【0067】

図 7 は、干渉変調器のための製造プロセス 80 を示す流れ図の一例を示しており、図 8 A ~ 図 8 E は、そのような製造プロセス 80 の対応する段階の断面概略図の例を示している。いくつかの実装形態では、製造プロセス 80 は、図 7 に示されていない他のブロックに加えて、たとえば、図 1 および図 6 に示す一般的なタイプの干渉変調器を製造するために実装され得る。図 1、図 6 および図 7 を参照すると、プロセス 80 は、基板 20 上での光学スタック 16 の形成を伴うブロック 82 において開始する。図 8 A は、基板 20 上で形成されたそのような光学スタック 16 を示している。基板 20 は、ガラスまたはプラスチックなどの透明基板であり得、それは、フレキシブルであるかまたは比較的固く曲がらないことがあり、光学スタック 16 の効率的な形成を可能にするために、事前準備プロセス、たとえば、洗浄にかけられていることができる。上記で説明したように、光学スタック 16 は、電気伝導性であり、部分的に透明で、部分的に反射性であることができ、たとえば、透明基板 20 上に、所望の特性を有する 1 つまたは複数の層を堆積させることによって、作製され得る。図 8 A では、光学スタック 16 は、副層 16 a および 16 b を有する多層構造を含むが、いくつかの他の実装形態では、より多いまたはより少ない副層が含まれ得る。いくつかの実装形態では、副層 16 a、16 b のうちの 1 つは、組み合わせられた導体 / 吸収体副層 16 a など、光吸収特性と伝導特性の両方で構成され得る。さらに、副層 16 a、16 b のうちの 1 つまたは複数の、平行ストリップにパターンニングされ得、ディスプレイデバイスにおける行電極を形成し得る。そのようなパターンニングは、当技術分野で知られているマスキングおよびエッチングプロセスまたは別の好適なプロセスによって実行され得る。いくつかの実装形態では、副層 16 a、16 b のうちの 1 つは、1 つまたは複数の金属層（たとえば、1 つまたは複数の反射層および / または伝導性層）上で堆積された副層 16 b など、絶縁層または誘電体層であり得る。さらに、光学スタック 16 は、ディスプレイの行を形成する個々の平行ストリップにパターンニングされ得る。

#### 【0068】

プロセス 80 はブロック 84 において続き、光学スタック 16 上での犠牲層 25 の形成を伴う。犠牲層 25 は、キャビティ 19 を形成するために後で（たとえば、ブロック 90 において）除去され、したがって、犠牲層 25 は、図 1 に示した得られた干渉変調器 12 には示されていない。図 8 B は、光学スタック 16 上で形成された犠牲層 25 を含む、部分的に作製されたデバイスを示している。光学スタック 16 上での犠牲層 25 の形成は、後続の除去後に、所望の設計サイズを有するギャップまたはキャビティ 19（図 1 および図 8 E も参照）を与えるように選択された厚さの、モリブデン（Mo）またはアモルファスシリコン（Si）など、フッ化キセノン（XeF<sub>2</sub>）エッチング可能材料の堆積を含み得る。犠牲材料の堆積は、物理蒸着（PVD、たとえば、スパッタリング）、プラズマ強化化学蒸着（PECVD）、熱化学蒸着（熱CVD）、またはスピンコーティングなど、堆積技法を使用して行われ得る。

#### 【0069】

プロセス 80 はブロック 86 において続き、支持構造、たとえば、図 1、図 6 および図 8 C に示すポスト 18 の形成を伴う。ポスト 18 の形成は、支持構造開口を形成するために犠牲層 25 をパターンニングすることと、次いで、PVD、PECVD、熱CVD、またはスピンコーティングなど、堆積方法を使用して、ポスト 18 を形成するために開口中に材料（たとえば、ポリマまたは無機材料、たとえば、酸化ケイ素）を堆積させることとを含み得る。いくつかの実装形態では、犠牲層中に形成された支持構造開口は、ポスト 18 の下側端部が図 6 A に示すように基板 20 に接触するように、犠牲層 25 と光学スタック 16 の両方を貫いて、下にある基板 20 まで延在することがある。代替的に、図 8 C に示

すように、犠牲層 25 中に形成された開口は、犠牲層 25 は通るが、光学スタック 16 は通らないで、延在することがある。たとえば、図 8 E は、光学スタック 16 の上側表面と接触している支持ポスト 18 の下側端部を示している。ポスト 18、または他の支持構造は、犠牲層 25 上で支持構造材料の層を堆積させることと、犠牲層 25 中の開口から離れて配置された支持構造材料の部分をパターニングすることとによって形成され得る。支持構造は、図 8 C に示すように開口内に配置され得るが、少なくとも部分的に、犠牲層 25 の一部分の上で延在することもある。上述のように、犠牲層 25 および / または支持ポスト 18 のパターニングは、パターニングおよびエッチングプロセスによって実行され得るが、代替エッチング方法によっても実行され得る。

#### 【0070】

プロセス 80 はブロック 88 において続き、図 1、図 6 および図 8 D に示す可動反射層 14 などの可動反射層または膜の形成を伴う。可動反射層 14 は、1 つまたは複数のパターニング、マスキング、および / またはエッチングステップとともに、1 つまたは複数の堆積ステップ、たとえば、反射層（たとえば、アルミニウム、アルミニウム合金）堆積を採用することによって、形成され得る。可動反射層 14 は、電気伝導性であり、電気伝導性層と呼ばれることができる。いくつかの実装形態では、可動反射層 14 は、図 8 D に示すように複数の副層 14 a、14 b、14 c を含み得る。いくつかの実装形態では、副層 14 a、14 c など、副層のうちの 1 つまたは複数の、それらの光学的特性のために選択された高反射性副層を含み得、別の副層 14 b は、その機械的特性のために選択された機械的副層を含み得る。犠牲層 25 は、ブロック 88 において形成された部分的に作製された干渉変調器中に依然として存在するので、可動反射層 14 は、一般にこの段階では可動でない。犠牲層 25 を含んでいる部分的に作製された I M O D は、本明細書では「非開放」I M O D と呼ばれることもある。図 1 に関して上記で説明したように、可動反射層 14 は、ディスプレイの列を形成する個々の平行ストリップにパターニングされ得る。

#### 【0071】

プロセス 80 はブロック 90 において続き、キャビティ、たとえば、図 1、図 6 および図 8 E に示すキャビティ 19 の形成を伴う。キャビティ 19 は、（ブロック 84 において堆積された）犠牲材料 25 をエッチャントにさらすことによって形成され得る。たとえば、Mo またはアモルファス Si などのエッチング可能犠牲材料が、ドライ化学エッチングによって、たとえば、一般に、キャビティ 19 を囲む構造に対して選択的に除去される、所望の量の材料を除去するのに有効である時間期間の間、固体  $XeF_2$  から派生した蒸気などの気体または蒸気エッチャントに犠牲層 25 をさらすことによって、除去され得る。他のエッチング方法、たとえば、ウェットエッチングおよび / またはプラズマエッチングも使用され得る。犠牲層 25 がブロック 90 中に除去されるので、可動反射層 14 は、一般に、この段階後に可動となる。犠牲材料 25 の除去後に、得られた完全にまたは部分的に作製された I M O D は、本明細書では「開放」I M O D と呼ばれることができる。

#### 【0072】

本明細書で説明するいくつかの実装形態では、複合センサデバイスの少なくとも一部が、ディスプレイ上にオーバーレイされるかまたはさもないければディスプレイと組み合わせることができ、カバーガラス装置に組み込まれ得る。カバーガラス装置は、2 つ、3 つまたはそれ以上の層を有し得る。いくつかの実装形態では、カバーガラス装置は、実質的に透明でフレキシブルな上側基板と、実質的に透明で比較的より堅い下側基板と、を含み得る。カバーガラスは、電極、実質的に透明なエラストマ層および / または力感知抵抗器材料など、基板上におよび / または基板間に配設された中間層を含み得る。いくつかのそのような実装形態では、カバーガラス装置の下側基板はディスプレイ基板上にオーバーレイされ得る。

#### 【0073】

図 9 A は、カバーガラス装置の基板上に形成されたセンサ電極の一例を示している。図 9 A に示す例では、ダイヤモンド形の実質的に透明な電極の 3 つの行 915 が、実質的に透明な上側基板 905 上に示されており、実質的に透明なダイヤモンド形の電極の 7 つの

10

20

30

40

50

列 9 2 0 が、実質的に透明な下側基板 9 1 0 上に配置されている。説明のために、ここでは比較的少数の行および列しか示されていないが、実際のセンサデバイスでは、行および列の数は、数十から数百さらには千以上に及び得る。行と列は大部分は交換可能であり、ここではいかなる限定も意図されていないことに気づくであろう。いくつかの実装形態では、複合センサデバイス 9 0 0 の上側基板 9 0 5 は、フレキシブルポリマなどの比較的フレキシブルな材料から形成され得る。いくつかのそのような例では、上側基板 9 0 5 は、ポリエチレンテレフタレート (PET)、ポリエチレンナフタレート (PEN)、ポリイミド、または同様の材料から製作された、クリアなプラスチック膜であり得る。いくつかの実装形態では、上側基板 9 0 5 は、0.5 ~ 5 GPa の範囲内の弾性率を有し得る。下側基板 9 1 0 は、ガラス、プラスチック、ポリマなどから形成され得る。いくつかの実装形態では、下側基板 9 1 0 はディスプレイ基板であり得る。たとえば、いくつかの実装形態では、下側基板 9 1 0 は、上記で説明した透明基板 2 0 と同じ基板であり得る。

10

#### 【0074】

この例では、1つおきの列電極 9 2 0 は、重複領域 9 2 5 a における行電極 9 1 5 の対応するダイヤモンドの直下に配置されたダイヤモンド電極を含む。いくつかの実装形態は、行電極 9 1 5 のダイヤモンドと列電極 9 2 0 のダイヤモンドとのオフセットを有し、それにより、行電極 9 1 5 中のダイヤモンドと列 9 2 0 中のダイヤモンドとは、互いの上に部分的に重なる。

#### 【0075】

いくつかの実装形態では、行電極 9 1 5 および / または列電極 9 2 0 は、正方形、矩形、三角形、円形、卵形、等々のような他の形状に、およびフレーム、リング、または一連の接続された線分のような形状の中央の大部分が開いた領域を含む形状に、形成され得る。いくつかのそのような形状の説明は、その内容の全文が参照により本明細書に組み込まれる、2010年12月21日出願され、「Capacitive Touch Sensing Devices and Methods of Manufacturing Thereof」と題する係属中の米国特許出願第 12 / 957, 025 号の様々な部分 (たとえば、図 11 A ~ 図 11 J および対応する説明を参照) 中に含まれている。その上、別の実装形態では、行電極 9 1 5 が下側基板 9 1 0 上に形成され得、列電極 9 2 0 が上側基板 9 0 5 上に形成され得る。行電極 9 1 5 と列電極 9 2 0 との間に配置された圧縮性材料 1 0 2 5 を含む、図 10 C および図 10 D を参照しながら以下で説明するような、いくつかの実装形態では、軽いタッチが、隣接するダイヤモンド間の相互キャパシタンスの変化を測定することによって、検出され得る (投影容量性タッチ (PCT) とも呼ばれる)。そのような実装形態では、上側基板 9 0 5 が押下されたとき、行電極 9 1 5 と列電極 9 2 0 との間のキャパシタンスの変化を測定することによって、スタイラスとの接触が検出され得る。

20

30

#### 【0076】

行電極 9 1 5 と列電極 9 2 0 との間にパターンニングされた誘電材料を有する実装形態では、ギャップが、対応する行電極 9 1 5 と列電極 9 2 0 との間に形成され得る。そのような実装形態では、行電極 9 1 5 と列電極 9 2 0 との間の実効平行プレートキャパシタンスの変化によって (図 10 B 参照)、または行電極 9 1 5 と列電極 9 2 0 とが直接機械的および電氣的に接触したときに起こる抵抗の変化を測定することによって (図 10 A 参照)、あるいは、指、スタイラス先端、指の稜線 (ridge) などで押圧されたときの、行電極 9 1 5 と列電極 9 2 0 との間に配置された力感知抵抗器における変化を測定することによって (図 10 D 参照)、隣接する電極間の PCT 測定で軽いタッチが検出されることができ、また、スタイラス押下が検出されることができる。力感知抵抗器は、手書きおよびタッチセンサゾーン 1 0 0 5 中で、指紋センサゾーン 1 0 1 0 中で、またはその両方で、行電極 9 1 5 と列電極 9 2 0 との間に含まれ得る。いくつかのそのような実装形態では、高抵抗層が、スタイラスのロケーションの感知中、寄生信号の影響を最小限に抑えるために、行電極 9 1 5 または列電極 9 2 0 上に形成され得る。

40

#### 【0077】

図 9 B は、カバーガラス上に形成されたセンサ電極の別の例を示している。図 9 B に示

50

す例では、行電極 9 1 5 のダイヤモンドの下にダイヤモンドがあった列電極 9 2 0 は、デザインから削除されている。オーミック膜スイッチ、抵抗膜スイッチ、力感知抵抗性 (F S R : force-sensitive resistive) 材料を用いた抵抗スイッチ、固定直列抵抗器を用いた F S R スwitch、または複合センサデバイス 9 0 0 の容量膜が、スタイラス接触、および場合によっては、指先または指の稜線を検出するために、行電極 9 1 5 と列電極 9 2 0 との間の交差部に (重複領域 9 2 5 b において) 形成され得る。そのような実装形態は、同じ列が、P C T 方法によって軽いタッチを検出するという目的、あるいはキャパシタンス変化方法または抵抗変化方法のいずれかによってスタイラス接触を検出するという目的をはたすことができるので、外部処理回路に接続される必要がある列電極 9 2 0 の数を低減することができる (図 9 B の列電極 9 2 0 および関連する接続パッドの数が、図 9 A の列電極 9 2 0 および接続パッドよりも少数であることに留意されたい)。

10

#### 【 0 0 7 8 】

たとえば、タッチモードでは、タッチを登録するために極めて軽い力しか必要とされなくても良い。しかしながら、手書きモードでは、センサは、ポインティングデバイスが通電しているか通電していないかにかかわらず、多くの形態のスタイラス、ペン、または他のポインタ入力を受け付けるように構成され得る。本明細書で説明するいくつかの実装形態は、指紋センサモードで動作する間は指紋を読み取るときに、また、手書きセンサモードで動作するときは不注意による手のひらタッチを検出および拒否するときに、起こり得るような、多数のマルチタッチイベントを同時に区別することが可能なセンサを与える。

#### 【 0 0 7 9 】

20

図 1 0 A は、複合センサデバイスの断面図の一例を示している。図 1 0 A に示すセンサアレイは、組合せタッチ、スタイラス、および指紋センサとして示されているが、図 1 0 A の構成および以下で説明する他の構成が、単にタッチセンサ、スタイラスセンサ、指紋センサとして、またはそれらの組合せとして働き得ることに留意されたい。図 1 0 A に示す例では、2 つの反復セルが、手書きおよびタッチセンサゾーン 1 0 0 5 と呼ばれる第 1 の領域に示されている。そのような感知素子は、本明細書では「センセル」と呼ばれることもある。指紋センサゾーン 1 0 1 0 と呼ばれる随意的第 2 の領域は、概して、指紋検出のためにしばしば必要とされる、より高い分解能を可能にするために電極間のより細かいピッチを有している。本明細書の他の場所で言及するように、いくつかの実装形態では、指紋センサと手書きおよびタッチセンサとは、異なるゾーン中にない。図 1 0 B ~ 図 1 0 D は、別の複合センサデバイスの断面図の例を示している。図 1 0 A ~ 図 1 0 D は、本明細書で与える多くの他の図面のように、一定の縮尺で描かれていないことがある。タッチ、手書き、および指紋ゾーンが図 1 0 A ~ 図 1 0 D に示されているが、すべてのゾーンが通常同時にアクティブにされることになるとは限らない。また、すべてのゾーンおよび動作モードが、センサデバイス中で利用可能であるとは限らないこともある。1 つまたは複数の指を使用してシングルタッチまたはマルチタッチすることが、手書きおよびタッチセンサゾーン 1 0 0 5 中で P C T を使用して感知されるものとして示されており、手書きおよびタッチセンサゾーン 1 0 0 5 では、特に軽いタッチ、ならびに適度のタッチおよび重いタッチが検出され得る。図 1 0 A に示す例では、指 1 0 4 7 の近接が上側電極 1 0 1 5 と下側電極 1 0 3 0 b との間の電界 1 0 5 0 を変え、相互キャパシタンスの変化を引き起こす。この影響は、関連する回路図 1 0 5 5 a の可変キャパシタによって概略的に示されている。いくつかの実装形態では、上側電極 1 0 1 5 は行電極であり得、上述のように、いくつかの他の実装形態では、上側電極 1 0 1 5 は列電極であり得る (図 9 A および図 9 B 参照)。

30

40

#### 【 0 0 8 0 】

(ペン、ペンシル、またはポインタなど、スタイラスの先端が複合センサデバイス 9 0 0 の表面に対して押圧されたときに生じるような) 大きい力または高い局所圧力は、オーミック膜スイッチまたは抵抗膜スイッチを用いて検出され得る。一例が図 1 0 A に示されており、ペンまたはスタイラス 1 0 4 2 によって引き起こされた高い局所圧力が、上側電極 1 0 1 5 と下側電極 1 0 3 0 a とを含む機械スイッチによって検出されることができる

50

。固定抵抗器としばしば呼ばれる抵抗器 1035 が、上側電極 1015 と下側電極 1030 a との直接短絡を防ぐために、上側電極 1015 と下側電極 1030 a との間に配置され得る。垂直または蛇行固定抵抗器を含むスイッチが、回路図 1055 a において概略的に表されている。抵抗器 1035 は、それと上側電極 1015 との間の電氣的接触を助けるために、その上に配設された追加の金属層（図示せず）を有し得る。ここで定義されるような抵抗膜スイッチは、各センセルにおいて少なくとも固定抵抗器を含む（抵抗膜スイッチは、固定抵抗器と直列のまたは固定抵抗器の代わりの力感知抵抗器をも含み得る）が、オーミック膜スイッチは、上側電極および下側電極と直列の追加の固定抵抗器を必要としない。いくつかの実装形態では、固定抵抗器は、オーミック材料から形成され得る。いくつかの他の実装形態では、固定抵抗器は、電流の流れに対して比較的高い抵抗を与える漏れダイオード（leaky diode）または他のデバイスなど、非線形デバイスであり得る。固定抵抗器は、伝導性接触表面として働く、薄膜伝導性キャップを含み得る。デジタル抵抗タッチ（DRT）下側電極 1030 a と PCT 下側電極 1030 b とを用いた 1 対 1 の対応が図 10 A に示されているが、いくつかの構成では、PCT 下側電極 1030 b は、1 つまたは複数の隣接するセンセルにまたがっても良い。いくつかの構成では、PCT 下側電極 1030 b は、DRT 下側電極 1030 a よりも幅広く長い。

#### 【0081】

いくつかの実装形態では、上側電極 1015 と下側電極 1030 a は、上記で説明した機械スイッチの代わりに、変形可能な平行プレートキャパシタの 2 つのプレートを形成するように構成され得る。いくつかの実装形態では、電極 1015 と電極 1030 a は、図 10 B のエリア 1065 に示すように、エアギャップによって分離され得、通常为非押圧状態においてベースラインキャパシタンスに対応する間隔を有し得る。力または圧力が加えられると、上側電極 1015 は変位され、電極 1015 と電極 1030 a は近づく。電極 1015 と電極 1030 a との間の電極間距離が低減されたとき、キャパシタンスは変化し（たとえば、増加し）、変位のアナログ変化の感知を可能にし、加えられた力または圧力の存在の推測を可能にする。したがって、ペン、スタイラス、等々からの高い局所圧力または力は、上側電極 1015 と下側電極 1030 a との間の平行プレートキャパシタンス変化を介して検出され得る。圧力のそのような局所変化によって生じるキャパシタンス変化は、回路図 1055 b の可変キャパシタ 1056 によって概略的に表されている。示される構成では、固定抵抗器 1035 は、可変キャパシタ 1056 と直列である。他の構成（図示せず）では、固定抵抗器 1035 は省略され得る。

#### 【0082】

いくつかの実装形態では、中間層分離部（interlayer separation）1032 が、上側電極と下側電極との間に圧縮性層 1025 を配設することによって、上側基板 905 と下側基板 910 との間に形成され得る。いくつかの実装形態では、圧縮性層 1025 は、エラストマのような、低い弾性率を有する、パターニング可能な薄い（たとえば、1 ~ 10 マイクロメータ）ポリマであり得る。いくつかのそのような実装形態では、圧縮性層 1025 は、上側基板 905 がペン、スタイラス、指、等々のタッチによって押下され、上側電極 1015 と下側電極 1030 a との間の距離が変化したとき、キャパシタンス変化の直接測定を可能にし得る。圧縮性層 1025 は、上側基板 905 よりも低い弾性率を有し得る。たとえば、上側基板 905 は、PET、PEN、ポリイミド、または 0.5 ~ 5 GPa の範囲内の弾性率を有する同様の材料から製作された、クリアなプラスチック膜であり得る。圧縮性層 1025 は、0.5 ~ 50 MPa の範囲内など、著しく低い弾性率を有し得る。

#### 【0083】

いくつかの実装形態では、圧縮性層 1025 は、上側基板 905 と下側基板 910 との間の空間または空隙（本明細書では「エアギャップ」と呼ばれることもある）を含むようにパターニングされ得る。図 10 A および図 10 B に示す実装形態など、いくつかの実装形態は、圧縮性層 1025 が上側電極 1015 と下側電極 1030 a との間に形成されないエリア 1065 では空隙を含む。しかしながら、これらの例では、圧縮性層 1025 は

、エリア 1070 では、上側基板 905 と下側電極 1030b との間に、空隙無しに延在する。いくつかのそのような実装形態によれば、圧縮性層 1025 は、エリア 1065 および 1080 にエアギャップがあるようにパターンニングされ得る。圧縮性層 1025 領域の示された厚さおよび間隔は、例として示されているに過ぎない。エリア 1065 および 1080 中のエアギャップのロケーションおよび横寸法は、当業者が容易に理解するように、力感度、信頼性および/または光学的性能の所望のパラメータに従って選択され得る。たとえば、中間層分離部 1032 は、数分の 1 マイクロメータ～数マイクロメータであり得る。エリア 1065 および 1080 中のエアギャップの厚さも、数分の 1 マイクロメータ～数マイクロメータ厚であり得る。隣接する上側電極 1015 (隣接するセンセル) 間のピッチまたは間隔は、手書きおよびタッチセンサゾーン 1005 中で 10 分の数ミリメートルから 5 ミリメートル超に及び得 (下側電極 1030a と下側電極 1030b との間のピッチは、その約 1/2)、これに対し、指紋センサゾーン 1010 中の隣接する電極 1040 間のピッチまたは間隔は、50 マイクロメータほどと同じくらい小さいことがあり得る。

#### 【0084】

圧縮性層 1025 は、上側基板 905 の測定可能なたわみを可能にするのを助け得る。いくつかの実装形態では、圧縮性層 1025 はまた、図 10C に示し、以下で説明するように、エリア 1065 中にも形成され得る。いくつかのそのような実装形態では、圧縮性層 1025 は、上側基板 905 がペン、スタイラス、指、等々のタッチによって押下され、上側電極 1015 と下側電極 1030a との間の距離が変化したとき、キャパシタンス変化の直接測定を可能にする、エラストマ材料 (または同様の材料) を含み得る。代替的に、上側電極 1015 と横方向に変位された下側電極 1030b との間の相互キャパシタンスも、ペン、スタイラス、指、等々の検出を可能にするために、変化し得る。

#### 【0085】

指紋センサゾーン 1010 は、指紋検出のために構成され得る。図 10A に示す実装形態では、上側指紋電極 1020 と下側指紋電極 1040 は、抵抗膜スイッチのアレイを形成し、抵抗膜スイッチのうちの 1 つが回路図 1060a において概略的に表されている。図 10A ~ 図 10C に示す例では、圧縮性層 1025 は、エリア 1080 中で上側指紋電極 1020 と下側指紋電極 1040 との間に形成されない。しかしながら、(以下でより詳細に説明されることになる) 図 10D に示す実装形態では、圧縮性層 1025 は、FSR 材料 1085 が配置された領域を除いて、エリア 1080 中に形成される。

#### 【0086】

図 10A ~ 図 10D に示す例では、上側指紋電極 1020 および下側指紋電極 1040 は、指紋センサゾーン 1010 中で比較的より高い分解能を与えるために、手書きおよびタッチセンサゾーン 1005 中の上側電極 1015 および下側電極 1030 のピッチよりも小さいピッチを有する。しかしながら、いくつかの代替実装形態では、上側指紋電極 1020 および下側指紋電極 1040 のピッチは、手書きおよびタッチセンサゾーン 1005 中の上側電極 1015 および下側電極 1030 のピッチと実質的に同じであっても良い。

#### 【0087】

圧縮性層 1025 は、リソグラフィおよびエッチング技法 (または他のリソグラフィベースの技法) を使用してパターンニングされ得る。いくつかの実装形態では、圧縮性層 1025 は、(この例では上側基板 905 の上表面である) センサの外表面に好適な力が加えられるまで、エリア 1065 および 1080 のオーミックスイッチまたは抵抗スイッチを開いたままにしておくことができる。圧縮性層 1025 は、ディスプレイをオーバーレイするであろうセンサの一部であるので、圧縮性層 1025 は、実質的に透明であることができる。

#### 【0088】

いくつかの実装形態では、圧縮性層 1025 は、下側基板 910 および上側基板 905 の屈折率に厳密に一致した屈折率を有し得る。いくつかの実装形態では、圧縮性層 102

10

20

30

40

50

5 は、5 %未満だけ、10 %未満だけ、20 %未満だけ、等々、下側基板 910 および上側基板 905 の屈折率とは異なる屈折率を有し得る。たとえば、屈折率の 6 %以下の差が、材料スタックを通る透過の 0.2 %未満の低減をもたらし得る。そのような実装形態は、圧縮性層 1025 が上側基板 905 から下側基板 910 まで延在するエリア中で、良好な光透過を与えることができる。しかしながら、光透過は、エアギャップ領域において低減され得、これは、空気と材料との各界面における反射によって引き起こされる。そのような反射は、式 1 において、上側基板 905 の屈折率（これは、近似的に  $n = \text{約} 1.5$  であり得る）と空気の屈折率（ $n_0 = 1$ ）とを使用して計算されるように、たとえば、4 %よりも大きいことがあり得る。

【0089】

$$(n - n_0)^2 / (n + n_0)^2 = R \quad (\text{式 1})$$

但し、R は反射率である。

【0090】

したがって、最小横寸法のエアギャップを有する実装形態は、より良い光学的性能を与えることができる。しかしながら、いくつかのそのような実装形態は、所与の圧力に対してより少ないたわみをもたらし得、したがって圧力または加えられた力にあまり感知でないことがあり得る。

【0091】

よって、いくつかの実装形態は、光学的性能を改善することができる、屈折率の一致した（index-matched）圧縮性層 1025 を与える。エリア 1065 中でエアギャップを有するいくつかの実装形態においてさえ、手書きおよびタッチセンサゾーン 1005 の比較的小さい部分をエリア 1065 に占有させるアーキテクチャにより、光学的性能はすでに極めて良好であり得る。たとえば、エアギャップを有するエリア 1065 は、総面積の約 50 %未満を占有し得るが、他の例では、エリア 1065 は、総面積の約 10 %未満を占有し得る。そのような実装形態では、センサエリアの大部分は、エアギャップを有しないことになり、したがって、層 905 / 層 1025 および層 1025 / 層 910 の界面において、はるかに低減された反射、すなわち、両方の界面についての全反射が、式 1 に従って推定されるように < 1 %であり得るような、反射を示すことになる。

【0092】

個々の感知素子の、ペン、スタイラス、または指からの圧力または力に対する感度は（それらの感知素子が抵抗スイッチモードで使用されるのか変形可能平行プレートキャパシタモードで使用されるのかにかかわらず）、図 11A ~ 図 11D に示すように、低弾性率圧縮性層 1025 を使用することにより、増加され得る。低弾性率圧縮性層 1025 は、より高い弾性率の材料によって課されることができるクランプ境界条件（clamped boundary condition）を除外し得る。低弾性率圧縮性層 1025 を有することは、スタイラス先端 1105 によってたわまされた圧縮性層 1025 のエリア 1110 の直径を効果的に増加させ、それによりエリア 1110 における上側基板 905 のたわみを増加させることができる。

【0093】

図 11A ~ 図 11D は、高弾性率圧縮性層および低弾性率圧縮性層を有する複合センサデバイスの断面図の例を示している。図 11A は、圧縮性層 1025 a が、上側基板 905 と下側基板 910 との間にはさまれたパターンニングされた高弾性率材料である、簡略化された組合せタッチ、手書き、および指紋センサの一部分のフレキシブル上側基板 905 と接触しているスタイラス先端 1105 を示している。圧縮性層 1025 a 中のエアギャップ 1115 は、複合センサデバイス 900 の上側基板 905 が、加えられた力に伴って変形することを可能にするが、得られるたわまされたエリア 1110 は、比較的固い圧縮性層 1025 a 中の小さいエアギャップ 1115 によって、部分的に制限される。

【0094】

図 11B は、比較的よりフレキシブルな上側基板 905 と比較的あまりフレキシブルでない下側基板 910 との間にはさまれた低弾性率圧縮性層 1025 b を示している。この

10

20

30

40

50

例では、スタイラスの力による上側基板 905 のたわまされたエリア 1110 は、スタイラス先端 1105 が上側基板 905 の外表面に対して押圧されるにつれて圧縮および変形する圧縮性層 1025b の能力により、より大きい。図 11C に示す例では、スタイラス 1105 は、フレキシブル上側基板 905 が下側基板 910 との物理的接触を行う（または、ほぼ行う）のに十分に強く押圧されている。

#### 【0095】

また、低弾性率エラストマ圧縮性層 1025b の使用は、図 11D に示すように、行電極または列電極のピッチを減少させることなしに、加えられた圧力または力による横方向分解能を効果的に増加させ得る。スタイラス先端 1105 の先端が圧縮性層 1025 中のエアギャップ 1115 の直上にないときであっても、上側基板 905 の明らかなたわみが生じ、したがって、複合センサデバイス 900 が、隣接する感知素子間の比較的広い間隔を有する場合でも、スタイラス先端 1105 の検出を可能にすることができる。たとえば、隣接する行または列の間のピッチが 0.5 mm である場合でも、隣接するセンセルからの応答を平均化することによって、0.2 mm の分解能で手書きが解像され得る。隣接する行または列の間の比較的より大きいピッチを可能にすることによって、そのような構成は、所与の分解能に対する行電極および列電極の総数の低減を可能にし、それにより手書きセンサコントローラ上の I/O の数を低減し得る。この低減は、リードアウトの数を低減し、手書きコントローラのコストおよび複雑さを低減することができる。

#### 【0096】

複合センサの別の実装形態が、図 10C に示されている。図 10A および図 10B に示す実装形態と比較して、エアギャップは手書きおよびタッチセンサゾーン 1005 のエリア 1065 から削除されている。したがって、手書きおよびタッチセンサゾーン 1005 の光学的性能は、図 10A および図 10B に示す複合センサデバイス 900 の実装形態に対して向上され得る。図 10C に示す複合センサデバイス 900 の実装形態における手書きセンサは、可変平行プレートキャパシタとして機能し、平行プレートキャパシタンスの変化から上側層の重いタッチまたはたわみが検出される。この機能は、回路図 1055c の可変キャパシタ 1056 によって表されている。

#### 【0097】

図 10D は、別の実装形態の別の例を示している。図 10D に示す例では、エアギャップは、指紋センサゾーン 1010 のエリア 1080 中で削除され、市販の FSR 材料 1085 と置き換えられている。FSR 材料 1085 は、圧縮されていないときは比較的高い値の抵抗を与え、圧縮されたときは比較的低い値の抵抗を与え、それにより、直接接触領域なしにもかかわらずスイッチとして機能する。この機能は、回路図 1060b の可変抵抗器 1087 によって表されている。垂直抵抗器または蛇行抵抗器などの固定抵抗器 1045 が、各センセルにおいて FSR 材料 1085 と直列に含まれ得る。透明な粒子または低フィルレシオ (fill ratio) の粒子のいずれかを含む透明な FSR 材料 1085 が、いくつかの実装形態では、使用され得る。たとえば、下にあるディスプレイの過大な遮断を回避するために、抵抗器の直径または幅が十分に小さい（数マイクロメートル～数十マイクロメートル程度）、いくつかのアプリケーションでは、不透明な FSR 材料 1085 が使用されても良い。

#### 【0098】

図 12 は、組合せタッチ、手書きおよび指紋センサを用いたカバーガラスを含むデバイスの一例を示している。この例では、カバーガラスは、複合センサデバイス 900 の一実装形態を含み、スマートフォンなどのディスプレイデバイス 40 のディスプレイ上にオーバーレイされる。ディスプレイデバイス 40 のいくつかの例は、図 25A および図 25B を参照しながら以下で説明される。複合センサデバイス 900 は、シングルタッチまたはマルチタッチセンサ、手書き入力センサ、および指紋画像センサとして働くことができる。この例では、指紋センサゾーン 1010 は、ディスプレイの上の専用部分中にある。複合センサデバイス 900 の残りの部分は、手書きおよびタッチセンサゾーン 1005 として構成される。いくつかの他の構成では、指紋センサゾーン 1010 は、複合センサデバイ

ス 9 0 0 全体のどこにでも配置され得る。さらに他の構成では、指紋センサゾーン 1 0 1 0 の位置は、ソフトウェアプログラム可能およびソフトウェア選択可能である。

#### 【 0 0 9 9 】

次に、タッチモード動作の一例が、図 1 0 A を参照して、説明される。指が手書きおよびタッチセンサゾーン 1 0 0 5 中のどこかにタッチするために使用されたとき、上側基板 9 0 5 上の上側電極 1 0 1 5 と下側基板 9 1 0 上の下側電極 1 0 3 0 b との全部または選択されたサブセットのいずれかが、走査シーケンス中にアドレス指定され得る。いくつかの実装形態では、上側電極 1 0 1 5 と下側電極 1 0 3 0 b との間のキャパシタンスは、行電極と列電極との間の交差部の各々において測定され得る（図 9 A および図 9 B 参照）。指 1 0 4 7 の導電表面は、図 1 0 A ~ 図 1 0 D に示すように、電界線 1 0 5 0 と干渉し、上側電極 1 0 1 5 と下側電極 1 0 3 0 b との間のキャパシタンスを変更する。キャパシタンスのこの変化を検出することは、手書きおよびタッチセンサゾーン 1 0 0 5 のどのセンサーが指の近傍にあるかについての読みを可能にする。この例では、タッチモード中に走査された上側基板 9 0 5 および下側基板 9 1 0 上の電極は、必ずしも互いの直上および直下に配設されるとは限らない。図 1 0 A ~ 図 1 0 D に示す例では、上側基板 9 0 5 上の上側電極 1 0 1 5 と、下側基板 9 1 0 の隣接する下側電極 1 0 3 0 b との間でキャパシタンスの変化が検出され得る。この P C T 測定の場合、キャパシタンス変化は上側基板 9 0 5 に加えられている圧力に依存しないので、指の極めて軽いタッチさらには近接が検出可能であり得ることに留意されたい。

#### 【 0 1 0 0 】

（通電しているまたは通電していない）スタイラスなどのポインティングデバイスがセンサ表面に配置されたとき、生じる圧力は、スタイラスと表面との間のより小さい接触面積により、指タッチに関連する圧力よりも著しく高いことができる。この圧力は、指タッチによって加えられる圧力よりも最高 2 桁（またはそれ以上）大きいことができる。いくつかの実装形態では、手書きモードでの読み出しプロセス中に、タッチモードのために使用される電極とは異なる電極のセット（図 1 0 A に示す上側電極 1 0 1 5 および下側電極 1 0 3 0 a など）が励起され得、測定のために異なる回路が実行され得る。異なる回路は、図 1 0 A に示す実装形態などの実装形態の場合はスイッチの閉じ、または図 1 0 B ~ 図 1 0 D に示す実装形態などの実装形態の場合は平行プレートキャパシタンスの変化、のいずれかを感知し得る。

#### 【 0 1 0 1 】

いくつかの実装形態では、タッチモード、手書きモードおよび/または指紋感知モードのための、アドレス指定および/または測定回路は、1 つまたは複数のコントローラまたはドライバ特定用途向け集積回路（A S I C）チップ内に含まれ得る。1 つの A S I C チップまたは複数の A S I C チップは、はんだまたは異方性導電フィルムを使用した直接ダイアタッチ、あるいは、フレックステープ上でまたは外部プリント回路板上で I C に結合されたフレックステープ上のケーブルまたはトレースを介した接続、などの手段によって、上側基板 9 0 5 の下面に直接取り付けられるか、または上側基板 9 0 5 および下側基板 9 1 0 上の電極に電気的に接続され得る。

#### 【 0 1 0 2 】

上記で説明したいくつかの実装形態では、上側基板 9 0 5 および下側基板 9 1 0 上の、手書きモード中に走査される電極は、互いの直上および直下に配設される（たとえば、図 1 0 A 参照）。（図 1 0 A または図 1 0 B に示すようにペン 1 0 4 2 の先端であり得る）スタイラス先端 1 1 0 5 が十分な力で当てられたとき、スタイラス先端 1 1 0 5 によって加えられた圧力は、上側基板 9 0 5 および圧縮性層 1 0 2 5 がたわむことを引き起こすことができ（図 1 1 C 参照）、上側電極 1 0 1 5 と下側電極 1 0 3 0 a 上の抵抗器 1 0 3 5 とが物理的接触を行うことを引き起こし、膜スイッチの閉じをもたらし得る（図 1 0 A 参照）。固定抵抗器 1 0 3 5 の包含によって、各スイッチにおける大きい抵抗が可能にされ得る。この抵抗は、実質的に電流を低下させ、1 つまたは複数の膜スイッチが同時に押圧されているとき、手書き、指紋またはタッチモードで押圧されているセンサーロケーショ

ンの判断を可能にし得る。これは、たとえば、手のひらが複合センサデバイス 900 の表面に載っており且つスタイラスもその表面に当てられたときに、起こり得る。抵抗器 1035 は、下側電極 1030a と直列であるように作製された抵抗層から形成され得る。代替的に、外表面に対するスタイラスまたは指からの力または圧力に伴う上側基板 905 の変位は、上側電極 1015 と対応する下側電極 1030a との間の平行プレートキャパシタンスの変化から測定されることができる。

#### 【0103】

いくつかの実装形態は、指紋獲得モードを可能にするように構成された複合センサデバイス 900 の特定の領域などにおいて、このモードでの複合センサデバイス 900 の動作を可能にする。指紋センサゾーン 1010 の例が、図 10A ~ 図 10D のより右側の部分に、および図 12 の右下部分に示されている。いくつかの実装形態では、指紋センサゾーン 1010 は、複合センサデバイス 900 の残部を作製するために使用されるプロセスフローおよび材料と同じプロセスフローおよび材料を使用して作製され得る。しかしながら、いくつかの実装形態では、指紋センサゾーン 1010、上側指紋電極 1020 および下側指紋電極 1040、ならびに、下側指紋電極 1040 の抵抗器 1045 は、手書きおよびタッチセンサゾーン 1005 の上側電極 1015 または下側電極 1030 よりも著しく近接したピッチまたは間隔で配置され得る。たとえば、指紋センサゾーン 1010 中のピッチまたは間隔は、約 10 マイクロメートル ~ 100 マイクロメートル程度であり得る。そのような構成は、指紋の稜線と谷線とを区別するのに十分に高い分解能をセンサに与えることができる。

#### 【0104】

指が指紋センサゾーン 1010 中の上側基板 905 の表面で押下されたとき、指紋の稜線の直下にある上側基板 905 のいくつかの領域は、たわみ、上側指紋電極 1020 が下側指紋電極 1040 上の固定抵抗器 1045 との接触を行うことを引き起こし得る。このスイッチ閉じは、大きい値の抵抗器などの抵抗器を介したものであり得、これは、多くのセンサ素子のうちのどれが押圧されているかと、どれが押圧されていないかと、を区別することを可能にすることができる。そのような指紋センサアレイの行または列を走査することは、指紋稜線または指紋稜線の不在を表すデジタル出力を生成することができる。そのような指紋センサ実装形態は、指紋アレイの走査と指紋画像の収集とを可能にすることができる。

#### 【0105】

手書き文字および指紋認識のためのデジタル抵抗性技法の使用は、高速な走査速度 (scan rate) をもたらしることができる。これは、部分的に、走査プロセス中の各セルからの出力の「デジタル」性質によるものであり、これは指紋キャプチャおよび手書き文字認識のための高いフレームレートを可能にすることができる。

#### 【0106】

いくつかの実装形態では、力感知膜スイッチが、追加のキャパシタを PCT 測定回路に局所的に接続するために使用され、したがって、たとえば、指またはスタイラス先端からの、加えられた圧力でスイッチが閉じられたとき、キャパシタンスの大きい変化を引き起こし得る。スイッチは、センサの行と列との交差部の近くに形成され得る。追加のキャパシタは、行ラインおよび列ラインと接続するために、伝導性材料を使用してスイッチと直列に形成され得る。いくつかの実装形態では、このキャパシタは、PCT 専用構成の相互キャパシタンスの変化に対してキャパシタンスの大きい変化を引き起こすことができる。

#### 【0107】

1 つのそのような実装形態が図 13 および図 14 に示されている。図 13 は、力感知スイッチ実装形態の上面図の一例を示している。図 13 は、列電極 1305 が幅 1310 と間隔または「ピッチ」1315 とを有する、そのような複合センサデバイス 900 の 2 つの列および 2 つの行の部分を示している。列電極および行電極の幅は、複合センサデバイスの全体的な透明性を改善するために、概して小さく、数マイクロメートル程度にされる。ピッチは、指紋検出に好適な約 10 ~ 50 マイクロメートルから、より低い分解能のデバイ

スのために約 5 mm に及ぶことができる。別の実装形態は、50 マイクロメートル未満または 5 mm 超のピッチを有し得る。図 14 は、図 13 に示す力感知スイッチ実装形態の行を通る断面図の一例を示している。

#### 【0108】

図 13 および図 14 に示す実装形態では、キャパシタ 1317 が、各センセルにおいて行電極 1335 とキャパシタ上部電極 1320 との間の行の上に形成される。列電極 1305 とキャパシタ 1317 との間の接続は、行と列との交差部にある接点 1325 を通して行われ得、これは、その接点と直列の固定抵抗器を含み得る。この接点 1325 は、キャパシタ上部電極 1320 に電氣的に接続され、開いているかまたは閉じていることができるスイッチの電極を形成し得る。いくつかの別の構成では、別個の接点 1325 が無くても良く、すなわち、列電極 1305 とキャパシタ上部電極 1320 との間に物理的接触が直接行われ得る。行電極 1335 は、ガラス、プラスチックなどの材料で製作され得る、実質的に透明な下側基板 910 上に配設され得る。いくつかの実装形態では、図 13 および図 14 に示す他のコンポーネントも実質的に透明であり得る。

#### 【0109】

この例では、圧縮性層 1025 が上側基板 905 とキャパシタ上部電極 1320 との間に配設される。圧縮性層 1025 は、容易に圧縮され得る、十分に低い弾性率を有する材料から形成され、キャパシタへのスイッチと干渉しない、絶縁体であり得る。ここで、上側基板 905 は、表面を保護するための、しかも、スイッチを作動させるために、タッチされたときに局所的にたわむための、センサの上に配設されたフレキシブル膜である。

#### 【0110】

図 15A は、図 13 および図 14 に示す実装形態のコンポーネントを表す回路図の一例を示している。回路 1500a では、信号は、入力 1505 において印加され、アナログデジタル変換器 (ADC) 1540 によって感知され得る。その信号は、指がフレキシブル膜上にまたはフレキシブル膜の近くにあるとき、相互キャパシタンス  $C_m$  の変化によって変調され得る。 $C_m$  のそのような変化は、可変キャパシタ 1525 によって表されている。行および列の自己キャパシタンスは、それぞれキャパシタ 1530 および 1535 によって表されている。行と列との交差部にある接点 (図 13 および図 14 参照) は、抵抗器 1515 によって表される抵抗  $R_1$  と、直列キャパシタ 1520 によって表されるキャパシタンス  $C_1$  と、を有するスイッチ 1510 として表されている。また、抵抗  $R_1$  は、対応する行電極または列電極のライン抵抗を含み得る。フレキシブル上側基板 905 に対する (タッチなどの) 力がスイッチ 1510 を閉じたとき、キャパシタンス  $C_1$  は、相互キャパシタンス  $C_m$  に付加される。いくつかの実装形態では、 $C_1$  は、タッチが概して  $C_m$  を低減することができるが、スイッチ 1510 を閉じることがキャパシタンスを付加するので、すなわち、スイッチが閉じられたとき、タッチの相互容量効果が  $C_1$  の値によってマスキングされ得るので、 $C_m$  よりも実質的に大きい。

#### 【0111】

一例では、5  $\mu\text{m}$  の行幅および列幅と行間および列間の 50  $\mu\text{m}$  のピッチとを有する高分解能センサが形成され得る (たとえば、図 13 および図 14 参照)。たとえば、キャパシタ絶縁体 1330 が、1000  $\mu\text{m}$  厚であり、窒化ケイ素 ( $\text{SiN}$ ) で形成され、キャパシタ上部電極 1320 が、40  $\mu\text{m} \times 5 \mu\text{m}$  エリアをカバーする場合 (図 14 参照)、平行プレートキャパシタの式、 $C = \epsilon_r \epsilon_0 A / d$ 、を使用して、60 フェムトファラド (fF) よりも大きい変調が得られることができ、ここで、 $\epsilon_r$  は絶縁体の比誘電率であり、 $\epsilon_0$  は自由空間の誘電率であり、 $A$  は上部電極のエリアであり、 $d$  は誘電体の厚さである。いくつかの実装形態では、これは、PCT コントローラ回路による判断のために十分であると見なされることができる。キャパシタ電極の長さまたは幅を減少させることは、キャパシタンス値を減少させることになり、これに対し、誘電絶縁体の厚さを減少させることは、キャパシタンスを増加させることになる。いくつかの実装形態では、キャパシタンス値は、キャパシタ上部電極を行電極および列電極の間のセンセルエリアの一部分にかけることによって、または行幅および列幅を増加させることによって、明らかにより大きく

10

20

30

40

50

され得る。いくつかの実装形態では、キャパシタンスの値は、センセルの電極幅またはピッチを低減することによって低減され得る。キャパシタ電極の寸法と絶縁体の厚さとを変更することによって、約  $10\text{ fF}$  未満から約  $0.1\text{ pF}$  超までの範囲内のキャパシタンスの値が得られることができる。

#### 【0112】

図15Bは、図13および図14に関係する別の実装形態のコンポーネントを表す回路図の一例を示している。回路1500bは、図13および図14に示すセンサなどのセンサのための応答時間を考慮するために使用され得る。ここで、抵抗R2を有するリーク抵抗器1545が、スイッチ1510が開いているとき、直列キャパシタ1520の放電を可能にするために、回路に追加されている。たとえば、R2が100メガオームであり、R1が10キロオームであるとすれば、上記で説明した  $40\text{ }\mu\text{m} \times 5\text{ }\mu\text{m}$  キャパシタの場合のC1値についての周波数応答 ( $1/RC$ ) は、スイッチ1510の開から開への遷移の場合は、最低150KHzとなり、スイッチ1510が閉じられたときは、直列抵抗器1515を介してキャパシタを充電するために最大値1.5GHzとなる。周波数応答は、複合センサのための最小取得可能フレームレートを判断するのに役立ち得る。周波数応答およびフレームレートは、必要な場合、抵抗器値R1またはR2に対する低減で、あるいはキャパシタンスの低減で、RC時定数を減少させることによって、増加され得る。

#### 【0113】

いくつかの実装形態では、抵抗器1515は、接点1325の接触抵抗を表す（たとえば、固定抵抗器無し、およびFSR無し）。いくつかの他の実装形態では、抵抗器1515は、図14に示すような列電極1305とキャパシタ上部電極1320との間の接触抵抗を直接表す（たとえば、固定抵抗器無し、FSR無し、および接点1325無し）。いくつかの実装形態では、抵抗器1515は、図14中の接点1325とキャパシタ上部電極1320との間に配置された垂直または蛇行固定抵抗器などの追加の固定抵抗器（図示せず）の抵抗を含み得る。固定抵抗器は、列電極1305との電氣的接触を助けるために、接点1325として働く、その上に配設された薄膜伝導性キャップを含み得る。抵抗器1515は、固定抵抗器と直列のまたは固定抵抗器の代わりに力感知抵抗器を含み得る。抵抗器1515は、抵抗性または金属薄膜などのオーミック材料を含み得る。代替的に、抵抗器1515は、漏れダイオードまたは他のデバイスなど、非線形デバイスを含み得る。いくつかの実装形態によれば、抵抗器1515は、数オーム未満から100メガオーム超に及ぶ抵抗を有し得る。いくつかの実装形態では、リーク抵抗器1545は、100キロオーム程度またはより大きい値を有し得る。

#### 【0114】

図13～図15Bに関して説明したスイッチトキャパシタ構成は、デジタル容量性タッチ(DCT)センサアレイの行と列との交差部の近くのローカルキャパシタが、交差部にある力作動式(force-actuated)スイッチが開いているのか閉じているのかに応じて、デジタル的にスイッチインまたはスイッチアウトされることができるという点で、DCTと呼ばれることがあるものを包含する。DCTアレイは、いくつかの構成では、対応するPCTアレイ無しに、指紋センサ、スタイラスまたは手書きセンサ、タッチセンサ、あるいはそれらの組合せ、として働き得る。DCTアレイは、いくつかの他の構成では、PCTアレイと組み合わせられ得る。1つのそのような構成では、アレイ中の重複する行と列との間の各交差部の近くに電氣的に接続された1つまたは複数の容量性電極が、各交差部に配置された力作動式容量性スイッチを取り囲む（たとえば、図9B参照）。複合センサアレイは、スタイラス検出には力感知容量性スイッチを使用し、軽いタッチまたは近接感知にはPCTアレイを使用し得る。上述のように、同じPCT検出回路が、DCT態様では、スタイラス、ペンまたは指の押圧から力または圧力が加わったことを検出するために、ならびに、PCT態様では、指またはスタイラスからの軽いタッチを検出するために、使用され得る。前述のように、行および列に関する名称、重複の方法、様々なアスペクト比、および他の特徴は、例示的であり、限定するものではない。たとえば、行と列は交換され得、列電極は行電極の上または下を通り得、一般性の損失無しに、ピッチまたは分解能は

変更され得る。

【0115】

図16は、複合センサデバイスのための製造プロセスを示す流れ図の一例を示している。図17A～図17Dは、図16の製造プロセスの様々な段階中に部分的に形成された複合センサデバイスの例を示している。いくつかの実装形態によれば、プロセス1600のブロック1605は、上側および下側の実質的に透明な基板上にITOなどの実質的に透明な導体を堆積させることを伴う。この例では、下側基板910はガラス基板である。しかしながら、別の実装形態では、下側基板910は、プラスチックまたは同様の材料から形成され得る。いくつかのそのような実装形態は、ロールツーロール製造プロセスに役立つことができる。

10

【0116】

ブロック1605はまた、フォトリソグラフィおよびエッチングプロセスを使用して、または、めっき、スクリーンプリンティング、等々のような他の「アディティブ」プロセスを使用して、実質的に透明な伝導性材料を電極にパターニングすることをも伴い得る。いくつかの実装形態では、このパターニングプロセスは、上側基板905および下側基板910上にパターニングされた列または行内で互いに接続された、ダイヤモンド電極形状（または適宜に他の形状）をもたらす。

【0117】

その後、ブロック1610に示すように、抵抗性材料が、（たとえば、スパッタ蒸着によって）下側基板910の少なくともいくつかの電極上に、およびパターニングされた電極上に堆積されるか、またはパターニングされた電極に接続され得る。別の実装形態では、抵抗性材料が、上側基板905の少なくともいくつかの電極上に堆積され得る。抵抗性材料は、電極上の感知ロケーションの全部またはサブセットと直列であるようにパターニングされ得る。いくつかの実装形態によれば、得られた抵抗器は、1メガオーム程度の抵抗を有し得、他の実装形態は、100キロオームから10メガオームの間など、より小さいまたはより大きい抵抗を有する抵抗器を生成し得る。

20

【0118】

図電極および抵抗器は、17Aおよび図17Bに示すように、少なくとも2つの一般的な方法でパターニングされ得る。第1のオプション（図17Aに示す上面図）は、下側基板910上に堆積された下側電極材料または他の抵抗性材料を、十分に高い抵抗を達成するためにフィルムの平面において伝導する1つまたは複数の接続されたセグメントの薄く狭いシーケンスにパターニングすることによって、蛇行抵抗器1035を形成することである。下側電極材料または他の好適な材料から形成された伝導性接触領域1036が、抵抗器1035の終端に含まれ得る。第2のオプション（図17Bに示す側面図）は、垂直抵抗器1035を下側電極1030の上に直接パターニングすることであり、その場合、伝導経路は、フィルムの平面に対して実質的に垂直な方向で抵抗器を通る。いくつかの実装形態では、薄い金属接触領域1037が、垂直抵抗器1035の上に含まれ得る。

30

【0119】

プロセス1600のブロック1615は、下側基板910上に圧縮性層1025を堆積させるかまたはさもなければ配設することを伴い得る。いくつかの実装形態では、圧縮性層1025は、エラストマなど、低い弾性率の、パターニング可能な薄い（たとえば、1～10マイクロメータ）ポリマであり得る。（図10A～図10Cを参照しながら上記で説明した実装形態などの）圧縮性層1025中のギャップを含むいくつかの実装形態では、圧縮性層1025は、抵抗器1035の上の領域が開かれるようにパターニングされ得る。図17Cは、1つのそのような例に従って部分的に作製されている複合センサデバイス900の一部分の断面図を与える。いくつかの他の実装形態では、開かれた抵抗器1035の上の領域は、力感知抵抗器材料で充填され得る（図示せず）。FSR材料を用いるまたは用いない、いくつかの他の実装形態では、垂直または蛇行抵抗器1035の上側表面は、薄い金属層でカバーされ得る。

40

【0120】

50

プロセス 1600 のこの段階で、圧縮性層 1025 は、抵抗器 1035 がその上に形成されている下側電極 1030 を露出するようにパターニングされている。プロセス 1600 のいくつかの実装形態では、FSR 材料が、下側基板 910 の指紋センサ電極、下側基板 910 の手書きおよびタッチセンサ電極、または両方の上に形成され得る（随意的ブロック 1620 参照）。図 10D は、下側指紋電極 1040 上に形成された力感知抵抗器材料 1085 の一例を与える。力感知材料は、ディスペンシング、スクリーニング、堆積、またはパターニングなどの方法によって、電極上に形成され得る。力感知抵抗器材料はまた、下側基板 910 の手書きおよびタッチセンサ電極上に含まれ得る（図示せず）。

#### 【0121】

圧縮性層 1025 のパターニングおよび硬化（必要な場合）の後に、接着剤の追加の薄い層 1705（約 1 ~ 5 マイクロメートルなど）が、接着を改善するために、抵抗器 1035 の上表面に接着剤を塗布しないように注意しながら、圧縮性層 1025 の表面に塗布され得る（随意的ブロック 1625 参照）。接着剤を塗布するための方法は、フォトリソグラフィ、スクリーンプリンティング、スキージング、およびディスペンシングを含む。そのような接着剤層 1705 の一例が、図 17D において参照され得る。

#### 【0122】

図 17D は、上側基板 905 が圧縮性層 1025 に接合された後の装置を示している。上側基板 905 は、実質的に透明な材料から形成され得、下面にパターニングされた実質的に透明な上側電極 1015 を有し得る。上側基板 905 は、たとえば、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリイミド、または同様の材料など、プラスチック膜から形成され得る。この例では、上側電極 1015 は、図 17D の平面において連続的である行に形成されているITO から製作される。別の実装形態では、上側電極 1015 ならびに下側電極 1030 は、同様の形状のパッドにパターニングされ、行または列として接続され得る。いくつかの実装形態では、2 つの基板は、上側基板 905 を下側基板 910 と位置合わせすることと、圧縮性層 1025 上に塗布された接着剤 1705 を介してそれらの層を張り合わせることと、によって、接合され得る。2 つの層を互いにホットプレスすること、基板の外周を機械的にクランプすること、または接着剤なしの方法など、他の技法が使用され得る。

#### 【0123】

図 17C および図 17D に示す実装形態などの実装形態は、抵抗器がその上に形成されている電極の周りの圧縮性層 1025 中のエアギャップを含む。そのようなエアギャップは、図 17D のエリア 1065 に示されている。エアギャップは、空気と基板との界面からのより高いレベルの望ましくない反射率をもたらすことができる。詳細は、式 1 を参照しながら上記で説明された。したがって、いくつかの実装形態では、エアギャップ領域は、エアギャップがスタックの全体的な光透過に実質的に影響を及ぼさないように、空間的に制限され得る。たとえば、エアギャップ領域は、センサの総面積の 1 ~ 5 % の範囲内のエリアに制限され得る。代替的に、エアギャップは、指紋撮像エリアの領域のみに制限され得、その領域は、より低い光透過の制限された領域であり得、したがってカバーガラス上にはあるが、ディスプレイエリアの直上にはないことができる。

#### 【0124】

図 10C および図 10D を参照しながら説明した例など、別の実装形態では、圧縮性層 1025 は、抵抗器 1035 がその上に形成されている下側電極 1030 のうちの少なくともいくつかの上にも堆積され得る。いくつかのそのような実装形態では、手書きおよびタッチセンサゾーン 1005 中にエアギャップがない。しかしながら、（指紋センサゾーン 1010 中のような）抵抗器がその上に形成されている他の電極は、それらの上に堆積された圧縮性層 1025 を有しても良いし、有しなくても良い。ただし、さらに他の実装形態では、指紋センサゾーン 1010 は、エアギャップを含まなくても良い。図 10D に示したように、そのような実装形態は、指紋センサゾーン 1010 中に、FSR 材料 1085 を含み得る。いくつかの他の実装形態では、FSR 材料 1085 は、固定垂直または蛇行抵抗器 1035 を用いてまたは用いずに、手書きおよびタッチセンサゾーン 1005

10

20

30

40

50

中の下側電極 1 0 3 0 の上にも含まれ得る。

#### 【 0 1 2 5 】

プロセス 1 6 0 0 のいくつかの実装形態は、比較的少数のマスキングステップしか用いないプロセスフローを伴う。いくつかのそのような実装形態は、下側基板 9 1 0 上に材料を堆積させるための 2 つのマスキングステップと、上側基板 9 0 5 上に材料を堆積させるための単一のマスキングステップと、を伴う。ロールツーロール製造プロセスを使用して、少なくとも上側基板 9 0 5 上に、構造が形成され得る。下側基板 9 1 0 がプラスチックまたは同様の材料である実装形態の場合には、ロールツーロール製造プロセスが、下側基板 9 1 0 上に材料を堆積させるために使用され得る。そのような実装形態では、下側基板 9 1 0 は、上側基板 9 0 5 よりも厚いことがあり得る。いくつかの例では、上側基板 9 0 5 は、上記で説明したセンサスタックを形成するために、下側基板 9 1 0 上に積層され得る。得られた複合センサデバイス 9 0 0 は、安価で、軽く、薄く、モバイルおよび他のハンドヘルド電子デバイスに極めて好適であり得る。いくつかの実装形態では、上側プラスチック層と下側プラスチック層とのこの積層は、ガラス基板などの実質的に透明で比較的小さい基板の上にさらに積層されるか、またはさもないと、その基板に取り付けられ得る。いくつかの実装形態では、実質的に透明な基板は、上記で説明した透明基板 2 0 などのディスプレイ基板であり得る。

10

#### 【 0 1 2 6 】

この実装形態では、ブロック 1 6 3 5 は、処理およびパッケージングを伴う。ブロック 1 6 3 5 は、切断、分裂、ソーイング、または他の好適な方法による、その上に形成された複数の複合センサデバイス 9 0 0 を有するガラスの大きいプレートまたはプラスチックの長いロールなどの大きい基板からの、個々の複合センサデバイス 9 0 0 のシンギュレーション (singulation) を伴い得る。より大きい基板からのセンサデバイスのシンギュレーションは、上側基板を取り付ける (ブロック 1 6 3 0 参照) より前に、または圧縮性材料に接着剤を塗布する (ブロック 1 6 2 5 参照) より前になど、ブロック 1 6 3 5 より前に実行され得る。ブロック 1 6 3 5 は、図 2 5 B を参照しながら以下で説明される複合センサコントローラ 7 7 などの、1 つまたは複数のセンサコントローラとの電気的通信のために複合センサデバイス 9 0 0 を構成することを伴い得る。ブロック 1 6 3 5 は、本明細書の他の場所で説明するようなディスプレイデバイス 4 0 に複合センサデバイス 9 0 0 を取り付けることを伴い得る。ブロック 1 6 3 5 は、出荷または保管のために個々の複合センサデバイス 9 0 0 をパッケージングすることを伴い得る。

20

30

#### 【 0 1 2 7 】

図 1 8 A は、複合センサデバイスのハイレベルアーキテクチャを示すブロック図の一例を示している。この例では、マルチタッチセンサ 1 8 0 1 と、高分解能手書きセンサ 1 8 0 3 と、指紋センサ 1 8 0 5 とが、複合センサデバイス 9 0 0 に一体化される。複合センサデバイス 9 0 0 とともに含まれるカバーガラスが、限定はしないが、LCD、OLED および反射型ディスプレイを含む、多くのディスプレイ上にオーバーレイされ得る。いくつかのそのようなディスプレイは、モバイルデバイスに好適なディスプレイであり得、いくつかは、実装形態に応じて、コンシューマ電子デバイスなどの他のデバイスに好適であり得る。PCTセンサなどのマルチタッチセンサ 1 8 0 1 と、平行プレート容量性変位センサまたは DRTセンサなどの高分解能手書きセンサ 1 8 0 3 は、図 9 A および図 9 B ならびに図 1 0 A ~ 図 1 0 D に関して上記で説明したようにアドレス指定可能なセンサデバイスの行と列との交差部においてインターリーブされ得る。さらにより高い分解能をもつ指紋センサ 1 8 0 5 は、図 1 2 に示した例などにおける、ディスプレイエリアの一部分上でのあらかじめ選択された領域中に含まれ得る。代替的に、マルチタッチセンサ 1 8 0 1 および高分解能手書きセンサ 1 8 0 3 は、複合センサデバイスが十分な分解能を有するとき、ディスプレイエリアの上のどこでも指紋センサ 1 8 0 5 として働き得る。

40

#### 【 0 1 2 8 】

図 1 8 A に示す例では、制御システム 1 8 0 7 は、少なくとも 1 つのマイクロコントローラ 1 8 0 9 と、少なくとも 1 つのアプリケーションプロセッサ 1 8 1 0 と、を含む。い

50

いくつかの実装形態では、複合センサデバイス 900 のすべてのセンサのためのハードウェア、ソフトウェアおよび/またはファームウェアが、単一のマイクロコントローラ 1809 上で一体化され得、これに対して、他の実装形態では、別個の複数のマイクロコントローラ 1809 が、タッチ感知機能と、手書き感知機能と、指紋感知機能とのために使用され得る。すべてのセンサのためのアプリケーションが、単一のアプリケーションプロセッサ 1810 上でまたは複数のアプリケーションプロセッサ 1810 上で一体化され得る。これらのプロセッサは、たとえば、ディスプレイデバイス内にまたはモバイルデバイス内に、常駐し得る。

#### 【0129】

ここで、複合センサデバイス 900 中のセンサは、アプリケーションプロセッサ 1810 と順次通信する、マイクロコントローラ 1809 と通信する。これらのデバイス間の通信は、両方向に進み得る。いくつかの実装形態では、マイクロコントローラ 1809 は、複合センサデバイス 900 のセンサを駆動し、センサからセンスデータを受信する。アプリケーションプロセッサ 1810 は、マイクロコントローラ 1809 の出力を監視することと、マイクロコントローラ 1809 にコマンドを送ることと、の両方を行うように構成され得る。マイクロコントローラ 1809 は、たとえば、下側基板 910 上に、取り付けられたフレックスケーブル上に、または電氣的に接続されたプリント回路板上に、配置され得る。いくつかの実装形態では、マイクロコントローラ 1809 はまた、ディスプレイを制御することおよび/または他の機能を実行することを行うように構成され得る。

#### 【0130】

いくつかの実装形態は、1つまたは複数の有形機械可読媒体に記憶されたアプリケーションソフトウェアを介して与えられ得る。そのような媒体は、アプリケーションプロセッサ 1810 の一部であり得、またはアプリケーションプロセッサ 1810 によってアクセス可能な別個の媒体であり得る。アプリケーションソフトウェアは、様々な機能を実行するように1つまたは複数のデバイスを制御するための命令を含み得る。たとえば、アプリケーションソフトウェアは、指紋感知が必要とされるときのみ、指紋感知のための指紋センサゾーン 1010 をアクティブにするようにとの命令を含み得る。場合によっては、指紋センサゾーン 1010 は、実装形態に応じて、マルチタッチおよび/または手書き機能について非アクティブまたはアクティブにされ得る。

#### 【0131】

代替または追加として、アプリケーションソフトウェアは、センサをオフにすること、マイクロコントローラ 1809 の部分をオフにすること、および/または電力を大量に消費するより高い分解能のセンサをアクティブにする前に低分解能センサ上で低減されたフレームレートで第1レベルスクリーニングを採用することによって、電力消費を低減するようにとの命令を含み得る。たとえば、アプリケーションソフトウェアは、より高い分解能が必要とされるまで、複合センサデバイス 900 が、より低い分解能で実行し、より少ない電力を消費し、より高い信号を与え得るように、マイクロコントローラ 1809 を使用してセンセルを電子的にアグリゲートすること（または複合センサデバイス 900 の行または列をアグリゲートすること）によって電力消費を低減するための命令を含み得る。

#### 【0132】

いくつかの実装形態では、複合センサデバイス 900 は、同時に両方のモードで機能するように構成されるのではなく、タッチモードまたは（本明細書ではスタイラスモードと呼ばれることもある）手書きモードのいずれかで機能するように構成されることができる。複合センサデバイス 900 に同時に両方のモードで機能させないことは有利であり得る。たとえば、ユーザがスタイラスで複合センサデバイス 900 上に書き込んでいるとき、同じくそのデバイス上に載っていることがあるユーザの手のひらや指を感知することを回避することが好ましいことがある。手書きセンサとして機能するように複合センサデバイス 900 を動作させることは、タッチセンサとしての複合センサデバイス 900 の機能に影響を及ぼし、および/またはその機能と干渉し得、その逆も同様である。したがって、いくつかの実装形態は、タッチモード機能と手書きモード機能とのために別個の駆動およ

び／またはセンササブシステムを与える。いくつかの実装形態は、タッチモード機能と手書きモード機能との間で急速に切り替えられ得る、駆動および／またはセンササブシステムを与える。

#### 【0133】

図18Bは、複合センサデバイスのための制御システムを示すブロック図の一例を示している。この例では、制御システム1807は、スタイラス駆動回路1811と、タッチ駆動回路1813と、を含む。複合センサデバイス900が手書きモードで動作されているときは、スタイラス駆動回路1811は、手書きおよびタッチセンサゾーン1005に1つまたは複数の駆動信号1814を送る。複合センサデバイス900がタッチモードで動作されているときは、タッチ駆動回路1813は、手書きおよびタッチセンサゾーン1005に複数の駆動信号1814を送る。ただし、いくつかの別の実装形態では、複合センサデバイス900が手書きモードで操作されようとタッチモードで動作されようと、駆動信号1814は実質的に同じである。

10

#### 【0134】

この例では、制御システム1807は、スタイラスセンス回路1815と、タッチセンス回路1817と、を含む。複合センサデバイス900が手書きモードで動作されているときは、スタイラスセンス回路1815は、手書きおよびタッチセンサゾーン1005からの1つまたは複数のセンス信号1818を処理する。複合センサデバイス900がタッチモードで動作されているときは、タッチセンス回路1817は、手書きおよびタッチセンサゾーン1005からの複数のセンス信号1818を処理する。いくつかの実装形態では、制御システム1807は、タッチ構成から手書き構成に切り替えられることができる、単一の回路を含み得る。いくつかの例が以下で説明される。

20

#### 【0135】

図18Bはまた、手書きおよびタッチセンサゾーン1005中のセンセル1819のコンポーネントを表す回路図の一例も示している。センセル1819のこの拡大図では、スイッチ1823の抵抗、ならびにセンセル1819の関連する電極間の相互キャパシタンス1824が、概略的に示されている。

#### 【0136】

図18Cは、複合センサデバイス中のセンセルのための物理的コンポーネントおよびそれらの電気的等価物の例示的な表現を示している。この例では、センセル1819は、駆動電極1820とセンス電極1821との間の重複領域中に形成されたスイッチ1823を含む。スイッチ1823は、スイッチが開いているときにスイッチ1823中を流れることができる少量のリーク電流を考慮する、駆動電極1820とセンス電極1821との間に配置された、スイッチキャパシタンス1826およびリーク抵抗1828によって表されている。リーク抵抗器1828は、1メガオーム程度またはより大きい値を有し得る。固定抵抗器1822が、駆動電極1820とセンス電極1821との間に配置され、センセルスイッチ1823の接点と直列に電気的に接続され得る。固定抵抗器1822は、蛇行抵抗器、垂直抵抗器、高抵抗膜、漏れダイオード、あるいは他の線形または非線形抵抗性素子であり得る。固定抵抗器1822は、100キロオーム～10メガオームの範囲内にあるかまたはより大きいことがあり得る。この例では、スイッチ1823は、図17Aに示した構成と同様であり得る蛇行固定抵抗器1822を含む。

30

40

#### 【0137】

指1047、スタイラス、等々がスイッチ1823を押圧したとき、駆動電極1820の部分はセンス電極1821に近づけられ、駆動電極1820とセンス電極1821との間の平行キャパシタンス1832を増加させる。十分に高い加えられた圧力または力はスイッチ1823を閉じることになる。また、指1047、伝導性スタイラス、等々の近接は、隣接する駆動電極1820とセンス電極1821との間の電極間相互キャパシタンス1824の変化をもたらし得る。

#### 【0138】

図18Dは、複合センサデバイスの別のセンセルの一例を示している。図18Dに示

50

す構成は、上記で説明された図 9 B の構成と同様である。この例では、駆動電極 1 8 2 0 およびセンス電極 1 8 2 1 は、ダイヤモンド形セクション 1 8 2 5 と、狭い部分 1 8 2 7 と、を含む。この例では、スイッチ 1 8 2 3 は、重複領域 9 2 5 b ( 図 9 B も参照 ) 中に形成される。

#### 【 0 1 3 9 】

平行キャパシタンス 1 8 3 2 は、重複領域 9 2 5 b 中で駆動電極 1 8 2 0 とセンス電極 1 8 2 1 との間に形成される。センセル 1 8 1 9 の総相互キャパシタンスは、隣接する駆動電極 1 8 2 0 とセンス電極 1 8 2 1 との間の個々の電極間相互キャパシタンス 1 8 2 4 の各々の和に等しい。この例では、総相互キャパシタンスは、電極間相互キャパシタンスの約 4 倍である。駆動電極 1 8 2 0 のダイヤモンド形セクション 1 8 2 5 の各々は、センセル駆動抵抗 1 8 5 3 を有し、センス電極 1 8 2 1 のダイヤモンド形セクション 1 8 2 5 の各々はセンセルセンス抵抗 1 8 5 4 を有する。

10

#### 【 0 1 4 0 】

図 1 8 E は、複合センサデバイス中のセンセルの等価回路コンポーネントを表す概略図の一例を示している。軸 1 8 2 9 は、スタイラス駆動回路 1 8 1 1 またはタッチ駆動回路 1 8 1 3 からの駆動信号 1 8 1 4 など (たとえば、図 1 8 B 参照)、印加された駆動信号の様々なレベルを表す。軸 1 8 3 1 は、応答するセンス信号、たとえば、図 1 8 B のスタイラスセンス回路 1 8 1 5 またはタッチセンス回路 1 8 1 7 へのセンス信号 1 8 1 8 の様々なレベルを表す。

#### 【 0 1 4 1 】

20

相互キャパシタンスコンポーネント 1 8 3 3 は、図 1 8 C に示す、ドライブ電極 1 8 2 0 とセンス電極 1 8 2 1 との間の相互キャパシタンスと、指 1 0 4 7 の近接によって生じる変化と、を表し得る。寄生キャパシタンスコンポーネント 1 8 3 5 は、図 1 8 C のセンス電極 1 8 2 1 などの電極の自己キャパシタンスと、指 1 0 4 7 のまたは別の伝導性物体の近接によって生じる変化と、を表す。平行キャパシタンスコンポーネント 1 8 3 6 は、平行プレートキャパシタンスと、駆動電極 1 8 2 0 が図 1 8 C のセンス電極 1 8 2 1 に近づけられることを引き起こす、指 1 0 4 7、スタイラス、等々の圧力によって生じる変化などの変化と、を表す。スイッチ 1 8 2 3 の位置は、スイッチ 1 8 2 3 の閉じまたは非閉じを表す。一例では、相互キャパシタンスコンポーネント 1 8 3 3 は、約 0 . 5 p F の値を有し、寄生キャパシタンスコンポーネント 1 8 3 5 は、約 0 . 5 p F から 2 0 p F の間の値を有し、平行キャパシタンスコンポーネント 1 8 3 6 は、約 0 . 5 p F の値を有し、スイッチ 1 8 2 3 は、開いているときは約 1 0 ギガオームの、および閉じているときは約 1 キロオームの、値を有する。所望の実装形態に応じて、他のキャパシタンスおよび抵抗値も可能であることを、当業者は容易に理解されよう。いくつかの代替実装形態では、スイッチ 1 8 2 3 は、閉じているとき、(固定抵抗器が省略されたときなど) 1 0 0 オーム未満の値を有することになる。いくつかの他の実装形態では、スイッチ 1 8 2 3 は、閉じているとき、固定抵抗器に事実上等しい値を有することになる。

30

#### 【 0 1 4 2 】

本明細書で説明するいくつかの実装形態は、タッチモード構成と手書きモード構成との間で切り替えられ得、単一の回路を与える。たとえば、単一の回路が、図 1 8 B のスタイラスセンス回路 1 8 1 5 とタッチセンス回路 1 8 1 7 との機能を実行するように構成され得る。

40

#### 【 0 1 4 3 】

図 1 8 F は、手書きモードまたはスタイラスモード感知のために構成され得る、複合センサデバイスのための演算増幅器回路の一例を示している。手書きモードで動作するとき、回路 1 8 3 7 は、リセット能力をもつ積分器として機能するように構成される。回路 1 8 3 7 は、1 つまたは複数のスイッチ 1 8 2 3 が閉じられたとき、複合センサデバイス 9 0 0 の手書き感知から生じる、比較的小さい入力電流から比較的大きい出力電圧を発生するように構成され得る。

#### 【 0 1 4 4 】

50

この例では、回路 1 8 3 7 は、演算増幅器 1 8 3 9、フィードバックキャパシタ 1 8 4 1 とフィードバック抵抗器 1 8 4 3、ならびにスイッチ 1 8 4 2 と 1 8 4 4、を含む。一例では、フィードバックキャパシタ 1 8 4 1 は、約 6 p F から 2 0 p F の間の値を有し、フィードバック抵抗器 1 8 4 3 は、約 5 メガオームまたはより高い値を有する。ただし、回路 1 8 3 7 は、他のキャパシタンスおよび抵抗値を用いて実装され、同様の機能を与える他の構成を有し得る。たとえば、代替実装形態は、フィードバック抵抗器 1 8 4 3 の代わりに、オフ状態で動作するトランジスタ（金属酸化物半導体電界効果トランジスタ（M O S F E T）など）を含み得る。スイッチ 1 8 4 2 の代わりに、いくつかの実装形態は、高値抵抗器、あるいは既知の抵抗をもつ N M O S または P M O S トランジスタなど、損失のある（lossy）デバイスを含み得る。その上、いくつかの実装形態は、スイッチ 1 8 4 2 と直列の追加の抵抗器を含み得る。

10

#### 【 0 1 4 5 】

スタイラスモードで動作するとき、スイッチ 1 8 4 4 は、開いたままにされることができ、スイッチ 1 8 4 2 は、開閉されることができる。グラフ 1 8 4 5、1 8 4 7 および 1 8 4 9 は、定常状態入力電流動作の例を示している。グラフ 1 8 4 5 は、時間に対する入力電流を示している。この例では、電流は、定常状態値  $I_{ss}$  で一定に保持されている。時間  $t_1$  において、スイッチ 1 8 4 2 は開かれる。グラフ 1 8 4 7 を参照すると、スイッチ 1 8 4 2 を開くために、スイッチ 1 8 4 2 に印加された電圧は、スイッチ開電圧（switch open voltage）1 8 4 8 に変更されたことが確かめられ得る。スイッチ開電圧 1 8 4 8 は、特定の実装形態に従って変更し得る。いくつかの実装形態では、スイッチ開電圧 1 8 4 8 は、1 . 8 V であり得、これに対して、他の実装形態では、スイッチ開電圧 1 8 4 8 は、3 . 3 V、5 V、1 0 V、2 0 V または何らかの他の電圧であり得る。

20

#### 【 0 1 4 6 】

グラフ 1 8 4 9 は、スイッチ 1 8 4 2 を開くことから生じる出力電圧を示している。この例では、入力電流が一定であるので、出力電圧 1 8 5 0 a は、スイッチ 1 8 4 2 が開かれた時である時間  $t_1$  と、スイッチ 1 8 4 2 が再び閉じられた時である時間  $t_2$  と、の間で、直線的に増加する。スイッチ 1 8 4 2 が開いている間の時間間隔（ $t_2 - t_1$ ）は、たとえば、0 . 1 ~ 1 0  $\mu$  秒程度、またはさらに少ないことがあり得る。この例では、出力電圧 1 8 5 0 a は、最大出力電圧 1 8 5 1 に達する。ここで、最大出力電圧 1 8 5 1 は、スイッチ開電圧 1 8 4 8 とは符号が反対であり、スイッチ開電圧 1 8 4 8 よりも低い絶対値を有する。スイッチ 1 8 4 2 が閉じられたとき（時間  $t_2$  において）、キャパシタ 1 8 4 1 は、放電され得、出力電圧 1 8 5 0 a は、リセットされる。

30

#### 【 0 1 4 7 】

図 1 8 G は、タッチモード感知のために構成された図 1 8 F の演算増幅器回路の一例を示している。この構成では、スイッチ 1 8 4 4 は閉じられ、これは、回路 1 8 3 7 が、隣接する駆動電極 1 8 2 0 とセンス電極 1 8 2 1（たとえば、図 1 8 C および図 1 8 D 参照）との間の相互キャパシタンス  $C_m$  の変化を検出するための電荷増幅器として機能することを可能にする。この例では、駆動信号 1 8 5 2 は、電圧  $V_{drv}$  を有する方形波である。

#### 【 0 1 4 8 】

得られた出力電圧 1 8 5 0 b の一例が図 1 8 G に示されている。出力電圧 1 8 5 0 b は、出力電圧 1 8 5 0 a の応答のような線形応答ではなく、代わりに、駆動信号 1 8 5 2 の立上りエッジおよび立下りエッジに対する反転したおよび非線形の応答である。この応答は、電流とキャパシタとの間の基本的関係  $I = C \cdot dV / dt$  から得られ、ここで、 $I$  は電流であり、 $C$  はキャパシタのキャパシタンスであり、 $dV / dt$  は時間に対する電圧の導関数である。

40

#### 【 0 1 4 9 】

たとえば、P C T センサは、センセルが指またはスタイラスで押圧され、センセルスイッチが閉じられたとき、短絡されたセンセルを示すことがある。この状態は、回路 1 8 3 7 の演算増幅器 1 8 3 9 を飽和することができ、通常よりも大きい信号をもたらす電位を有する。飽和状態が感知され、識別され得る間、飽和回復時間がアレイ感知システムで問

50

題になることができる。増幅器回復時間は通常、未知であり、高度の信頼性は一般にテストファシリティにおいて特徴づけられる。演算増幅器 1839 が飽和したままである場合、後続のセンセル測定は損なわれ得る。したがって、回復時間は、センサアレイの達成可能な走査速度に有意な影響を及ぼすことがある。

#### 【0150】

さらに、回路 1837 は、同じく長い回復期間の原因となることができ、大きい時定数をもつフィードバックコンポーネントを有し得る。いくつかの実装形態では、回路 1837 は、回路 1837 を安定化するために DC フィードバックを与えるための（抵抗器 1843 などの）大きいフィードバック抵抗器を含み得る。キャパシタ 1841 と並列の大きいフィードバック抵抗器は、センサ走査速度を抑止することができ、より大きい時定数をもたすことができる。

10

#### 【0151】

したがって、回路 1837 のいくつかの実装形態は、演算増幅器 1839 の飽和を抑止するかまたは防ぐように構成される。いくつかのそのような実装形態は、キャパシタ 1841 の電荷を放出する（bleed off）ための低インピーダンス経路を与え、回路 1837 の速いリセットおよび/または演算増幅器 1839 の飽和状態からの速い回復を可能にする。

#### 【0152】

図 18H は、クランプ回路を含む複合センサデバイスのための演算増幅器回路の一例を示している。クランプ回路 1855 は、回路 1837 の出力電圧を制限することによって、演算増幅器 1839 の飽和を抑止するかまたは防ぐように構成され得る。この例では、クランプ回路 1855 は、回路 1837 の他のコンポーネントと並列に配設される。

20

#### 【0153】

図 18I は、クランプ回路伝達関数の例を示している。関数 1857 は、理想的なクランプ回路伝達関数であり、関数 1859 は、実際のクランプ回路伝達関数の一例である。関数 1857 と関数 1859 の両方は、クランプ回路 1855 がクランプ電圧範囲（ $V_{c-} < V_o < V_{c+}$ ）内で動作している間、極めて高いインピーダンスを示している。クランプ回路 1855 は、対応する飽和電圧  $V_{sat-}$  および  $V_{sat+}$  の絶対値よりも小さい絶対値をもつクランプ電圧  $V_{c-}$  および  $V_{c+}$  で構成され得る。

#### 【0154】

30

クランプ電圧範囲内で、回路 1837 は、クランプ回路 1855 からの影響がほとんどまたはまったくなしにタッチモードで動作することができる。演算増幅器が「クランプ」されたとき（ $V_{out}$  が  $V_{c+}$  または  $V_{c-}$  に達したかまたはそれを超えたとき）、クランプ回路 1859 のインピーダンスは、 $I_{out}$  の絶対値の著しい増加によって示されるように、極めて低い。クランプ回路 1855 のインピーダンスが極めて低くされた場合、これは、本質的に回路 1837 のフィードバックコンポーネントを短絡させ、それによりフィードバックキャパシタ 1841 が放電することを可能にする（図 18H 参照）。

#### 【0155】

図 18J は、クランプ回路のための回路図の一例を示している。図 18J に示す構成では、クランプ回路 1855 は、直列に配置され、第 1 の順方向を有する、 $n$  個のダイオード 1861 を含む。複数のダイオード 1861 が、複数のダイオード 1863 と並列に配設される。この例では、直列に配置され、ダイオード 1861 の順方向とは反対である第 2 の順方向を有する、 $n$  個のダイオード 1863 がある。いくつかの実装形態では、ダイオード 1861 および 1863 の各々の順方向電圧は、1 V 程度またはより小さい、たとえば、0.2 V、0.3 V または 0.6 V であり得る。 $n$  の値、ならびにダイオード 1861 および 1863 の順方向電圧は、実装形態に従って変更し得る。それぞれ比較的より低い順方向電圧をもつ比較的より多数のダイオードを有するクランプ回路 1855 のクランプ回路伝達関数は、それぞれ比較的より高い順方向電圧をもつ比較的より少数のダイオードを有するクランプ回路 1855 よりも厳密に、理想的なクランプ回路伝達関数に近似することになる。

40

50

## 【 0 1 5 6 】

ただし、クランプ回路 1 8 5 5 は、様々な他の方法で構成され得る。いくつかの代替実装形態では、ダイオード 1 8 6 1 および 1 8 6 3 のうちの少なくとも 1 つは、ツェナーダイオードであり得る。いくつかのそのような実装形態では、ダイオード 1 8 6 1 のうちの 1 つは、第 1 の順方向を有するツェナーダイオードであり、ダイオード 1 8 6 3 のうちの 1 つは、第 2 のおよび反対の順方向を有するツェナーダイオードである。いくつかのそのような実装形態では、ツェナーダイオードの各々は、対向する順方向を有するショットキーダイオードと直列にペアリングされ得る。いくつかの実装形態では、ショットキーダイオードは、約 0 . 2 V または 0 . 3 V の順方向電圧降下を有し得る。対応するツェナーダイオードのツェナー降伏電圧は、実質的により高いことができる。たとえば、 $\pm 5$  V アナログシステムにおいて、一実装形態では、ツェナー降伏電圧は、4 . 2 V であり得る。

10

## 【 0 1 5 7 】

本明細書で説明するいくつかの実装形態では、下側基板は、ディスプレイデバイスのカバーガラス装置の少なくとも一部分を形成し得る。いくつかのそのような実装形態では、信号線は、カバーガラスの下にではなく、カバーガラスの上側表面に形成され得る。そのような構成は、アレイ中の感知素子が、アレイ外にルーティングされ、アレイ中の様々な感知素子からの信号をアドレス指定および感知するように構成された集積回路 ( I C ) に取り付けられ得るので、アレイ中の感知素子の設計についての含意を有する。

## 【 0 1 5 8 】

以前の手法 ( これらのルーティングワイヤをカバーすること、またはカバーガラスの上面に I C を取り付けること、およびそれらをブラックボーダーエポキシ ( black border epoxy ) でカバーすることなど ) は、最適でないことがあり得る。1 つの理由は、エポキシが、ユーザによって感じられ得るタッチ表面上のトポグラフィをもたらし得ることである。

20

## 【 0 1 5 9 】

したがって、本明細書で説明するいくつかの実装形態は、新規のルーティング構成を与える。いくつかの実装形態は、限定はしないが、A S I C を含む、1 つまたは複数の I C の直接取付けのためのプラットフォームとして、複合センサデバイス 9 0 0 のフレキシブル上側基板 9 0 5 を使用することを伴う。フレキシブル上側基板 9 0 5 は、下側基板 9 1 0 のエッジ ( ガラス基板または別のそのような実質的に透明な基板のエッジ ) の周りに巻かれ得る。いくつかのそのような実装形態は、カバーガラスがスマートフォンデバイスなどのモバイルディスプレイデバイスのエッジまでずっと延在することを可能にする方法で、感知ワイヤおよびルーティングリード線を巻き、これらのリード線に I C を取り付けることを伴う。 ( 1 つまたは複数の ) I C は、上側基板 9 0 5 のラップアラウンド部分に直接取り付けられ、したがって、デバイス上の最小エッジボーダーを可能にし、ベゼルの必要をなくすかまたはその必要を最小限に抑え、カバー層とフレキシブルプリント回路とを一体化することによってコストを低減し得る。いくつかのそのような実装形態は、ユーザによって感じらる得るトポグラフィをもたらさないことができる。

30

## 【 0 1 6 0 】

次に、図 1 9 ~ 図 2 1 B を参照しながら、いくつかの例が説明される。図 1 9 は、別の複合センサデバイスの一部分の断面図の一例を示している。この実装形態では、下側基板 9 1 0 は、ガラスから形成され、上側基板 9 0 5 は、クリアなポリイミドなどのフレキシブルで実質的に透明な材料から形成される。ここでは、伝導性材料 ( この例では金属被覆 ) が上側基板 9 0 5 上の上側電極 1 0 1 5 にパターンニングされている。上側基板 9 0 5 の下面上の上側電極 1 0 1 5 は、センサの信号線をルーティングするために使用され得る。 ( 一定の縮尺で描かれていない ) 上側基板 9 0 5 の部分 1 9 1 0 は、図 2 1 B に示す実装形態など、いくつかの実装形態では、下側基板 9 1 0 のエッジの周りを巻くように構成され得る。図 1 9 に示す例では、下側基板 9 1 0 上の下側電極 1 0 3 0 は、異方性導電フィルム ( A C F ) 1 9 0 5 または同様の接続方式を使用して、上側基板 9 0 5 上の上側電極 1 0 1 5 、あるいは他の電気トレースまたは回路に電氣的に結合され得る。

40

50

## 【 0 1 6 1 】

図 2 0 は、複合センサデバイスのためのルーティングの上面図の一例を示している。図 2 0 に示す複合センサデバイス 9 0 0 は、フレックスオンガラス ( F O G : flex-on-glass ) 2 0 0 5 構成とチップオンフレックス ( C O F : chip-on-flex ) 2 0 1 0 a 構成との両方を含む。図 2 0 は、複合センサデバイス 9 0 0 の手書きおよびタッチセンサゾーン 1 0 0 5 と指紋センサゾーン 1 0 1 0 とをも示している。接地リング 2 0 1 5 は、システムからのノイズ結合を隔離し、誤ったタッチを最小限に抑えるために、手書き、タッチおよび指紋センサゾーン 1 0 0 5 および 1 0 1 0 の部分の周りに含まれ得る。指紋センサゾーン 1 0 1 0 が手書きおよびタッチセンサゾーン 1 0 0 5 とは物理的に別個のものとして示されているが、手書きおよびタッチゾーン中で十分に高い分解能を用いた、いくつかの実装形態では、2 つのゾーンはマージし、区別がつかない。複合センサデバイス 9 0 0 の一部分を指紋検出のために割り振るためにソフトウェアが使用され得る。下にあるディスプレイデバイスと組み合わせられたとき、ソフトウェアは、センサデバイス上で指をどこに ( およびいつ ) 配置すべきかをユーザに促すためのボックスまたは他の好適な指示子を表示するために使用され得る。

10

## 【 0 1 6 2 】

図 2 1 A は、図 2 0 に示す複合センサデバイスを通る、デバイスの断面図の一例を示している。この例では、上側基板 9 0 5 は、接着剤層 1 7 0 5 を用いて下側基板 9 1 0 に結合される。複合センサデバイス 9 0 0 のこの図では、追加の C O F 2 0 1 0 b が参照され得る。信号、電力、接地のための受動デバイス ( 図示せず ) および接続トレース、ならびに外部コネクタなど、追加のコンポーネントが、コントローラ、または C O F 2 0 1 0 a および 2 0 1 0 b などの他の集積回路とともに、上側基板 9 0 5 の延長部分上に含まれ得る。電氣的または接続ビア ( 図示せず ) が、任意の電氣的および電子的コンポーネントの接続性を助けるために、フレキシブル上側基板 9 0 5 中に含まれ得る。カプトン ( 登録商標 ) テープなどの補剛材 2 1 2 0 が上側基板 9 0 5 の延長部分に取り付けられ得る。

20

## 【 0 1 6 3 】

図 2 1 B は、ラップアラウンド実装形態の断面図の一例を示している。図 2 1 B に示す複合センサデバイス 9 0 0 では、フレキシブル上側基板 9 0 5 は、下側基板 9 1 0 のエッジの周りに巻かれる。図 2 1 B は、上側基板 9 0 5 の内側 ( 下側面 ( lower side ) ) の上側電極 1 0 1 5 への、この例では A S I C である I C 2 1 0 5 の接続を示している。I C 2 1 0 5 は、たとえば、タッチセンサ、手書きセンサおよび / または指紋センサ機能を与えるように複合センサデバイス 9 0 0 を制御するように構成され得る。この例では、電氣的コネクタ 2 1 1 0 が、上側電極 1 0 1 5 に、あるいは上側基板 9 0 5 の片面または両面上の他のトレースに取り付けられる。ベゼル 2 1 1 5 が、図 2 1 B に示されている。ただし、他の実装形態は、ベゼル 2 1 1 5 を含まないことがあり得る。

30

## 【 0 1 6 4 】

ここで、下側基板 9 1 0 上の電極をアドレス指定する信号線は、フレキシブル上側基板 9 0 5 の下面上の対応する上側電極 1 0 1 5 にルーティングされ、接続される。いくつかのそのような実装形態によれば、複合センサデバイス 9 0 0 のコストと複雑さの両方は、フレキシブル上側基板 9 0 5 の機能をフレキシブルプリント回路の機能と一体化することによって、低減され得る。

40

## 【 0 1 6 5 】

上記で説明したデバイスなどのデバイスを使用して、アプリケーションのレイアウトが可能にされ得る。いくつかのそのような実装形態は、トランザクションおよび物理的アクセスを可能にするために、ユーザ認証ベースのセキュアゲートウェイとしてモバイルハンドヘルドデバイスを使用することを伴う。いくつかの実装形態は、コマーストランザクションまたは銀行トランザクションなどのために、ユーザ認証システムの一部として指紋センサを使用することを伴う。いくつかの実装形態では、手書き入力機能が、署名認識および関係するアプリケーションのために使用され得る。代替または追加として、いくつかの実装形態は、教育環境における生徒、企業環境における従業員、等々のような、エンター

50

プライズにおける人々からのメモおよびスタイラス入力を自動的にキャプチャするために手書き入力特徴を使用することを伴う。

【0166】

たとえば、クレジットカードが使用される方法と同様の方法での、コマーストランザクションのためのモバイルデバイスの使用を可能にする傾向が高まっている。この使用モデルでは、ユーザは、単に、支払い端末と通信するように構成された近距離通信（NFC：Near Field Communication）などの通信インターフェースを装備されたセルラ電話にPIN番号を入力し得る。

【0167】

このモデルの1つの問題は、ユーザ認証の問題である。PINおよびパスワードは、無許可のアクセスを防ぐのに効果的でないことがあり得る。モバイルデバイスまたはセルラ電話の盗難は、クレジットまたはデビットトランザクションのためのデバイスまたは電話の不適当な使用をもたらすことがある。

10

【0168】

本明細書で提供するいくつかの実装形態は、ローカルユーザ認証を可能にするための、複合センサデバイス900の指紋センサなどの、内蔵指紋センサの使用に関係する。図22は、指紋ベースのユーザ認証プロセスを示す流れ図の一例を示している。プロセス2200は、トランザクションおよび/または物理的アクセスを可能にするために、指紋ベースのユーザ認証システムとしてセルラ電話を使用することを伴い得る。

【0169】

20

いくつかのそのような実装形態によれば、ユーザは、1つまたは複数の指紋を与えることによって、セルラ電話などのモバイルデバイス上に登録され得る。いくつかのそのような実装形態では、モバイルデバイスは複合センサデバイス900を含む。代替または追加として、ユーザは、手書きデータを与え得る。指紋および/または手書きデータは、暗号化され、モバイルデバイス内にセキュアに記憶され得る。しかしながら、いくつかの別の実装形態は、サーバなどのリモートデバイスによる認証を行う。そのような実装形態は、指紋および/または手書きデータをリモートデバイスに記憶することを伴い得る。その上、いくつかの実装形態は、2人以上の人が同じモバイルデバイスを使用して認証され得るように、2人以上の人から指紋および/または手書きデータを収集することを伴う。

【0170】

30

認証プロセス中に、ユーザは、モバイルデバイスのカバーガラス装置中に一体化された1つまたは複数のセンサなどを介して、モバイルデバイスに指紋および/または手書きデータを与える（ブロック2205）。ユーザは、たとえば、ユーザがモバイルデバイスを使用してコマーストランザクションを行うことを望むとき、そうすることがあり得る。取得された指紋および/または手書きデータは、モバイルデバイス内でまたは認証サーバなどのリモートデバイスを介して、セキュアに処理され、前に登録され記憶された指紋および/または手書きデータと比較され得る（ブロック2210）。ブロック2210において、モバイルデバイスまたは認証サーバは、取得された指紋および/または手書きデータと記憶された指紋および/または手書きデータとの間に一致があるかどうかを判断する。

40

【0171】

一致がある場合、および一致がある場合のみ、トランザクションは許されることになる。ブロック2215において一致が発見されなかった場合、プロセス2200は、ユーザが、たとえば、限られた回数にわたって、再試行することを可能にし得る（ブロック2220）。ユーザが、この回数内に、一致する指紋および/または手書きデータを与えることができない場合、プロセスは終了し得る（ブロック2230）。いくつかの実装形態では、モバイルデバイスまたは認証サーバは、不適当なデータが受信された場合、たとえば、金融機関におよび/または現地政府機関に、通知を送り得る。この例では、モバイルデバイスまたは認証サーバのいずれかは、トランザクションが許された場合、別のデバイスに許可信号を送るよう構成される（ブロック2225）。そのようなデバイスの例は、

50

図 2 3 A に示すモバイルデバイス 4 0 と、支払い端末 2 3 1 0 と、を含む。

【 0 1 7 2 】

図 2 3 A は、コマースランザクションを行うように構成され得るモバイルデバイスの一例を示している。この例では、モバイルデバイスは、N F C などを通じて、支払い端末 2 3 1 0 とのワイヤレス通信のために構成された指紋セキュアセルラ電話である。セルラ電話は、本明細書の他の場所で説明するディスプレイデバイス 4 0 のインスタンスであり、上記で説明した複合センサデバイスなどの複合センサデバイス 9 0 0 を含み得る。代替的に、セルラ電話は、複合センサデバイス 9 0 0 の一部でない指紋センサゾーン 1 0 1 0 を含み得る。

【 0 1 7 3 】

いくつかの実装形態によれば、ユーザは、図 2 2 を参照しながら上記で説明したプロセスなどのプロセスに従って、モバイルデバイスに指紋データを与え得る。記憶された指紋データと最近与えられた指紋データとの間に一致がある場合、ランザクションは許可されることができる。たとえば、図 2 3 A の支払い端末 2 3 1 0 は、支払いが許可されるべきであることを示す信号を金融機関の対応するデバイスに送り得る。金融機関は、資金またはクレジットの利用可能性などのファクタに応じて、支払いを承認することも承認しないこともある。図 2 3 A は、電話に物理的に近接した支払い端末において支払いを許可するために使用されるモバイルデバイスを示している。いくつかの他の実装形態では、モバイルデバイスは、モバイルデバイス上で動作しているウェブブラウザまたは他のアプリケーションを介して行われる e コマースランザクションなど、リモートで行われる支払いを許可すること、あるいは、ユーザの制御下のパーソナルコンピュータ上で動作しているウェブブラウザまたは他のアプリケーションを介して行われる e コマースランザクションなど、別個のシステムを通して行われる支払いを許可すること、を行うために使用され得る。図 2 2 および図 2 3 A を参照すると、ブロック 2 2 2 5 の許可信号は、支払い端末 2 3 1 0 への支払いまたはクレジットカード情報の送信を許可するための制御ビットなど、モバイルデバイス自体の上のデータの開放を制御するために使用され得る。別の実装形態では、支払いが許可されるべきであることを示す、ブロック 2 2 2 5 の許可信号は、金融機関のデバイスまたはサーバなど、別のデバイスまたは処理サーバに送られ得る。

【 0 1 7 4 】

企業および政府の拠点における多くの物理的設備は、1 2 8 k H z などの特定のワイヤレス周波数上で動作するワイヤレス無線周波数識別 ( R F I D ) カード、キー FOB、等々を使用して、電子的にセキュアにされ、アクセスされる。これらは、ドアの近くに位置するカードリーダまたは同様のデバイスからの電力を誘導的に結合することによってエネルギーを取り出す短距離デバイスである。R F I D カードまたはキー FOB が間違った人の手にわたった場合、これらのアクセスポイントにおいてセキュリティが損なわれることができる。

【 0 1 7 5 】

別個の R F I D カードまたはキー FOB を使用する代わりに、いくつかの実装形態は、そのような物理的設備へのアクセスを獲得するために、指紋セキュアセルラ電話などの指紋セキュアモバイルデバイスの使用を伴う。図 2 3 B は、物理的アクセスアプリケーションのための指紋セキュアモバイルデバイスの使用の一例を示している。モバイルデバイスは、本明細書の他の場所で説明するディスプレイデバイス 4 0 のインスタンスであり、複合センサデバイス 9 0 0 を含み得る。

【 0 1 7 6 】

いくつかのそのような実装形態では、指紋セキュアモバイルデバイスは、電子的にロックされ得る、建築物、自動車、ロッカー、金庫などのドア 2 3 1 5 など、N F C 対応アクセスポイント 2 3 2 0 を開くために使用され得る。いくつかの実装形態では、アクセスポイントは、ネットワークを介した、認証サーバなどの他のデバイスとの通信のために構成され得る。モバイルデバイス 4 0 の指紋センサゾーン 1 0 1 0 は、モバイルデバイス 4 0 がアクセスポイント 2 3 2 0 との通信を開始する前に、( 少なくとも部分的に ) ユーザの

10

20

30

40

50

ための認証プロセスを実装するために使用され得る。認証プロセスは、セキュア支払いゲートウェイについて上記で説明した認証プロセスと同様であり得るが、可能にされるアプリケーションは、トランザクションではなく、物理的アクセスのアプリケーションである。

#### 【0177】

モバイルデバイスは、ドキュメント、ミュージック、ビデオ、および他のデジタルアセットの記憶と送信と再生とのためのユビキタス手段になりつつある。デジタルおよび他の権利を保存し、そのようなデジタルアセットの無許可のアクセス、配信およびコピーを防ぐために、いくつかの実装形態は、当該のアセットと「結ばれる (married)」べき指紋センサおよび/または手書きセンサの使用を伴う。このようにして、デジタルアセットにアクセスすることを許可された人(または人々)のみが、本明細書で説明する複合センサデバイス900のセンサであり得る指紋センサおよび/または手書きセンサを使用することによって、そのアセットにアクセスすることができる。

10

#### 【0178】

企業、政府、教育および他の環境を含む、多くのエンタープライズでは、個人にモバイルデバイスのスクリーン上にメモを書き込ませることが有益であり得る。大きいスクリーンをもつタブレットなどのデバイスは、ノートパッドの代わりになり、会議メモ、同僚間の双方向議論および他の重要な発見が自動的にキャプチャされることを可能にすることができる。1つのそのようなデバイスが図24Aに示されている。

#### 【0179】

20

図24Aは、セキュアタブレットデバイスの一例を示している。図24Aのタブレットデバイス2400aは、エンタープライズによって維持されるネットワークなどのネットワークとのワイヤレス通信のために構成され得る。タブレットデバイス2400aは、本明細書の他の場所で説明するような複合センサデバイス900を含み得る。そのようなネットワーク通信は、ドキュメントのエンタープライズのデータベース上への、タブレットデバイス2400aによってキャプチャされた情報の記憶を可能にすることができる。これらのデバイス内に含まれている情報のしばしば機密のおよび秘密の性質により、そのようなタブレットおよび電話へのアクセスは、(1人または複数の)許可されたユーザのみに制限されるべきである。場合によっては、そのようなデバイスの紛失は、中に含まれているデータの無許可の使用および漏洩をもたらすことができる。

30

#### 【0180】

いくつかのそのような実装形態は、手書き認識プロセスおよび/または指紋認識プロセスに従ってアクセス制御を行う。タブレットデバイス2400aへのアクセスは、上記で説明したように、タブレットデバイス2400a上でのユーザの手書きの分析に従って、および/またはカバーガラス装置上に与えられた指紋センサから受信された指紋データに従って、制御され得る。図24Aに示す例では、スタイラス先端1105は、タブレットデバイス2400aを介して手書きデータ2410を与えるために使用されることができる。そのようなデータは、図22を参照しながら上記で説明した認証プロセスと同様の認証プロセスのために使用され得る。

#### 【0181】

40

図24Bは、代替セキュアタブレットデバイスの一例を示している。図24Bに示すタブレットデバイス2400bのスクリーンは、手書き入力デバイスまたはノートパッドとして働き得る。タブレットデバイス2400bは、本明細書の他の場所で説明するような複合センサデバイス900を含み得る。図24Bに示すように、タブレットデバイス2400bへのアクセスは、手書き認証プロセスに従って制御され得、ここで、スタイラス先端1105は、手書きデータ2410を与えるために使用されることができる。代替または追加として、タブレットデバイス2400bへのアクセスは、指紋センサゾーン1010を介して獲得された指紋データを使用して指紋認証プロセスに従って制御され得る。タブレットデバイス2400bは、特定の実装形態に応じて、指タッチ感知のために構成されても良いし、構成されなくても良い。情報は、スクリーン上で自動的にキャプ

50

チャされ得、いくつかの実装形態では、エンタープライズのデータベースとワイヤレスに同期され得る。代替または追加として、そのようなデータは、ローカルに記憶されることができる。一部のそのようなデータは、その後、ワイヤードまたはワイヤレスインターフェースなどを通して、エンタープライズのデータベースと同期され得る。

#### 【0182】

図25Aおよび図25Bは、複合センサデバイスを含むディスプレイデバイスを示すシステムブロック図の例を示している。ディスプレイデバイス40は、たとえば、スマートフォン、セルラフォン、または携帯電話であり得る。ただし、ディスプレイデバイス40の同じコンポーネントまたはディスプレイデバイス40の軽微な変形が、テレビジョン、タブレット、電子リーダ、ハンドヘルドデバイスおよびポータブルメディアプレーヤなど、様々なタイプのディスプレイデバイスを示す。

10

#### 【0183】

ディスプレイデバイス40は、ハウジング41と、ディスプレイ30と、複合センサデバイス900と、アンテナ43と、スピーカ45と、入力デバイス48と、マイクロフォン46と、を含む。ハウジング41は、射出成形および真空成形を含む様々な製造プロセスのうちのいずれかから形成され得る。さらに、ハウジング41は、限定はしないが、プラスチック、金属、ガラス、ゴム、およびセラミック、またはそれらの組合せを含む、様々な材料のうちのいずれかから製作され得る。ハウジング41は、異なる色の、または異なるロゴ、ピクチャ、またはシンボルを含んでいる、他の取外し可能な部分と交換され得る、取外し可能な部分（図示せず）を含むことができる。

20

#### 【0184】

ディスプレイ30は、本明細書で説明する、双安定またはアナログディスプレイを含む様々なディスプレイのうちのいずれかであり得る。ディスプレイ30はまた、プラズマ、EL、OLED、STN LCD、またはTFT LCDなど、フラットパネルディスプレイ、あるいはCRTまたは他の管デバイスなど、非フラットパネルディスプレイを含むように構成され得る。さらに、ディスプレイ30は、本明細書で説明する干渉変調器ディスプレイを含むことができる。複合センサデバイス900は、実質的に、本明細書で説明するデバイスであり得る。

#### 【0185】

ディスプレイデバイス40のコンポーネントは図25Bに概略的に示されている。ディスプレイデバイス40は、ハウジング41を含み、その中に少なくとも部分的に密閉された追加のコンポーネントを含むことができる。たとえば、ディスプレイデバイス40は、トランシーバ47に結合されたアンテナ43を含むネットワークインターフェース27を含む。ネットワークインターフェース27は、ディスプレイデバイス40上に表示されることができる画像データのソースであり得る。したがって、ネットワークインターフェース27は、画像ソースモジュールの一例である。トランシーバ47はプロセッサ21に接続され、プロセッサ21は調整ハードウェア52に接続される。調整ハードウェア52は、信号を調整する（たとえば、信号をフィルタ処理する）ように構成され得る。調整ハードウェア52は、スピーカ45およびマイクロフォン46に接続される。プロセッサ21は、入力デバイス48およびドライバコントローラ29にも接続される。ドライバコントローラ29は、フレームバッファ28に、およびアレイドライバ22に結合され、アレイドライバ22は次にディスプレイアレイ30に結合される。いくつかの実装形態では、電源50が、特定のディスプレイデバイス40設計において実質的にすべてのコンポーネントに電力を与えることができる。

30

40

#### 【0186】

この例では、ディスプレイデバイス40は、複合センサコントローラ77をも含む。複合センサコントローラ77は、複合センサデバイス900との通信のために構成され、および/または複合センサデバイス900を制御するように構成され得る。複合センサコントローラ77は、複合センサデバイス900に近接した指、伝導性または非伝導性スタイラス、等々のタッチロケーションを判断するように構成され得る。複合センサコントロー

50

ラ 77 は、タッチロケーションの近傍のキャパシタンスの検出された変化に少なくとも部分的に基づいて、そのような判断を行うように構成され得る。複合センサコントローラ 77 はまた、手書きセンサコントローラとしておよび / または指紋センサコントローラとして機能するように構成され得る。複合センサコントローラ 77 は、タッチセンサ、手書きセンサ、指紋センサおよび / またはユーザ入力の信号をプロセッサ 21 に供給するように構成され得る。

#### 【0187】

複合センサコントローラ 77 は、単一のデバイスであるものとして図 25B に示されているが、複合センサコントローラ 77 は、1 つまたは複数のデバイスにおいて実装され得る。いくつかの実装形態では、別個の複数のセンサコントローラが、タッチ感知機能と、手書き感知機能と、指紋感知機能と、を与えるように構成され得る。そのような複数のセンサコントローラは、たとえば、別個の集積回路において実装され得る。いくつかのそのような実装形態では、タッチモード、手書きモードおよび / または指紋感知モードのための、アドレス指定および / または測定回路は、1 つまたは複数のコントローラまたはドライバ ASIC チップ内に含まれていることがあり得る。しかしながら、いくつかの代替実装形態では、プロセッサ 21 (または別のそのようなデバイス) は、一部または全部のそのようなセンサコントローラ機能を与えるように構成され得る。

#### 【0188】

ネットワークインターフェース 27 は、ディスプレイデバイス 40 がネットワークを介して 1 つまたは複数のデバイスと通信することができるように、アンテナ 43 とトランシーバ 47 とを含む。ネットワークインターフェース 27 はまた、たとえば、プロセッサ 21 のデータ処理要件を軽減するための、何らかの処理能力を有し得る。アンテナ 43 は信号を送信および受信することができる。いくつかの実装形態では、アンテナ 43 は、IEEE 16.11(a)、(b)、または (g) を含む IEEE 16.11 規格、あるいは IEEE 802.11a、b、g、n を含む IEEE 802.11 規格、およびそれらのさらなる実装形態に従って、RF 信号を送信および受信する。いくつかの他の実装形態では、アンテナ 43 は、BLUE TOOTH (登録商標) 規格に従って RF 信号を送信および受信する。セルラ電話の場合、アンテナ 43 は、3G または 4G 技術を利用するシステムなどのワイヤレスネットワーク内で通信するために使用される、符号分割多元接続 (CDMA)、周波数分割多元接続 (FDMA)、時分割多元接続 (TDMA)、Global System for Mobile communications (GSM (登録商標))、GSM/General Packet Radio Service (GPRS)、Enhanced Data GSM Environment (EDGE)、Terrestrial Trunked Radio (TETRA)、広帯域 CDMA (W-CDMA (登録商標))、Evolution Data Optimized (EV-DO)、1xEV-DO、EV-DO Rev A、EV-DO Rev B、高速パケットアクセス (HSPA)、高速ダウンリンクパケットアクセス (HSDPA)、高速アップリンクパケットアクセス (HSUPA)、発展型高速パケットアクセス (HSPA+)、Long Term Evolution (LTE)、AMPS、または他の知られている信号を受信するように設計される。トランシーバ 47 は、アンテナ 43 から受信された信号がプロセッサ 21 によって受信され、プロセッサ 21 によってさらに操作され得るように、その信号を前処理することができる。トランシーバ 47 はまた、プロセッサ 21 から受信された信号がアンテナ 43 を介してディスプレイデバイス 40 から送信され得るように、その信号を処理することができる。

#### 【0189】

いくつかの実装形態では、トランシーバ 47 は受信機によって置き換えられ得る。さらに、いくつかの実装形態では、ネットワークインターフェース 27 は、プロセッサ 21 に送られるべき画像データを記憶または生成することができる画像ソースによって置き換えられ得る。プロセッサ 21 は、ディスプレイデバイス 40 の全体的な動作を制御することができる。プロセッサ 21 は、ネットワークインターフェース 27 または画像ソースから

10

20

30

40

50

圧縮された画像データなどのデータを受信し、そのデータをRAW画像データに、またはRAW画像データに容易に処理されるフォーマットに、処理する。プロセッサ21は、処理されたデータをドライバコントローラ29に、または記憶のためにフレームバッファ28に送ることができる。RAWデータは、一般に、画像内の各ロケーションにおける画像特性を識別する情報を指す。たとえば、そのような画像特性は、色、飽和、およびグレースケールレベルを含むことができる。

#### 【0190】

プロセッサ21は、ディスプレイデバイス40の動作を制御するためのマイクロコントローラ、CPU、または論理ユニットを含むことができる。調整ハードウェア52は、スピーカ45に信号を送信するための、およびマイクロフォン46から信号を受信するための、増幅器およびフィルタを含み得る。調整ハードウェア52は、ディスプレイデバイス40内の個別コンポーネントであり得、あるいはプロセッサ21または他のコンポーネント内に組み込まれ得る。

#### 【0191】

ドライバコントローラ29は、プロセッサ21によって生成されたRAW画像データをプロセッサ21から直接、またはフレームバッファ28から取ることができる。いくつかの実装形態では、ドライバコントローラ29は、RAW画像データを、ラスタ様フォーマットを有するデータフローに再フォーマットすることができ、その結果、そのデータフローは、ディスプレイレイ30にわたって走査するのに好適な時間順序を有する。次いで、ドライバコントローラ29は、フォーマットされた情報をアレイドライバ22に送る。LCDコントローラなどのドライバコントローラ29は、しばしば、スタンダードアロン集積回路(IC)としてシステムプロセッサ21に関連付けられるが、そのようなコントローラは多くの方法で実装され得る。たとえば、コントローラは、ハードウェアとしてプロセッサ21中に埋め込まれるか、ソフトウェアとしてプロセッサ21中に埋め込まれるか、またはハードウェアにおいてアレイドライバ22と完全に一体化され得る。

#### 【0192】

アレイドライバ22は、ドライバコントローラ29からフォーマットされた情報を受信することができ、ビデオデータを波形の並列セットに再フォーマットすることができ、波形の並列セットは、ディスプレイのピクセルのx-y行列から来る、数百の、および時には数千の(またはより多くの)リード線に毎秒何回も適用される。

#### 【0193】

いくつかの実装形態では、ドライバコントローラ29、アレイドライバ22、およびディスプレイレイ30は、本明細書で説明するディスプレイのタイプのうちのいずれにも適している。たとえば、ドライバコントローラ29は、従来のディスプレイコントローラまたは双安定ディスプレイコントローラ(IMODコントローラなど)であり得る。さらに、アレイドライバ22は、従来のドライバまたは双安定ディスプレイドライバ(IMODディスプレイドライバなど)であり得る。その上、ディスプレイレイ30は、従来のディスプレイレイまたは双安定ディスプレイレイ(IMODのアレイを含むディスプレイなど)であり得る。いくつかの実装形態では、ドライバコントローラ29はアレイドライバ22と一体化され得る。そのような実装形態は、高集積システム、たとえば、モバイルフォン、ポータブル電子デバイス、ウォッチまたは他の小面積ディスプレイにおいて、有用であることができる。

#### 【0194】

いくつかの実装形態では、入力デバイス48は、たとえば、ユーザがディスプレイデバイス40の動作を制御することを可能にするように、構成され得る。入力デバイス48は、QWERTYキーボードまたは電話キーパッドなどのキーパッド、ボタン、スイッチ、ロッカー、タッチセンシティブスクリーン、ディスプレイレイ30と一体化されたタッチセンシティブスクリーン、あるいは感圧膜または感熱膜を含むことができる。マイクロフォン46は、ディスプレイデバイス40のための入力デバイスとして構成され得る。い

くつかの実装形態では、ディスプレイデバイス 40 の動作を制御するために、マイクロフォン 46 を介したボイスコマンドが使用され得る。

【0195】

電源 50 は様々なエネルギー蓄積デバイスを含むことができる。たとえば、電源 50 は、ニッケルカドミウムバッテリーまたはリチウムイオンバッテリーなどの充電式バッテリーを含み得る。充電式バッテリーを使用する実装形態では、充電式バッテリーは、たとえば、光起電性デバイスまたはアレイの壁コンセント (wall socket) から来る、電力を使用して充電可能であり得る。代替的に、充電式バッテリーはワイヤレス充電可能であり得る。電源 50 は、再生可能エネルギー源、キャパシタ、あるいはプラスチック太陽電池または太陽電池塗料を含む太陽電池をも含むことができる。電源 50 はまた、壁コンセント (wall outlet) から電力を受け取るように構成され得る。

10

【0196】

いくつかの実装形態では、制御プログラマビリティがドライバコントローラ 29 中に存在し、これは電子ディスプレイシステム中のいくつかの場所に配置され得る。いくつかの他の実装形態では、制御プログラマビリティがアレイドライバ 22 中に存在する。上記で説明した最適化は、任意の数のハードウェアおよび/またはソフトウェアコンポーネントにおいて、ならびに様々な構成において実装され得る。本明細書で開示する実装形態に関して説明した様々な例示的な論理、論理ブロック、モジュール、回路、およびアルゴリズムステップは、電子ハードウェア、コンピュータソフトウェア、または両方の組合せとして実装され得る。ハードウェアとソフトウェアの互換性が、概して機能に関して説明され、上記で説明した様々な例示的なコンポーネント、ブロック、モジュール、回路およびステップにおいて示された。そのような機能がハードウェアで実装されるか、ソフトウェアで実装されるかは、特定のアプリケーションおよび全体的なシステムに課された設計制約に依存する。

20

【0197】

本明細書で開示する態様に関して説明した様々な例示的な論理、論理ブロック、モジュール、および回路を実装するために使用される、ハードウェアおよびデータ処理装置は、汎用シングルチップまたはマルチチッププロセッサ、デジタル信号プロセッサ (DSP)、特定用途向け集積回路 (ASIC)、フィールドプログラマブルゲートアレイ (FPGA) または他のプログラマブル論理デバイス、個別ゲートまたはトランジスタ論理、個別ハードウェアコンポーネント、あるいは本明細書で説明した機能を実行するように設計されたそれらの任意の組合せを用いて実装または実行され得る。汎用プロセッサは、マイクロプロセッサ、あるいは任意の従来のプロセッサ、コントローラ、マイクロコントローラ、または状態機械であり得る。また、プロセッサは、DSP とマイクロプロセッサとの組合せなどのコンピューティングデバイスの組合せ、複数のマイクロプロセッサ、DSP コアと連携する 1 つまたは複数のマイクロプロセッサ、あるいは任意の他のそのような構成として実装され得る。いくつかの実装形態では、特定のステップおよび方法が、所与の機能に固有である回路によって実行され得る。

30

【0198】

1 つまたは複数の態様では、説明した機能は、本明細書で開示する構造を含むハードウェア、デジタル電子回路、コンピュータソフトウェア、ファームウェア、およびそれらの上記構造の構造的等価物において、またはそれらの任意の組合せにおいて実装され得る。また、本明細書で説明する主題の実装形態は、1 つまたは複数のコンピュータプログラムとして、すなわち、データ処理装置が実行するためにコンピュータ記憶媒体上に符号化された、またはデータ処理装置の動作を制御するための、コンピュータプログラム命令の 1 つまたは複数のモジュールとして、実装され得る。

40

【0199】

ソフトウェアで実装される場合、機能は、1 つまたは複数の命令またはコードとしてコンピュータ可読媒体上に記憶されるか、あるいはコンピュータ可読媒体を介して送信され得る。本明細書で開示する方法またはアルゴリズムのステップは、コンピュータ可読媒体

50

上に常駐し得る、プロセッサ実行可能ソフトウェアモジュールで実装され得る。コンピュータ可読媒体は、ある場所から別の場所にコンピュータプログラムを転送することを可能にされ得る任意の媒体を含む、コンピュータ記憶媒体とコンピュータ通信媒体の両方を含む。記憶媒体は、コンピュータによってアクセスされ得る任意の利用可能な媒体であり得る。限定ではなく例として、そのようなコンピュータ可読媒体は、RAM、ROM、EEPROM、CD-ROMまたは他の光ディスクストレージ、磁気ディスクストレージまたは他の磁気ストレージデバイス、あるいは命令またはデータ構造の形態で所望のプログラムコードを記憶するために使用され得、コンピュータによってアクセスされ得る、任意の他の媒体を含み得る。また、いかなる接続もコンピュータ可読媒体と適切に呼ばれ得る。本明細書で使用するディスク(disk)およびディスク(disc)は、コンパクトディスク(disc)(CD)、レーザディスク(登録商標)(disc)、光ディスク(disc)、デジタル多用途ディスク(disc)(DVD)、フロッピー(登録商標)ディスク(disk)、およびブルーレイ(登録商標)ディスク(disc)を含み、ディスク(disk)は、通常、データを磁氣的に再生し、ディスク(disc)は、データをレーザで光学的に再生する。上記の組合せもコンピュータ可読媒体の範囲内に含まれ得る。さらに、方法またはアルゴリズムの動作は、コンピュータプログラム製品に組み込まれ得る、機械可読媒体およびコンピュータ可読媒体上のコードおよび命令の1つまたは任意の組合せ、あるいはそのセットとして常駐し得る。

10

#### 【0200】

本開示で説明する実装形態への様々な修正は当業者には容易に明らかであり得、本明細書で定義した一般原理は、本開示の趣旨または範囲から逸脱することなく他の実装形態に適用され得る。したがって、特許請求の範囲は、本明細書で示した実装形態に限定されるものではなく、本開示と、本明細書で開示する原理および新規の特徴とに一致する、最も広い範囲を与えられるべきである。「例示的」という単語は、本明細書ではもっぱら「例、事例、または例示の働きをすること」を意味するために使用される。「例示的」として本明細書で説明するいかなる実装形態も、必ずしも他の可能性または実装形態よりも好ましいまたは有利であると解釈されるべきであるとは限らない。さらに、「上側」および「下側」という用語は、図の説明を簡単にするために時々使用され、適切に配向されたページ上の図の配向に対応する相対位置を示すが、実装されたIMODの適切な配向を反映しないことがあることを、当業者は容易に諒解されよう。

20

30

#### 【0201】

また、別個の実装形態に関して本明細書で説明されたいいくつかの特徴は、単一の実装形態において組合せて実装され得る。また、逆に、単一の実装形態に関して説明された様々な特徴は、複数の実装形態において別個に、あるいは任意の好適な部分組合せで実装され得る。その上、特徴は、いくつかの組合せで働くものとして上記で説明され、初めにそのように請求されることさえあるが、請求される組合せからの1つまたは複数の特徴は、場合によってはその組合せから削除され得、請求される組合せは、部分組合せ、または部分組合せの変形形態を対象とし得る。

#### 【0202】

同様に、動作は特定の順序で図面に示されているが、そのような動作は、望ましい結果を達成するために、示される特定の順序でまたは順番に実行される必要がないことを、あるいはすべての図示の動作が実行される必要があるとは限らないことを、当業者は容易に認識されよう。さらに、図面は、流れ図の形態で1つまたは複数の例示的なプロセスを概略的に示し得る。ただし、図示されていない他の動作が、概略的に示される例示的なプロセスに組み込まれ得る。たとえば、1つまたは複数の追加の動作が、図示の動作のうちのいずれかの前に、後に、同時に、またはその間で、実行され得る。いくつかの状況では、マルチタスキングおよび並列処理が有利であり得る。その上、上記で説明した実装形態における様々なシステムコンポーネントの分離は、すべての実装形態においてそのような分離を必要とするものとして理解されるべきでなく、説明するプログラムコンポーネントおよびシステムは、概して、単一のソフトウェア製品において互いに一体化されるか、ま

40

50

たは複数のソフトウェア製品にパッケージングされ得ることを理解されたい。さらに、他の実装形態が以下の特許請求の範囲内に入る。場合によっては、特許請求の範囲に記載の行為は、異なる順序で実行され、依然として望ましい結果を達成することができる。

【図 1】

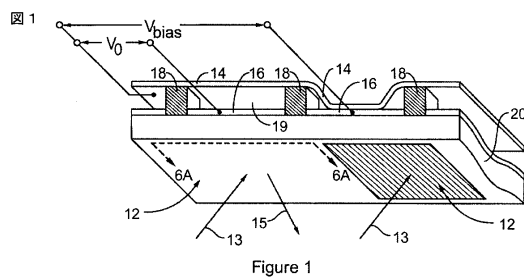


Figure 1

【図 2】

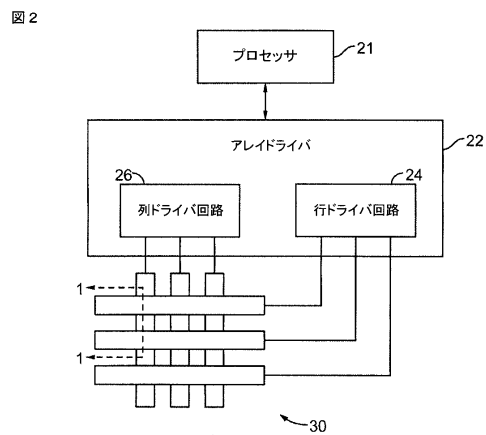


Figure 2

【図 3】

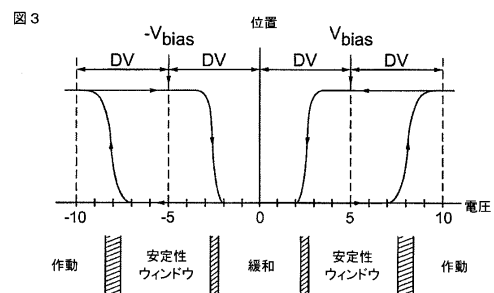


Figure 3

【図 4】

図 4

セグメント電圧	コモン電圧				
	$VC_{ADD\_H}$	$VC_{HOLD\_H}$	$VC_{REL}$	$VC_{HOLD\_L}$	$VC_{ADD\_L}$
$VS_H$	安定	安定	緩和	安定	作動
$VS_L$	作動	安定	緩和	安定	安定

Figure 4

## 【図 5 A】

図 5 A

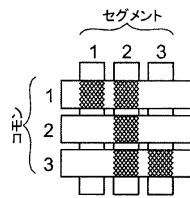


Figure 5A

## 【図 5 B】

図 5 B

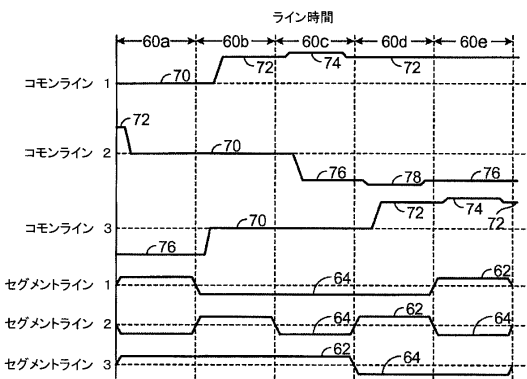


Figure 5B

## 【図 6 A】

図 6 A

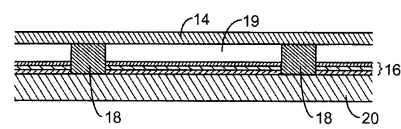


Figure 6A

## 【図 6 B】

図 6 B

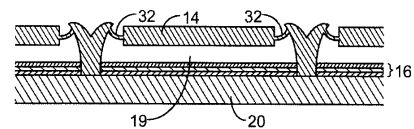


Figure 6B

## 【図 6 C】

図 6 C

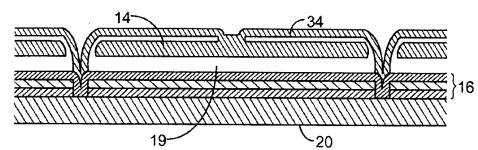


Figure 6C

## 【図 6 D】

図 6 D

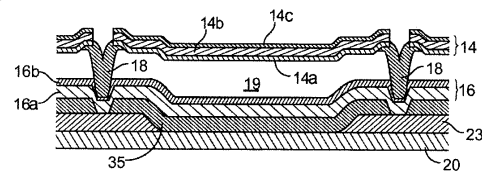


Figure 6D

## 【図 6 E】

図 6 E

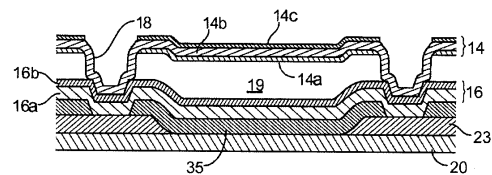


Figure 6E

## 【図 7】

図 7

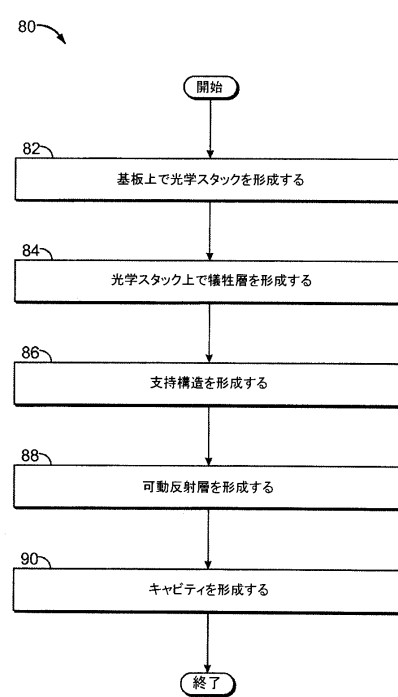


Figure 7

## 【図 8 A】

図 8 A

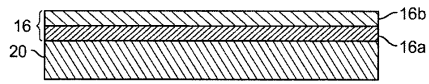


Figure 8A

## 【図 8 B】

図 8 B

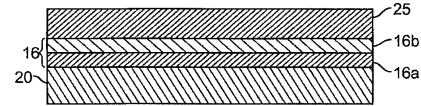


Figure 8B

## 【図 8 C】

図 8 C

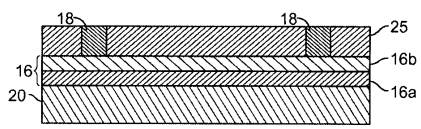


Figure 8C

## 【図 8 D】

図 8 D

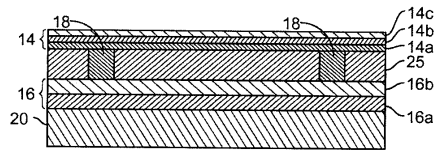


Figure 8D

## 【図 8 E】

図 8 E

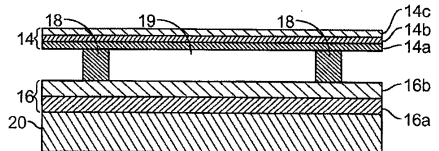


Figure 8E

## 【図 9 A】

図 9 A

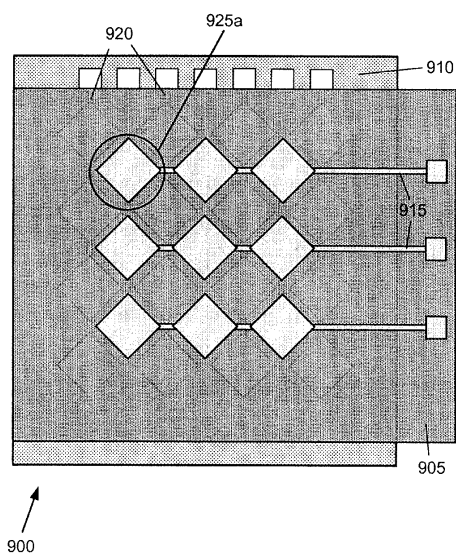


FIGURE 9A

## 【図 9 B】

図 9 B

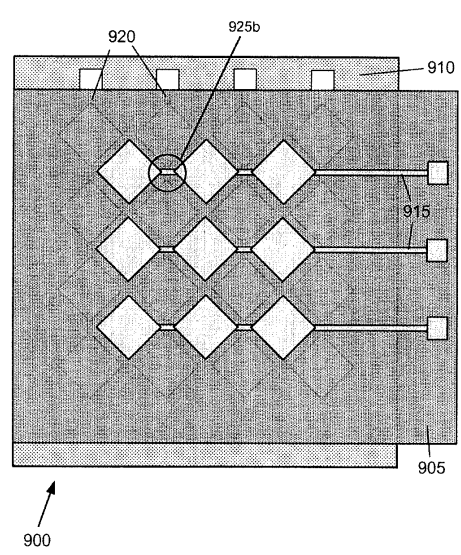
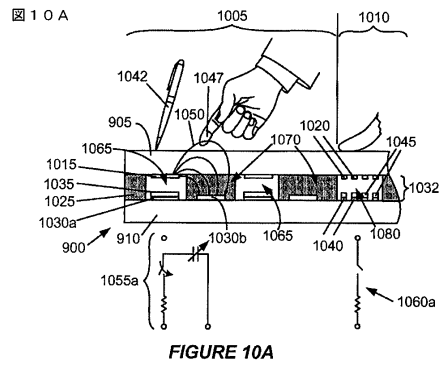
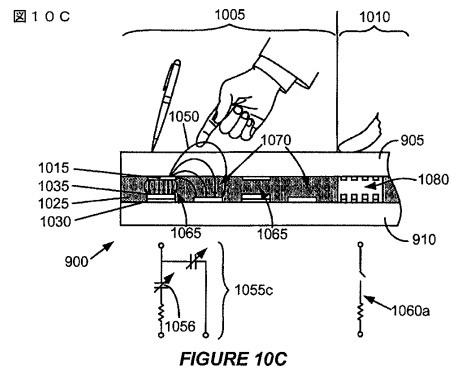


FIGURE 9B

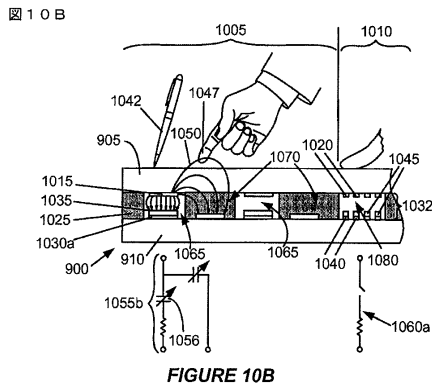
## 【図 10 A】



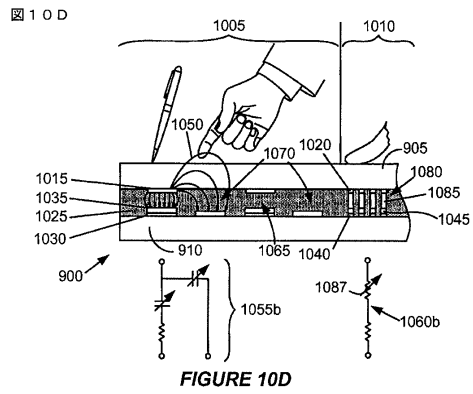
## 【図 10 C】



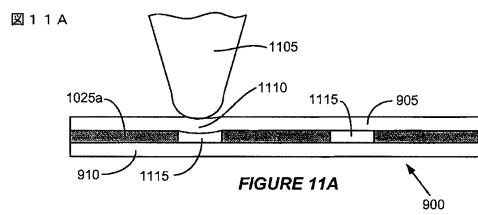
## 【図 10 B】



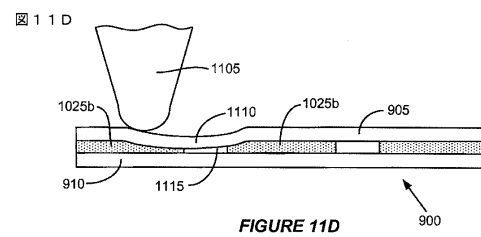
## 【図 10 D】



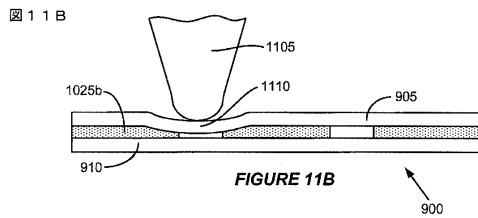
## 【図 11 A】



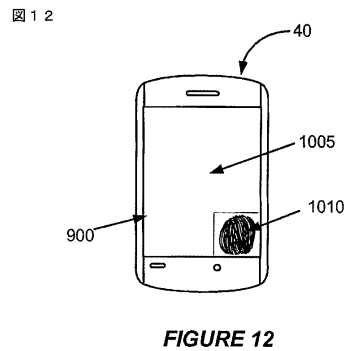
## 【図 11 D】



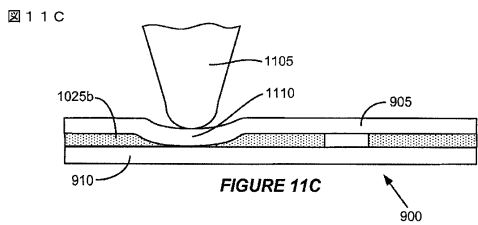
## 【図 11 B】



## 【図 12】

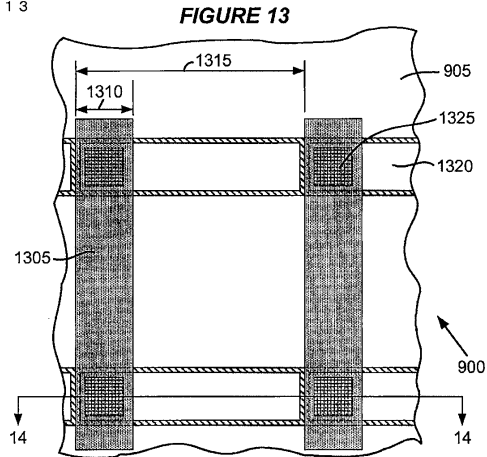


## 【図 11 C】



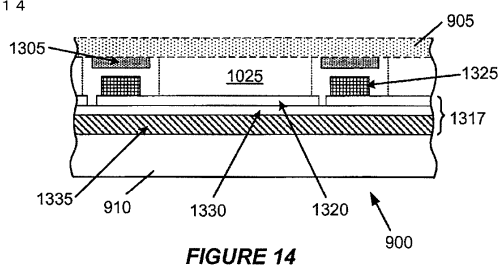
【 図 1 3 】

图 1-3



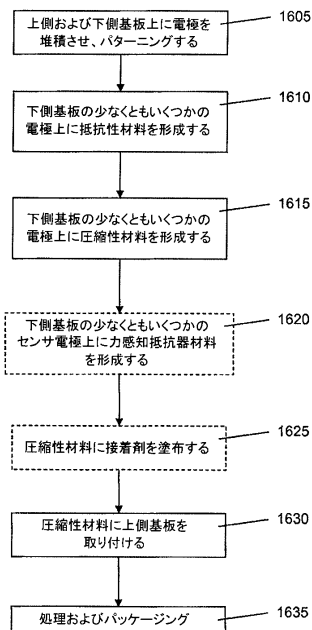
【 図 1 4 】

图 14



【 図 1 6 】

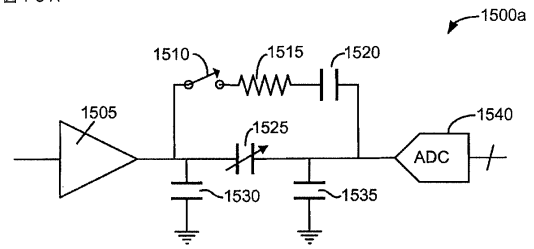
图 16



1600 

【図 15 A】

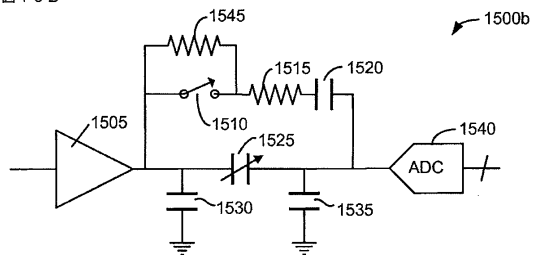
图 15 A



**FIGURE 15A**

【 図 1 5 B 】

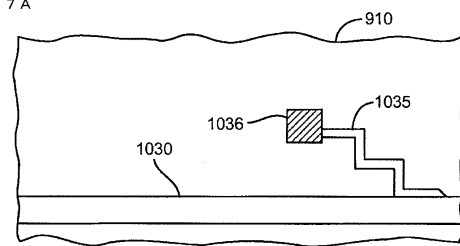
图 15B



**FIGURE 15B**

【 図 1 7 A 】

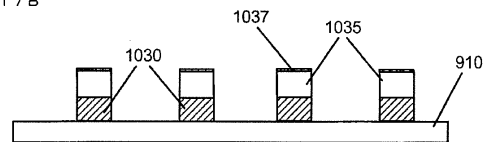
图 17A



**FIGURE 17A**

【 図 1 7 B 】

图 17B



**FIGURE 17B**

【図 17C】

図 17C

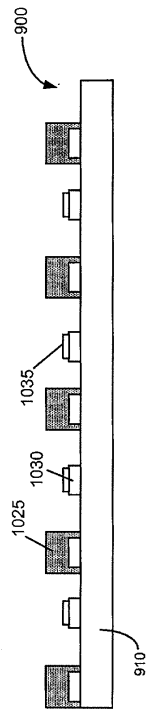


FIGURE 17C

【図 17D】

図 17D

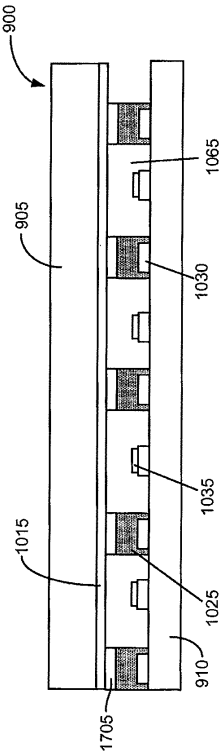


FIGURE 17D

【図 18A】

図 18A

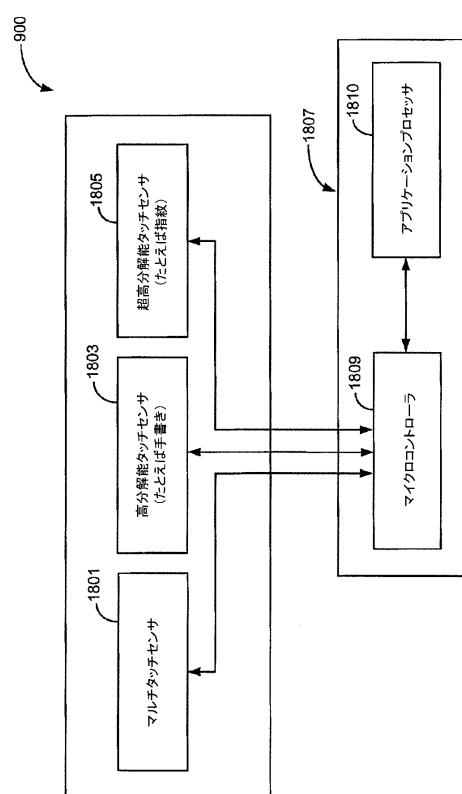


FIGURE 18A

【図 18B】

図 18B

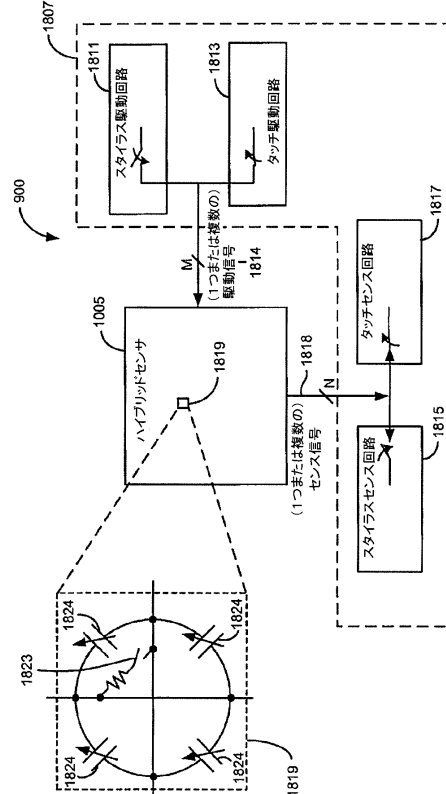


FIGURE 18B



## 【図 18 G】

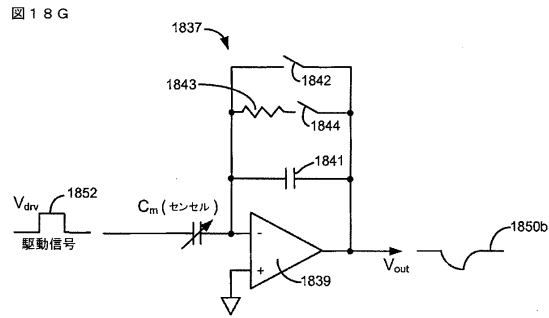


FIGURE 18G

## 【図 18 H】

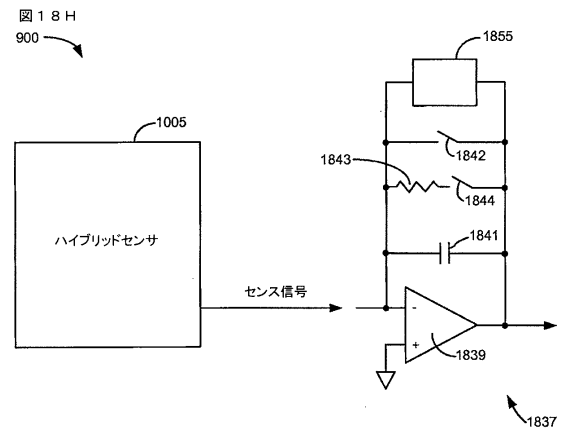


FIGURE 18H

## 【図 18 I】

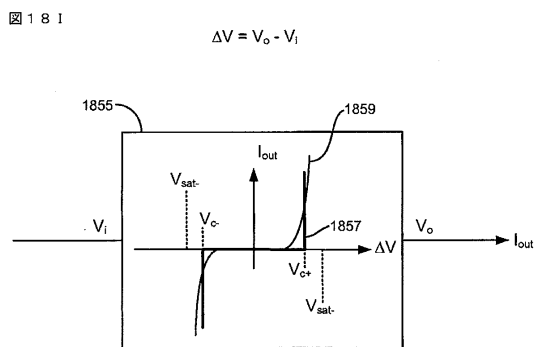


FIGURE 18I

## 【図 18 J】

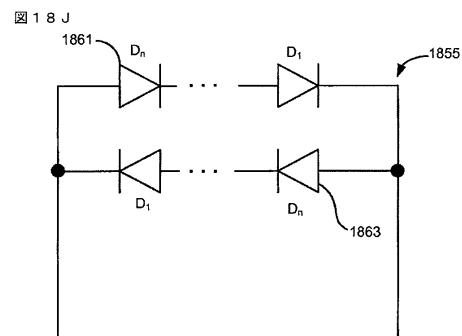


FIGURE 18J

【図 19】

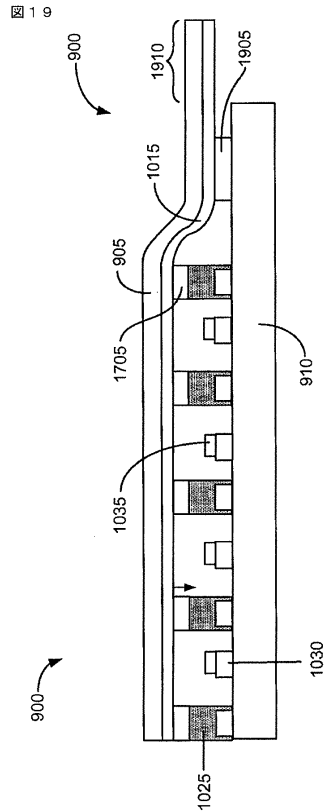


FIGURE 19

【図 20】

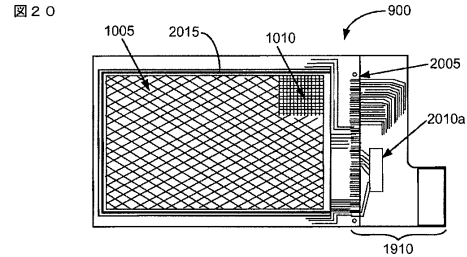


FIGURE 20

【図 21 A】

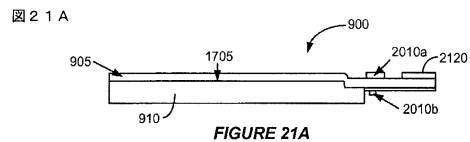


FIGURE 21A

【図 21 B】

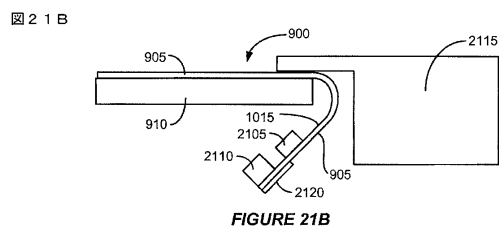


FIGURE 21B

【図 22】

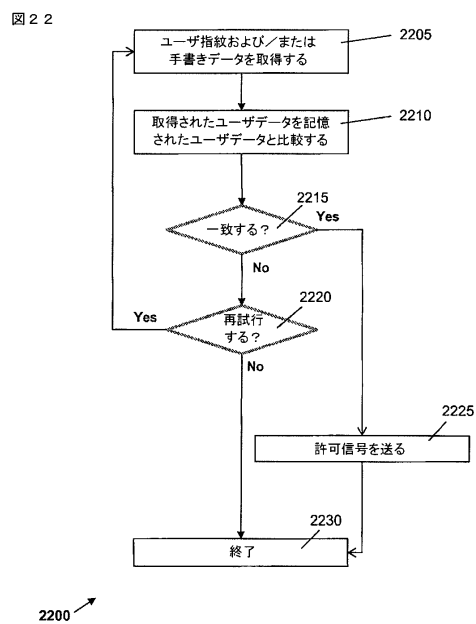


Figure 22

【図 23 A】

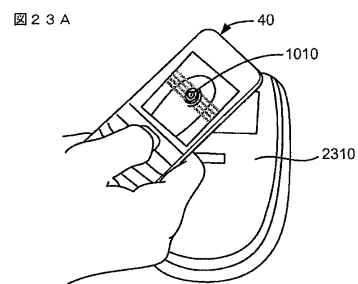


FIGURE 23A

【図 23 B】

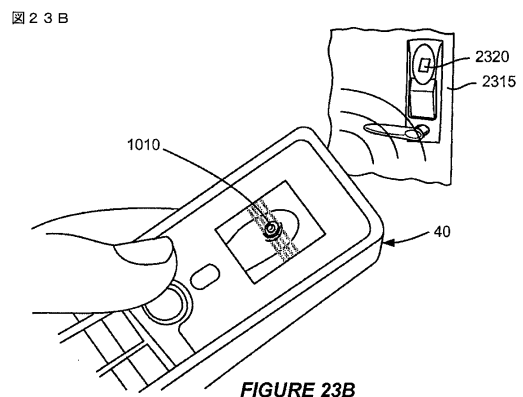


FIGURE 23B

【図 24 A】

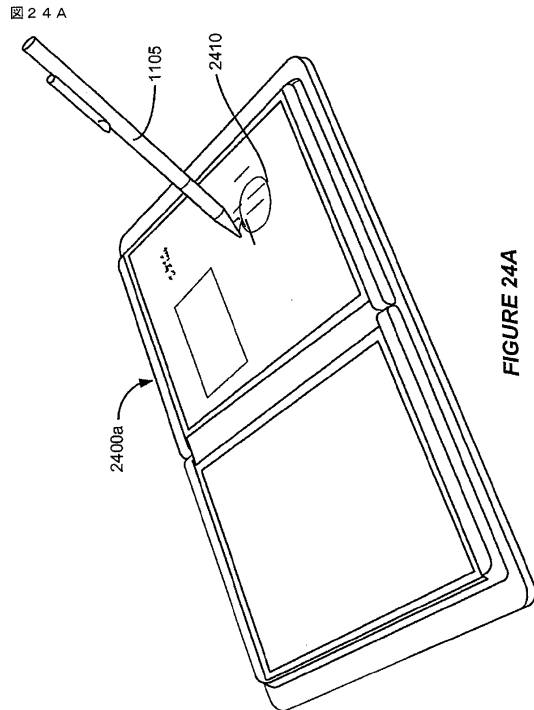


FIGURE 24A

【図 24 B】

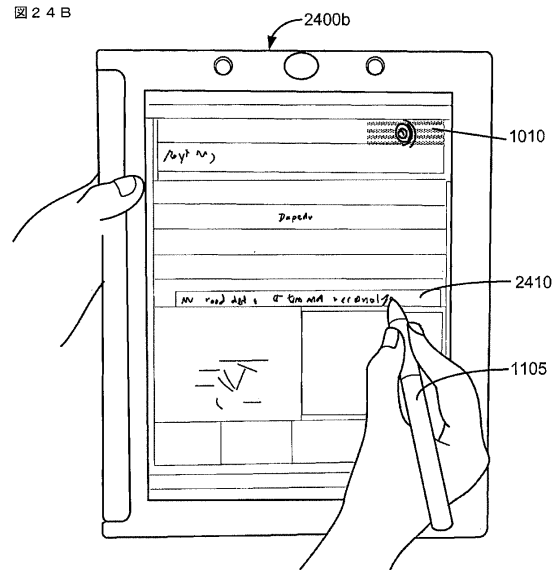


FIGURE 24B

【図 25 A】

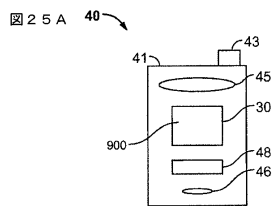


Figure 25A

【図 25 B】

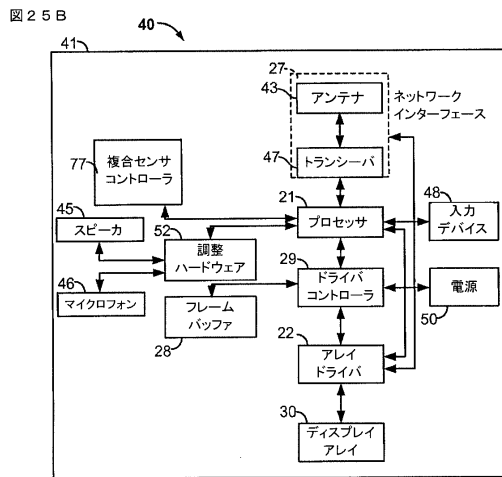


Figure 25B

## フロントページの続き

- (74)代理人 100088683  
弁理士 中村 誠
- (74)代理人 100103034  
弁理士 野河 信久
- (74)代理人 100095441  
弁理士 白根 俊郎
- (74)代理人 100075672  
弁理士 峰 隆司
- (74)代理人 100140176  
弁理士 砂川 克
- (72)発明者 ガナパティ、スリニバサン・コダガナラー  
アメリカ合衆国、カリフォルニア州 9 5 1 3 4、サン・ホセ、ジャンクション・アベニュー 2  
5 8 1
- (72)発明者 プチャン、ニコラス・イアン  
アメリカ合衆国、カリフォルニア州 9 5 1 3 4、サン・ホセ、ジャンクション・アベニュー 2  
5 8 1
- (72)発明者 ペターセン、クート・エドワード  
アメリカ合衆国、カリフォルニア州 9 5 1 3 4、サン・ホセ、ジャンクション・アベニュー 2  
5 8 1
- (72)発明者 バーンズ、デイビット・ウィリアム  
アメリカ合衆国、カリフォルニア州 9 5 1 3 4、サン・ホセ、ジャンクション・アベニュー 2  
5 8 1

審査官 萩島 豪

- (56)参考文献 特開2009-116850(JP,A)  
特表2012-520494(JP,A)  
登録実用新案第3150179(JP,U)  
特開2004-138416(JP,A)  
特表2007-533044(JP,A)  
特表2008-537615(JP,A)  
特開2009-146373(JP,A)  
特開2010-079791(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 6 F      3 / 0 4 1  
G 0 6 F      3 / 0 4 4  
G 0 6 F      3 / 0 4 5