

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6235464号
(P6235464)

(45) 発行日 平成29年11月22日 (2017.11.22)

(24) 登録日 平成29年11月2日 (2017.11.2)

(51) Int. Cl.	F I
H05B 37/02 (2006.01)	H05B 37/02 J
H01L 33/00 (2010.01)	H01L 33/00 J
H02M 7/12 (2006.01)	H02M 7/12 Q
H02M 3/155 (2006.01)	H02M 3/155 J

請求項の数 15 (全 18 頁)

(21) 出願番号	特願2014-514187 (P2014-514187)	(73) 特許権者	516043960
(86) (22) 出願日	平成24年6月4日 (2012.6.4)		フィリップス ライティング ホールディ ング ビー ヴィ
(65) 公表番号	特表2014-524102 (P2014-524102A)		オランダ国 5656 アーエー アイン トホーフェン ハイ テク キャンパス 45
(43) 公表日	平成26年9月18日 (2014.9.18)	(74) 代理人	110001690
(86) 国際出願番号	PCT/IB2012/052796		特許業務法人M&Sパートナーズ
(87) 国際公開番号	W02012/168847	(72) 発明者	エルフェリヒ, ラインホルト
(87) 国際公開日	平成24年12月13日 (2012.12.13)		オランダ国, 5656 アーエー アイン ドーフエン, ハイ・テク・キャンパス・ビ ルディング 44
審査請求日	平成27年6月1日 (2015.6.1)		
(31) 優先権主張番号	11169523.5		
(32) 優先日	平成23年6月10日 (2011.6.10)		
(33) 優先権主張国	欧州特許庁 (EP)		

最終頁に続く

(54) 【発明の名称】 負荷、特にLEDユニットを駆動する駆動装置及び駆動方法

(57) 【特許請求の範囲】

【請求項 1】

負荷を駆動する駆動装置であって、
前記駆動装置は、

外部電源から整流供給電圧を受ける電力入力端子と、
負荷を駆動する駆動電圧及び／又は駆動電流を供給する電力出力端子と、
高電圧ノードと低電圧ノードとの間に直列に結合される第1及び第2のスイッチ要素を
有し、前記第1及び第2のスイッチ要素の間にスイッチノードを有する、半ブリッジユニ
ットと、

第1のインダクタを有するブースト入力フィルタユニットと、

第2のインダクタを有するバック出力フィルタユニットと、

エネルギー蓄積ユニットと、

前記スイッチ要素を制御する制御ユニットと、

を有し、

前記電力入力端子は、前記半ブリッジユニットの前記高電圧ノード及び前記低電圧ノー
ドのいずれか一方と、前記半ブリッジユニットの前記スイッチノードとに結合され、

前記半ブリッジユニットの前記高電圧ノード又は前記スイッチノードに接続されている
前記電力入力端子のうち1つは、前記第1のインダクタを介して、前記高電圧ノード又は
前記スイッチノードに接続されており、

前記電力出力端子は、前記半ブリッジユニットの前記高電圧ノード及び前記低電圧ノー

10

20

ドに結合され、

前記エネルギー蓄積ユニットは、前記半ブリッジユニットの前記スイッチノードと、前記半ブリッジユニットの前記高電圧ノード及び前記低電圧ノードのいずれか一方とに結合されると共に、前記半ブリッジユニットの前記スイッチノードに対し、前記第2のインダクタを介して結合される、駆動装置。

【請求項2】

負荷を駆動する駆動装置であって、

前記駆動装置は、

外部から整流供給電圧を受ける電力入力端子と、

負荷を駆動する駆動電圧及び／又は駆動電流を供給する電力出力端子と、

高電圧ノードと低電圧ノードとの間に直列に結合される第1及び第2のスイッチ要素を有し、前記第1及び第2のスイッチ要素の間にスイッチノードを有する、半ブリッジユニットと、

第1のインダクタを有するブースト入力フィルタユニットと、

第2のインダクタを有するバック出力フィルタユニットと、

エネルギー蓄積ユニットと、

前記スイッチ要素を制御する制御ユニットと、

を有し、

前記電力入力端子は、前記半ブリッジユニットの前記高電圧ノード及び前記低電圧ノードのいずれか一方と、前記半ブリッジユニットの前記スイッチノードとに結合されると共に、前記半ブリッジユニットの前記スイッチノードに対し、前記第1のインダクタを介して結合され、

前記電力出力端子及び前記エネルギー蓄積ユニットのいずれか一方は、前記半ブリッジユニットの前記高電圧ノードと前記スイッチノードとに結合され、

前記電力出力端子及び前記エネルギー蓄積ユニットのいずれか他方は、前記半ブリッジユニットの前記低電圧ノードと前記スイッチノードとに結合され、

前記電力出力端子及び前記エネルギー蓄積ユニットは、前記第2のインダクタを介して前記半ブリッジユニットの前記スイッチノードに結合される、駆動装置。

【請求項3】

前記ブースト入力フィルタユニットの出力端子は、前記半ブリッジユニットの前記スイッチノード及び前記低電圧ノードに結合される、請求項1又は2に記載の駆動装置。

【請求項4】

前記バック出力フィルタユニットの入力端子は、前記半ブリッジユニットの前記高電圧ノード及び前記スイッチノードに結合される、請求項3に記載の駆動装置。

【請求項5】

前記ブースト入力フィルタユニットの出力端子は、前記半ブリッジユニットの前記高電圧ノード及び前記スイッチノードに結合される、請求項1又は2に記載の駆動装置。

【請求項6】

前記バック出力フィルタユニットの入力端子は、前記半ブリッジユニットの前記スイッチノード及び前記低電圧ノードに結合される、請求項5に記載の駆動装置。

【請求項7】

前記エネルギー蓄積ユニットは、前記半ブリッジユニットの前記高電圧ノード又は前記低電圧ノードと前記バック出力フィルタユニットのいずれかの出力端子との間に結合される、請求項2に記載の駆動装置。

【請求項8】

負荷を駆動する駆動装置であって、

前記駆動装置は、

外部電源から整流供給電圧を受ける電力入力端子と、

負荷を駆動する駆動電圧及び／又は駆動電流を供給する電力出力端子と、

高電圧ノードと低電圧ノードとの間に直列に結合される第1及び第2のスイッチ要素を

10

20

30

40

50

有し、前記第 1 及び第 2 のスイッチ要素の間にスイッチノードを有する、半ブリッジユニットと、

第 1 のインダクタを有するブースト入力フィルタユニットと、

第 2 のインダクタを有するバック出力フィルタユニットと、

エネルギー蓄積ユニットと、

前記スイッチ要素を制御する制御ユニットと、

を有し、

前記電力入力端子は、前記半ブリッジユニットの前記高電圧ノード及び前記低電圧ノードのいずれか一方と、前記半ブリッジユニットの前記スイッチノードとに結合され、

前記半ブリッジユニットの前記高電圧ノード又は前記スイッチノードに接続されている前記電力入力端子のうち 1 つは、前記第 1 のインダクタを介して、前記高電圧ノード又は前記スイッチノードに接続されており、

前記電力出力端子及び前記エネルギー蓄積ユニットのいずれか一方は、前記半ブリッジユニットの前記高電圧ノード及び前記低電圧ノードに結合され、

前記電力出力端子及び前記エネルギー蓄積ユニットのいずれか他方は、前記半ブリッジユニットの前記スイッチノードと、前記半ブリッジユニットの前記高電圧ノード及び前記低電圧ノードのいずれか一方とに結合されると共に、前記半ブリッジユニットの前記スイッチノードに対し、前記第 2 のインダクタを介して結合され、

前記エネルギー蓄積ユニットは、前記半ブリッジユニットの前記高電圧ノード又は前記低電圧ノードと前記バック出力フィルタユニットのいずれかの出力端子との間に結合される、駆動装置。

【請求項 9】

前記電力出力端子は、前記半ブリッジユニットの前記高電圧ノード又は前記低電圧ノードと前記バック出力フィルタユニットのいずれかの出力端子とに結合される、請求項 7 又は 8 に記載の駆動装置。

【請求項 10】

AC 本線電圧を周期的な前記整流供給電圧に整流する整流ユニット、
を更に有する、請求項 1 又は 2 に記載の駆動装置。

【請求項 11】

前記ブースト入力フィルタユニットは、前記第 1 のインダクタと直列にダイオードを有する、請求項 1 又は 2 に記載の駆動装置。

【請求項 12】

前記制御ユニットは、前記エネルギー蓄積ユニットにかかる電圧を所定の閾より低く保つため及び / 又は入力電流を成形するために、出力電流を一定に保つ、請求項 1 又は 2 に記載の駆動装置。

【請求項 13】

1 又は複数の照明ユニットを有する照明アセンブリと、
前記照明アセンブリを駆動する、請求項 1 乃至 12 のいずれか一項に記載の駆動装置と

、

を有する照明装置。

【請求項 14】

前記負荷が 1 又は複数の LED を有する LED ユニットである、請求項 1 乃至 12 のいずれか一項に記載の駆動装置。

【請求項 15】

前記照明ユニットが 1 又は複数の LED を有する LED ユニットである、請求項 13 に記載の照明装置。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本発明は、負荷、特に１又は複数のＬＥＤを有するＬＥＤユニットを駆動する駆動装置及び対応する駆動方法に関する。さらに、本発明は、照明装置に更に関する。

【背景技術】

【０００２】

後付けランプのようなオフライン用途のためのＬＥＤドライバの分野では、特に高効率、高出力密度、長寿命、高力率及び低コストに関連する要件に対応するための解決策が望まれる。実際には全ての既存の解決策は１又は他の要件を妥協しているが、提案の駆動回路は、現在の及び将来の主電源調整を順守したまま、主電源の形式をＬＥＤにより要求される形式に適正に調整する。力率を特定限度より上に維持すると同時に、知覚可能な光フリッカに関して最大値（望ましくはゼロ）を保証することが非常に重要である。

10

【０００３】

通常、本線周期（又は給電周期、つまり本線電圧又は供給電圧の周期）を通じて出力を一定に保ちながら高力率を得るために２つの直列接続電力段が用いられる。不連続伝導モードで動作するブーストコンバータを組み込むことにより、高力率（high power factor：HPF）を可能にする単一の電力変換段を有するコンバータも知られている。これらのコンバータは、実際には２つの電力変換段を結合する。

【０００４】

小型蛍光灯のHPFコンバータは、「High-Power-Factor Electronic Ballast with Constant DC-Link Voltage」、Ricardo de Oliveira Brioschi、Jose Luiz F. Vieira、IEEE Transactions on Power Electronics, vol. 13, no. 6, 1998に記載されている。ここで、半ブリッジユニットは、ブーストコンバータとLC並列共振コンバータとにより共有され、ゼロ電圧スイッチ（ZVS）を得るために共振より上で動作される。ZVSを更に支援するために、バス電圧は一定になるよう制御される。しかしながら、このようなHPFコンバータは、通常、大容量バスキャパシタ及び出力整流器を必要とし、狭い供給電圧範囲及び負荷（駆動）電圧範囲しか有しない。

20

【発明の概要】

【発明が解決しようとする課題】

【０００５】

本発明の目的は、負荷、特に１又は複数のＬＥＤを有するＬＥＤユニットを駆動し、並びに特に高力率、実質的に一定の負荷、小型、高効率、長寿命及び低コストを達成する、駆動装置及び対応する駆動方法を提供することである。さらに、本発明の目的は、対応する照明装置を提供することである。

30

【課題を解決するための手段】

【０００６】

本発明の一態様によると、駆動装置が提供される。前記駆動装置は、- 外部電源から整流供給電圧を受ける電力入力端子と、- 負荷を駆動する駆動電圧及び／又は電流を供給する電力出力端子と、- 高電圧ノードと低電圧ノードとの間に直列に結合される第１及び第２のスイッチ要素を有し、前記第１及び第２のスイッチ要素の間にスイッチノードを有する、半ブリッジユニットと、- 前記電力入力端子と前記半ブリッジユニットとの間に結合される第１のインダクタを有するブースト入力フィルタユニットと、- 前記半ブリッジユニットと電力出力端子との間に結合される第２のインダクタを有するバック出力フィルタユニットと、- エネルギー蓄積ユニットと、- 前記スイッチ要素を制御する制御ユニットと、を有する。

40

【０００７】

本発明の別の態様によると、対応する駆動方法が提供される。

【０００８】

本発明の更に別の態様によると、照明装置が提供される。前記照明装置は、１又は複数の照明ユニット、特に１又は複数のＬＥＤを有するＬＥＤユニットを有する照明アセンブリと、前記照明アセンブリを駆動する、本発明により提供される駆動装置と、を有する。

【０００９】

50

本発明の好適な実施形態は、従属請求項で定められる。理解されるべきことに、請求される方法は、請求される装置の及び従属請求項に定められるのと同様の及び／又は同一の好適な実施形態を有する。

【 0 0 1 0 】

本発明は、オフライン同期ブーストコンバータを同期バックコンバータに統合するという着想に基づく。負荷（例えば、H V L E Dユニット）は、電力出力端子に接続される。さらに、H Fフィルタキャパシタ（つまり、本線フィルタ）は、望ましくは電力入力端子に接続される。このように、本発明は、一定駆動電流及び0.9以上の力率の両方を提供する。

【 0 0 1 1 】

別個のキャパシタ電圧レベル（つまり、望ましくは以下で「バスキャパシタ」とも呼ばれるキャパシタである電力蓄積ユニットにかかる電圧のレベル）は、蓄積エネルギーを最小化する。バック電流は、両方のスイッチ要素（望ましくは、トランジスタ、例えばM O S F E Tであり、スイッチ要素は半ブリッジユニットを形成する）の無損失スイッチングのために供給される。これは、高周波数においても高効率を意味し、インダクタの小型化を可能にする。

【 0 0 1 2 】

知られているH P Fコンバータと比較して、バス電圧（つまり、エネルギー蓄積ユニットにかかる電圧）を、供給周期又は本線電圧周期中に（例えば20～80%だけ）変化させ、同時に出力（駆動）電流を一定に保つことにより、大容量バスキャパシタは省略できる。さらに、L C段がステップダウンコンバータ段（つまりバックコンバータ）により置き換えられるので、出力整流器は省略される。さらに、狭い供給及び駆動電圧範囲は、回路の変形により及び専用半ブリッジ制御により克服できる。これは、U S本線用に及び欧州本線用に本発明を設計可能にし、同時に半ブリッジユニット及びエネルギー蓄積要素（例えば、蓄積キャパシタ）の電圧ストレスを標準的な限度内に保つことができる。

【 0 0 1 3 】

本発明によると、ブースト統合同期バックコンバータ（boost integrated synchronous buck converter : BSB）の種々の基本構成があり、種々の負荷及び入力電圧範囲を処理できる好適な実施形態として提供される。それらの全ては、デューティサイクルのみ若しくは切替周波数を操作することにより、又はバーストモード動作によっても、全負荷範囲に渡り実質的にゼロ負荷電流まで制御できる。

【 0 0 1 4 】

供給電圧は、電源により供給される整流周期供給電圧であっても良い。例えば本線電圧供給からA C本線電圧が入力電圧として電源（又は電力入力端子）に供給される場合、望ましくは、整流器ユニットは、供給されるA C入力電圧、例えば本線電圧を（整流周期）供給電圧に整流するために（駆動装置の一部として又は電力入力端子に結合される外部ユニットとして）用いられる。このような整流器ユニットは、例えば、一般的に知られている半ブリッジ又は全ブリッジ整流器を有しても良い。したがって、供給電圧は、A C入力電圧のいずれかの極性と同じ極性を有する。

【 0 0 1 5 】

代替で、例えばこのような整流周期供給電圧が例えばどこかに設けられた整流器（前記の外部電源を表す）から既に電力入力端子で供給される場合、更なる要素は、又は一般的な要素（例えば増幅器のような）しか、供給される供給電圧を成形するために電力入力端子に結合されない。

【 0 0 1 6 】

駆動装置の種々の要素が結合される方法だけが主に異なる、提案の駆動装置の種々の実施形態がある。

【 0 0 1 7 】

ブースト入力フィルタユニットの出力側は、半ブリッジユニットの第1又は第2のスイッチ要素に結合され得る。望ましくは、自己安定化動作を保証するために、ブースト入力

10

20

30

40

50

フィルタユニットの出力端子は、切り替えられ、つまり半ブリッジユニットに異なる方法で結合され、バック出力フィルタユニットの入力端子も切り替えられ、つまり半ブリッジユニットに異なる方法で結合される。

【 0 0 1 8 】

更なる実施形態によると、負荷（つまり、電力出力端子）又はエネルギー蓄積ユニット、例えばバスキャパシタは、バック出力フィルタユニットの出力端子又はブースト入力フィルタユニットの出力端子に接続される。別の実施形態では、エネルギー蓄積ユニットは、負荷に直列に結合される。

【 0 0 1 9 】

種々の実施形態は、異なる用途で、及び異なる電圧で用いるために提供され、特定の目的を達成するためである。最適な実施形態を選択するためにトレードオフが行われる場合が多い。

10

【 0 0 2 0 】

望ましくは、スイッチ要素は、半ブリッジユニット（スイッチユニットとも呼ばれる、又は半ブリッジと呼ばれる場合も多い）と一緒に形成する。しかし、一般的に、スイッチ要素は、例えばトランジスタ（例えば MOSFET ）、又は他の被制御スイッチ手段を含む種々の方法で実装できる。

【 0 0 2 1 】

有利なことに、エネルギー蓄積ユニットは、充電キャパシタ、望ましくは単一のキャパシタを有する。

20

【 0 0 2 2 】

一実施形態では、第 2 の電力入力端子及び第 2 の電力出力端子は、基準電位、特にグラウンド電位に接続される。他の実施形態では、第 1 の電力入力端子及び第 1 の電力出力端子は直接接続され、一方、第 2 の電力入力端子及び第 2 の電力出力端子は直接接続されない。

【 0 0 2 3 】

望ましくは、前記制御ユニットは、前記エネルギー蓄積要素にかかる電圧を所定の閾より低く保つため及び / 又は前記入力電流を成形するために、前記出力電流を一定に保つよう適応される。スイッチ要素のゼロ電圧スイッチングは、提案の駆動装置の設計（コンポーネント）により提供される。制御のタスクは、場合により基準電流（設定点）に従い出力電流を一定に保つこと、バス電圧（つまりエネルギー蓄積要素にかかる電圧）を予め設定された限度より低く保つこと及び / 又は入力電流を成形することである。

30

【 図面の簡単な説明 】

【 0 0 2 4 】

本発明の上述の及び他の態様は、本願明細書に記載される実施形態から明らかであり、それらの実施形態を参照して教示される。以下の図面がある。

【 図 1 】 知られている 2 段駆動装置の概略ブロック図を示す。

【 図 2 A 】 入力蓄積キャパシタを有する知られている単段駆動装置の概略ブロック図を示す。

【 図 2 B 】 出力蓄積キャパシタを有する知られている単段駆動装置の概略ブロック図を示す。

40

【 図 3 A 】 本発明による駆動装置の第 1 の構成の実施形態 a の概略ブロック図を示す。

【 図 3 B 】 本発明による駆動装置の第 1 の構成の実施形態 b の概略ブロック図を示す。

【 図 4 A 】 本発明による駆動装置の第 2 の構成の実施形態 a の概略ブロック図を示す。

【 図 4 B 】 本発明による駆動装置の第 2 の構成の実施形態 b の概略ブロック図を示す。

【 図 4 C 】 本発明による駆動装置の第 2 の構成の実施形態 c の概略ブロック図を示す。

【 図 4 D 】 本発明による駆動装置の第 2 の構成の実施形態 d の概略ブロック図を示す。

【 図 5 A 】 本発明による駆動装置の第 3 の構成の実施形態 a の概略ブロック図を示す。

【 図 5 B 】 本発明による駆動装置の第 3 の構成の実施形態 b の概略ブロック図を示す。

【 図 6 】 提案の駆動装置の第 1 の構成の一実施形態における 1 低周波数周期中の電圧及び

50

電流の図を示す。

【図 7】提案の駆動装置の第 1 の構成の一実施形態における 1 高周波数周期中の種々の電流の図を示す。

【図 8】提案の駆動装置の第 2 の構成の一実施形態における 1 低周波数周期中の電圧及び電流の図を示す。

【図 9】提案の駆動装置の第 2 の構成の一実施形態における 1 高周波数周期中の種々の電流の図を示す。

【図 10】提案の駆動装置の第 3 の構成の一実施形態における 1 低周波数周期中の電圧及び電流の図を示す。

【図 11】提案の駆動装置の第 3 の構成の一実施形態における 1 高周波数周期中の種々の電流の図を示す。

【図 12】本発明による駆動装置のブースト入力フィルタユニットの 4 つの変形を示す。

【図 13】本発明による駆動装置で用いるバック出力フィルタユニットの 2 つの変形を示す。

【図 14】本発明による駆動装置により駆動され得る負荷の 2 つの例示的な実施形態を示す。

【図 15】提案の駆動装置の制御ユニットの第 1 の実施形態を示す。

【図 16】半ブリッジユニットの第 1 のスイッチ要素の切り替え信号を示す。

【図 17】提案の駆動装置の制御ユニットの第 2 の実施形態を示す。

【発明を実施するための形態】

【0025】

図 1 は、知られている 2 段駆動装置 10 の実施形態を概略的に示す。この駆動装置 10 は、整流ユニット 12、整流ユニット 12 の出力に結合された第 1 段の前置調整ユニット 14、第 1 段の前置調整ユニット 14 の出力に結合された第 2 段の変換ユニット 16、及び第 1 段の前置調整ユニット 14 と第 2 段の変換ユニット 16 との間のノード 15 に結合された充電キャパシタ 18 を有する。整流ユニット 12 は、望ましくは、全波又は半波ブリッジ整流器として知られるような、例えば外部本線電圧電源 20 から供給される AC 入力電圧 V_{20} を整流電圧 V_{12} に整流する整流器を有する。負荷 22 は、本実施形態では、第 2 段の変換ユニット 16 の出力に結合される 2 つの LED 23 を有する LED ユニツトである。第 2 段の変換ユニット 16 の出力信号、特にその駆動電圧 V_{16} 及び駆動電流 I_{16} は、負荷 22 を駆動するために用いられる。

【0026】

第 1 段の前置調整ユニット 14 は、整流電圧 V_{12} を中間 DC 電圧 V_{14} に事前に調整し、第 2 段の変換ユニット 16 はこの中間 DC 電圧 V_{14} を所望の DC 駆動電圧 V_{16} に変換する。充電キャパシタ 18 は、電荷を蓄積するために設けられる。つまり、充電キャパシタ 18 は、中間 DC 電圧 V_{14} から充電され、それにより、整流電圧 V_{12} の低周波数信号をフィルタリングして、第 2 段の変換ユニット 16 の実質的に一定の出力パワー、特に負荷 22 を流れる一定駆動電流 I_{16} を保証する。これらの要素 14、16、18 は、一般的に知られており駆動装置 10 で広く用いられているので、それらはここで詳細に記載されない。

【0027】

一般に、駆動装置 10 は、前述の高力率及び低フリッカの要求を満たすが、大きな空間要件と高いコストの両方を犠牲にしている。しかしながら、これらの犠牲は、特に改良用途において大幅に制限される。第 1 段の前置調整ユニット 14 は、特に、低又は中程度の切替周波数で動作するスイッチモード電源 (switched mode power supply: SMPS)、例えばブーストコンバータを有する場合に、関連する受動コンポーネントにより主に決定され得る。切替周波数を増大して、これらのフィルタリングコンポーネントの大きさを縮小しようとする試みは、ハードスイッチの SMPS においてエネルギー損失を急速に増大させるため大きな放熱板の必要を生じ得る。

【0028】

図 2 A、2 B に、知られている単段駆動装置 30 a、30 b の実施形態の概略を示す。前述の駆動装置 30 は、整流ユニット 32（図 1 に示した 2 段駆動装置 10 の整流ユニット 12 と同一であっても良い）と、整流ユニット 32 の出力に結合される変換ユニット 34（例えば、図 2 B に示す実施形態ではフライバックコンバータ又は図 2 A に示す実施形態ではバックコンバータ）と、を有する。さらに、図 2 A に示す実施形態では、充電キャパシタ 36 a（低周波数入力蓄積キャパシタに対応する）は、整流ユニット 32 と変換ユニット 34 との間のノード 33 に結合される。図 2 B に示す実施形態では、充電キャパシタ 36 B（低周波数出力蓄積キャパシタに対応する）は、変換ユニット 34 と負荷 22 との間のノード 35 に結合される。整流ユニットは、例えば外部本線電圧供給（電源とも称される）20 から供給される AC 入力電圧 V_{20} を整流電圧 V_{32} に整流する。整流電圧 V_{32} は、負荷 22 を駆動する所望の DC 駆動電圧 V_{34} に変換される。

10

【0029】

蓄積キャパシタ 18（図 1）及び 36 a、36 b（図 2 A、2 B）は、主に、負荷への一定電流を可能にするために、整流電圧 V_{12} の低周波数成分をフィルタリングして除去するために設けられる。したがって、このようなキャパシタは、特に負荷と並列に配置されるとき及び負荷が LED であるとき、大きい。

【0030】

図 1、2 に示すような駆動装置は、例えば、Robert Erickson and Michael Madigan, “Design of a simple high-power-factor rectifier based on the flyback converter”, IEEE Proceedings of the Applied Power Electronics Conferences and Expositions, 1990, pp. 792-801 に記載されている。

20

【0031】

これらの単段駆動装置 30 a、b の大部分は、図 1 に例示的に示す 2 段駆動装置と比べて少ないハードウェアコンポーネント数を特徴とするが、一般に、AC 入力電圧の低周波数コンポーネントをフィルタリングして除去しなければならない充電キャパシタの大きさに制限があるので、高力率及び低知覚可能フリッカを同時に提供できない。さらに、単段駆動装置は、知覚可能フリッカを軽減するために大容量蓄積キャパシタを使用するので、大きさ、寿命及び負荷（例えばランプ）の最大温度動作を大きく妥協する。

【0032】

図 3～5 は、本発明による駆動装置の 3 つの異なる基本構成の幾つかの実施形態を示す。これらの 3 つの構成（図 3 に示す構成 1 の実施形態、図 4 に示す構成 2 の実施形態、図 5 に示す構成 3 の実施形態）は、ピーク電圧及び RMS 電流におけるコンポーネントのストレスの点と共に、それらの構成がサポートする入力及び出力電圧範囲の点で、異なる動作をする。3 つの構成全ては、自己安定化動作を示し、以下に説明するように所定のバス電圧（つまり、電圧 v_{bus} ）で一定になるように、出力電流の制御を可能にする。ブーストインダクタ（つまり、ブースト入力フィルタユニット 71 の第 1 のインダクタ L_1 ）は、不連続伝導モードで動作するように設計される。さらに、ZVS は、バックインダクタ（つまり、バック出力フィルタユニット 72 の第 2 のインダクタ L_2 ）により決定される、スイッチ要素（つまり、半ブリッジユニットを形成するスイッチ要素 60、61）の両遷移について可能である。

30

40

【0033】

種類 1（つまり、図 3 A、4 A、5 A に示す実施形態）の実施形態及び種類 2 の実施形態（図 3 B、4 B、4 C、4 D、5 B）に示す実施形態）では、全ての接続は、上端及び下端のスイッチ要素 60、61 に対して切り替えられる（toggle）。

【0034】

図 6～11 に示す図は、図 3、4、5 に示す 3 つの構成を参照する。それら全ては、約 0.95 の力率及び 10 W の負荷を示す。一実施形態では、負荷 22 は、2 以上の LED を有する LED ストリングであり、出力（駆動）電流 i_o は、LED ストリングを通る DC 成分 i_{LED} と並列 HF キャパシタ（ここでは図示しないが、図 14（B）で C_{HF} として示される）を通る HF 電流との和を有する。例では、LED 電流は、デューティサ

50

イクルを操作することにより一定に保たれる。

【 0 0 3 5 】

図 3 A は、本発明による駆動装置 5 0 a の第 1 の実施形態の概略を示す。駆動装置 5 0 a は、外部電力供給 2 0 (例えば、本線電圧供給)から望ましくは整流器 6 2 により整流された整流供給電圧 v_m を受信する電力入力端子 5 1、5 2 を有する。駆動装置 5 0 a は、負荷 2 2 を駆動する駆動電圧 v_o 及び / 又は駆動電流 i_o を供給する電力出力端子 5 3、5 4 を更に有する。

【 0 0 3 6 】

半ブリッジユニット 7 0 (スイッチユニット又は半ブリッジとも呼ばれる)は、高電圧ノード 5 7 と低電圧ノード 5 8 との間に直列に結合される第 1 のスイッチ要素 6 0 及び第 2 のスイッチ要素 6 1 を有する。第 1 及び第 2 のスイッチ要素 6 0、6 1 の間にはスイッチノード 5 9 が形成される。第 1 のインダクタ L_1 を有するブースト入力フィルタユニット 7 1 は、電力入力端子 5 1、5 2 と半ブリッジユニット 7 0 との間に結合される。第 2 のインダクタ L_2 を有するバック出力フィルタユニット 7 2 は、半ブリッジユニット 7 0 と電力出力端子 5 3、5 4 との間に結合される。

【 0 0 3 7 】

ブースト入力フィルタユニット 7 1 の入力端子 5 5 a、5 5 b は、電力入力端子 5 1、5 2 に結合される。ブースト入力フィルタユニット 7 1 の出力端子 5 5 c、5 5 d は、半ブリッジユニット 7 0 のスイッチノード 5 9 及び低電圧ノード 5 8 に結合される。バック出力フィルタユニット 7 2 の入力端子 5 6 a、5 6 b は、半ブリッジユニット 7 0 の低電圧ノード 5 8 及びスイッチノード 5 9 に結合される。バック出力フィルタユニット 7 2 の出力端子 5 6 c、5 6 d は、望ましくは単一バスキャパシタ C_{bus} であるエネルギー蓄積ユニット 7 3 に結合される。

【 0 0 3 8 】

電力出力端子 5 3、5 4 の間には負荷 2 2 が結合され、電力出力端子 5 3、5 4 は、半ブリッジユニット 7 0 の高電圧ノード 5 7 及び低電圧ノード 5 8 に直接結合される。

【 0 0 3 9 】

最後に、制御ユニット 6 4 (例えば、制御部、プロセッサ、又は適切に設計若しくはプログラミングされるコンピュータとして実装される)は、スイッチ要素 6 0、6 1 を制御するために設けられる。

【 0 0 4 0 】

図 3 B は、本発明による駆動装置 5 0 b の第 2 の実施形態の概略を示す。駆動装置 5 0 a の第 1 の実施形態と比較すると、ブースト入力フィルタユニット 7 1 の出力端子 5 5 c、5 5 d は、半ブリッジユニット 7 0 の高電圧ノード 5 7 及びスイッチノード 5 9 に結合される。さらに、バック出力フィルタユニット 7 2 の入力端子 5 6 a、5 6 b は、半ブリッジユニット 7 0 のスイッチノード 5 9 及び高電圧ノード 5 7 に結合される。

【 0 0 4 1 】

図 1 2 は、ブースト入力フィルタユニット 7 1 の 4 つの実施形態を示す。第 1 及び第 2 の実施形態 7 1 a、7 1 b では、単一の第 1 のインダクタ L_1 が設けられ、第 1 の入力端子 5 5 a から第 1 の出力端子 5 5 c への接続中、又は第 2 の入力端子 5 5 b と第 2 の出力端子 5 5 d との間の接続中にある。第 3 及び第 4 の実施形態 7 1 c、7 1 d では、ダイオード D_1 が第 1 のインダクタ L_1 に直列に結合される。

【 0 0 4 2 】

図 1 3 は、バック出力フィルタユニット 7 2 の 2 つの実施形態を示す。第 1 の実施形態 7 2 a では、第 2 のインダクタ L_2 は、第 1 の入力端子 5 6 a から第 1 の出力端子 5 6 c への接続中に設けられる。一方、第 2 の実施形態 7 2 b では、第 2 のインダクタ L_2 は、第 2 の入力端子 5 6 b と第 2 の出力端子 5 6 d との間の接続中に設けられる。

【 0 0 4 3 】

図 1 2 に示すブースト入力フィルタユニット 7 1 の種々の実施形態及び図 1 3 に示すバック出力フィルタユニット 7 2 の種々の実施形態は、図 3 ~ 5 に示すバック出力フィルタ

10

20

30

40

50

ユニット 72 のブースト入力フィルタユニット 71 の個々の実施形態の代わりに、図 3 に示すような駆動装置の種々の実施形態の中に（及び図 4、5 に示す実施形態の中にも）結合できる。

【0044】

図 14 は、本発明による駆動装置に結合され得る負荷の 2 つの実施形態を示す。図 14 (A) は、単一の LED 23 を負荷 22a として示す。一方、図 14 (B) は、HF キャパシタ C_{HF} に並列に結合される幾つかの LED 23 の直列結合により形成される負荷 22b を示す。負荷 22b では、負荷電流 i_o は、キャパシタ電流 $i_{C_{HF}}$ と LED 電流 i_{LED} とに分けられる。

【0045】

ダイオード D1 は、入力 HF フィルタキャパシタ（つまり、本線フィルタ）がブースト入力端子 55a、55b に、つまり電力入力端子 51、52 の間に接続される場合に用いられる。ダイオード D1 は、HF フィルタキャパシタが整流器 20 の AC 入力に接続される場合に、及び十分速い整流器が用いられる場合に、省略される。上記の制限（つまり、D1 が省略される）を除き、HF キャパシタは、3 つの端子の各々に、つまり、電力入力端子 51、52 と、ブースト入力フィルタの出力端子 55c、55d と、バック出力フィルタの出力端子 56c、56d とに接続されても良い。

【0046】

第 1 及び第 2 の実施形態によると、基本的に第 1 のインダクタ L1 及び 2 個のスイッチ要素 60、61 により形成されるブーストコンバータが、負荷 22 に給電する。ブーストコンバータの電流 i_{LED} （これは、図 14 (A) に示すような負荷の場合には出力電流 i_o に対応する）は、本線周期を通じて一定に保たれる。なぜなら、本線入力電流 i_m の一部が、基本的にスイッチ要素 60、61 及び第 2 のインダクタ L2 により形成され双方向コンバータとして動作するバックコンバータの端子に接続され負荷 22 に低本線入力電圧で給電するバスキャパシタ C_{bus} に供給されるからである。

【0047】

図 6、7 は、図 3 に示す駆動装置 50a の一実施形態の 40mA（の i_{LED} ）で LED スtring 電圧 $v_o = 250V$ を有する第 1 の実施形態の 120V、60Hz の用途（つまり、 $v_m(rms) = 120V$ 、 $f_m = 60Hz$ ）の 1 本線周期中の信号図を示す。信号 $i_{C_{bus}}$ は、ここでは図 6 の LF バスキャップ電流 $i_{C_{bus}}$ は、本線周期中のバックコンバータの双方向動作を示し、バックコンバータが半ブリッジのオフ（図 3）で、ここでは図 7 の HF インダクタ電流（＝バスキャップ電流） $i_{C_{bus}}$ で、つまり、スイッチ要素 60 がオフに切り替えられスイッチ要素 61 がオンに切り替えられる場合（信号 i_{60} 、 i_{61} により示す）、どのように ZVS をサポートするかを示す。図 6、7 に示す波形の例について、 $P = 10W$ 、 $PF = 0.95$ 、 $v_{bus}(max) = 185V$ 、 $C_{bus} = 4.7\mu F$ の値を更に適用する。デューティサイクルは d により示される。

【0048】

図 4A は、本発明による駆動装置 50c の第 3 の実施形態の概略を示す。本実施形態は、ブースト入力フィルタユニット 71 の出力端子 55c、55d が半ブリッジユニット 70 の低電圧ノード 58 及びスイッチノード 59 に結合される点を除き、駆動装置 50a の実施形態と実質的に同一である。バック出力フィルタユニット 72 の入力端子 56a、56b は、半ブリッジユニット 70 のスイッチノード 59 及び高電圧ノード 57 に結合される。エネルギー蓄積ユニット 73 は、半ブリッジユニット 70 の高電圧ノード 57 と低電圧ノード 58 との間に結合される。さらに、電力出力端子 53、54 は、したがって負荷 22 も、バック出力フィルタユニット 72 の出力端子 56c、56d に直接結合される。

【0049】

図 4B は、本発明による駆動装置 50d の第 4 の実施形態の概略を示す。駆動装置 50c の第 3 の実施形態と比較すると、本実施形態では、駆動装置 50b の実施形態と同様に、ブースト入力フィルタユニット 71 の出力端子 55c、55d は、半ブリッジユニット

10

20

30

40

50

70の高電圧ノード57及びスイッチノード59に結合される。さらに、バック出力フィルタユニット72の入力端子56a、56bは、半ブリッジユニット70のスイッチノード59及び低電圧ノード58に結合される。

【0050】

図4C、4Dは、駆動装置50e、50fの第5及び第6の実施形態を示す。図4Cに示す実施形態は、図4Bに示す実施形態と同じであるが、追加ダイオードD1が第1のインダクタL1に直列に設けられている。図4Cに示す実施形態では、ダイオードD1及び第1のインダクタL1は、第1の入力端子55aと第1の出力端子55cとの間の接続中に設けられる。

【0051】

第3～第6の実施形態によると、ブーストコンバータは、バスキャパシタC_{bus}に給電する。バックコンバータは負荷22に給電する。自己安定化動作では、バックコンバータは、ブーストコンバータに対して反転される。再び、負荷電流 i_{LED} は、本線周期を通じて一定に保たれる。なぜなら、本線入力電流 i_m の一部が、低本線入力電圧で負荷22に給電するバスキャパシタC_{bus}に供給されるからである。

【0052】

図8、9は、100mAで100VのLEDストリング電圧を有する第3の実施形態の230V、50Hzの用途（つまり、 $v_m(rms) = 230V$ 、 $f_m = 50Hz$ ）の信号図を示す。信号 i_{Cbus} は、本線周期中のブーストコンバータの双方向動作を示し（図7）、再び、バックコンバータがオフでどのようにZVSをサポートするかを示す（図8の信号 i_o ）。図8、9に示す波形の例について、 $P = 10W$ 、 $PF = 0.95$ 、 $v_{bus(max)} = 475V$ 、 $C_{bus} = 1\mu F$ の値を更に適用する。この構成は、最低RMS電流を示す。

【0053】

図5Aは、本発明による駆動装置50gの第7の実施形態の概略を示す。本実施形態は、エネルギー蓄積ユニット73が負荷22に直列に、つまり半ブリッジユニット70の電力出力端子54と低電圧端子58との間に結合される点を除き、駆動装置50cの実施形態と実質的に同一である。

【0054】

図5Bは、本発明による駆動装置50hの第8の実施形態の概略を示す。駆動装置50gの第7の実施形態と比較すると、本実施形態では、負荷22及びエネルギー蓄積ユニット73が交換される。つまり、負荷22は、半ブリッジユニット70の電力出力端子54と低電圧端子58との間に結合され、エネルギー蓄積ユニット73は、半ブリッジユニット70の高電圧端子57と電力出力端子53との間に結合される。

【0055】

第7及び第8の実施形態の特定の実装では、バスキャパシタC_{bus}及びLEDストリング22はスタックされる。自己安定化動作では、LEDストリング22は、ブーストコンバータが接続されるのとは反対のスイッチ要素に接続される。再び、負荷電流 i_{LED} は、本線周期を通じて一定に保たれる。なぜなら、本線入力電力の一部が、低本線入力電圧で負荷に給電するバスキャパシタに供給されるからである。

【0056】

図10、11は、100mAで100VのLEDストリング電圧を有する第7の実施形態の230V、50Hzの用途（つまり、 $v_m(rms) = 230V$ 、 $f_m = 50Hz$ ）の信号図を示す。信号 i_{Cbus} は、本線周期中のブーストコンバータの双方向動作を示し（図10）、再び、バックコンバータ11が半ブリッジのオフでどのようにZVSをサポートするかを示す（図7の信号 i_o ）。図10、11に示す波形の例について、 $v_o = 100V$ 、 $P = 10W$ 、 $PF = 0.94$ 、 $v_{bus(max)} = 380V$ 、 $C_{bus} = 1\mu F$ の値を更に適用する。

【0057】

次に、本発明による制御方法及び装置を説明する。図15は、制御ユニット64'の第

10

20

30

40

50

1の実施形態を示す駆動装置50iの別の実施形態を示す(駆動装置の他の部分は単一のブロック50'により図示される)。LED電流 i_{LED} (これは、出力電流 i_o のDC成分である;図14(B)を参照)が測定され、比較要素64aで(予め設定される又は可変の)基準電流 i_{LED_ref} と比較される。制御誤差 e_{rr_i} は、制御ブロック64b(PIにより示す)で処理される。制御ブロック64bは、操作変数としてデューティサイクル d を生じる。予め設定される切替周波数 f_s と共に、2つのスイッチ要素60、61の制御信号 S_{60} 、 S_{61} を表すゲート駆動信号は、(ゲート)駆動ブロック64cで形成される。

【0058】

図16は、スイッチ要素60(のゲート)のタイミング図を示す。

10

【0059】

デューティサイクルは、基本的に、通常バックコンバータで生成されるような制御誤差に関連する。駆動装置50dの実施形態に関して、正の制御誤差 e_{rr_i} (非常に小さい電流)は d を増大させ、逆も同様である。

【0060】

自己安定化動作は、バック出力フィルタユニットの端子に対するブースト入力フィルタユニットの配置により達成される。例えば、入力から出力より多い平均電力が引き出される場合、バス電圧は増大し、その結果、 d を減少させる制御が生じ、一方で入力電力を減少させる。

【0061】

20

同じ方法で、他の実施形態も動作する。ここで、デューティサイクルの意味は切り替えられる。つまり、デューティサイクルは、駆動装置50a、50c、50gの実施形態に対して、駆動装置50b、50d、50f、50hの実施形態では $1-d$ により置き換えられる。バス電圧及び本線電流(PF)のような他の動作特性は、通常、明示的に制御されない。それらは、設計及び動作の選択及び許容範囲から生じる。

【0062】

更なる実施形態では、最大バス電圧も、制御により、特に切替周波数も操作することにより明示的に制御される。出力電流を制御するために d が操作されている間、 f_s は、(例えば、高本線電圧又は高出力電圧の結果として)バス電圧の増大にตอบสนองして増大する。或いは、 T_{on} と T_{off} を別個に制御することも可能だが、これは同様の切替パターンを生じる。

30

【0063】

基準信号 i_{LED_ref} が可変であり且つその定格最大値の遙か下に低減される場合に、高すぎるバス電圧を回避するため(つまり、ブーストを超えることを回避するため)、更なる実施形態では、制御はバーストモードに入り、つまり f_s より低いバースト周波数 f_{s_brst} (例えば、10乃至1000回)でコンバータを周期的にオフに切り替える。さらに、及びバス電圧制御のための周波数変調に代えて、 f_s は、PFを向上させるため又は特定種類の壁プラグ調光器に良好に準拠するために、入力電流を整形するために用いることができる。

【0064】

40

図17は、制御ユニット64'の第2の実施形態を含む駆動装置50jの更に別の実施形態を示す。図15に示す実施形態と比較すると、制御ユニット64'は、第2の制御ブロック64d(PIにより示す)を追加で有し、(ゲート)駆動ブロック64cに供給される操作変数として切替周波数 f_s 及び f_{s_brst} を生じる。第2の制御ブロック64dは、入力として基準電流 i_{LED_ref} 、バス電圧 v_{C_bus} 、入力電流 i_m 、入力電圧 v_m 、及び最大バス電圧 $v_{C_bus_max}$ を受信する。

【0065】

本発明によると、駆動装置及び対応する方法は、オフライン同期ブーストコンバータが同期バックコンバータに統合されることにより提案される。2つの端子は負荷、例えばHV LED負荷に、及び一定LED電流と0.9以上の力率の両方を与えるエネルギー蓄積

50

ユニット、例えば本線フィルタキャパシタに接続される。別個のキャパシタ電圧レベルは、蓄積されるエネルギーを最小化する。バックコンバータ電流は、無損失半ブリッジスイッチングを与える。これは、小型化インダクタにおいても高効率を意味する。

【0066】

種々の負荷及び一般的本線を含む入力電圧範囲を処理できるブースト統合同期バックコンバータ (boost integrated synchronous buck converter : BSB) の少なくとも3つの有利な構成がある。それらの全ては、デューティサイクルのみ若しくは切替周波数を操作することにより、又はバーストによっても、広い負荷範囲に渡り制御できる。

駆動装置の実施形態 50 a、50 b は、ピーク供給電圧より高い負荷 (LED ストリング) 電圧に、例えば 120 V 本線供給及び 250 V LED ストリングに主に適する。駆動装置の実施形態 50 c、50 d、50 e、50 f は、ピーク供給電圧より低い負荷 (LED ストリング) 電圧に、例えば 120 V 又は 230 V 本線及び 10 ~ 150 V LED ストリング電圧に主に適する。これらの実施形態は、フィルタ及び半ブリッジユニット内の低い二乗平均平方根 (rms) 電流を示す。実施形態 50 g、50 h は、実施形態 50 c - 50 f のような用途に主に適する。これらの実施形態は、フィルタ及び半ブリッジユニット内のいくらか増大した rms 電流においてバスキャパシタにかかる電圧ストレスの軽減を示す。

【0067】

第1の種類 (つまり、実施形態 50 a、50 c、50 g) の実施形態の利点は、供給電圧がグラウンドを基準とし、 v_m 及び i_m の測定を少し容易にすることである。第2の種類 (つまり、実施形態 50 b、50 d、50 e、50 f、50 h) の実施形態の利点は、負荷がグラウンドを基準とし、電流 i_o の測定を助けること、及び可能な放熱板の隔離を簡単にすることである。

【0068】

好適な実施形態では、単一の ZVS 半ブリッジコンバータ及び2個のチョーク (つまり、ブースト及びバックコンバータ) が設けられる。スイッチノードは、ブーストインダクタを介して整流本線に接続されることが望ましい。(バック及びブーストコンバータの) 2つの端子は、負荷及び本線 (バス) キャパシタ又はそれらのスタックに接続される。キャパシタが給電されると、バックコンバータは、ブーストコンバータと同じスイッチを介して接続される。LED が給電されると、接続は変更される。LED 電流のみが又は LED 電流とバス電圧の両方が一定になるよう (例えば、デューティサイクルにより) 制御され、周波数の操作も生じさせる。

【0069】

本発明は、望ましくは、消費者及び「生産者且つ消費者 (prosumer)」(職業消費者) 用ドライバで、特に LED ドライバとして、2 W より上で、適用され、例えば照明器具に統合され又は HV LED の外部に配置される。更なる用途は、緩和 THD 要件 (例えば 20%) 及び HV LED ストリング負荷を有する非本線独立型プロ用ドライバである。

【0070】

本発明は図面及び上述の説明で詳細に説明されたが、このような図面及び説明は説明及び例であり、本発明を限定するものではない。本発明は開示された実施形態に限定されない。開示された実施形態の他の変形は、図面、詳細な説明、及び請求項を読むことにより、当業者に理解され請求項に記載された発明を実施する際に実施されうる。

【0071】

留意すべき点は、用語「有する (comprising)」は他の要素又は段階を排除しないこと、及び単数を表す語 (a、an) は複数を排除しないことである。単一の要素又は他のユニットが、請求の範囲に記載された幾つかのアイテムの機能を満たしても良い。特定の量が相互に異なる従属請求項に記載されるという事実は、これらの量の組合せが有利に用いることが出来ないことを示すものではない。

【0072】

請求項中のいかなる参照符号も請求の範囲又は本発明の範囲を制限するものと考えられ

10

20

30

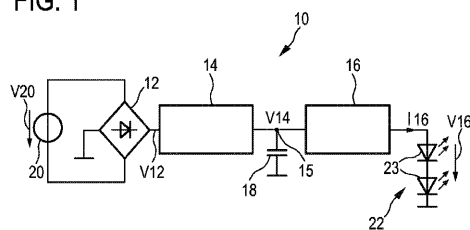
40

50

るべきではない。

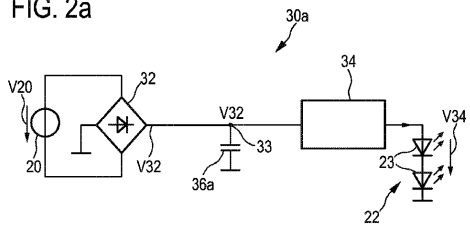
【図 1】

FIG. 1



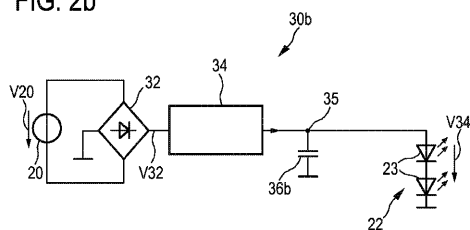
【図 2 a】

FIG. 2a



【図 2 b】

FIG. 2b



【図 3 a】

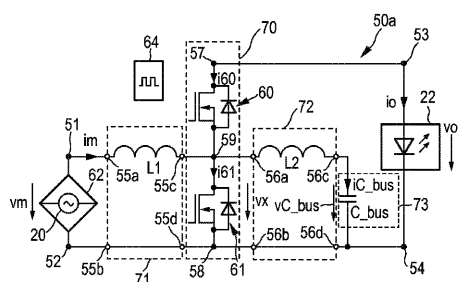


FIG. 3a

【図 3 b】

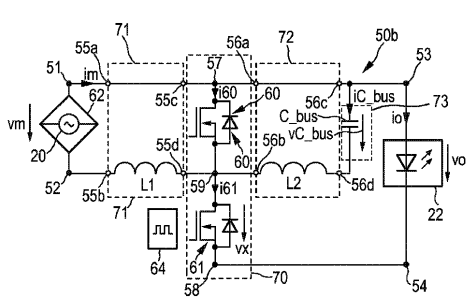


FIG. 3b

【図 4 a】

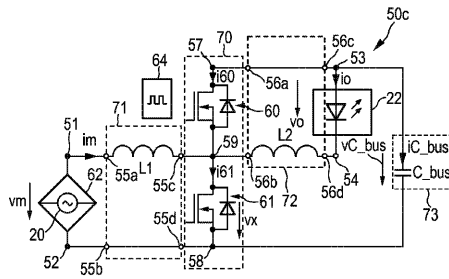


FIG. 4a

【図 4 b】

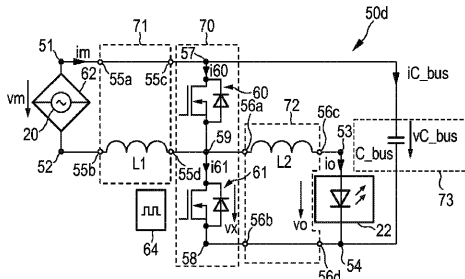


FIG. 4b

【図 4 c】

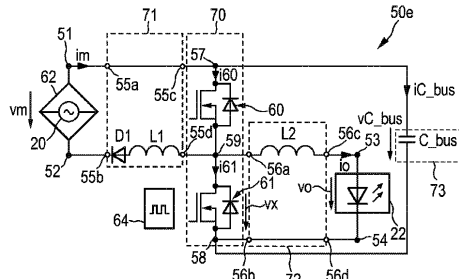


FIG. 4c

【図 4 d】

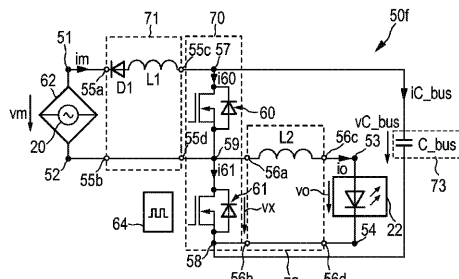


FIG. 4d

【図 5 a】

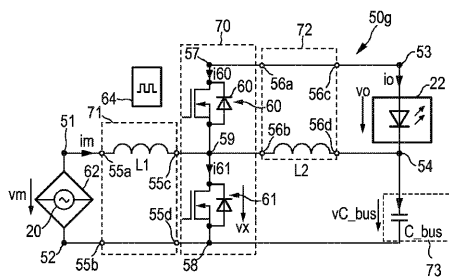


FIG. 5a

【図 5 b】

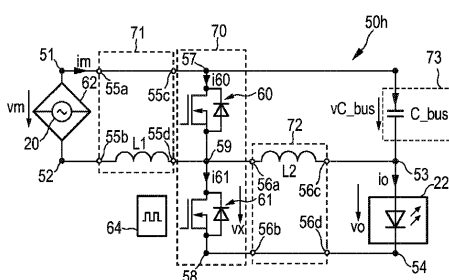


FIG. 5b

【図 6】

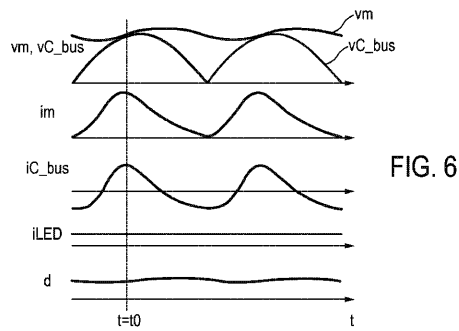


FIG. 6

【図 7】

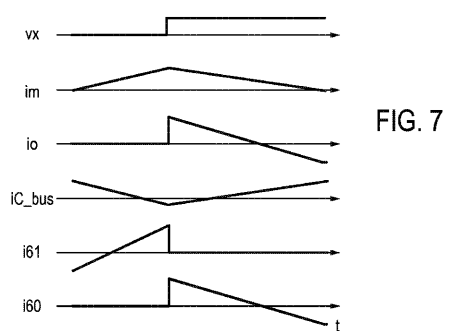


FIG. 7

【図 8】

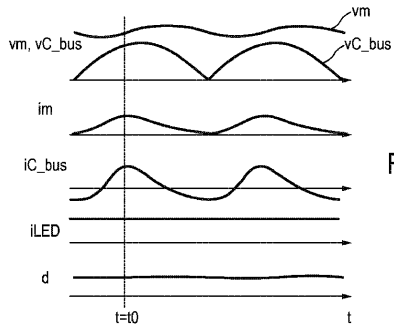


FIG. 8

【図 9】

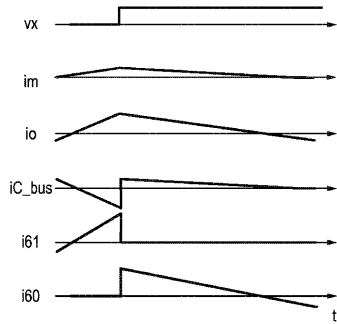


FIG. 9

【図 10】

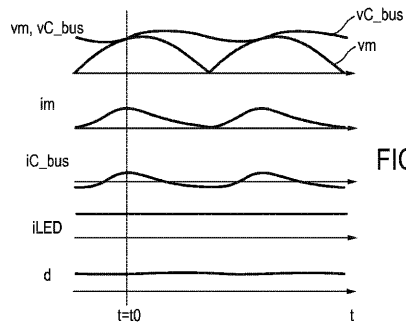


FIG. 10

【図 11】

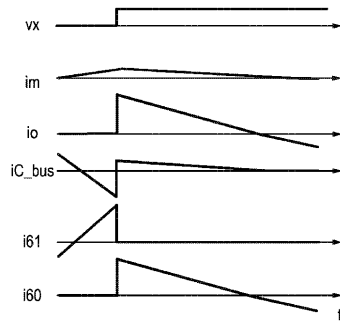


FIG. 11

【図 12 a】

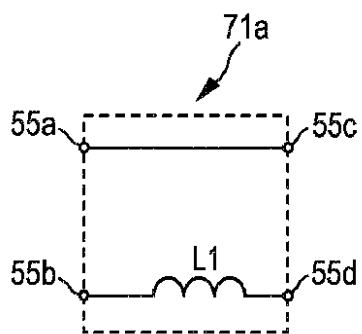


FIG. 12a

【図 12 b】

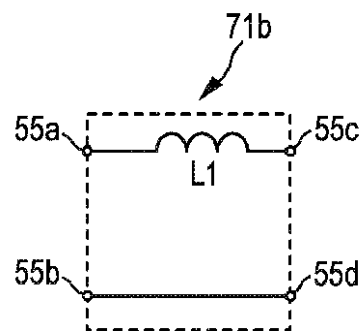


FIG. 12b

【図 12 c】

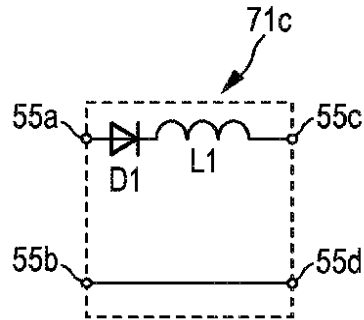


FIG. 12c

【図 12 d】

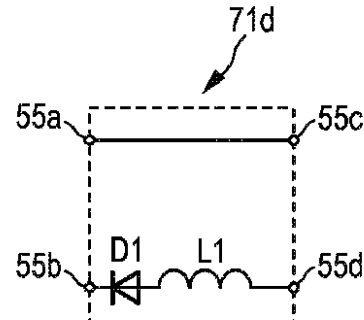


FIG. 12d

【図 13 a】

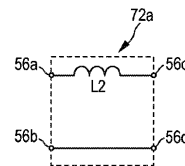


FIG. 13a

【図 13 b】

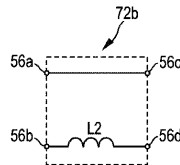


FIG. 13b

【図 14 a】

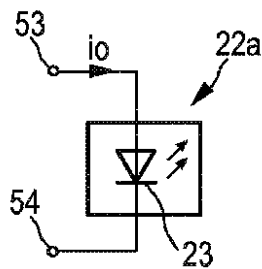


FIG. 14a

【図 14 b】

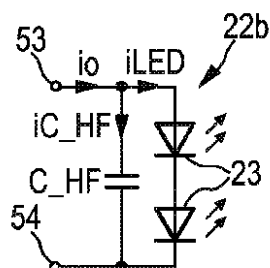


FIG. 14b

【図 15】

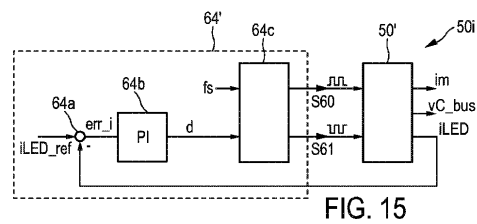


FIG. 15

【図 16】

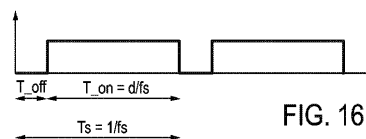


FIG. 16

【図 17】

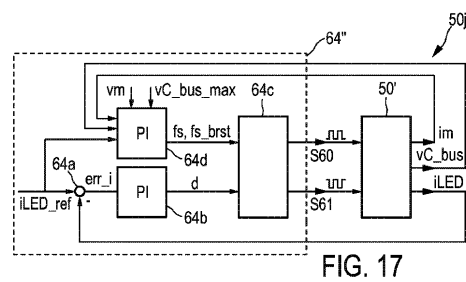


FIG. 17

フロントページの続き

(72)発明者 ロベス, トニ

オランダ国, 5 6 5 6 アーエー アインドーフェン, ハイ・テク・キャンパス・ビルディング
4 4

審査官 松本 泰典

(56)参考文献 特開平09 - 320776 (JP, A)

特開2008 - 245388 (JP, A)

特開2001 - 161077 (JP, A)

特表2010 - 525783 (JP, A)

特開2010 - 063299 (JP, A)

特表2009 - 526365 (JP, A)

米国特許出願公開第2003 / 0043611 (US, A1)

米国特許出願公開第2006 / 0103363 (US, A1)

(58)調査した分野(Int.Cl., DB名)

H05B 37 / 02

H01L 33 / 00

H02M 3 / 155

H02M 7 / 12