

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年5月24日(24.05.2018)



(10) 国際公開番号

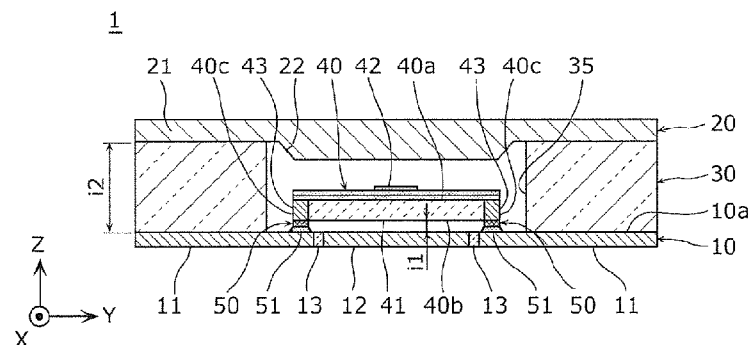
WO 2018/092431 A1

- (51) 国際特許分類:
H01P 1/32 (2006.01)
- (21) 国際出願番号: PCT/JP2017/035178
- (22) 国際出願日: 2017年9月28日(28.09.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-224271 2016年11月17日(17.11.2016) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 日野 聖吾 (HINO, Seigo); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 吉川 修一, 外(YOSHIKAWA, Shuichi et al.); 〒5320011 大阪府大阪市淀川区西中島5丁目3番10号タナカ・イトーピア新大阪ビル6階新居国際特許事務所内 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: IRREVERSIBLE CIRCUIT ELEMENT, FRONT-END CIRCUIT, AND COMMUNICATION DEVICE

(54) 発明の名称: 非可逆回路素子、フロントエンド回路および通信装置

図5A



(57) Abstract: An irreversible circuit element (1) is provided with: a first yoke (10); a second yoke (20) facing the first yoke (10); a ferrite (40) that includes a ferrite element (41) and a center conductor (42) and that is disposed between the first yoke (10) and the second yoke (20); a permanent magnet (30) that is provided between the first yoke (10) and the second yoke (20) and to the outside of a side surface (40c) of the ferrite (40); and a connection conductor (50) for electrically connecting the first yoke (10) and the ferrite (40). The connection conductor (50) is provided between the first yoke (10) and the ferrite (40).

(57) 要約: 非可逆回路素子(1)は、第1ヨーク(10)と、第1ヨーク(10)に対向する第2ヨーク(20)と、フェライト素子(41)および中心導体(42)を含み、第1ヨーク(10)と第2ヨーク(20)との間に配置されたフェライト(40)と、第1ヨーク(10)と第2ヨーク(20)との間であって、フェライト(40)の側面(40c)の外側に設けられた永久磁石(30)と、第1ヨーク(10)とフェライト(40)とを電氣的に接続する接続導体(50)とを備えている。接続導体(50)は、第1ヨーク(10)とフェライト(40)との間に設けられている。

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：

非可逆回路素子、フロントエンド回路および通信装置

技術分野

[0001] 本発明は、非可逆回路素子、この非可逆回路素子を備えるフロントエンド回路および通信装置に関する。

背景技術

[0002] アイソレータやサーキュレータ等の非可逆回路素子は、予め定められた特定方向にのみ信号を通過させ、逆方向には実質的に通過させない特性を有している。このような非可逆回路素子として、フェライトの非可逆性を利用した構成が知られている（例えば、特許文献 1 参照）。

[0003] 特許文献 1 に記載された非可逆回路素子は、フェライト素子および中心導体を含むフェライトと、フェライトの側面の外側に設けられた一対の磁石と、フェライトおよび一対の磁石の下側に設けられた第 1 ヨークと、フェライトおよび一対の磁石の上側に設けられた第 2 ヨークとを備えている。この非可逆回路素子では、第 2 ヨークに複数の貫通孔を設けてフェライトに到達する磁束を均一化させることで、挿入損失を低減している。

先行技術文献

特許文献

[0004] 特許文献 1：特開 2001-119211 号公報

発明の概要

発明が解決しようとする課題

[0005] 例えば、フェライトの上部に磁石を配置し、フェライトの下部にヨークを配置する構造の非可逆回路素子の場合、磁気回路構造が非対称となり磁束の均一性が悪く、非可逆回路素子の挿入損失が劣化する。

[0006] また、特許文献 1 に記載されている非可逆回路素子では、フェライトの上下面がヨークで挟まれており磁気回路構造が対称であるので、基本的にはフ

ェライトを通過する磁束の均一性が優れ、低挿入損失の非可逆回路素子が得られる。しかしながら、フェライトの下部を通過する磁束の向きが揃わず、磁束が均一にならない場合があり、非可逆回路素子の挿入損失を低減しきれないという問題がある。

[0007] そこで、本発明は、非可逆回路素子等の挿入損失を低減することを目的とする。

課題を解決するための手段

[0008] 上記目的を達成するために、本発明の一態様に係る非可逆回路素子は、第1ヨークと、第1ヨークに対向する第2ヨークと、フェライト素子および中心導体を含み、第1ヨークと第2ヨークとの間に配置されたフェライトと、第1ヨークと第2ヨークとの間であって、フェライトの側面の外側に設けられた永久磁石と、第1ヨークとフェライトとを電氣的に接続する接続導体と、を備え、接続導体は、第1ヨークとフェライトとの間に設けられている。

[0009] このように、接続導体を第1ヨークとフェライトとの間に設けることで、フェライトを第1ヨークから離すことができ、できるだけ磁束の向きが揃った位置にフェライトを設けることができる。これにより、フェライト内における磁束密度の差を小さくすることができ、非可逆回路素子の挿入損失を低減することができる。

[0010] また、フェライトは、第2ヨークに対向する一方主面と、第1ヨークに対向する他方主面とを有し、接続導体は、フェライトの他方主面に形成された端子電極であり、フェライトの他方主面から前記第1ヨーク側に向かって突出していてもよい。

[0011] このように、接続導体をフェライトから第1ヨーク側に向かって突出させることで、フェライトを第1ヨークから離し、できるだけ磁束の向きが揃った位置にフェライトを設けることができる。これにより、フェライト内における磁束密度の差を小さくすることができ、非可逆回路素子の挿入損失を低減することができる。

[0012] また、接続導体は、はんだを介して第1ヨークに接続されていてもよい。

- [0013] これによれば、接続導体と第1ヨークとの電気的および機械的な接続性を向上することができ、非可逆回路素子の電気特性の低下を抑制することができる。
- [0014] また、フェライトは、第1ヨークから所定距離、離れた位置に設けられており、所定距離は、0.05mm以上であってもよい。
- [0015] これによれば、フェライトを第1ヨークから所定距離離し、磁束の向きが揃った位置にフェライトを設けることができる。これにより、フェライト内における磁束密度の差を小さくすることができ、非可逆回路素子の挿入損失を低減することができる。
- [0016] また、所定距離は、第1ヨークと第2ヨークとの間隔の1/2以下であってもよい。
- [0017] これによれば、フェライトが第2ヨークに近づき過ぎて、磁束の向きが揃った位置から外れることを抑制することができる。これにより、フェライト内における磁束密度の差を小さくすることができ、非可逆回路素子の挿入損失を低減することができる。
- [0018] また、フェライトは、フェライト素子を厚み方向に貫通して中心導体に接続する貫通ビアを有し、貫通ビアは、接続導体に接続されていてもよい。
- [0019] これによれば、厚み方向に垂直な方向のフェライトの寸法を小さくすることができ、また、フェライトと永久磁石との距離を縮めることができ、非可逆回路素子を小型化することができる。
- [0020] また、接続導体は、Pt、Ag、Cu、Au、Ni、Pd、Snのうちの少なくとも1つの金属、または、上記金属のうちの少なくとも2以上の合金を含んでいてもよい。
- [0021] これによれば、接続導体の電気抵抗を小さくすることができ、非可逆回路素子の電気特性の低下を抑制することができる。
- [0022] また、第1ヨークとフェライトとの間であって、接続導体が設けられた領域と異なる領域に、ソルダーレジストが設けられていてもよい。
- [0023] これによれば、フェライトをソルダーレジストで支持することができ、フ

ェライトの位置を安定化することができる。

[0024] また、永久磁石は、環状であり、フェライトの周囲に設けられていてもよい。

[0025] これによれば、フェライトの外周部と中央部との磁束密度の差を小さくすることができ、非可逆回路素子の挿入損失を低減することができる。

[0026] また、フェライトは、3つの中心導体を有し、第1ヨークは、3つの中心導体に接続する3つの入出力端子を有していてもよい。

[0027] これによれば、フェライト素子の磁束密度が大きい3ポート型の非可逆回路素子を提供することができる。

[0028] また、本発明は上述した非可逆回路素子として実現できるだけでなく、非可逆回路素子を備えるフロントエンド回路としても実現できる。つまり、上記目的を達成するために、本発明の一態様に係るフロントエンド回路は、上記非可逆回路素子と、3つの入出力端子のうちの1つに接続される送信側回路と、3つの入出力端子のうちの1つであって、送信側回路に接続された入出力端子と異なる入出力端子に接続される受信側回路と、3つの入出力端子のうちの1つであって、送信側回路および受信側回路に接続されたそれぞれの入出力端子と異なる入出力端子に接続されるアンテナ端子と、を備える。

[0029] このようなフロントエンド回路によれば、フェライト素子の磁束密度が大きい非可逆回路素子を備えることにより、所望の通過特性を実現することが可能となる。

[0030] また、さらには、本発明は上述したフロントエンド回路としてだけでなく、フロントエンド回路を備える通信装置としても実現できる。つまり、上記目的を達成するために、本発明の一態様に係る通信装置は、高周波信号を処理する信号処理回路と、上記フロントエンド回路と、を備える。

[0031] このような通信装置によれば、挿入損失が低減された非可逆回路素子を備えることにより、通信品質の向上を図ることができる。

発明の効果

[0032] 本発明は、非可逆回路素子等の挿入損失を低減することができる。

図面の簡単な説明

- [0033] [図1A]図 1 Aは、比較例 1 の非可逆回路素子を示す断面図である。
- [図1B]図 1 Bは、比較例 2 の非可逆回路素子を示す断面図である。
- [図2]図 2 は、実施の形態 1 に係る非可逆回路素子の等価回路である。
- [図3]図 3 は、実施の形態 1 に係る非可逆回路素子の斜視図である。
- [図4]図 4 は、実施の形態 1 に係る非可逆回路素子の分解斜視図である。
- [図5A]図 5 Aは、図 3 に示す非可逆回路素子を V A－V A 線で切断した場合の切断面を示す図である。
- [図5B]図 5 Bは、図 5 Aの非可逆回路素子内の磁束を示す図である。
- [図6]図 6 は、フェライトの磁束密度分布を示す図であって、（a）は第 1 ヨークとフェライトとの距離が 0. 0 5 mm の場合、（b）は第 1 ヨークとフェライトとの距離が 0. 0 2 mm の場合を示す図である。
- [図7]図 7 は、フェライトの磁束密度の不均一性、および、非可逆回路素子の挿入損失を示す図である。
- [図8]図 8 は、実施の形態 1 の変形例に係る非可逆回路素子の切断面を示す図である。
- [図9]図 9 は、実施の形態 2 に係る通信装置を示す機能ブロック図である。
- [図10]図 1 0 は、他の実施の形態におけるフェライトの分解斜視図である。

発明を実施するための形態

- [0034] （本発明の基礎となった知見）

本発明者は、「背景技術」の欄に記載した非可逆回路素子に関して、以下の問題が生じることを見出した。以下、「背景技術」に関連する非可逆回路素子の一例として、比較例 1 の非可逆回路素子を、他の一例として、比較例 2 の非可逆回路素子を説明する。

- [0035] 図 1 A は、比較例 1 の非可逆回路素子 5 0 1 を示す断面図である。

- [0036] 比較例 1 の非可逆回路素子 5 0 1 は、フェライト素子 5 4 1 および中心導体 5 4 2 を含むフェライト 5 4 0 と、フェライト 5 4 0 の側面の外側に位置する一対の磁石 5 3 0 と、フェライト 5 4 0 および一対の磁石 5 3 0 の下側

に設けられた第1ヨーク510と、フェライト540および一对の磁石530の上側に設けられた第2ヨーク520とを備えている。磁石530は上側がN極であり、下側がS極である。フェライト540は、はんだ551を用いて第1ヨーク510に電氣的に接続されている。この非可逆回路素子501では、フェライト540が第1ヨーク510に接する構造となっている。

[0037] 非可逆回路素子501内の磁束Bは、磁石530、第2ヨーク520、フェライト540および第1ヨーク510を通過して磁石530に戻るよう発生する。ここで、フェライト540の外周部（X方向の両端部）を通過する磁束Bは、フェライト540と第1ヨーク510との境界付近において、磁気抵抗が小さくなるようにその向きが変化する。具体的には、磁束Bの向きが、第1ヨーク510の手前にて、フェライト540の厚み方向（Z方向）から第1ヨーク510の主面に沿う方向（X方向）に変化する。そのため、フェライト540のZ方向の磁束密度は、中央部よりも外周部が小さくなり、フェライト540のXY平面における磁束密度分布が不均一となる。これにより、比較例1の非可逆回路素子501にて挿入損失が大きくなるという問題がある。

[0038] なお、「背景技術」に示すように第2ヨーク520に貫通孔を設けた場合は、第2ヨーク520付近における磁束密度分布は改善されるが、フェライト540と第1ヨーク510との境界付近における磁束密度分布を均一にすることはできず、上記と同様の問題が起こり得る。

[0039] 図1Bは、比較例2の非可逆回路素子601を示す切断図である。比較例2の非可逆回路素子601は、磁石630がフェライト640の上側に配置されている。

[0040] 比較例2の非可逆回路素子601は、フェライト素子641および中心導体642を含むフェライト640と、フェライト640を支持する支持基板610と、フェライト640の上側に配置された磁石630と、磁石630を天面から支持し、フェライト640を覆うように設けられた筒状のケース620とを備えている。磁石630は、下側がN極であり、上側がS極であ

る。フェライト640は、はんだ651を用いて支持基板610に電氣的に接続されている。

[0041] 非可逆回路素子601に発生する磁束Bは、磁石630からフェライト640を通過するように発生する。ここで、フェライト640の外周部（X方向の両端部）を通過する磁束Bは、磁石630の磁力線に沿って発生する。そのため、フェライト640のZ方向の磁束密度は、中央部よりも外周部が小さくなり、フェライト640のXY平面における磁束密度分布が不均一となる。このように、フェライト640の上側に磁石630が配置されている比較例2の非可逆回路素子601では、磁束密度分布が不均一となりやすく、挿入損失が大きくなるという問題がある。

[0042] このような問題を解決するため、本発明者は、フェライト540の外周部の磁束密度が小さくならないように、磁石530をフェライト540の側面の外側に配置するとともに、磁束Bの向きが変化する位置にフェライト540が存在しないように、フェライト540を第1ヨーク510から離して配置すればよいという着想に至った。

[0043] 以下、図面を参照しながら、本発明の実施の形態に係る非可逆回路素子等の構造について説明する。なお、以下で説明する実施の形態は、いずれも本発明の好ましい一具体例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置位置および接続形態などは、一例であり、本発明を限定する主旨ではない。また、以下の実施の形態における構成要素のうち、最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。

[0044] なお、各図は、模式図であり、必ずしも厳密に図示されたものではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する場合がある。各図におけるZ方向は、フェライトの厚み方向、または、第1ヨークと第2ヨークとが対向する方向を意味する。

[0045] （実施の形態1）

以下の実施の形態で示す非可逆回路素子は、表面実装型の素子であり、例えば、携帯電話の基地局に搭載される。非可逆回路素子は、送信側回路からの送信信号をアンテナへと通過させ、アンテナで受信された受信信号を受信回路へと通過させる。つまり、非可逆回路素子は、予め定められた特定方向にのみ信号を通過させ、逆方向には実質的に通過させない特性を有している。

[0046] [1-1. 非可逆回路素子の基本構成]

まず、図2および図3を参照して、非可逆回路素子1の基本構成を説明する。

[0047] 図2は、実施の形態1に係る非可逆回路素子1の等価回路である。図3は、非可逆回路素子1の斜視図である。

[0048] 非可逆回路素子1は、図2に示す等価回路を有する集中定数型の3ポート型サーキュレータである。即ち、永久磁石30により直流磁界Bが印加される、矩形状のマイクロ波フェライト素子41に第1中心導体121(L1)、第2中心導体122(L2)及び第3中心導体123(L3)をそれぞれ絶縁状態で所定の角度で交差させて配置し、第1中心導体121の一端を第1ポートP101、第2中心導体122の一端を第2ポートP102、第3中心導体123の一端を第3ポートP103としている。

[0049] さらに、各中心導体121、122、123のそれぞれ他端はGND（グラウンド）に接続されている。各中心導体121、122、123に対して並列に容量素子C1、C2、C3がそれぞれ接続されている。第1ポートP101と送信用端子TXとの間には容量素子Cs1が接続され、第2ポートP102と受信用端子RXとの間には容量素子Cs2が接続され、第3ポートP103とアンテナ用端子ANTとの間には容量素子Cs3が接続されている。容量素子C1、C2、C3は共振周波数を調整するためのものであり、容量素子Cs1、Cs2、Cs3はインピーダンスを整合させるためのものである。

[0050] 以上の等価回路からなる非可逆回路素子1は、具体的には、図3に示すよ

うに、フェライト素子41および中心導体42（各中心導体121、122および123に相当）を有するフェライト40（磁気回転子）と、フェライト40の側面を囲う略枠形状の永久磁石30と、フェライト40の実装面側に配置された第1ヨーク10と、天面側に配置された第2ヨーク20と、で構成されている。容量素子C1、C2、C3、Cs1、Cs2、Cs3は、チップ部品であり、図3の非可逆回路素子1が実装される基板（PCBやLTCC）上に配置されていてもよいし、当該基板内に形成されていてもよい。

[0051] ここで、図2に示すように、第1中心導体121の一端（ポートP101）を外部接続用電極141、他端を外部接続用電極142とし、第2中心導体122の一端（ポートP102）を外部接続用電極143、他端を外部接続用電極144とし、第3中心導体123の一端（ポートP103）を外部接続用電極145、他端を外部接続用電極146とする。また、この非可逆回路素子1が携帯電話などの送受信回路部（フロントエンド回路）に組み込まれる場合、第1ポートP101（電極141）は送信側（TX）に接続され、第2ポートP102（電極143）は受信側（RX）に接続され、第3ポートP103（電極145）はアンテナ側（ANT）に接続される。

[0052] フロントエンド回路における非可逆回路素子1（3ポート型サークキュレータ）の動作は以下のとおりである。即ち、第1ポートP101（送信回路）から入力された高周波信号は、第3ポートP103（ANT）から出力され、第3ポートP103（ANT）から入力された高周波信号は第2ポートP102（受信回路）に入力される。第2ポートP102の高周波信号はフロントエンド回路で減衰されて第1ポートP101に伝達されることはない。

[0053] [1-2. 非可逆回路素子の構成]

次に、図4および図5Aを参照して、非可逆回路素子1の構成を説明する。

[0054] 図4は、非可逆回路素子1の分解斜視図である。図5Aは、図3に示す非可逆回路素子1をVA-V A線で切断した場合の切断面を示す図である。な

お、図5 Aでは、切断面のみを断面として示し、紙面奥側（X方向マイナス側）に位置する構成要素の記載を省略している。

[0055] 非可逆回路素子1は、第1ヨーク10と、第1ヨーク10に対向する第2ヨーク20と、第1ヨーク10と第2ヨーク20との間に配置された永久磁石30およびフェライト40と、第1ヨーク10とフェライト40との間に設けられた接続導体50とを備えている。

[0056] 第1ヨーク10は、平板状の端子ヨークであり、3つの入出力端子11と、入出力端子11のそれぞれから間隔をあけて近接配置されているグランド端子12とを有している。入出力端子11は高周波信号が入出力される部分であり、グランド端子12は基準電位に接地される部分である。入出力端子11とグランド端子12との間には、絶縁部13が設けられている。入出力端子11およびグランド端子12の材料としては、例えば、鉄（Fe）が用いられる。電気特性を向上させるため、入出力端子11およびグランド端子12の露出面に例えば銀めっきが施されていてもよい。絶縁部13の材料としては、例えば、エポキシ系の樹脂が用いられる。

[0057] 第2ヨーク20は、平坦な平板部21と、平板部21の中央において第1ヨーク10側に突出する凸部22とを有している。ただし、第2ヨーク20は、凸部22を有せずに、平板部21のみであってもよい。第2ヨーク20は、第1ヨーク10とともに、永久磁石30によって形成される磁界に整磁作用を施す。第2ヨーク20の材料としては、例えば、鉄が用いられる。第2ヨーク20の表面に例えば銀めっきが施されていてもよい。

[0058] 永久磁石30は、環状であり、一方の磁極（N極）の外縁である一方端面が接着剤を介して第2ヨーク20に接合され、他方の磁極（S極）の外縁である他方端面が接着剤を介して第1ヨーク10に接合されている。なお、N極とS極とは逆であってもよい。例えば、永久磁石30の厚みは0.65mmであり、第1ヨーク10と第2ヨーク20との間隔i2は約0.65mmである。なお、間隔i2は、第2ヨーク20の平板部21と第1ヨーク10との間の距離である。

- [0059] 永久磁石30は、永久磁石30を厚み方向に貫く開口部35を有している。開口部35には、フェライト40が収容されている。ここで、フェライト40において中心導体42が形成されている面を一方主面40aとし、一方主面40aと反対の面を他方主面40bとし、これら一方主面40aおよび他方主面40bをあわせて上下主面（磁場形成時にフェライト40に磁束が入る面）とした場合、永久磁石30はフェライト40の側面40cの周囲に配置されていることになる。すなわち、永久磁石30は、図5Aに示すように、フェライト40の側面40cの外側に配置されている。
- [0060] フェライト40は、永久磁石30から直流磁界を印加される。フェライト40は、平板状のフェライト素子41と、フェライト素子41に設けられた3つの中心導体42と、6つの貫通ビア43と有している。
- [0061] フェライト素子41の厚みは、例えば、0.15mmであり、永久磁石30よりも厚さが薄い。フェライト素子41は、磁性を有する部材である。フェライト素子41は、例えば、亜鉛、ニッケル、銅、マンガン、コバルト、マグネシウム、リチウムを主成分とした材料により形成されてもよい。また、フェライト素子41は、酸化鉄を主成分とした、亜鉛、ニッケルおよび銅のうち少なくとも1つ以上を含む材料により形成されてもよい。
- [0062] 中心導体42は、フェライト素子41の上面（第2ヨーク20に対向する面）側に設けられている。中心導体42のそれぞれの間には絶縁体層（不図示）が設けられ、中心導体42は、それぞれが所定の角度で交差するように配置されている。中心導体42のそれぞれは、非可逆回路素子1のいわゆる内部導体（中心電極とも称される）であり、フェライト素子41上に薄膜導体、厚膜導体、または、導体箔として形成することができる。
- [0063] 貫通ビア43は、フェライト素子41を厚み方向に貫通するように、フェライト40の側面40cに設けられている。6つの貫通ビア43は、3つの中心導体42それぞれの一端および他端に1対1対応で接続されている。これら中心導体42および貫通ビア43の材料としては、例えば、銀を主成分とする金属または合金が用いられる。

[0064] フェライト40の他方主面40bには、6つの接続導体50が設けられている。接続導体50は、第1ヨーク10とフェライト40とを電氣的に接続する部材であり、また、フェライト40を第1ヨーク10から離れた位置で支持するスペーサでもある。第1ヨーク10とフェライト40との間に接続導体50を配置することで、フェライト40は、第1ヨーク10から所定距離*i*1、離れた位置に設けられる。所定距離*i*1は、第1ヨーク10の一方主面10aとフェライト40の他方主面40bとの間の距離であり、本実施の形態では0.05mm以上0.325mm以下である。なお、所定距離*i*1の上限は、フェライト40が第2ヨーク20に近づき過ぎないように、第1ヨーク10と第2ヨーク20との間隔*i*2の1/2以下となるように設定するのが望ましい。

[0065] 接続導体50のそれぞれは、短柱状であり、軸方向（Z方向）の長さは、例えば0.04mm以上0.315mm以下である。接続導体50は、フェライト40の他方主面40bから第1ヨーク10側に突出している。6つの接続導体50の一方端面は、6つの貫通ビア43に1対1対応で当接し、接続されている。6つの接続導体50の他方端面は、はんだ51を介して、対応する3ヶ所のグランド端子12および3つの入出力端子11にそれぞれ接続されている。

[0066] 接続導体50は、例えば、フェライト40に形成された端子電極であり、Pt、Ag、Cu、Au、Ni、Pd、Snの少なくとも1つの金属、または、前記金属のうちの少なくとも2以上の合金を含む。接続導体50は、印刷法、薄膜形成法またはフォトリソグラフィ法で形成してもよいし、金属板（金属箔）をフェライト40の他方主面40bに接合することで形成してもよい。

[0067] 次に、図5Bを参照しつつ、非可逆回路素子1内に発生する磁束Bについて説明する。図5Bは、非可逆回路素子1内の磁束Bを示す図である。

[0068] 磁束Bは、永久磁石30、第2ヨーク20、フェライト40および第1ヨーク10を通過して永久磁石30に戻るよう発生する。ここで、フェライ

ト40の外周部（例えば図5BのX方向の両端部）を通過する磁束Bは、フェライト40と第1ヨーク10との境界付近において、磁気抵抗が小さくなるようにその向きが変化する。具体的には、磁束Bの向きが、第1ヨーク10の手前にて、フェライト40の厚み方向（Z方向）から第1ヨーク10の一方主面10aに沿う方向（X方向）に変化する。このように、非可逆回路素子1では、磁束Bの向きがZ方向に揃っている第1領域A1と、磁束Bの向きが変化して一部がZ方向と異なる向きとなっている第2領域A2とを有している。

[0069] 本実施の形態の非可逆回路素子1は、第1ヨーク10とフェライト40との間に接続導体50を設けている。これにより、フェライト40を第1ヨーク10から所定距離*i*1、離している。そのため、磁束の向きが揃った第1領域A1にフェライト40を位置することができ、フェライト40の外周部と中央部におけるZ方向の磁束密度の差を小さくすることができる。その結果、非可逆回路素子1の挿入損失を低減することができる。

[0070] また、非可逆回路素子1は、フェライト40が第1領域A1に存在している場合において、磁束密度の大きさが変化しにくい。例えば、比較例2（図1B参照）の非可逆回路素子501では、磁石530とフェライト540との距離が変化するにしたがって磁束密度の大きさも変化するが、本実施の形態の非可逆回路素子1では、フェライト40が一方のヨーク（例えば第1ヨーク10）から離れると逆に他方のヨーク（例えば第2ヨーク20）に近づき、磁束密度の大きさが変化しにくい構造となっている。そのため、非可逆回路素子1は、比較例2に比べて、フェライト40の高さ位置のばらつきに起因する、電気特性のばらつきを抑制することができる。

[0071] 次に、図6および図7を参照しつつ、所定距離*i*1を変えた場合の磁束密度について説明する。なお、以下における磁束密度は、フェライト40の厚み方向の磁束密度を指す。

[0072] 図6は、磁場解析によるフェライト40の磁束密度分布を示す図であって、（a）は第1ヨーク10とフェライト40との距離*i*1が0.05mmの

場合、(b)は第1ヨーク10とフェライト40との距離*i*1が0.02 mmの場合を示す図である。(a)および(b)のそれぞれは、フェライト40の厚み方向の中央における横断面(XY平面)の磁束密度分布である。

[0073] なお、フェライト40の寸法は、縦2 mm、横2 mm、厚み0.15 mmとした。永久磁石30の寸法は、外形を縦4 mm、横4 mm、厚み0.65 mmとし、開口部35を縦2.5 mm、横2.5 mmとした。永久磁石30の強さは500 mTとした。第1ヨーク10の厚みは0.15 mmとし、第2ヨーク20の平板部21の厚みは0.15 mmとした。

[0074] 例えば図6の(b)では、フェライト40の中央部と外周部との磁束密度の差が大きく、最大値と最小値との差が159 mTである。それに対し図6の(a)では、フェライト40の中央部と外周部との磁束密度の差が小さく、最大値と最小値との差が59 mTである。図6に示すように、距離*i*1が0.05 mmである場合は、距離*i*1が0.02 mmである場合に比べて、中央部と外周部との磁束密度の差が小さくなる。

[0075] 図7は、フェライト40の磁束密度の不均一性、および、非可逆回路素子1の挿入損失を示す図である。磁束密度の不均一性とは、図6に示すフェライト40の磁束密度分布をもとに、以下の式から求めた値である。

[0076] 磁束密度の不均一性(%) = (磁束密度の最大値 - 最小値) / 磁束密度の平均値

[0077] 例えば、距離*i*1が0.05 mmの場合の磁束密度の不均一性は18%であり、距離*i*1が0.02 mmの場合の磁束密度の不均一性は47%である。

[0078] 図7の太い曲線は、第1ヨーク10とフェライト40との距離*i*1を0.01 mmピッチで変化させた場合の、磁束密度の不均一性を示すグラフである。図7の細い曲線は、距離*i*1を同様に変化させた場合の、非可逆回路素子1の挿入損失を示すグラフである。図7に示すように、距離*i*1が0.05 mm未満では、磁束密度の不均一性が大きく、挿入損失も大きくなっている。それに対し、距離*i*1が0.05 mm以上0.12 mm以下では、磁束

密度の不均一性が小さく、挿入損失が低減されている。

[0079] [1-3. 効果等]

以上、本実施の形態に示す非可逆回路素子1は、第1ヨーク10と、第1ヨーク10に対向する第2ヨーク20と、フェライト素子41および中心導体42を含み、第1ヨーク10と第2ヨーク20との間に配置されたフェライト40と、第1ヨーク10と第2ヨーク20との間であって、フェライト40の側面40cの外側に設けられた永久磁石30と、第1ヨーク10とフェライト40とを電氣的に接続する接続導体50とを備えている。接続導体50は、第1ヨーク10とフェライト40との間に設けられている。

[0080] このように、接続導体50を第1ヨーク10とフェライト40との間に設けることで、フェライト40を第1ヨーク10から離すことができ、できるだけ磁束の向きが揃った位置（第1ヨーク10と第2ヨーク20とが対向する方向であって、磁束の向きが変化しない位置）にフェライト40を設けることができる。これにより、フェライト40の外周部と中央部における磁束密度の差を小さくすることができ、非可逆回路素子1の挿入損失を低減することができる。

[0081] [1-4. 変形例]

図8は、実施の形態1の変形例に係る非可逆回路素子1Aの切断面を示す図である。

[0082] 変形例の非可逆回路素子1Aは、接続導体50Aが、はんだ材料で形成されている。

[0083] 非可逆回路素子1Aは、第1ヨーク10と、第1ヨーク10に対向する第2ヨーク20と、第1ヨーク10と第2ヨーク20との間に配置された永久磁石30およびフェライト40と、第1ヨーク10とフェライト40との間に設けられた接続導体50Aとを備えている。

[0084] 第1ヨーク10とフェライト40との間であって、接続導体50Aが設けられた領域と異なる領域には、溶ダーレジスト52からなる絶縁層が設けられている。フェライト40はこの溶ダーレジスト52によって支持され

ている。

[0085] フェライト40は、平板状のフェライト素子41と、フェライト素子41に設けられた3つの中心導体42と、6つの貫通ビア43と、6つの端子電極45とを有している。

[0086] 6つの貫通ビア43は、フェライト40の側面40cに設けられ、3つの中心導体42それぞれの一端および他端に1対1対応で接続されている。6つの端子電極45は、6つの貫通ビア43のそれぞれに1対1対応で接続されている。端子電極45は、フェライト40の他方主面40bの内側に埋め込まれて形成されている。

[0087] 変形例の接続導体50Aは、第1ヨーク10とフェライト40とを電氣的に接続する、はんだによって形成される。第1ヨーク10とフェライト40との間に、接続導体50Aおよびソルダーレジスト52が設けられることで、フェライト40は、第1ヨーク10から離れた位置に設けられる。6つの接続導体50Aの一方は、6つの端子電極45に1対1対応で接続され、6つの接続導体50Aの他方は、対応する3ヶ所のグランド端子12および3つの入出力端子11にそれぞれ接続される。

[0088] 以上、本変形例の非可逆回路素子1Aは、接続導体50Aおよびソルダーレジスト52を第1ヨーク10とフェライト40との間に設けることで、フェライト40を第1ヨーク10から離し、できるだけ磁束の向きが揃った位置にフェライト40を設けている。これにより、フェライト40の外周部と中央部における磁束密度の差を小さくすることができ、非可逆回路素子1Aの挿入損失を低減することができる。

[0089] (実施の形態2)

本発明は上述した非可逆回路素子として実現できるだけでなく、このような非可逆回路素子を備えるフロントエンド回路および通信装置としても実現できる。そこで、以下、上述した非可逆回路素子を備える通信装置（すなわち、非可逆回路素子を含むフロントエンド回路を内蔵する通信装置）について、説明する。

[0090] 図9は、実施の形態1で説明した非可逆回路素子1を備える通信装置3の機能ブロック図である。

[0091] 図9に示すように、通信装置3は、非可逆回路素子1を有するフロントエンド回路2と、RFIC (Radio Frequency Integrated Circuit) 200と、アンテナ素子300とを備える、例えば携帯電話の基地局である。なお、通信装置3は、アンテナ素子300を備えなくてもかまわない。

[0092] フロントエンド回路2は、通信装置3のフロントエンドに設けられ、RFIC 200とアンテナ素子300との間で送信信号または受信信号を伝搬する。具体的には、フロントエンド回路2は、非可逆回路素子1に加えて、さらに、PA (パワーアンプ: Power Amplifier) 202等の送信側回路と、可変フィルタ206aおよび206bと、BPF (Band Pass Filter) 203aおよび203bと、LNA (Low Noise Amplifier) 204等の受信回路とを有する。また、フロントエンド回路2には、送信信号が入力される送信端子Ptx、送信信号を出力して受信信号が入力されるアンテナ端子Pant、および、受信信号を出力する受信端子Prxが設けられている。なお、フロントエンド回路2は、可変フィルタ206a、206bを備えなくてもかまわないし、上記以外の整合回路あるいは送信用または受信用フィルタ等を備えてもかまわない。

[0093] 非可逆回路素子1は、3つの入出力端子11に対応する第1ポートPort 1、第2ポートPort 2および第3ポートPort 3を有している。第1ポートPort 1は、可変フィルタ206a、およびBPF 203aを介して送信側回路（ここではPA 202）に接続され、第2ポートPort 2は可変フィルタ206bおよびBPF 203bを介して受信回路（ここではLNA 204）に接続され、第3ポートPort 3はチューナ205を介してアンテナ端子Pantに接続されている。なお、第1ポートPort 1はPA 202を介して送信端子Ptxに接続され、第2ポートPort 2はL

N A 2 0 4 を介して受信端子 P r x に接続されている。

[0094] P A 2 0 2 は、R F I C 2 0 0 の送信端子（図中の T X）からフロントエンド回路 2 の送信端子 P t x に入力された送信信号（高周波送信信号）を増幅する、例えば電力増幅モジュールである。

[0095] B P F 2 0 3 a は、非可逆回路素子 1 から出力された送信信号を所定の使用周波数帯域でフィルタリングして通過させる。また、B P F 2 0 3 b は、アンテナ端子 P a n t から入力された受信信号を当該使用周波数帯域でフィルタリングして通過させる。

[0096] L N A 2 0 4 は、非可逆回路素子 1 から出力された受信信号（高周波受信信号）を増幅する、例えば低雑音増幅モジュールである。

[0097] このようなフロントエンド回路 2 は、送信端子 P t x に入力された送信信号を増幅かつフィルタリングしてアンテナ端子 P a n t から出力し、アンテナ端子 P a n t に入力された受信信号をフィルタリングかつ増幅して受信端子 P r x から出力する。このとき、送信信号は非可逆回路素子 1 の T x パスを経由し、受信信号は非可逆回路素子 1 の R x パスを経由する。

[0098] R F I C 2 0 0 は、フロントエンド回路 2 の送信端子 P t x および受信端子 P r x に接続され、送信信号または受信信号を信号処理する回路である。例えば、R F I C 2 0 0 は、ベースバンド信号処理回路（不図示）から入力された送信信号をアップコンバートして送信端子（図中 T X）から出力し、フロントエンド回路 2 から受信端子（図中 R X）に入力された受信信号をダウンコンバートしてベースバンド信号処理回路（B B I C）2 0 1 に出力する。

[0099] アンテナ素子 3 0 0 は、フロントエンド回路 2 のアンテナ端子 P a n t に接続され、送信信号を送信し、受信信号を受信する。アンテナ素子 3 0 0 の形状等については特に限定されず、通信装置 3 の使用周波数帯域に応じて適宜設計されていけばよい。

[0100] 以上説明した通信装置 3 によれば、挿入損失が低減された非可逆回路素子 1 を備えることにより、通信品質の向上を図ることができる。

[0101] (その他の実施の形態)

以上、本発明の実施の形態に係る非可逆回路素子、フロントエンド回路および通信装置について、実施の形態および変形例を挙げて説明したが、本発明の非可逆回路素子、フロントエンド回路および通信装置は、上記実施の形態に限定されるものではない。上記実施の形態における任意の構成要素を組み合わせて実現される別の実施の形態や、上記実施の形態に対して本発明の主旨を逸脱しない範囲で当業者が思いつく各種変形を施して得られる変形例や、本開示の非可逆回路素子を内蔵した各種機器も本発明に含まれる。

[0102] 例えば、実施の形態1では、環状の永久磁石30を用いることで互いに向き合う一对の側面31を構成しているが、それに限られず、2つの直方体状の永久磁石を対向配置することで、互いに向き合う一对の側面を構成してもよい。

[0103] 例えば、実施の形態1では、第1ヨーク10とフェライト40との間であって、接続導体50が設けられた領域と異なる領域に空隙を形成しているが、当該空隙に絶縁性を有するソルダーレジストを設けてもよい。

[0104] 例えば、第1ヨーク10と永久磁石30との間、または、永久磁石30と第2ヨーク20との間にスペーサが設けられていてもよい。

[0105] 例えば、フェライト40に設けられる中心導体42は、集中定数型であってもよいし、分布定数型であってもよい。

[0106] 例えば、上記説明では、非可逆回路素子として3ポート型の非可逆回路素子を例に説明したが、非可逆回路素子は4ポート以上の複数のポートを有してもかまわない。また、非可逆回路素子は、入力ポートおよび出力ポートを有する2ポートのアイソレータであってもよい。

[0107] 例えば、その他の実施の形態に係る非可逆回路素子のフェライト40は、図10に示す構造を有していてもよい。具体的には、フェライト40は、矩形状のマイクロ波フェライト40の天面側及び実装面側にガラスを主成分とする絶縁体層111、112、113、114や各種導体、各種電極を積層したもので、フェライト40にも天面側及び実装面側に設けた各種導体をコ

イル状に接続するための複数のスルーホール用導体や複数の電極が形成されている。

[0108] 詳しくは、第1中心導体121（L1）を形成する導体121a、121b、121cは絶縁体層112上に形成され、導体121d、121eは絶縁体層113とフェライト素子41の間に形成されている。導体121aの端部は外部引出し部141aとされ、導体121cの端部は外部引出し部142aとされている。導体121aの他端は導体121fを介して導体121dの一端に接続され、該導体121dの他端は導体121gを介して導体121bの一端に接続されている。該導体121bの他端は導体121hを介して導体121eの一端に接続され、該導体121eの他端は導体121iを介して導体121cの一端に接続されている。

[0109] 第2中心導体122（L2）を形成する導体122a、122b、122cは絶縁体層111とフェライト素子41の間に形成され、導体122d、122eは絶縁体層114の下面に形成されている。導体122aの端部は外部引出し部143aとされ、導体122cの端部は外部引出し部144aとされている。導体122aの他端は導体122fを介して導体122dの一端に接続され、該導体122dの他端は導体122gを介して導体122bの一端に接続されている。該導体122bの他端は導体122hを介して導体122eの一端に接続され、該導体122eの他端は導体122iを介して導体122cの一端に接続されている。

[0110] 第3中心導体123（L3）を形成する導体123a、123b、123cは絶縁体層111、112の間に形成され、導体123d、123eは絶縁体層113、114の間に形成されている。導体123aの端部は外部引出し部146aとされ、導体123cの端部は外部引出し部145aとされている。導体123aの他端は導体123fを介して導体123dの一端に接続され、該導体123dの他端は導体123gを介して導体123bの一端に接続されている。該導体123bの他端は導体123hを介して導体123eの一端に接続され、該導体123eの他端は導体123iを介して導

体 1 2 3 c の一端に接続されている。

[0111] 外部接続用電極 1 4 1 は、導体 1 2 1 a の端部である外部引出し部 1 4 1 a と、それに接続されている電極によって形成されている。外部接続用電極 1 4 2 は、導体 1 2 1 c の端部である外部引出し部 1 4 2 a と、それに接続されている電極によって形成されている。外部接続用電極 1 4 3 は、導体 1 2 2 a の端部である外部引出し部 1 4 3 a と、それに接続されている電極によって形成されている。外部接続用電極 1 4 4 は、導体 1 2 2 c の端部である外部引出し部 1 4 4 a と、それに接続されている電極によって形成されている。外部接続用電極 1 4 5 は、導体 1 2 3 c の端部である外部引出し部 1 4 5 a と、それに接続されている電極によって形成されている。外部接続用電極 1 4 6 は、導体 1 2 3 a の端部である外部引出し部 1 4 6 a と、それに接続されている電極によって形成されている。

[0112] 中心導体 1 2 1、1 2 2、1 2 3 は、A g、C u などの薄膜導体、厚膜導体又は導体箔として形成することができ、感光性の金属ペーストを使用することが好ましい。絶縁体層 1 1 1～1 1 4 は、感光性ガラス、ポリイミドなど絶縁抵抗の高い材料を使用することが好ましい。導体層や絶縁層は、フォトリソグラフィやエッチング、印刷などで形成できる。外部接続用電極 1 4 1～1 4 6 やスルーホール用導体は、好ましくは、A g、C u を主成分とする導電性の電極材料（ペースト）を塗布して焼き付け、その表面に N i のめっき層を形成し、さらに、A u、S n、A g、C u などのめっき層を形成する。めっきに限定するものではなく、スパッタ処理などであってもよい。一方、容量素子 C 1、C 2、C 3 などはチップ部品を使用する。

[0113] 上記フェライト 4 0 が、略棒形状の永久磁石 3 0 内に配置され、実装面側に第 1 ヨーク 1 0 が配置されるとともに天面側に第 2 ヨーク 2 0 が配置されることで非可逆回路素子が形成される。

産業上の利用可能性

[0114] 本発明は、通信装置のフロントエンド部に配置される非可逆回路素子として、携帯電話の基地局等の通信装置に広く利用できる。

符号の説明

[0115]	1、1 A	非可逆回路素子
	2	フロントエンド回路
	3	通信装置
	1 0	第 1 ヨーク
	1 0 a	一方主面
	1 1	入出力端子
	1 2	グランド端子
	1 3	絶縁部
	2 0	第 2 ヨーク
	2 1	平板部
	2 2	凸部
	3 0	永久磁石
	3 5	開口部
	4 0	フェライト
	4 0 a	一方主面
	4 0 b	他方主面
	4 0 c	側面
	4 1	フェライト素子
	4 2	中心導体
	4 3	貫通ビア
	4 5	端子電極
	5 0、5 0 A	接続導体
	5 1	はんだ
	5 2	ソルダーレジスト
	2 0 0	R F I C
	2 0 1	B B I C
	2 0 2	P A

203a	Txフィルタ回路 (BPF)
203b	Rxフィルタ回路 (BPF)
204	LNA
205	チューナ
206a、206b	可変フィルタ
300	アンテナ素子
A1	第1領域
A2	第2領域
B	磁束
i1	所定距離 (第1ヨークとフェライトとの間隔)
i2	第1ヨークと第2ヨークとの間隔
Pant	アンテナ端子
Port1	第1ポート
Port2	第2ポート
Port3	第3ポート
Prx	受信端子
Ptx	送信端子

請求の範囲

- [請求項1] 第1ヨークと、
前記第1ヨークに対向する第2ヨークと、
フェライト素子および中心導体を含み、前記第1ヨークと前記第2ヨークとの間に配置されたフェライトと、
前記第1ヨークと前記第2ヨークとの間であって、前記フェライトの側面の外側に設けられた永久磁石と、
前記第1ヨークと前記フェライトとを電氣的に接続する接続導体と、
を備え、
前記接続導体は、前記第1ヨークと前記フェライトとの間に設けられている、
非可逆回路素子。
- [請求項2] 前記フェライトは、前記第2ヨークに対向する一方主面と、前記第1ヨークに対向する他方主面とを有し、
前記接続導体は、前記フェライトの前記他方主面に形成された端子電極であり、前記フェライトの前記他方主面から前記第1ヨーク側に向かって突出している、
請求項1に記載の非可逆回路素子。
- [請求項3] 前記接続導体は、はんだを介して前記第1ヨークに接続されている、
請求項1または2に記載の非可逆回路素子。
- [請求項4] 前記フェライトは、前記第1ヨークから所定距離、離れた位置に設けられており、
前記所定距離は、0.05mm以上である、
請求項1～3のいずれか1項に記載の非可逆回路素子。
- [請求項5] 前記所定距離は、前記第1ヨークと前記第2ヨークとの間隔の $\frac{1}{2}$ 以下である、

請求項4に記載の非可逆回路素子。

[請求項6] 前記フェライトは、前記フェライト素子を厚み方向に貫通して前記中心導体に接続する貫通ビアを有し、

前記貫通ビアは、前記接続導体に接続されている、

請求項1～5のいずれか1項に記載の非可逆回路素子。

[請求項7] 前記接続導体は、Pt、Ag、Cu、Au、Ni、Pd、Snのうちの少なくとも1つの金属、または、前記金属のうちの少なくとも2以上の合金を含む、

請求項1～6のいずれか1項に記載の非可逆回路素子。

[請求項8] 前記第1ヨークと前記フェライトとの間であって、前記接続導体が設けられた領域と異なる領域に、ソルダーレジストが設けられている、

請求項1～7のいずれか1項に記載の非可逆回路素子。

[請求項9] 前記永久磁石は、環状であり、前記フェライトの周囲に設けられている、

請求項1～8のいずれか1項に記載の非可逆回路素子。

[請求項10] 前記フェライトは、3つの前記中心導体を有し、

前記第1ヨークは、3つの前記中心導体に接続する3つの入出力端子を有する、

請求項1～9のいずれか1項に記載の非可逆回路素子。

[請求項11] 請求項10に記載の非可逆回路素子と、

前記3つの入出力端子のうちの1つに接続される送信側回路と、

前記3つの入出力端子のうちの1つであって、前記送信側回路に接続された入出力端子と異なる入出力端子に接続される受信側回路と、

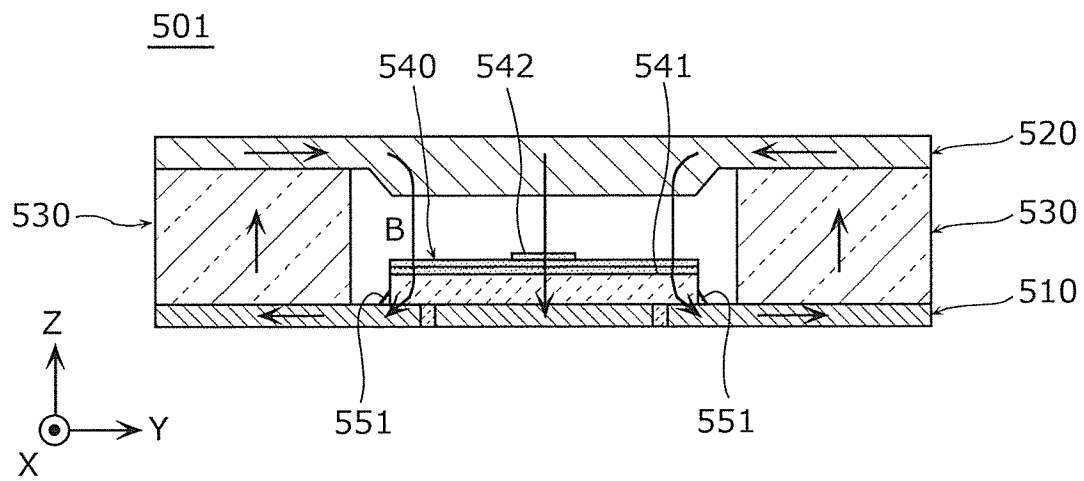
前記3つの入出力端子のうちの1つであって、前記送信側回路および前記受信側回路に接続されたそれぞれの入出力端子と異なる入出力端子に接続されるアンテナ端子と、

を備えるフロントエンド回路。

[請求項12] 高周波信号を処理する信号処理回路と、
請求項 1 1 に記載のフロントエンド回路と、
を備える通信装置。

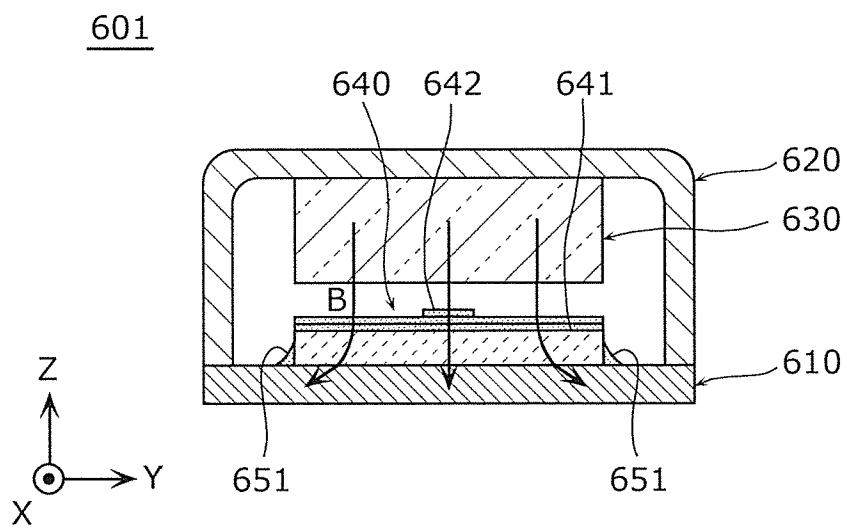
[図1A]

図1A



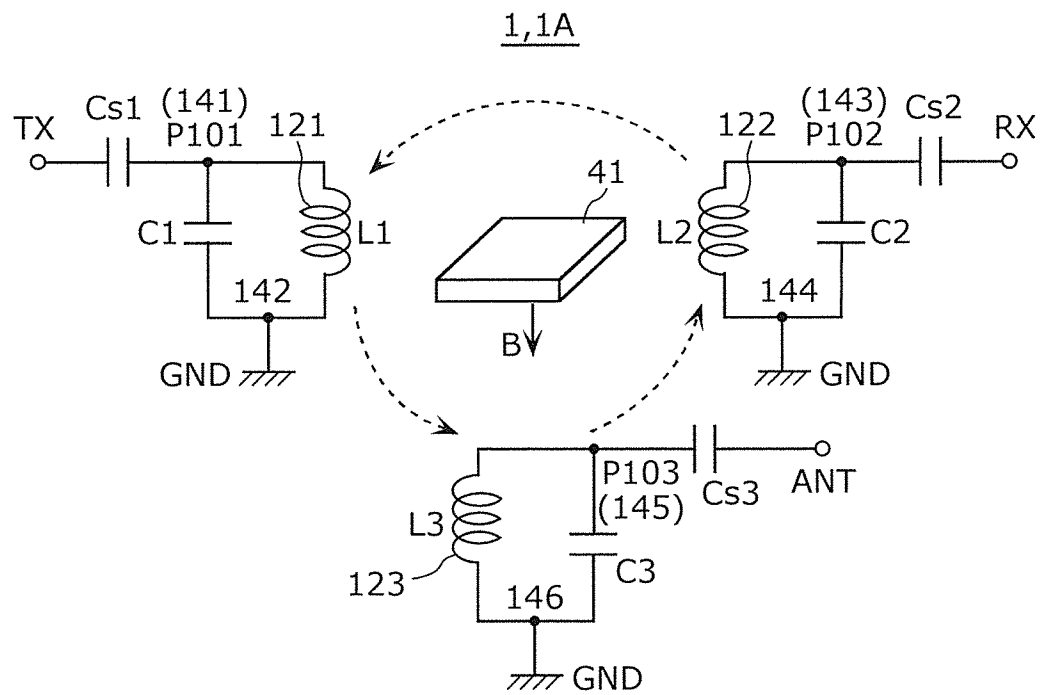
[図1B]

図1B



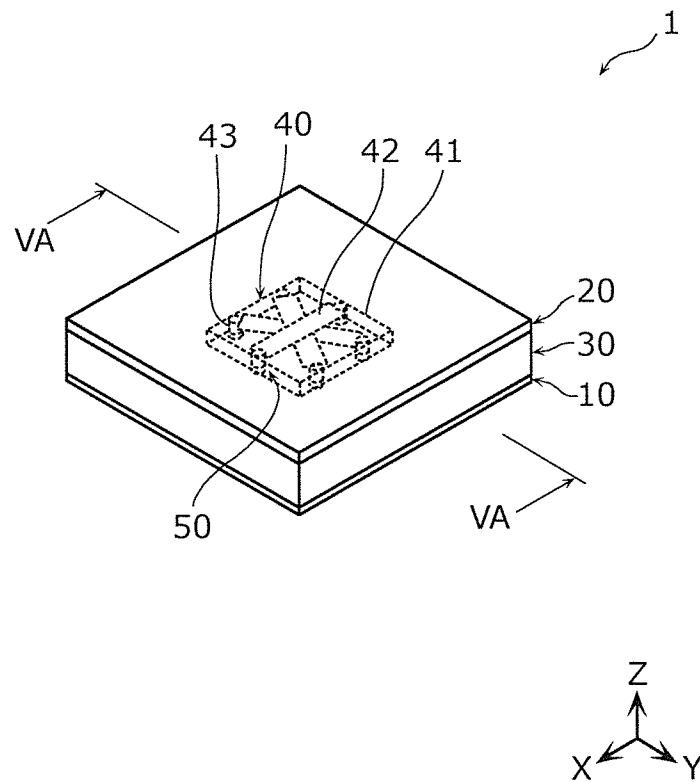
[図2]

図2



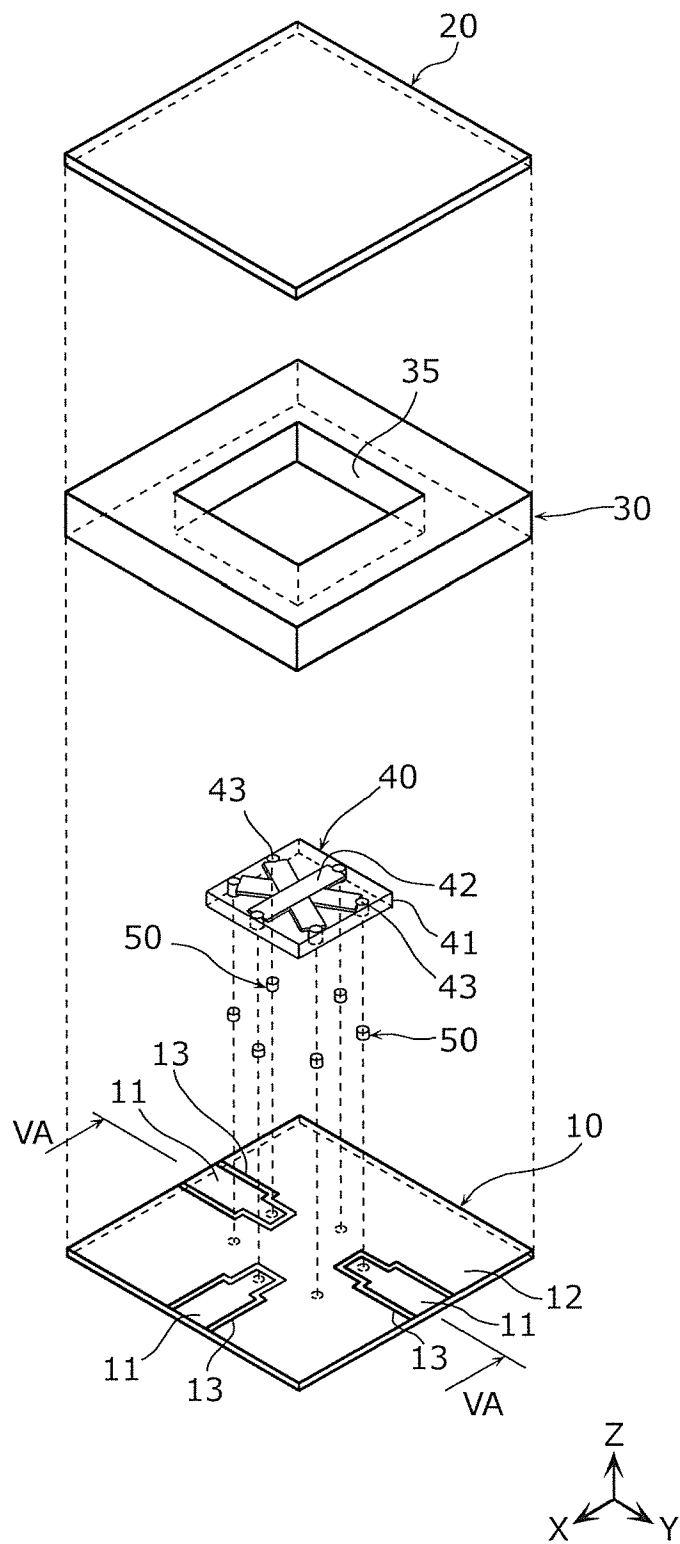
[図3]

図3



[図4]

図4

1

[图6]

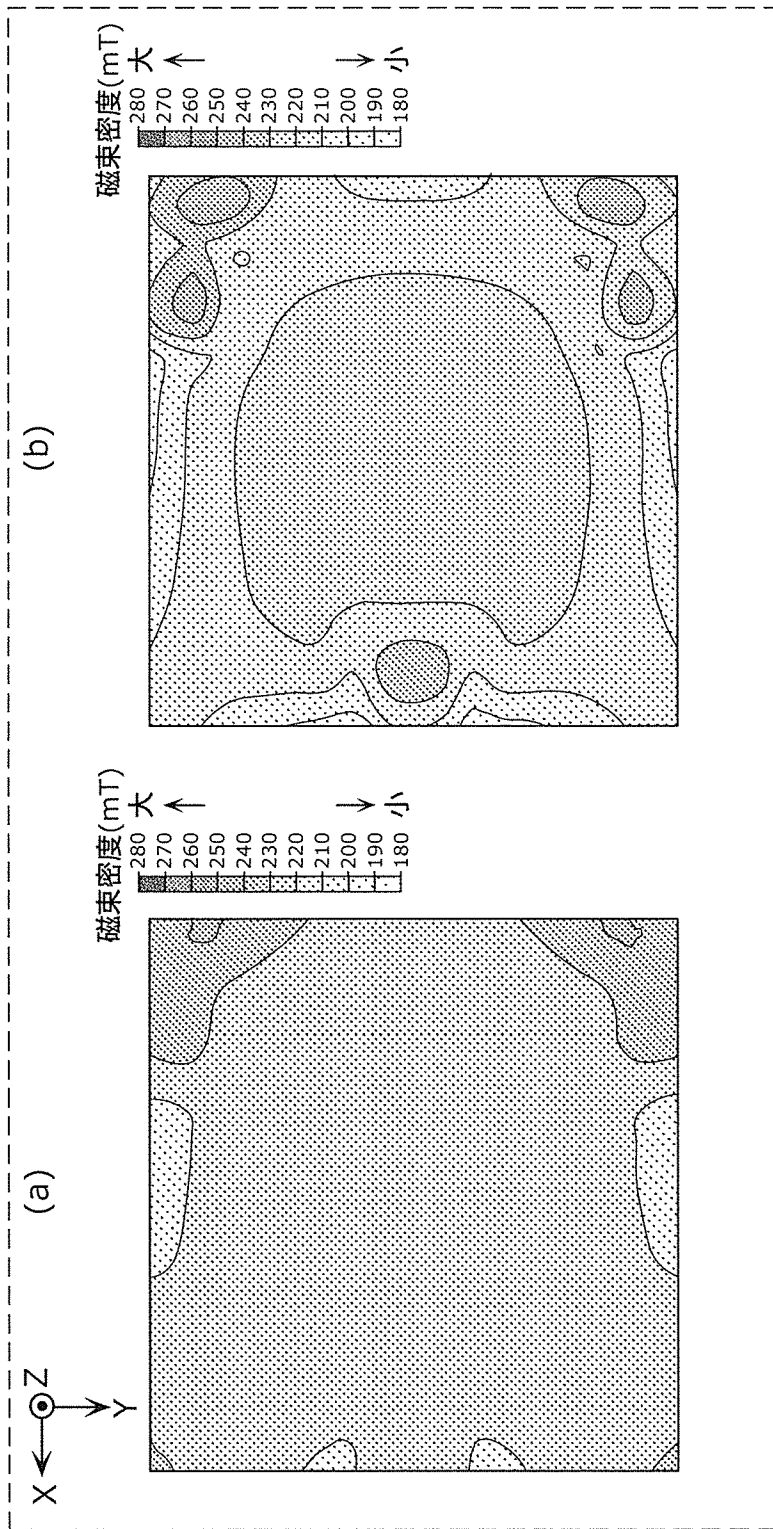
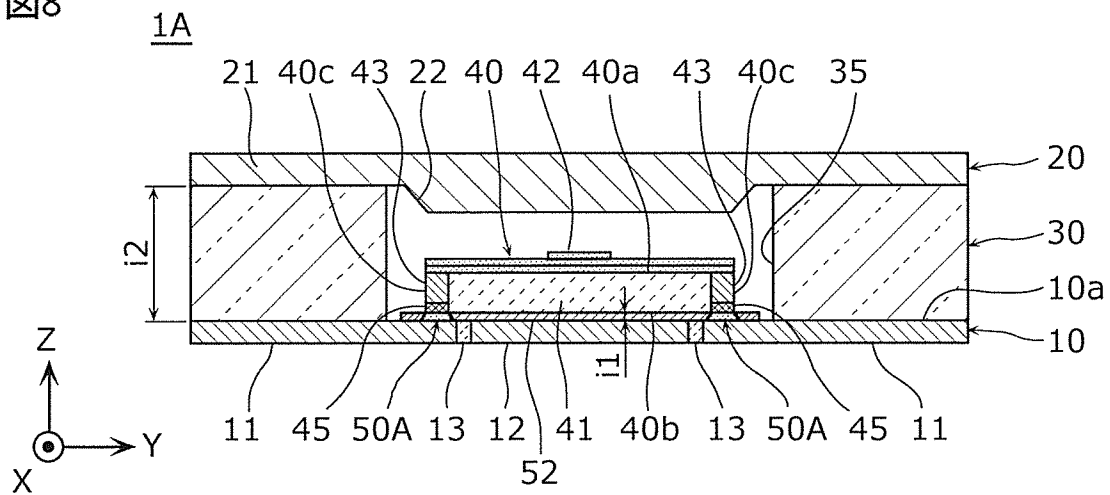
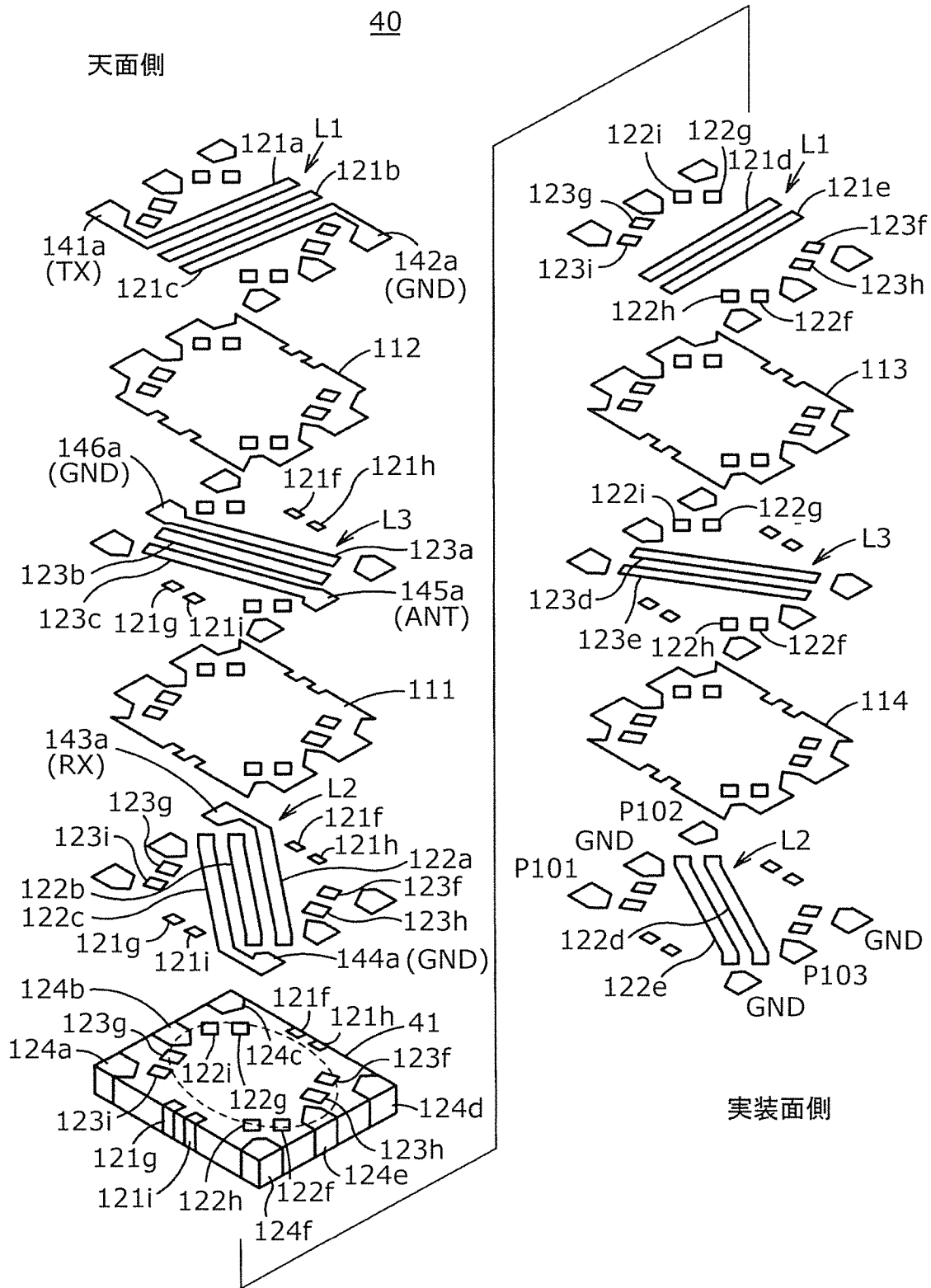


图7



[図10]

図10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/035178

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01P1/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01P1/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2017
Registered utility model specifications of Japan	1996-2017
Published registered utility model applications of Japan	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 10-276014 A (HITACHI METALS, LTD.) 13 October 1998, claims 1-5, paragraphs [0025]-[0032], [0038]-[0042], fig. 1 (Family: none)	1, 3-5, 7-10 11, 12 2, 6
Y A	JP 09-270608 A (MURATA MFG. CO., LTD.) 14 October 1997, paragraphs [0010], [0011] fig. 1 (Family: none)	11, 12 1-10
A	US 2006/0139118 A1 (TODD, Vaughn, DAVID, Popelka, JOHN, D. Voss) 29 June 2006 & US 2011/0193649 A1 & EP 2487750 A1 & CN 102709657 A & US 2013/0291381 A1	1-12

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
06 November 2017 (06.11.2017)

Date of mailing of the international search report
28 November 2017 (28.11.2017)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01P1/32 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01P1/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A Y A A	JP 10-276014 A (日立金属株式会社) 1998.10.13, 請求項 1-5, 段落 0025-0032, 0038-0042, 図 1 (ファミリーなし) JP 09-270608 A (株式会社村田製作所) 1997.10.14, 段落 0010, 0011 図 1 (ファミリーなし) US 2006/0139118 A1 (TODD VAUGHN, DAVID POPELKA, JOHN D. VOSS) 2006.06.29 & US 2011/0193649 A1 & EP 2487750 A1 & CN 102709657 A & US 2013/0291381 A1	1, 3-5, 7-10 11, 12 2, 6 11, 12 1-10 1-12

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

06.11.2017

国際調査報告の発送日

28.11.2017

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

佐藤 当秀

5 K

3784

電話番号 03-3581-1101 内線 3556