

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7403404号
(P7403404)

(45)発行日 令和5年12月22日(2023.12.22)

(24)登録日 令和5年12月14日(2023.12.14)

(51)国際特許分類

F I

H O 2 M 1/08 (2006.01)

H O 2 M 1/08 A

請求項の数 16 (全18頁)

(21)出願番号	特願2020-127242(P2020-127242)	(73)特許権者	000233273
(22)出願日	令和2年7月28日(2020.7.28)		株式会社 日立パワーデバイス
(65)公開番号	特開2022-24572(P2022-24572A)		茨城県日立市大みか町五丁目2番2号
(43)公開日	令和4年2月9日(2022.2.9)	(74)代理人	110000350
審査請求日	令和5年2月3日(2023.2.3)		ポレール弁理士法人
		(72)発明者	家坂 聡
			茨城県日立市大みか町五丁目2番2号
			株式会社日立パワーデバイス内
		(72)発明者	桜井 健司
			茨城県日立市大みか町五丁目2番2号
			株式会社日立パワーデバイス内
		(72)発明者	谷口 智哉
			茨城県日立市大みか町五丁目2番2号
			株式会社日立パワーデバイス内
		審査官	栗栖 正和

最終頁に続く

(54)【発明の名称】 上アーム駆動回路

(57)【特許請求の範囲】

【請求項1】

電力変換装置の上アームスイッチング素子を駆動制御する上アーム駆動回路において、前記上アームスイッチング素子のゲートと前記電力変換装置の出力端子との間に接続されるコンデンサと、

前記電力変換装置の電源と前記コンデンサとの間に接続され、前記電源側に接続された第1の端子側から前記コンデンサ側に接続された第2の端子側には電流を流し、前記第2の端子側から前記第1の端子側への電流の逆流を防止する逆流防止回路と、

前記電源と前記コンデンサとの間に前記逆流防止回路の前記第1の端子側または前記第2の端子側と直列に接続され、前記上アームスイッチング素子をオンさせる指令信号に同期してオンするコンデンサ充電用スイッチング素子と、

前記コンデンサと前記上アームスイッチング素子のゲートとの間に接続される遅延回路と、
を有することを特徴とする上アーム駆動回路。

【請求項2】

請求項1に記載の上アーム駆動回路において、

前記上アームスイッチング素子のゲートと前記電力変換装置の出力端子との間に、前記コンデンサと並列に接続された電圧制限回路を有することを特徴とする上アーム駆動回路。

【請求項3】

請求項1に記載の上アーム駆動回路において、

前記上アームスイッチング素子をオフさせる指令信号に同期して前記コンデンサの電荷

を放電させる放電回路を有することを特徴とする上アーム駆動回路。

【請求項 4】

請求項 1 に記載の上アーム駆動回路において、

前記逆流防止回路は、1 つまたは直列に複数接続されたダイオードであることを特徴とする上アーム駆動回路。

【請求項 5】

請求項 1 に記載の上アーム駆動回路において、

前記逆流防止回路は、第 1 の MOS トランジスタを有し、

前記第 1 の MOS トランジスタは、ドレインが前記第 1 の端子側に接続され、ソースが前記第 2 の端子側に接続され、ゲートとドレインが接続され、バックゲートが前記電力変換装置の出力端子と接続されていることを特徴とする上アーム駆動回路。

10

【請求項 6】

請求項 5 に記載の上アーム駆動回路において、

前記逆流防止回路は、第 2 の MOS トランジスタと、抵抗とを有し、

前記第 2 の MOS トランジスタは、ドレインが前記第 1 の端子側に接続され、ソースが前記抵抗を介して前記電力変換装置の出力端子に接続され、ゲートが前記コンデンサと前記上アームスイッチング素子のゲートの間に接続され、

前記第 1 の MOS トランジスタと前記第 2 の MOS トランジスタは、それぞれのバックゲートが前記抵抗を介して前記電力変換装置の出力端子に接続されていることを特徴とする上アーム駆動回路。

20

【請求項 7】

請求項 5 に記載の上アーム駆動回路において、

前記逆流防止回路は、抵抗と、前記コンデンサとは異なる別のコンデンサとを有し、

前記第 1 の MOS トランジスタは、前記バックゲートが前記抵抗を介して前記電力変換装置の出力端子と接続され、

前記第 1 の MOS トランジスタの前記バックゲートと前記コンデンサの間に前記別のコンデンサが接続されていることを特徴とする上アーム駆動回路。

【請求項 8】

請求項 1 に記載の上アーム駆動回路において、

前記遅延回路は、抵抗素子であることを特徴とする上アーム駆動回路。

30

【請求項 9】

請求項 1 に記載の上アーム駆動回路において、

前記遅延回路は、外部からの遅延信号によりオン・オフ制御される MOS トランジスタであることを特徴とする上アーム駆動回路。

【請求項 10】

請求項 1 に記載の上アーム駆動回路において、

前記遅延回路は、前記コンデンサと前記上アームスイッチング素子のゲートとの間に接続された抵抗素子と、

前記上アームスイッチング素子のゲートと前記電力変換装置の出力端子間に接続され、外部からの遅延信号によりオン・オフ制御される MOS トランジスタとを有することを特徴とする上アーム駆動回路。

40

【請求項 11】

請求項 2 に記載の上アーム駆動回路において、

前記電圧制限回路は、ツェナーダイオードであることを特徴とする上アーム駆動回路。

【請求項 12】

請求項 1 に記載の上アーム駆動回路において、

前記コンデンサと前記逆流防止回路と前記コンデンサ充電用スイッチング素子が前記上アームスイッチング素子と同じ半導体チップ上に形成されていることを特徴とする上アーム駆動回路。

【請求項 13】

50

請求項 1 に記載の上アーム駆動回路において、

前記コンデンサと前記逆流防止回路と前記コンデンサ充電用スイッチング素子が、前記上アームスイッチング素子が形成された半導体チップとは別の半導体チップ上に形成されていることを特徴とする上アーム駆動回路。

【請求項 1 4】

電力変換装置の上アームスイッチング素子を駆動制御する上アーム駆動回路において、
前記上アームスイッチング素子のゲートと前記電力変換装置の出力端子との間に接続されるコンデンサと、

前記電力変換装置の電源と前記コンデンサとの間に接続され、前記電源側に接続された第 1 の端子側から前記コンデンサ側に接続された第 2 の端子側には電流を流し、前記第 2 の端子側から前記第 1 の端子側への電流の逆流を防止する逆流防止回路と、

前記電源と前記コンデンサとの間に前記逆流防止回路の前記第 1 の端子側または前記第 2 の端子側と直列に接続され、前記上アームスイッチング素子をオンさせる指令信号に同期してオンするコンデンサ充電用スイッチング素子と、を有し、

前記逆流防止回路は、第 1 の MOS トランジスタを有し、

前記第 1 の MOS トランジスタは、ドレインが前記第 1 の端子側に接続され、ソースが前記第 2 の端子側に接続され、ゲートとドレインが接続され、バックゲートが前記電力変換装置の出力端子と接続されていることを特徴とする上アーム駆動回路。

【請求項 1 5】

請求項 1 4 に記載の上アーム駆動回路において、

前記逆流防止回路は、第 2 の MOS トランジスタと、抵抗とを有し、

前記第 2 の MOS トランジスタは、ドレインが前記第 1 の端子側に接続され、ソースが前記抵抗を介して前記電力変換装置の出力端子に接続され、ゲートが前記コンデンサと前記上アームスイッチング素子のゲートの間に接続され、

前記第 1 の MOS トランジスタと前記第 2 の MOS トランジスタは、それぞれのバックゲートが前記抵抗を介して前記電力変換装置の出力端子に接続されていることを特徴とする上アーム駆動回路。

【請求項 1 6】

請求項 1 4 に記載の上アーム駆動回路において、

前記逆流防止回路は、抵抗と、前記コンデンサとは異なる別のコンデンサとを有し、

前記第 1 の MOS トランジスタは、前記バックゲートが前記抵抗を介して前記電力変換装置の出力端子と接続され、

前記第 1 の MOS トランジスタの前記バックゲートと前記コンデンサの間に前記別のコンデンサが接続されていることを特徴とする上アーム駆動回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力変換装置（インバータ）を駆動制御する駆動回路の構成とその制御に係り、特に、電力変換装置の上アーム駆動回路に適用して有効な技術に関する。

【背景技術】

【0002】

世界的な環境保全に対する意識の高まりから、省エネルギーに対する要求が一段と高まっており、様々な分野において電力変換装置（インバータ）が広く採用されている。そして、鉄道車両やエアコン等の駆動システムに搭載される電力変換装置（インバータ）では、高性能化、高効率化と共に、小型・軽量化、高信頼化が重要な課題となっている。

【0003】

電力変換装置（インバータ）の小型・軽量化を実現するためには、低損失なパワーデバイスの適用が重要であり、Si（シリコン）を基材とするパワーデバイスに代わり、SiC（炭化ケイ素）を用いた低損失なパワーデバイスの適用が拡大してきている。また、パワーデバイスの冷却効率を改善する冷却方式の開発や、インバータ内部の部品点数の削減

10

20

30

40

50

による小型・軽量化の取り組みも進められている。

【0004】

本技術分野の背景技術として、例えば、特許文献1のような技術がある。特許文献1には「電位の基準となる電極が共通電位に接続され、この電位基準電極と制御電極との間に導通用信号を入力する期間、電位基準電極と主電極との間が導通状態となる1または複数の可制御半導体素子と、一極が共通電位と所定の高電位との間で変動する外部回路の所定の部位に接続され、この二電位間の電圧より低い電圧を持つ直流電源と、この直流電源の他極に一端を接続され、他端を1対1で前記可制御半導体素子の主電極に接続された1または複数の負荷抵抗と、前記直流電源のもとで作動するロジック回路とを備え、前記の各可制御半導体素子の制御電極にそれぞれパルス状の導通用信号を入力し、このときの各当該の可制御半導体素子の前記導通によってこの可制御半導体素子に対応する前記負荷抵抗に生ずるパルス状の電圧降下を信号として前記ロジック回路に伝えるレベルシフト回路において、各可制御半導体素子の電位基準電極と共通電位との間にそれぞれ電流負帰還用の抵抗を挿入し、各可制御半導体素子の導通時における制御電極と共通電位との間の電圧を前記直流電源の電圧より小さい所定値とするようにしたレベルシフト回路」が開示されている。

10

【先行技術文献】

【特許文献】

【0005】

【文献】特開2005-51821号公報

20

【発明の概要】

【発明が解決しようとする課題】

【0006】

上述したように、鉄道車両やエアコン等の駆動システムに搭載される電力変換装置（インバータ）においては、小型・軽量化、高信頼化が重要な課題となっている。

【0007】

上記特許文献1によれば、高耐圧トランジスタのドレイン・ソース（又はコレクタ・エミッタ）間電圧に無関係に、小さく且つ差の少ないドレイン（又はコレクタ）電流を流すことが可能となり、電位変動する回路部分の電位の高低に関わらず、負荷抵抗の電圧降下を適切に保って、安定な信号の伝達を行うことができるとしているが、RSラッチを用いているため、RSラッチへのパルス信号（オン信号25，オフ信号26）を生成するためのパルス信号生成回路やRSラッチへのリセット信号を生成するためのリセット信号生成回路（リセット端子21）を設ける必要があり、回路規模を小さくすることができず、電力変換装置（インバータ）の小型・軽量化には不利である。また、ノイズ等の誤信号が入力されてRSラッチが反応した場合、意図する状態とは異なる状態を保持してしまい、電力変換装置の誤動作に繋がる可能性がある。

30

【0008】

そこで、本発明の目的は、上下アームで構成されるブリッジ回路を有する電力変換装置において、ラッチ回路を用いることなく上アームスイッチング素子のゲート電圧を保持可能であり、電力変換装置の小型・軽量化及び高信頼化の両立が可能な上アーム駆動回路及びその制御方法を提供することにある。

40

【課題を解決するための手段】

【0009】

上記課題を解決するために、本発明は、電力変換装置の上アームスイッチング素子を駆動制御する上アーム駆動回路において、前記上アームスイッチング素子のゲートと前記電力変換装置の出力端子との間に接続されるコンデンサと、前記電力変換装置の電源と前記コンデンサとの間に接続され、前記電源側に接続された第1の端子側から前記コンデンサ側に接続された第2の端子側には電流を流し、前記第2の端子側から前記第1の端子側への電流の逆流を防止する逆流防止回路と、前記電源と前記コンデンサとの間に前記逆流防止回路の前記第1の端子側または前記第2の端子側と直列に接続され、前記上アームスイ

50

ッチング素子をオンさせる指令信号に同期してオンするコンデンサ充電用スイッチング素子と、前記コンデンサと前記上アームスイッチング素子のゲートとの間に接続される遅延回路と、を有することを特徴とする。

【発明の効果】

【0011】

本発明によれば、上下アームで構成されるブリッジ回路を有する電力変換装置において、ラッチ回路を用いることなく上アームスイッチング素子のゲート電圧を保持可能であり、電力変換装置の小型・軽量化及び高信頼化の両立が可能な上アーム駆動回路及びその制御方法を実現することができる。

【0012】

上記した以外の課題、構成及び効果は、以下の実施形態の説明により明らかにされる。

【図面の簡単な説明】

【0013】

【図1】本発明の実施例1に係る上アーム駆動回路の概略構成を示す図である。

【図2】本発明の実施例1に係る上アーム駆動回路の動作を示すタイミングチャートである。

【図3】図1の上アーム駆動回路の具体例を示す図である。（具体例1）

【図4】図1の上アーム駆動回路の具体例を示す図である。（具体例2）

【図5】図1の上アーム駆動回路の具体例を示す図である。（具体例3）

【図6】図1の上アーム駆動回路の具体例を示す図である。（具体例4）

【図7】本発明の実施例2に係る上アーム駆動回路の概略構成を示す図である。

【図8】本発明の実施例2に係る上アーム駆動回路の動作を示すタイミングチャートである。

【図9】図7の上アーム駆動回路の具体例を示す図である。（具体例5）

【図10】図7の上アーム駆動回路の具体例を示す図である。（具体例6）

【図11】図7の上アーム駆動回路の具体例を示す図である。（具体例7）

【図12】本発明の実施例3に係る上アーム駆動回路の概略構成を示す図である。

【図13】本発明の実施例3に係る上アーム駆動回路の動作を示すタイミングチャートである。

【図14】図12の上アーム駆動回路の具体例を示す図である。（具体例8）

【図15】従来の上アーム駆動回路の概略構成を示す図である。

【図16】従来の上アーム駆動回路の動作を示すタイミングチャートである。

【発明を実施するための形態】

【0014】

以下、図面を用いて本発明の実施例を説明する。なお、各図面において同一の構成については同一の符号を付し、重複する部分についてはその詳細な説明は省略する。

【実施例1】

【0015】

まず、図15及び図16を参照して、上述した従来の電力変換装置（インバータ）における課題について詳しく説明する。図15は、従来の電力変換装置の上アーム駆動回路の概略構成を示す図であり、図16は、その動作を示すタイミングチャートである。

【0016】

なお、以降の説明では、電力変換装置として、スイッチング素子及びそれと逆並列に接続された還流ダイオードにより構成されるアームを上下に持つlegが1つだけで構成されるハーフブリッジ回路の例を用いて説明するが、本発明の対象はこれに限定されるものではなく、ハーフブリッジ回路のlegをもう1つ接続してフルブリッジ構成とし、それぞれのlegの中性点に負荷を接続して構成されるHブリッジ回路や、さらにlegをもう1つ接続し、それぞれのlegの中性点に三相交流の各出力端子（U相，V相，W相）を接続して構成される三相フルブリッジ回路の電力変換装置にも適用可能である。

【0017】

図15において、スイッチング素子6は、電力変換装置の上アームスイッチング素子である。

【0018】

図15に示すように、従来の電力変換装置では、上アーム駆動回路は一般的に、制御回路用電源25と、ダイオード26と、コンデンサ27と、ラッチ回路28と、バッファ29で構成されている。ダイオード26は、制御回路用電源25とコンデンサ27の間に接続されている。コンデンサ27、ラッチ回路28の電源端子、バッファ29の電源端子が互いに並列に接続されている。ラッチ回路28の出力はバッファ29の入力に接続されている。バッファ29の出力は、スイッチング素子6のゲートに接続されている。

【0019】

また、コンデンサ27、ラッチ回路28の電源端子、バッファ29の電源端子は、電力変換装置の上アーム5と下アーム10の相互接続点（中性点）を介して、電力変換装置の出力端子13に接続されている。上アーム5は、スイッチング素子6及びそれと逆並列に接続された還流ダイオード7で構成され、下アーム10は、スイッチング素子11及びそれと逆並列に接続された還流ダイオード12で構成されている。

【0020】

出力端子13には負荷（コイル）14が接続されている。電力変換装置の主電源8は、スイッチング素子6のコレクタ端子に接続されている。

【0021】

図16に示すように、従来の電力変換装置の上アーム駆動回路では、先ず、制御回路用電源25がオンして、ダイオード26を通してコンデンサ27が充電され、コンデンサ充電電圧 V_{CB} が制御回路用電源電圧 V_{CC} まで上昇する。

【0022】

次に、電力変換装置の主電源8がオンし、上アームONパルス信号34がラッチ回路28に入力され、上アームスイッチング素子であるスイッチング素子6のゲート電圧 V_{GE} がコンデンサ充電電圧 V_{CB} に昇圧されて、スイッチング素子6がオンし、その状態を保持する。

【0023】

スイッチング素子6がオン状態の間、電力変換装置の出力端子13から出力端子電圧 V_{OUT} として、主電源8の電源電圧 V_S が出力される。この間、コンデンサ27の正極側電圧（対GND電位） V_B は、コンデンサ充電電圧 V_{CB} から出力端子電圧 V_{OUT} の上昇分（電源電圧 V_S 分）だけ持ち上げられて電源電圧 V_S とコンデンサ充電電圧 V_{CB} の和となる。

【0024】

続いて、上アームOFFパルス信号35がラッチ回路28に入力され、上アームスイッチング素子であるスイッチング素子6のゲート電圧 V_{GE} が0Vになり、スイッチング素子6がオフし、その状態を保持する。このとき、出力端子電圧 V_{OUT} は0Vに戻り、コンデンサ27の正極側電圧（対GND電位） V_B もコンデンサ充電電圧 V_{CB} に戻る。

【0025】

上記の通り、従来の電力変換装置の上アーム駆動回路では、上アームONパルス信号34及び上アームOFFパルス信号35の保持にラッチ回路28を用いており、ラッチ回路28へのパルス信号を生成するためのパルス信号生成回路を設ける必要がある。また、ノイズ等の誤信号が入力されてラッチ回路28が反応した場合、意図する状態とは異なる状態を保持してしまい、電力変換装置の誤動作に繋がる可能性がある。

【0026】

図1から図6を参照して、本発明の実施例1の上アーム駆動回路の構成とその動作（制御方法）について説明する。図1は、本実施例の上アーム駆動回路の概略構成を示す図であり、図2は、その動作を示すタイミングチャートである。図3から図6は、図1に示す上アーム駆動回路を実現するための4つの具体例を示している。

【0027】

10

20

30

40

50

本実施例の上アーム駆動回路 1 は、図 1 に示すように、コンデンサ 2 と、逆流防止回路 3 と、コンデンサ 2 の充電用スイッチング素子であるスイッチング素子 4 で構成されている。コンデンサ 2 は、上アーム 5 のスイッチング素子 6 のゲートと出力端子 13 との間に接続されている。なお、コンデンサ 2 は、個別の素子で構成してもよいし、スイッチング素子 6 の寄生容量を利用して構成してもよい。逆流防止回路 3 は、電力変換装置の主電源 8 とコンデンサ 2 との間に接続されており、主電源 8 側に接続された第 1 の端子 36 側からコンデンサ 2 側に接続された第 2 の端子 37 側には電流を流す一方、コンデンサ 2 側に接続された第 2 の端子 37 側から主電源 8 側に接続された第 1 の端子 36 側への電流の逆流を防止する。

【0028】

コンデンサ 2 の充電用スイッチング素子であるスイッチング素子 4 は、主電源 8 とコンデンサ 2 との間に接続されており、上アームスイッチング素子であるスイッチング素子 6 をオンさせる指令信号（上アーム ON 信号 30）に同期してスイッチング素子 4 がオンし、主電源 8 からの給電によりコンデンサ 2 が充電される。

【0029】

また、コンデンサ 2 と逆流防止回路 3 の間には、コンデンサ 2 の放電用スイッチング素子であるスイッチング素子 9 が接続されており、上アームスイッチング素子であるスイッチング素子 6 をオフさせる指令信号（上アーム OFF 信号 31）に同期してスイッチング素子 9 がオンし、コンデンサ 2 が放電される。

【0030】

なお、図 1 において電力変換装置を構成する上アーム 5 及び下アーム 10 の構成は、図 15 に示した従来の電力変換装置と同様であるため、詳細な説明は省略する。

【0031】

図 2 を用いて、図 1 の上アーム駆動回路 1 の動作を説明する。まず、主電源 8 がオンする。次に、スイッチング素子 6 をオンさせる指令信号（上アーム ON 信号 30）がスイッチング素子 4 に入力され、逆流防止回路 3 を通してコンデンサ 2 が充電される。

【0032】

スイッチング素子 6 のゲート電圧 V_{GE} （すなわち、コンデンサ 2 の充電電圧 V_C ）がスイッチング素子 6 のしきい値電圧 V_{TH_SW1} 以上になると、上アームスイッチング素子であるスイッチング素子 6 がオンする。

【0033】

この際、コンデンサ 2 は、逆流防止回路 3 により、スイッチング素子 4 を経由したコンデンサ 2 から主電源 8 側への放電が阻止され、コンデンサ 2 の充電電圧 V_C が保持される。そして、スイッチング素子 6 のゲート電圧 V_{GE} が保持されるため、上アームスイッチング素子であるスイッチング素子 6 のオン状態が保持される。

【0034】

スイッチング素子 6 がオン状態の間、電力変換装置の出力端子 13 から出力端子電圧 V_{OUT} として、主電源 8 の電源電圧 V_S が出力される。この間、コンデンサ 2 の正極側電圧（対 GND 電位） V_{CP} は、電源電圧 V_S とスイッチング素子 6 のしきい値電圧 V_{TH_SW1} の和以上の電圧となる。

【0035】

その後、スイッチング素子 6 をオフさせる指令信号（上アーム OFF 信号 31）がコンデンサ 2 の放電用スイッチング素子であるスイッチング素子 9 に入力されてスイッチング素子 9 がオンし、コンデンサ 2 が放電される。そして、スイッチング素子 6 のゲート電圧 V_{GE} がしきい値電圧 V_{TH_SW1} 以下まで減少し、上アームスイッチング素子であるスイッチング素子 6 がオフする。

【0036】

以上説明した本実施例の上アーム駆動回路とその動作（制御方法）によれば、上アーム駆動回路にラッチ回路を設けることなく、上アームスイッチング素子のゲート電圧を保持することが可能となる。

10

20

30

40

50

【0037】

これにより、ラッチ回路及びラッチ回路へのパルス信号を生成するための回路の設置が不要となり、電力変換装置内部の回路規模を小さくできるため、電力変換装置の小型・軽量化が図れると共に、ノイズ等の誤信号によりラッチ回路が反応して意図する状態とは異なる状態を保持することによる電力変換装置の誤動作を防止することができ、高信頼化が実現できる。

【0038】

なお、図1では、スイッチング素子4を逆流防止回路3よりも主電源8側へ接続しているが、スイッチング素子4を逆流防止回路3とコンデンサ2の間に接続することも可能である。つまり、コンデンサ2と主電源8の間に接続される逆流防止回路3とスイッチング素子4の順序はどちらでもよい。

10

【0039】

以上のように、図1に示す本実施例の上アーム駆動回路1は、上アームスイッチング素子6のゲートと電力変換装置の出力端子13との間に接続されるコンデンサ2と、電力変換装置の主電源8とコンデンサ2との間に接続され、主電源8側に接続された第1の端子36側からコンデンサ2側に接続された第2の端子37側には電流を流し、第2の端子37側から第1の端子36側への電流の逆流を防止する逆流防止回路3と、主電源8とコンデンサ2との間に逆流防止回路3の第1の端子36側または第2の端子37側と直列に接続され、上アームスイッチング素子6をオンさせる指令信号（上アームON信号30）に同期してオンするコンデンサ充電用スイッチング素子4を有している。

20

【0040】

図3から図6を用いて、図1に示す上アーム駆動回路を実現するための4つの具体例を説明する。

【0041】

図3は、逆流防止回路3として、ダイオード15を用いた場合を示している。逆流防止回路3にダイオードを用いることで、上アーム駆動回路1を簡単な構成で、かつ低コストに構成することができる。なお、図3では、1つのダイオードを逆流防止回路3として用いているが、主電源8とコンデンサ2の間に複数のダイオード15を直列に接続してもよい。直列に接続された複数のダイオードを逆流防止回路3として用いることで、逆流防止回路3の信頼性が向上する。

30

【0042】

図4は、逆流防止回路3として、MOSトランジスタを有する場合を示している。逆流防止用スイッチング素子であるスイッチング素子16にMOSトランジスタを採用して、MOSトランジスタのドレインを第1の端子36側に接続し、ソースを第2の端子37側に接続し、ゲートとドレインを接続し、MOSトランジスタのバックゲート（すなわち、サブストレート）を電力変換装置の出力端子13に電氣的に接続することで逆流防止機能を実現できる。

【0043】

なお、MOSトランジスタをスイッチング素子16として使用する場合、MOSトランジスタのバックゲート（サブストレート）をソース以外に接続する必要がある。ソースに接続した場合、電流の逆流防止ができない。

40

【0044】

図5は、図4の変形例であり、逆流防止回路3として、電力変換装置の主電源8とコンデンサ2との間に接続された第1のMOSトランジスタであるスイッチング素子16（図4のスイッチング素子16に相当）と、主電源8と電力変換装置の出力端子13の間に接続された第2のMOSトランジスタであるスイッチング素子17と抵抗18を有する場合を示している。

【0045】

電力変換装置の主電源8とコンデンサ2との間に接続するスイッチング素子16、主電源8と電力変換装置の出力端子13の間に接続するスイッチング素子17に、それぞれM

50

ＯＳトランジスタを採用する。第１のＭＯＳトランジスタ（１６）は、ドレインを第１の端子３６側に接続し、ソースを第２の端子３７側に接続する。また、第２のＭＯＳトランジスタ（１７）は、ドレインを第１の端子３６側に接続し、ソースを抵抗１８を介して電力変換装置の出力端子１３に接続する。そして、第１のＭＯＳトランジスタ（１６）のゲートとドレインを接続し、バックゲート（サブストレート）を抵抗１８を介して電力変換装置の出力端子１３に電氣的に接続することで逆流防止機能を実現できる。

【００４６】

さらに、第２のＭＯＳトランジスタ（１７）のドレインを第１のＭＯＳトランジスタ（１６）のドレインとゲートに接続し、ゲートをコンデンサ２とスイッチング素子６のゲートの間に接続し、ソースとバックゲート（サブストレート）を抵抗１８を介して電力変換装置の出力端子１３に接続することで、第１のＭＯＳトランジスタ（１６）のバックゲート（サブストレート）の電圧を制御し第１のＭＯＳトランジスタ（１６）の電流能力向上が可能となる。

【００４７】

なお、この場合も、スイッチング素子１６の第１のＭＯＳトランジスタのバックゲート（サブストレート）をソース以外に接続する必要がある。ソースに接続した場合、電流の逆流防止ができない。

【００４８】

図６は、図４の変形例であり、逆流防止回路３として、ＭＯＳトランジスタ（図４のスイッチング素子１６に相当）と抵抗とコンデンサを有する場合を示している。

【００４９】

電力変換装置の主電源８とコンデンサ２との間に接続するスイッチング素子１６にＭＯＳトランジスタを採用して、ＭＯＳトランジスタのゲートとドレインを接続し、バックゲート（サブストレート）を抵抗１８を介して電力変換装置の出力端子１３に電氣的に接続し、さらにＭＯＳトランジスタのバックゲート（サブストレート）とコンデンサ２の間にコンデンサ２とは異なる別のコンデンサ１９を電氣的に接続することで、逆流防止機能を実現でき、さらにＭＯＳトランジスタのバックゲート（サブストレート）をコンデンサ１９と抵抗１８で構成されるハイパスフィルタにより制御することでＭＯＳトランジスタの電流能力向上が可能となる。

【００５０】

なお、この場合も、ＭＯＳトランジスタのバックゲート（サブストレート）をソース以外に接続する必要がある。ソースに接続した場合、電流の逆流防止ができない。

【実施例２】

【００５１】

図７から図１１を参照して、本発明の実施例２の上アーム駆動回路の構成とその動作（制御方法）について説明する。図７は、本実施例の上アーム駆動回路の概略構成を示す図であり、図８は、その動作を示すタイミングチャートである。図９から図１１は、図７に示す上アーム駆動回路を実現するための３つの具体例を示している。

【００５２】

本実施例の上アーム駆動回路１は、図７に示すように、実施例１（図１）の構成に加えて、コンデンサ２と上アームスイッチング素子であるスイッチング素子６のゲートとの間に遅延回路２０が接続されている。その他の構成は、実施例１（図１）と同様である。なお、実施例２では、コンデンサ２の位置ではスイッチング素子６の寄生容量は見えないので、個別の素子でコンデンサ２を構成する。

【００５３】

図８を用いて、図７の上アーム駆動回路１の動作を説明する。まず、主電源８がオンする。次に、スイッチング素子６をオンさせる指令信号（上アームＯＮ信号３０）がスイッチング素子４に入力され、逆流防止回路３を通してコンデンサ２が充電される。

【００５４】

この際、遅延回路２０がコンデンサ２の充電電圧ＶＣからスイッチング素子６のゲート

10

20

30

40

50

電圧 V_{GE} への電圧の伝達を遅らせる。コンデンサ 2 の充電は、スイッチング素子 6 がオンするまでの間において行われるので、この遅延 DT により、コンデンサ 2 の充電量は、遅延 DT が無い場合、すなわち実施例 1（図 1）と比較して多くなる。

【0055】

スイッチング素子 6 のゲート電圧 V_{GE} がスイッチング素子 6 のしきい値電圧 V_{TH_SW1} 以上になると、上アームスイッチング素子であるスイッチング素子 6 がオンする。

【0056】

この際、コンデンサ 2 は、逆流防止回路 3 により、スイッチング素子 4 を経由したコンデンサ 2 から主電源 8 側への放電が阻止され、コンデンサ 2 の充電電圧 V_C が保持される。そして、遅延回路 20 によりコンデンサ 2 の充電電圧 V_C からスイッチング素子 6 のゲート電圧 V_{GE} への電圧の伝達が遅延し、スイッチング素子 6 のゲート電圧 V_{GE} が遅れてコンデンサ 2 の充電電圧 V_C と同電圧になる。スイッチング素子 6 のゲート電圧 V_{GE} が保持されるため、上アームスイッチング素子であるスイッチング素子 6 のオン状態が保持される。

【0057】

スイッチング素子 6 がオン状態の間、電力変換装置の出力端子 13 から出力端子電圧 V_{OUT} として、主電源 8 の電源電圧 V_S が出力される。この間、コンデンサ 2 の正極側電圧（対 GND 電位） V_{CP} は、電源電圧 V_S とスイッチング素子 6 のしきい値電圧 V_{TH_SW1} の和以上の電圧となる。

【0058】

その後、スイッチング素子 6 をオフさせる指令信号（上アーム OFF 信号 31）がコンデンサ 2 の放電用スイッチング素子であるスイッチング素子 9 に入力されてスイッチング素子 9 がオンし、コンデンサ 2 が放電される。そして、スイッチング素子 6 のゲート電圧 V_{GE} がしきい値電圧 V_{TH_SW1} 以下まで減少し、上アームスイッチング素子であるスイッチング素子 6 がオフする。

【0059】

以上説明した本実施例の上アーム駆動回路とその動作（制御方法）によれば、遅延回路 20 がコンデンサ 2 の充電電圧 V_C からスイッチング素子 6 のゲート電圧 V_{GE} への電圧の伝達を遅らせるため、コンデンサ 2 の充電量が、遅延が無い場合（実施例 1；図 1）と比較して多くなり、上アームスイッチング素子であるスイッチング素子 6 により高いゲート電圧を印加することができる。

【0060】

これにより、上アームスイッチング素子であるスイッチング素子 6 のゲート電圧を高く保持できるのでスイッチング素子 6 のオン電圧が低減され、発生損失を低減することが可能となる。

【0061】

図 9 から図 11 を用いて、図 7 に示す上アーム駆動回路を実現するための 3 つの具体例を説明する。

【0062】

図 9 は、遅延回路 20 として、抵抗 21 を用いた場合を示している。遅延回路 20 に抵抗素子を用いることで、上アーム駆動回路 1 を簡単な構成で、かつ低コストに構成することができる。

【0063】

図 10 は、遅延回路 20 として、遅延回路用スイッチング素子であるスイッチング素子 22 に MOS トランジスタを用いた場合を示している。遅延回路 20 に MOS トランジスタを用いて、外部からの遅延信号によりオン・オフ制御する。遅延回路 20 を外部からの遅延信号により制御できるため、制御精度と制御性（制御の自由度）が向上する。

【0064】

図 11 は、遅延回路 20 として、抵抗と、遅延回路用スイッチング素子であるスイッチング素子 22 に MOS トランジスタを有する場合を示している。コンデンサ 2 と上アーム

10

20

30

40

50

スイッチング素子であるスイッチング素子6のゲートとの間に抵抗21を接続し、さらにスイッチング素子6のゲートと電力変換装置の出力端子13の間にMOSトランジスタを接続し、外部からの遅延信号によりオン・オフ制御する。遅延回路20を、抵抗21と外部からの遅延信号により制御可能なMOSトランジスタで構成することで、より確実に遅延回路の効果を享受でき、なおかつ、制御精度と制御性（制御の自由度）も向上する。

【実施例3】

【0065】

図12から図14を参照して、本発明の実施例3の上アーム駆動回路の構成とその動作（制御方法）について説明する。図12は、本実施例の上アーム駆動回路の概略構成を示す図であり、図13は、その動作を示すタイミングチャートである。図14は、図12に示す上アーム駆動回路を実現するための1つの具体例を示している。

10

【0066】

本実施例の上アーム駆動回路1は、図12に示すように、実施例1（図1）の構成に加えて、上アームスイッチング素子であるスイッチング素子6のゲートと電力変換装置の出力端子13との間に、コンデンサ2と並列に接続された電圧制限回路23が接続されている。その他の構成は、実施例1（図1）と同様である。コンデンサ2についても、実施例1と同様に、個別の素子で構成してもよいし、スイッチング素子6の寄生容量を利用して構成してもよい。

【0067】

図13を用いて、図12の上アーム駆動回路1の動作を説明する。まず、主電源8がオンする。次に、スイッチング素子6をオンさせる指令信号（上アームON信号30）がスイッチング素子4に入力され、逆流防止回路3を通してコンデンサ2が充電される。

20

【0068】

スイッチング素子6のゲート電圧 V_{GE} （すなわち、コンデンサ2の充電電圧 V_C ）がスイッチング素子6のしきい値電圧 V_{TH_SW1} 以上になると、上アームスイッチング素子であるスイッチング素子6がオンする。

【0069】

この際、スイッチング素子6のゲート電圧 V_{GE} は、電圧制限回路23により、所定の電圧値（電圧制限回路の制限電圧： V_L ）以下となる。コンデンサ2は、逆流防止回路3により、スイッチング素子4を経由したコンデンサ2から主電源8側への放電が阻止され、コンデンサ2の充電電圧 V_C が保持される。そして、スイッチング素子6のゲート電圧 V_{GE} が保持されるため、上アームスイッチング素子であるスイッチング素子6のオン状態が保持される。

30

【0070】

スイッチング素子6がオン状態の間、電力変換装置の出力端子13から出力端子電圧 V_{OUT} として、主電源8の電源電圧 V_S が出力される。この間、コンデンサ2の正極側電圧（対GND電位） V_{CP} は、電源電圧 V_S とスイッチング素子6のしきい値電圧 V_{TH_SW1} の和以上の電圧、かつ、電圧制限回路23の制限電圧 V_L 以下の電圧となる。

【0071】

その後、スイッチング素子6をオフさせる指令信号（上アームOFF信号31）がコンデンサ2の放電用スイッチング素子であるスイッチング素子9に入力されてスイッチング素子9がオンし、コンデンサ2が放電される。そして、スイッチング素子6のゲート電圧 V_{GE} がしきい値電圧 V_{TH_SW1} 以下まで減少し、上アームスイッチング素子であるスイッチング素子6がオフする。

40

【0072】

以上説明した本実施例の上アーム駆動回路とその動作（制御方法）によれば、電圧制限回路23によりコンデンサ2の充電電圧 V_C からスイッチング素子6のゲート電圧 V_{GE} へ過剰に電圧が印加されるのを防ぐことができ、上アームスイッチング素子であるスイッチング素子6の故障を防止することができる。

【0073】

50

図 1 4 に、図 1 2 に示す上アーム駆動回路を実現するための 1 つの具体例を示す。図 1 4 は、電圧制限回路 2 3 として、ツェナーダイオード 2 4 を用いた場合を示している。電圧制限回路 2 3 にツェナーダイオードを用いることで、上アーム駆動回路 1 を簡単な構成で、かつ低コストに構成することができる。

【0074】

なお、上記の各実施例は、コンデンサ 2 と逆流防止回路 3 とコンデンサ充電用スイッチング素子であるスイッチング素子 4 が上アームスイッチング素子であるスイッチング素子 6 と同じ半導体チップ上に形成されたワンチップのインバータ IC として構成してもよい。また、遅延回路 2 0 や電圧制限回路 2 3、コンデンサ放電用スイッチング素子であるスイッチング素子 9、電力変換機能を有するその他の素子等の一部または全部を同じ半導体チップ上に形成することも可能である。

10

【0075】

或いは、上記の各実施例は、コンデンサ 2 と逆流防止回路 3 とコンデンサ充電用スイッチング素子であるスイッチング素子 4 が、上アームスイッチング素子であるスイッチング素子 6 が形成された半導体チップとは別の半導体チップ上に形成されたマルチチップタイプのインバータを構成するためのインバータ制御 IC として構成してもよい。また、遅延回路 2 0 や電圧制限回路 2 3、コンデンサ放電用スイッチング素子であるスイッチング素子 9 等の一部または全部をコンデンサ 2、逆流防止回路 3、スイッチング素子 4 と同じ半導体チップ上に形成することも可能である。

20

【0076】

また、上記の各実施例で説明した逆流防止回路 3 において逆方向に微小なリーク電流が存在した場合、コンデンサ 2 の電荷を恒久的に保持することが困難となる。このような場合、スイッチング素子 6 をオンさせる指令信号（上アーム ON 信号）にデューティ制限を行い、リーク電流によりコンデンサ 2 が放電しスイッチング素子 6 のゲート電圧 V_{GE} がしきい値電圧 V_{TH_SW1} まで減少する前にスイッチング素子 6 をオフし、再度オンさせることで逆流防止回路 3 のリーク電流の影響を排除することが可能となる。

【0077】

また、本発明は上記した実施例に限定されるものではなく、様々な変形例が含まれる。例えば、上記の実施例は本発明に対する理解を助けるために詳細に説明したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある実施例の構成の一部を他の実施例の構成に置き換えることが可能であり、また、ある実施例の構成に他の実施例の構成を加えることも可能である。また、各実施例の構成の一部について、他の構成の追加・削除・置換をすることが可能である。

30

【符号の説明】

【0078】

- 1 … 上アーム駆動回路
- 2 … コンデンサ
- 3 … 逆流防止回路
- 4 … スwitchング素子（コンデンサ充電用スイッチング素子）
- 5 … 上アーム
- 6 … スwitchング素子（上アームスイッチング素子）
- 7 … 還流ダイオード
- 8 … 主電源
- 9 … スwitchング素子（コンデンサ放電用スイッチング素子）
- 10 … 下アーム
- 11 … スwitchング素子（下アームスイッチング素子）
- 12 … 還流ダイオード
- 13 … 出力端子
- 14 … 負荷（コイル）
- 15 … ダイオード

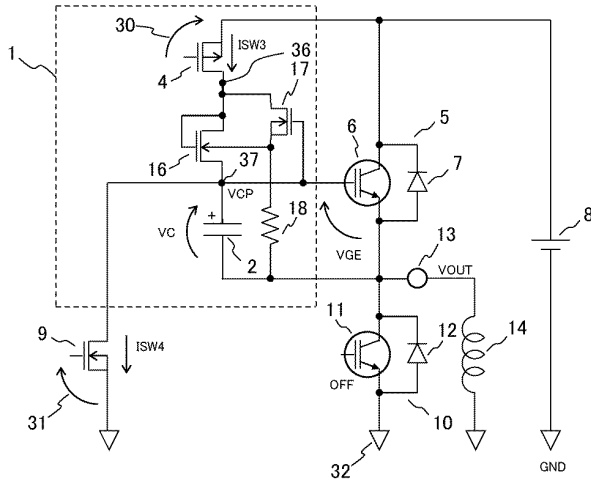
40

50

1 6 …スイッチング素子（逆流防止用スイッチング素子）	
1 7 …スイッチング素子（逆流防止用スイッチング素子）	
1 8 …抵抗	
1 9 …コンデンサ	
2 0 …遅延回路	
2 1 …抵抗	
2 2 …スイッチング素子（遅延回路用スイッチング素子）	
2 3 …電圧制限回路	
2 4 …ツェナーダイオード	
2 5 …制御回路用電源	10
2 6 …ダイオード	
2 7 …コンデンサ	
2 8 …ラッチ回路	
2 9 …バッファ	
3 0 …上アーム ON 信号	
3 1 …上アーム OFF 信号	
3 2 …インバータ出力段	
3 3 …遅延信号	
3 4 …上アーム ON パルス信号	
3 5 …上アーム OFF パルス信号	20
3 6 …第 1 の端子	
3 7 …第 2 の端子	
V C C …制御回路用電源電圧	
V S …電源電圧	
V C …コンデンサ充電電圧	
V C B …コンデンサ充電電圧	
V C P …コンデンサ 2 の正極側電圧（対 G N D 電位）	
V G E …（スイッチング素子 6 の）ゲート電圧	
V O U T …出力端子電圧	
V B …コンデンサ 2 7 の正極側電圧（対 G N D 電位）	30
V T H _ S W 1 …（スイッチング素子 6 の）しきい値電圧	
V L …電圧制限回路の制限電圧	
I S W 3 …（スイッチング素子 4 の）通電電流	
I S W 4 …（スイッチング素子 9 の）通電電流	

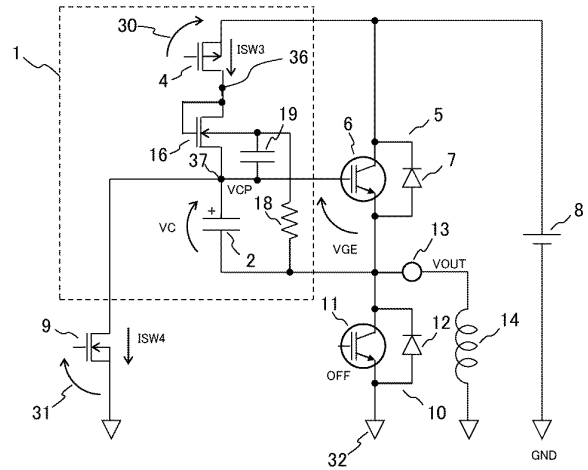
【図 5】

图 5



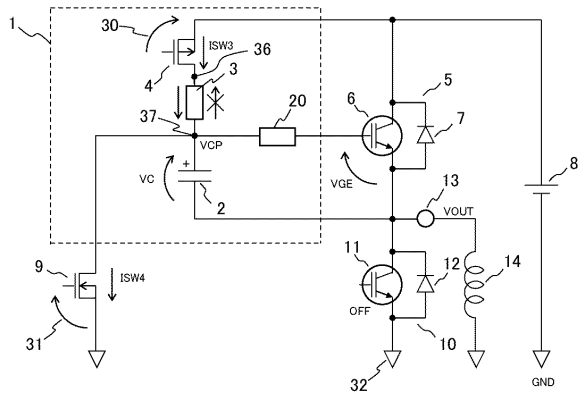
【図 6】

図 6



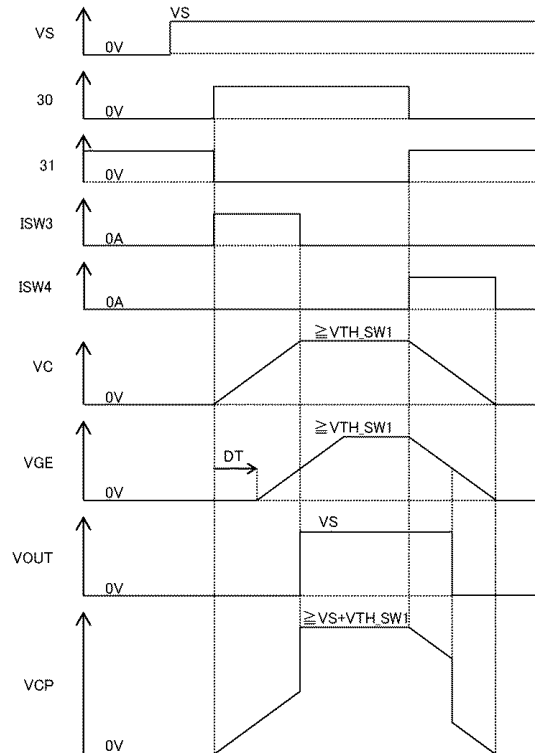
【圖 7】

图 7



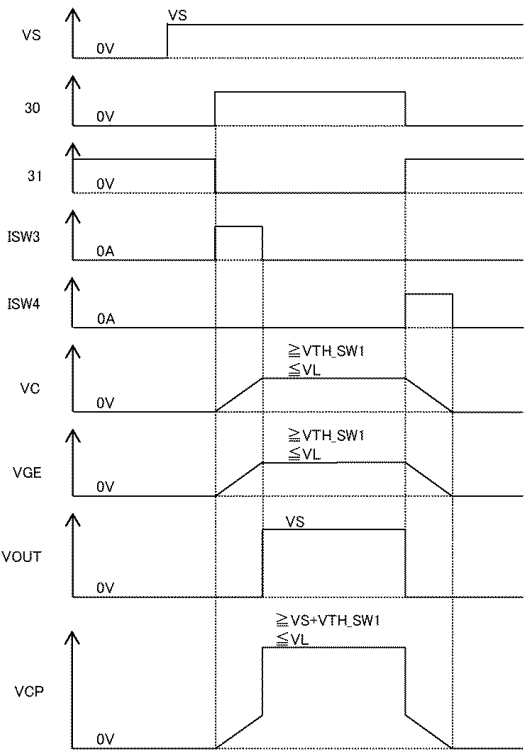
【図 8】

图 8



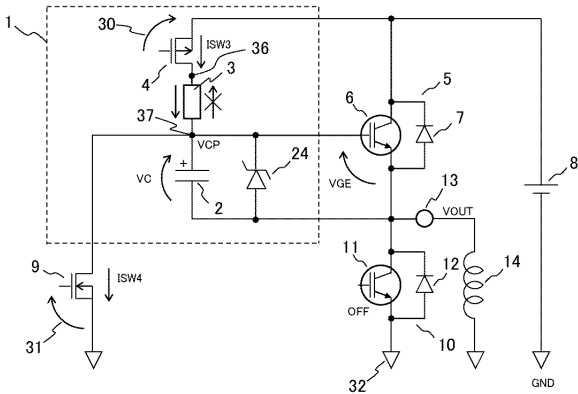
【図 13】

図 13



【図 14】

図 14

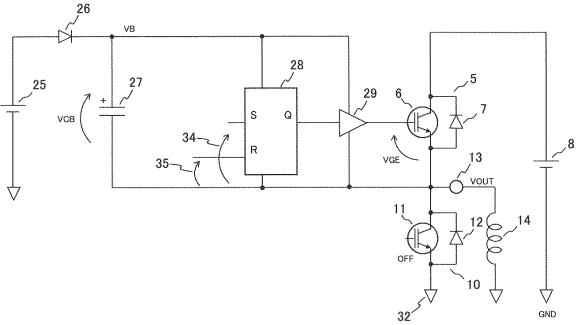


10

20

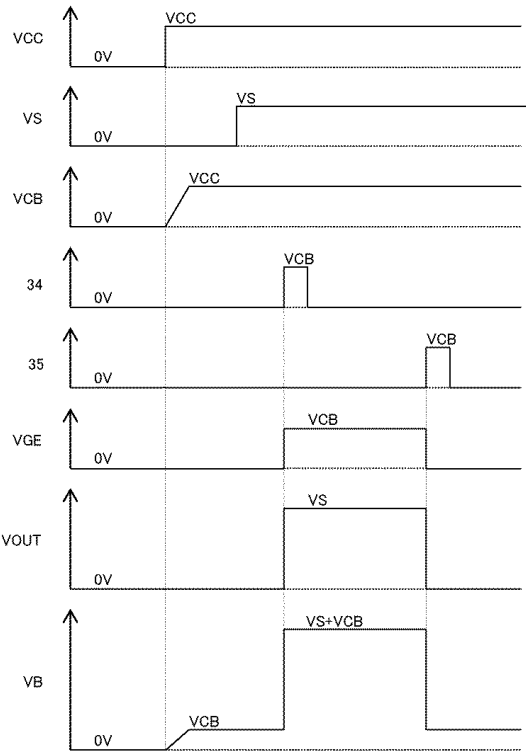
【図 15】

図 15



【図 16】

図 16



30

40

50

フロントページの続き

- (56)参考文献 特開平05-252006 (JP, A)
特開2003-299345 (JP, A)
特開平02-230815 (JP, A)
特開昭62-221882 (JP, A)
特開昭60-046118 (JP, A)
米国特許第04284905 (US, A)
- (58)調査した分野 (Int.Cl., DB名)
H02M 1/08