

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5439707号
(P5439707)

(45) 発行日 平成26年3月12日 (2014. 3. 12)

(24) 登録日 平成25年12月27日 (2013. 12. 27)

(51) Int. Cl.

F I

G 1 O K 11/178 (2006. 01)

G 1 O K 11/16 H

G 1 O L 21/0208 (2013. 01)

G 1 O L 21/0208 1 O O B

H O 4 R 3/00 (2006. 01)

H O 4 R 3/00 3 2 O

H O 3 M 7/32 (2006. 01)

H O 3 M 7/32

H O 4 R 1/10 (2006. 01)

H O 4 R 1/10 1 O 1 B

請求項の数 8 (全 43 頁)

(21) 出願番号 特願2007-105711 (P2007-105711)
 (22) 出願日 平成19年4月13日 (2007. 4. 13)
 (65) 公開番号 特開2008-250270 (P2008-250270A)
 (43) 公開日 平成20年10月16日 (2008. 10. 16)
 審査請求日 平成22年3月9日 (2010. 3. 9)
 (31) 優先権主張番号 特願2007-53246 (P2007-53246)
 (32) 優先日 平成19年3月2日 (2007. 3. 2)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100086841
 弁理士 脇 篤夫
 (74) 代理人 100114122
 弁理士 鈴木 伸夫
 (74) 代理人 100128680
 弁理士 和智 滋明
 (72) 発明者 浅田 宏平
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 (72) 発明者 板橋 徹徳
 東京都港区港南1丁目7番1号 ソニー株
 式会社内

最終頁に続く

(54) 【発明の名称】 信号処理装置、信号処理方法

(57) 【特許請求の範囲】

【請求項 1】

変調処理により得られる1ビット以上の所定の量子化ビット数による第1の形式のデジタル信号を入力して、所定の基準サンプリング周波数を f_s として $n \times f_s$ (n は自然数) で表されるサンプリング周波数によるパルスコード変調信号とされる第2の形式のデジタル信号を生成して出力する第1のデシメーション処理手段と、

上記第1のデシメーション処理手段から出力される第2の形式のデジタル信号を入力して、 $m \times f_s$ (m は自然数、かつ、 $m < n$) で表されるサンプリング周波数によるパルスコード変調信号としての形式を有する第3の形式のデジタル信号を生成して出力する第2のデシメーション処理手段と、

上記第2のデシメーション処理手段から出力される第3の形式のデジタル信号を入力して所定の機能目的に応じた所定の信号処理を実行し、同じ第3の形式により出力するようにされた第1の機能対応信号処理手段と、

上記第1の機能対応信号処理手段から出力される第3の形式の信号を、第2の形式に変換して出力するようにされたインターポレーション処理手段と、

上記第1のデシメーション処理手段から出力される第2の形式のデジタル信号を入力して上記機能目的に応じた所定の信号処理を実行し、同じ第2の形式により出力するようにされた第2の機能対応信号処理手段と、

少なくとも、上記第2の機能対応信号処理手段から出力される第2の形式のデジタル信号と、上記インターポレーション処理手段から出力される第2の形式のデジタル信号とを

、少なくとも合成し、後段のデジタル - アナログ変換処理のための入力段に対して出力する合成手段と、

を備え、

上記第 1 の機能対応信号処理手段は、上記機能目的に応じた所定の信号処理として、中域及び低域とされる所定以下の周波数帯域または、低域とされる所定以下の周波数帯域のキャンセル対象音をキャンセルするためのキャンセル信号特性を与えるための信号処理を実行するように構成され、

上記第 1 の機能対応信号処理手段を、中域及び低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定する場合には、

10

上記第 2 の機能対応信号処理手段を、上記中域及び低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定し、

上記第 2 の機能対応信号処理手段は、直線位相型の有限インパルス応答システムのデジタルフィルタにより構成し、または、

上記第 1 の機能対応信号処理手段を、低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするためのキャンセル信号特性を与えるようにフィルタ特性を設定する場合には、

上記第 2 の機能対応信号処理手段を、上記低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定し、

20

上記第 2 の機能対応信号処理手段は、無限インパルス応答システムのデジタルフィルタにより構成する

信号処理装置。

【請求項 2】

上記第 1 の機能対応信号処理手段は、デジタルシグナルプロセッサに対するプログラミングにより、このデジタルシグナルプロセッサにおいて実行されるデジタル信号処理機能として得られるようにされる、

請求項 1 に記載の信号処理装置。

【請求項 3】

30

上記第 1 の機能対応信号処理手段が入力すべきデジタル信号を分岐して入力して、所定の解析処理を実行して得た解析結果に応じて、上記第 1 の機能対応信号処理手段を形成するとされるデジタルフィルタ、上記第 2 の機能対応信号処理手段を形成するとされるデジタルフィルタ、上記第 2 のデシメーション処理手段を形成するとされるデジタルフィルタ、及び上記インターポレーション処理手段を形成するとされるデジタルフィルタの少なくとも何れか 1 つについてのフィルタ特性を変更設定する解析手段をさらに備える、

請求項 1 に記載の信号処理装置。

【請求項 4】

上記第 1 の形式のデジタル信号は、フィードフォワード方式によるヘッドフォン装置のノイズキャンセリングシステムに対応するものとして設けられたマイクロフォンにより收音して得られた信号について、上記 変調処理を行って得られるものである、

40

請求項 1 に記載の信号処理装置。

【請求項 5】

上記第 1 の形式のデジタル信号は、フィードバック方式によるヘッドフォン装置のノイズキャンセリングシステムに対応するものとして設けられたマイクロフォンにより收音して得られた信号について、上記 変調処理を行って得られるものである、

請求項 1 に記載の信号処理装置。

【請求項 6】

上記信号処理装置は、1 つのチップ内に備えられる請求項 1 に記載の信号処理装置。

【請求項 7】

50

上記信号処理装置は、複数のチップから成るものとされ、上記第1のデシメーション処理手段、上記第2のデシメーション処理手段、上記第1の機能対応信号処理手段、上記インターポレーション処理手段、上記第2の機能対応信号処理手段、及び合成手段のそれぞれは、自身が入出力するデジタル信号のサンプリング周波数に基づいて、上記複数のチップにおける所定のチップにおいて形成するようにされる

請求項1に記載の信号処理装置。

【請求項8】

変調処理により得られる1ビット以上の所定の量子化ビット数による第1の形式のデジタル信号を入力して、所定の基準サンプリング周波数を f_s として $n \times f_s$ (n は自然数)で表されるサンプリング周波数によるパルスコード変調信号とされる第2の形式のデジタル信号を生成して出力する第1のデシメーション処理手順と、

10

上記第1のデシメーション処理手順により出力される第2の形式のデジタル信号を入力して、 $m \times f_s$ (m は自然数、かつ、 $m < n$)で表されるサンプリング周波数によるパルスコード変調信号としての形式を有する第3の形式のデジタル信号を生成して出力する第2のデシメーション処理手順と、

上記第2のデシメーション処理手順により出力される第3の形式のデジタル信号を入力して、所定の機能目的に応じた所定の信号処理を実行し、同じ第3の形式により出力するようにされた第1の機能対応信号処理手順と、

上記第1の機能対応信号処理手順により出力される第3の形式の信号を、第2の形式に変換して出力するようにされたインターポレーション処理手順と、

20

上記第1のデシメーション処理手順により出力される第2の形式のデジタル信号を入力して、上記機能目的に応じた所定の信号処理を実行し、同じ第2の形式により出力するようにされた第2の機能対応信号処理手順と、

少なくとも、上記第2の機能対応信号処理手順により出力される第2の形式のデジタル信号と、上記インターポレーション処理手順により出力される第2の形式のデジタル信号とを、少なくとも合成し、後段のデジタル-アナログ変換処理のための入力段に対して出力する合成手順と、

を実行し、

上記第1の機能対応信号処理手順において、上記機能目的に応じた所定の信号処理として、中域及び低域とされる所定以下の周波数帯域または、低域とされる所定以下の周波数帯域のキャンセル対象音をキャンセルするためのキャンセル信号特性を与えるための信号処理を実行し、

30

上記第1の機能対応信号処理手順において、中域及び低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定する場合には、

上記第2の機能対応信号処理手段を、上記中域及び低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定し、

上記第2の機能対応信号処理手順は、直線位相型の有限インパルス応答システムのデジタルフィルタにより実行され、または、

40

上記第1の機能対応信号処理手順において、低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするためのキャンセル信号特性を与えるようにフィルタ特性を設定する場合には、

上記第2の機能対応信号処理手段を、上記低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定し、

上記第2の機能対応信号処理手順は、無限インパルス応答システムのデジタルフィルタにより実行される

信号処理方法。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、音声信号を対象として所定目的に応じた信号処理を実行するようにされた、信号処理装置と、その方法に関するものである。

【背景技術】

【0002】

ヘッドフォン装置により楽曲などのコンテンツの音声を再生しているときに聴こえてくる外部のノイズをアクティブにキャンセルするようにされた、ヘッドフォン装置対応のいわゆるノイズキャンセリングシステムが知られ、また、実用化されるようになってきている。そして、このようなノイズキャンセリングシステムとしては、大別してフィードバック方式とフィードフォワード方式との2つの方式が知られている。

10

【0003】

例えば、特許文献1には、ユーザの耳に装着される音響管内においてイヤホンユニットの近傍に設けたマイクロフォンユニットにより收音した音響管内部の騒音（ノイズ）を位相反転させた音声信号を生成し、これをイヤホンユニットから音として出力させることにより、外部ノイズを低減させるようにした構成、つまり、フィードバック方式に対応したノイズキャンセリングシステムの構成が記載されている。

また、特許文献2には、その基本構成として、ヘッドフォン装置外筐に取り付けたマイクロフォンにより收音して得た音声信号について所要の伝達関数による特性を与えてヘッドフォン装置から出力させるようにした構成、つまりフィードフォワード方式に対応したノイズキャンセリングシステムの構成が記載されている。

20

【0004】

【特許文献1】特開平3-214892号公報

【特許文献2】特開平3-96199号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところで、上記したフィードバック方式とフィードフォワード方式との何れについてもいえることであるが、現在、民生機器におけるヘッドフォン装置のノイズキャンセリングシステムとして実用化されているものは、アナログ回路により構成されたものとなっている。

30

ノイズキャンセリングシステムのノイズキャンセル効果が有効に得られるようにするためには、例えばマイクロフォンにより收音された外部の不要音と、この不要音のキャンセルのためにドライバから出力される音との位相差を一定以内に納めることが必要である。換言すれば、ノイズキャンセリングシステムにおいて、外部の不要音を入力してから、これに応じたキャンセル音出力されるまでの速度（応答速度）が一定以内であることが要求される。

しかしながら、ノイズキャンセリングシステムをデジタル回路により構成しようとする、その入力と出力にA/Dコンバータ、D/Aコンバータを備えることになる。現状で広く用いられるA/Dコンバータ、D/Aコンバータの処理時間では、ノイズキャンセリングシステムとしての採用を考えた場合には遅延が相当に大きく、有効なノイズキャンセル効果を得ることが難しい。例えば、軍用、産業用などの分野では、サンプリング周波数が相当に高く遅延の少ないA/Dコンバータ、D/Aコンバータが存在するが、これらは著しく高価であり、民生機器で採用することは現実的ではない。現状にあってノイズキャンセリングシステムをデジタル回路により構成せずに、アナログ回路により構成しているのは、このような理由による。

40

【0006】

とはいえ、アナログ回路をデジタル回路に置き換えることによって、物理的な部品素子の定数の変更、交換などを行うことなく、特性や動作モードの変更、切り換えを行うことが容易化されるものであり、また、ノイズキャンセリングシステムのような音響に関連

50

したシステムであれば、さらなる音質の向上も期待できるなど、利点は多い。

そこで、本願発明としては、例えば民生におけるヘッドフォン装置のノイズキャンセリングシステムなどとして、デジタル回路により形成したものでありながら、実用上、十分なノイズキャンセル効果が得られるようにすることを目的とする。

【課題を解決するための手段】

【0007】

そこで本発明は上記した課題を考慮して、信号処理装置として次のように構成する。

つまり、変調処理により得られる1ビット以上の所定の量子化ビット数による第1の形式のデジタル信号を入力して、所定の基準サンプリング周波数を f_s として $n \times f_s$ (n は自然数)で表されるサンプリング周波数によるパルスコード変調信号とされる第2の形式のデジタル信号を生成して出力する第1のデシメーション処理手段と、上記第1のデシメーション処理手段から出力される第2の形式のデジタル信号を入力して、 $m \times f_s$ (m は自然数、かつ、 $m < n$)で表されるサンプリング周波数によるパルスコード変調信号としての形式を有する第3の形式のデジタル信号を生成して出力する第2のデシメーション処理手段と、上記第2のデシメーション処理手段から出力される第3の形式のデジタル信号を入力して所定の機能目的に応じた所定の信号処理を実行し、同じ第3の形式により出力するようにされた第1の機能対応信号処理手段と、上記第1の機能対応信号処理手段から出力される第3の形式の信号を、第2の形式に変換して出力するようにされたインターポレーション処理手段と、上記第1のデシメーション処理手段から出力される第2の形式のデジタル信号を入力して上記機能目的に応じた所定の信号処理を実行し、同じ第2の形式により出力するようにされた第2の機能対応信号処理手段と、少なくとも、上記第2の機能対応信号処理手段から出力される第2の形式のデジタル信号と、上記インターポレーション処理手段から出力される第2の形式のデジタル信号とを、少なくとも合成し、後段のデジタル-アナログ変換処理のための入力段に対して出力する合成手段とを備え、上記第1の機能対応信号処理手段は、上記機能目的に応じた所定の信号処理として、中域及び低域とされる所定以下の周波数帯域または、低域とされる所定以下の周波数帯域のキャンセル対象音をキャンセルするためのキャンセル信号特性を与えるための信号処理を実行するように構成され、上記第1の機能対応信号処理手段を、中域及び低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定する場合には、上記第2の機能対応信号処理手段を、上記中域及び低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定し、第2の機能対応信号処理手段は、直線位相型の有限インパルス応答システムのデジタルフィルタにより構成し、または、上記第1の機能対応信号処理手段を、低域とされる所定以下の周波数帯域のキャンセル対象音成分がキャンセルされるようにするためのキャンセル信号特性を与えるようにフィルタ特性を設定する場合には、上記第2の機能対応信号処理手段を、上記低域よりも高いとされる周波数帯域のキャンセル対象音成分がキャンセルされるようにするための信号特性を与えるようにフィルタ特性を設定し、上記第2の機能対応信号処理手段は、無限インパルス応答システムのデジタルフィルタにより構成することとした。

【0008】

上記構成では、所定のキャンセル対象音をキャンセル(低減、減衰)するシステムのデジタル信号処理系について、 $m \times f_s$ のサンプリング周波数の信号に所定のキャンセル対象音をキャンセルするための信号特性(キャンセル信号特性)を与える系と、これより高いサンプリング周波数 $n \times f_s$ の信号にキャンセル信号特性を与える系との、複数の系が備えられる。そのうえで、後者のサンプリング周波数 $n \times f_s$ の信号にキャンセル信号特性を与える系においては、第2のデシメーション処理手段によるデシメーションと、インターポレーション処理手段によるインターポレーション処理が施されることなく、合成器において、前者のキャンセル信号特性が与えられたサンプリング周波数 $n \times f_s$ の信号と合成される。このようにして、デシメーション処理とインターポレーション処理が省略されることによって、後者の系の信号の遅延は大幅に短縮されることになる。

【発明の効果】

【0009】

上記のようにして、複数のキャンセル信号特性を与える系を備えたうえで、そのうちの少なくとも1つの系における信号遅延(信号伝搬時間)が短いものとされることで、システム全体として、例えばヘッドフォン装置のノイズキャンセリングシステムの信号処理系に要求される応答速度の条件を満たすことができる。つまり、デジタル回路方式によるノイズキャンセリングシステムを容易に実現することが可能となる。そして、デジタル回路によるノイズキャンセリングシステムが実現されることで、アナログ回路によるものでは困難であった機能の実装であるとか、高音質化などが図られることになるものであり、ユーザにとっての利用価値は高まる。

10

また、本願発明のようにして、キャンセル信号特性を与える系を複数備えていることで、例えば各系に特定の信号処理的な機能を割り当てて分担させるなどすることが可能であり、ノイズキャンセリングシステムとしての性能向上、設計自由度の向上なども図られることになる。

【発明を実施するための最良の形態】

【0010】

本願発明を実施するための最良の形態(以下、実施の形態という)としては、ノイズキャンセリングシステムが搭載されたヘッドフォン装置を例に挙げることにする。

そこで、本実施の形態としての構成を説明するのに先立ち、ヘッドフォン装置に対応するノイズキャンセリングシステムの基本概念について説明を行っておくことにする。

20

【0011】

このようなヘッドフォン装置対応のノイズキャンセリングシステムの基本的な方式としては、フィードバック方式によりサーボ制御を行うようにされたものとフィードフォワード方式がそれぞれ知られている。先ず、図1により、フィードバック方式について説明する。

【0012】

図1(a)には、ヘッドフォン装着者(ユーザ)の右耳(L(左), R(右))による2チャンネルステレオにおけるRチャンネル側における、フィードバック方式によるノイズキャンセリングシステムのモデル例を模式的に示している。

ここでのヘッドフォン装置のRチャンネル側の構造としては、先ず、右耳に対応するハウジング部201内において、ヘッドフォン装置を装着したユーザ500の右耳に対応する位置にドライバ202を設けるようにされる。ドライバ202は、いわゆるスピーカと同義のものであり、音声信号の増幅出力により駆動(ドライブ)されることで音声を空間に放出するようにして出力するものである。

30

【0013】

そのうえで、フィードバック方式としては、ハウジング部201内においてユーザ500の右耳に近いとされる位置に対してマイクロフォン203を設けるようにされる。このようにして設けられるマイクロフォン203によつては、ドライバ202から出力される音声と、外部のノイズ音源301からハウジング部201内に侵入して右耳に到達しようとする音声、つまり右耳にて聴き取られる外部音声であるハウジング内ノイズ302とが收音されることになる。なお、ハウジング内ノイズ302が発生する原因としては、ノイズ音源301が例えばハウジング部のイヤパッドなどの隙間から音圧として漏れてきたり、ヘッドフォン装置の筐体がノイズ音源301の音圧を受けて振動し、これがハウジング部内に伝達されてくることなどを挙げることができる。

40

そして、マイクロフォン203によつて收音して得られた音声信号から、例えば外部音声の音声信号成分に対して逆特性となる信号など、ハウジング内ノイズ302がキャンセル(減衰、低減)されるようにするための信号(キャンセル用オーディオ信号)を生成し、この信号について、ドライバ202を駆動する必要音の音声信号(オーディオ音源)に合成させるようにして帰還させる。これによりハウジング部201内における右耳に対応するとされる位置に設定されたノイズキャンセル点400においては、ドライバ202か

50

らの出力音声と外部音声の成分とが合成されることによって外部音声キャンセルされた音を得られ、ユーザの右耳では、この音を聴き取ることになる。そして、このような構成を、Lチャンネル(左耳)側においても与えることで、通常のL, R 2チャンネルステレオに対応するヘッドホン装置としてのノイズキャンセリングシステムが得られることになる。

【0014】

図1(b)のブロック図は、フィードバック方式によるノイズキャンセリングシステムの基本的なモデル構成例を示している。なお、この図1(b)にあつては、図1(a)と同様にして、Rチャンネル(右耳)側のみに対応した構成が示されているものであり、また、Lチャンネル(左耳)側に対応しても同様のシステム構成が備えられるものである。また、この図において示されるブロックは、フィードバック方式によるノイズキャンセリングシステムの系における特定の回路部位、回路系などに対応する1つの特定の伝達関数を示すもので、ここでは伝達関数ブロックということにする。各伝達関数ブロックにおいて示されている文字が、その伝達関数ブロックの伝達関数を表しているものであり、音声信号(若しくは音声)は、伝達関数ブロックを経由することに、そこに示される伝達関数が与えられることになるものである。

まず、ハウジング部201内に設けられるマイクロフォン203により収音される音声は、このマイクロフォン203と、マイクロフォン203にて得られた電気信号を増幅して音声信号を出力するマイクロフォンアンプに対応する伝達関数ブロック101(伝達関数M)を介した音声信号として得られることになる。この伝達関数ブロック101を経由した音声信号は、FB(FeedBack)フィルタ回路に対応する伝達関数ブロック102(伝達関数-)を介して合成器103に入力される。FBフィルタ回路は、マイクロフォン203により収音して得られた音声信号から、上記したキャンセル用オーディオ信号を生成するための特性が設定されたフィルタ回路であり、その伝達関数が-として表されているものである。

【0015】

また、楽曲などのコンテンツとされるオーディオ音源の音声信号Sは、ここでは、イコライザによるイコライジングが施されるものとしており、このイコライザに対応する伝達関数ブロック107(伝達関数E)を介して合成器103に入力することとしている。

【0016】

ここでの合成器103では、上記の2つの信号を加算により合成するようにされる。このようにして合成された音声信号は、パワーアンプにより増幅され、ドライバ202に駆動信号として出力されることで、ドライバ202から音声として出力されることになる。つまり、合成器103からの音声信号は、パワーアンプに対応する伝達関数ブロック104(伝達関数A)を経由し、さらにドライバ202に対応する伝達関数ブロック105(伝達関数D)を経由して音声として空間内に放出される。なお、ドライバ202の伝達関数Dは、例えばドライバ202の構造などにより決まる。

【0017】

そして、ドライバ202にて出力された音声は、ドライバ202からノイズキャンセル点400までの空間経路(空間伝達関数)に対応する伝達関数ブロック106(伝達関数H)を経由するようにしてノイズキャンセル点400に到達し、この空間にてハウジング内ノイズ302と合成されることになる。そして、ノイズキャンセル点400から例えば右耳に到達するものとされる出力音の音圧Pとしては、ハウジング部201の外部から侵入してくるノイズ音源301の音がキャンセルされるものとなる。

【0018】

上記図1(b)に示されるノイズキャンセリングシステムのモデルの系にあつて、上記出力音の音圧Pは、ハウジング内ノイズ302をN、オーディオ音源の音声信号をSとしたうえで、各伝達関数ブロックにおいて示される伝達関数、M、-、E、A、D、Hを利用して、

【数 1】

$$P = \frac{1}{1 + ADHM\beta} N + \frac{AHD}{1 + ADHM\beta} ES$$

のようにして表されるものとなる。この（数 1）の式において、ハウジング内ノイズ 3 0 2 である N に着目すると、N は、 $1 / (1 + ADHM)$ で表される係数により減衰されることがわかる。ただし、（数 1）に示される式の系が、ノイズ低減対象の周波数帯域にて発振することなく、安定して動作するためには、

10

【数 2】

$$\left| \frac{1}{1 + ADHM\beta} \right| < 1$$

が成立していることが必要となる。

20

【0019】

一般的なこととして、フィードバック方式によるノイズキャンセリングシステムにおける各伝達関数の積の絶対値が、

$$1 < |ADHM|$$

で表されることと、古典制御理論におけるNyquistの安定性判別と合わせると、（数 2）については下記のように解釈できる。

ここでは、図 1（b）に示されるノイズキャンセリングシステムの系において、ハウジング内ノイズ 3 0 2 である N に関わるループ部分を一箇所切断して得られる、 $(-ADHM)$ で表される系を考える。この系を、ここでは「オープンループ」ということにする。一例として、マイクロフォン及びマイクロフォンアンプに対応する伝達関数ブロック 1 0 1 と、FBフィルタ回路に対応する伝達関数ブロック 1 0 2 との間を切断すべき箇所とすれば、上記のオープンループを形成できる。

30

【0020】

上記のオープンループは、例えば図 2 のボード線図により示される特性を持つものとされる。このボード線図においては、横軸に周波数が示され、縦軸においては、下半分にゲインが示され、上半分に位相が示される。

このオープンループを対象とした場合、Nyquistの安定性判別に基づき、（数 2）を満足するためには、下記の 2 つの条件を満たす必要がある。

条件 1：位相 0 deg.（0 度）の点を通過するとき、ゲインは 0 dB より小さくなくてはならない。

40

条件 2：ゲインが 0 dB 以上であるとき、位相 0 deg. の点を含んではいけない。

【0021】

上記 2 つの条件 1、2 を満たさない場合、ループには正帰還がかかることとなって、発振（ハウリング）を生じさせることになる。図 2 においては、上記の条件 1 に対応するゲイン余裕 G_a 、 G_b と、条件 2 に対応する位相余裕 P_a 、 P_b が示されている。これらの余裕が小さいと、ノイズキャンセリングシステムを適用したヘッドフォン装置を使用するユーザの各種の個人差やヘッドフォン装置を装着したときの状態のばらつきなどにより、発振の可能性が増加することになる。

例えば図 2 にあっては、位相 0 deg. の点を通過するときのゲインとしては 0 dB より小さくなっており、これに応じてゲイン余裕 G_a 、 G_b が得られている。しかしなが

50

ら、例えば仮に位相 0 d e g . の点を通過するときのゲインが 0 d B 以上となってゲイン余裕 G_a 、 G_b が無くなる、あるいは位相 0 d e g . の点を通過するときのゲインが 0 d B 未満であるものの、0 d B に近く、ゲイン余裕 G_a 、 G_b が小さくなるような状態となると、発振を生じる、あるいは発振の可能性が増加することになる。

同様にして、図 2 にあっては、ゲインが 0 d B 以上であるときには位相 0 d e g . の点を通過しないようにされており、位相余裕 P_a 、 P_b が得られている。しかしながら、例えばゲインが 0 d B 以上であるときに位相 0 d e g . の点を通過してしまっている、あるいは、位相 0 d e g . に近くなり位相余裕 P_a 、 P_b が小さくなるような状態となると、発振を生じる、あるいは発振の可能性が増加することになる。

【 0 0 2 2 】

10

次に、図 1 (b) に示したフィードバック方式のノイズキャンセリングシステムの構成において、上述の外部音声 (ノイズ) のキャンセル (低減) 機能に加えて、必要な音 (必要音) をヘッドフォン装置により再生出力する場合について説明する。

ここでは、必要音として、例えば楽曲などのコンテンツとしてのオーディオ音源の音声信号 S が示されている。

なお、この音声信号 S としては、このような音楽的、又はこれに準ずる内容のもののほかにも考えられる。例えば、ノイズキャンセリングシステムを補聴器などに適用することとした場合には、周囲の必要音を收音するために筐体外部に設けられるマイクロフォン (ノイズキャンセルの系に備えられるマイクロフォン 2 0 3 とは異なる) により收音して得られた音声信号となる。また、いわゆるヘッドセットといわれるものに適用する場合には、電話通信などの通信により受信した相手方の話し声などの音声信号となる。つまり、音声信号 S とは、ヘッドフォン装置の用途などに応じて再生出力すべきことが必要となる音声一般に対応したものである。

20

【 0 0 2 3 】

まず、(数 1) において、オーディオ音源の音声信号 S に着目する。そして、イコライザに対応する伝達関数 E として、

【 数 3 】

$$E = (1 + ADHM\beta)$$

30

により表される式による特性を有するものとして設定したこととする。なお、この伝達特性 E は、周波数軸でみた場合に、上記オープンループに対してほぼ逆特性 ($1 +$ オープンループ特性) となっている。そして、この (数 3) により示される伝達関数 E の式を、数 1 に代入すると、図 1 (b) に示されるノイズキャンセリングシステムのモデルにおける出力音の音圧 P については、

【 数 4 】

$$P = \frac{1}{1 + ADHM\beta} N + ADHS$$

40

のようにして表すことができる。

(数 4) における $ADHS$ の項において示される伝達関数 A 、 D 、 H のうち、まず伝達関数 A はパワーアンプに対応し、伝達関数 D はドライバ 2 0 2 に対応し、伝達関数 H はドライバ 2 0 2 からノイズキャンセル点 4 0 0 までの経路の空間伝達関数に対応するので、ハウジング部 2 0 1 内のマイクロフォン 2 0 3 の位置が耳に対して近接した位置にあるとすれば、音声信号 S については、ノイズキャンセル機能を有さないようにした通常のヘッドフォンと同等の特性が得られることがわかる。

50

【 0 0 2 4 】

次に、フィードフォワード方式によるノイズキャンセリングシステムについて説明する。

図 3 (a) は、フィードフォワード方式によるノイズキャンセリングシステムのモデル例として、図 1 (a) と同様に、R チャンネルに対応する側の構成を示している。

フィードフォワード方式では、ハウジング部 2 0 1 の外側に対して、ノイズ音源 3 0 1 から到達してくるとされる音声が入音できるようにしてマイクロフォン 2 0 3 を設けるようにされる。そして、このマイクロフォン 2 0 3 により入音した外部音声、つまりノイズ音源 3 0 1 から到達してきたとされる音声を入音して音声信号を得て、この音声信号について適切なフィルタリング処理を施して、キャンセル用オーディオ信号を生成するようにされる。そして、このキャンセル用オーディオ信号を、必要音の音声信号と合成する。つまり、マイクロフォン 2 0 3 の位置からドライバ 2 0 2 の位置までの音響特性を電氣的に模擬したキャンセル用オーディオ信号を必要音の音声信号に対して合成するものである。

そして、このようにしてキャンセル用オーディオ信号と必要音の音声信号とが合成された音声信号をドライバ 2 0 2 から出力させることで、ノイズキャンセル点 4 0 0 において得られる音としては、ノイズ音源 3 0 1 からハウジング部 2 0 1 のなかに侵入してきた音がキャンセルされたものが聴こえるようにされる。

【 0 0 2 5 】

図 3 (b) は、フィードフォワード方式によるノイズキャンセリングシステムの基本的なモデル構成例として、一方のチャンネル (R チャンネル) に対応した側の構成を示している。

まず、ハウジング部 2 0 1 の外側に設けられるマイクロフォン 2 0 3 により入音される音は、マイクロフォン 2 0 3 及びマイクロフォンアンプに対応する伝達関数 M を有する伝達関数ブロック 1 0 1 を介した音声信号として得られる。

次に、上記伝達関数ブロック 1 0 1 を経由した音声信号は、F F (Feed Forward) フィルタ回路に対応する伝達関数ブロック 1 0 2 (伝達関数 -) を介して合成器 1 0 3 に入力される。F F フィルタ回路は、マイクロフォン 2 0 3 により入音して得られた音声信号から、上記したキャンセル用オーディオ信号を生成するための特性が設定されたフィルタ回路であり、その伝達関数が - として表されているものである。

【 0 0 2 6 】

また、ここでのオーディオ音源の音声信号 S は、直接、合成器 1 0 3 に入力するものとしている。

合成器 1 0 3 により合成された音声信号は、パワーアンプにより増幅され、ドライバ 2 0 2 に駆動信号として出力されることで、ドライバ 2 0 2 から音声として出力されることになる。つまり、この場合にも、合成器 1 0 3 からの音声信号は、パワーアンプに対応する伝達関数ブロック 1 0 4 (伝達関数 A) を経由し、さらにドライバ 2 0 2 に対応する伝達関数ブロック 1 0 5 (伝達関数 D) を経由して音声として空間内に放出される。

そして、ドライバ 2 0 2 にて出力された音声は、ドライバ 2 0 2 からノイズキャンセル点 4 0 0 までの空間経路 (空間伝達関数) に対応する伝達関数ブロック 1 0 6 (伝達関数 H) を経由するようにしてノイズキャンセル点 4 0 0 に到達し、ここでハウジング内ノイズ 3 0 2 と空間で合成されることになる。

【 0 0 2 7 】

また、ノイズ音源 3 0 1 から発せられた音がハウジング部 2 0 1 内に侵入してノイズキャンセル点 4 0 0 に到達するまでには、伝達関数ブロック 1 1 0 として示すように、ノイズ音源 3 0 1 からノイズキャンセル点 4 0 0 までの経路に対応する伝達関数 (空間伝達関数 F) が与えられる。その一方で、マイクロフォン 2 0 3 では、外部音声であるノイズ音源 3 0 1 から到達してくるとされる音声を入音することになるが、このとき、ノイズ音源 3 0 1 から発せられた音 (ノイズ) がマイクロフォン 2 0 3 に到達するまでには、伝達関数ブロック 1 1 1 として示すように、ノイズ音源 3 0 1 からマイクロフォン 2 0 3 までの経路に対応する伝達関数 (空間伝達関数 G) が与えられることになる。伝達関数ブロック

102に対応するFFフィルタ回路としては、上記の空間伝達関数F、Gも考慮した上での伝達関数- が設定されるものである。

これにより、ノイズキャンセル点400から例えば右耳に到達するものとされる出力音の音圧Pとしては、ハウジング部201の外部から侵入してくるノイズ音源301の音がキャンセルされるものとなる。

【0028】

上記図3(b)に示されるフィードフォワード方式によるノイズキャンセリングシステムのモデルの系にあって、上記出力音の音圧Pは、ノイズ音源301において発せられるノイズをN、オーディオ音源の音声信号をSとしたうえで、各伝達関数ブロックにおいて示される伝達関数、M、-、A、D、F、G、Hを利用して、

【数5】

$$P = -GADHM\alpha N + FN + ADHS$$

のようにして表されるものとなる。また、理想的には、ノイズ音源301からキャンセルポイント400までの経路の伝達関数Fは、

【数6】

$$F = GADHM\alpha$$

のようにして表すことができる。

次に、(数6)に示される式を、(数5)に代入すると、右辺の第1項と第2項とが相殺されることとなる。この結果から、出力音の音圧Pは、

【数7】

$$P = ADHS$$

のようにして表すことができる。このようにして、ノイズ音源301から到達してくるとされる音はキャンセルされ、オーディオ音源の音声信号だけが音声として得られることが示される。つまり、理論上、ユーザの右耳においては、ノイズがキャンセルされた音声は聴こえることになる。ただし、現実には、(数6)が完全に成立するような伝達関数を与えることのできる、完全なFFフィルタ回路の構成は困難である。また、人による耳の形状であるとか、ヘッドフォン装置の装着の仕方についての個人差が比較的大きく、ノイズの発生位置とマイク位置との関係の変化などは、特に中高域の周波数帯域についてのノイズ低減効果に影響を与えることが知られている。このために、中高域に関しては、アクティブなノイズ低減処理を控え、主として、ヘッドフォン装置の筐体の構造などに依存したパッシブな遮音をすることがしばしば行われる。

また、確認のために述べておくと、(数6)は、ノイズ音源301から耳までの経路の伝達関数を、伝達関数- を含めた電気回路にて模倣することを意味している。

【0029】

また、図3(a)に示したフィードフォワード方式のノイズキャンセリングシステムでは、マイクロフォン203をハウジングの外側に設けることから、キャンセルポイント400については、図1(a)のフィードバック方式のノイズキャンセリングシステムと異なり、聴取者の耳位置に対応させるようにしてハウジング部201内にて任意に設定できる。しかし通常にあって、伝達関数- は固定的であり、設計段階においては、なんらかのターゲット特性を対象とした決めうちになる。その一方で、聴取者によって耳の形状などは異なる。このために、十分なノイズキャンセル効果が得られなかったり、ノイズ成分を非逆相で加算してしまったりして異音を生じさせたりするなどの現象が発生する可能性もある。

。

10

20

30

40

50

このようなことから、一般的に、フィードフォワード方式は、発振する可能性が低く安定度は高いが、十分なノイズ減衰量（キャンセル量）を得るのは困難であるとされている。一方、フィードバック方式は大きなノイズ減衰量が期待できる代わりに、系の安定性に注意が必要であるとされている。このように、フィードバック方式とフィードフォワード方式とでは、それぞれに特徴を有するものである。

【 0 0 3 0 】

ところで、現況として、実際に民生にあって実用化されているヘッドフォン装置のノイズキャンセリングシステムは、アナログ回路を採用したアナログ方式である。しかしながら、ノイズキャンセリングシステムについて、その信号処理系をデジタル信号処理とするデジタル方式とすれば、ノイズキャンセリングシステムの特性や動作モードの可変、切り換えなどを始めとする各種機能を与えることが容易に可能となり、また、高音質化も図ることができる。このようにして、ノイズキャンセリングシステムをデジタル方式化することのメリットは大きい。

10

【 0 0 3 1 】

そこで図 4 に、現状において知られているデジタルデバイスを用いてヘッドフォン装置のノイズキャンセリングシステムを構築したとする場合において、順当に考えられる 1 つの構成例を示す。

なお、この図に示されるノイズキャンセリングシステムは、図 3 に示したフィードフォワード方式に基づいて構成したものとなっている。

また、ここに示されるヘッドフォン装置（以下、単にヘッドフォンという）1 は、L（左）、R（右）による 2 チャンネルステレオに対応したものであることとするが、この図のシステム構成は、L チャンネル又は R チャンネルの何れか一方に対応したものである。

20

また、この図においては、説明を簡単で分かりやすいものとするために、本来聴取すべきオーディオ音源の信号系については省略し、外部音（ノイズ音源）をキャンセルするための系のみを示している。

【 0 0 3 2 】

図 4 において、先ずマイクロフォン 2 F は、キャンセル対象となるヘッドフォン 1 の周囲の外部音（外部ノイズ）を含む外部音を收音するためのものである。フィードフォワード方式の場合、このマイクロフォン 2 F は、実際には、ヘッドフォン 1 の L、R の片側チャンネルごとに対応する筐体（ヘッドフォンユニット）の外部に対して設けるようにされるのが一般的である。なお、この図では、ヘッドフォンユニット 1 c、1 d のうち、L、R の何れか一方のチャンネルに対応するヘッドフォンユニット 1 c に設けたとするマイクロフォン 2 F が示されている。

30

マイクロフォン 2 F により外部音を收音して得られた信号はアンプ 3 により増幅され、アナログのオーディオ信号として A / D コンバータ 5 0 に対して入力される。

また、以降の説明において、 f_s ($1 f_s$) で示される基準のサンプリング周波数は、ヘッドフォン 1 により本来聴こうとするデジタルオーディオソースのサンプリング周波数に対応するものとする。ここでのデジタルオーディオソースの具体例としては、CD（コンパクトディスク）に記録されるデジタルオーディオ信号などのようにして、 $f_s = 44.1 \text{ kHz}$ 、量子化ビット数 = 16 ビットのもを挙げることができる。もちろん、 $f_s = 48 \text{ kHz}$ のものなどをはじめ、デジタルオーディオソースの形式としては、他が採用されてよいものである。

40

【 0 0 3 3 】

この場合の A / D コンバータ 5 0 は、例えば 1 つの部品、デバイスとされるもので、入力されるアナログ信号を、所定のサンプリング周波数、及び量子化ビット数による PCM（Pulse Code Modulation）信号形式のデジタル信号に変換して出力する。このために、例えば図示するようにして、変調器 4 とデシメーションフィルタ 5 を備えるようにされる。

（デルタシグマ）変調器 4 は、入力されたアナログのオーディオ信号を、例えばサンプリング周波数 = $64 f_s$ による 1 ビットのデジタル信号に変換する。このデジタル信号

50

は、デシメーションフィルタ5により、例えば1fsにまでサンプリング周波数が引き下げられるとともに、量子化ビット数については、デジタルオーディオソースに対応する所定のマルチビット（ここでは16ビットとする）とされる形式のPCM信号に変換され、A/Dコンバータ50からのデジタル信号として出力される。

また、このようなA/Dコンバータ50としてのデバイスでは、一般的に上記のデシメーションフィルタ5については、直線位相特性を有する直線位相型のFIR(Finite Impulse Response)システム（直線位相型FIR）により形成している。

このノイズキャンセリングシステムにおいて処理対象となるデジタル信号はオーディオ信号であり、従って、忠実な音響再生を前提とすれば、波形の歪みが生じないことが理想として求められることになるが、直線位相型FIRにより直線位相特性を与えれば、上記の波形歪みは生じない。また、FIRシステムであれば、周知のようにして、正確な直線位相特性を容易に得ることが可能とされる。このようなことを理由に、デシメーションフィルタ5としてのデジタルフィルタについては、直線位相型FIRにより構成しているものである。

なお、FIRシステムのデジタルフィルタを直線位相型とするのには、周知のようにして、例えばタップ係数について、タップ数（次数）の中心に係数のピーク値を設定して対称となるようにして設定することで実現できる。

【0034】

上記A/Dコンバータ50から出力されたデジタル信号は、DSP60に対して入力される。

この場合のDSP60は、少なくともヘッドフォン1のドライバ1aから出力させるべき音のオーディオ信号を生成するための所要の信号処理をデジタル信号処理により実行する部位とされ、プログラミングにより必要とする機能を与えることができるようにされている。以降の説明から理解されるように、ヘッドフォン1のドライバ1aから出力させるべきオーディオ信号は、デジタルオーディオソースの音声信号と、マイクロフォン2Fにより収音した外部音がキャンセルされるようにして聴こえるための音声信号（キャンセル用オーディオ信号）とが合成されたものとなる。

また、このDSP60は、例えば1つのチップ、デバイスとして提供されるもので、所定のPCM信号形式（ここではサンプリング周波数 = 1fs (= 44.1kHz)、量子化ビット数 = 16ビット）に対応してデジタル信号処理を実行するものとして形成されている。DSPが対応するこのPCM信号形式は、このノイズキャンセリングシステムにおいてノイズキャンセル用オーディオ信号と合成されるデジタルオーディオソースの形式に適合させることを前提に設定されたものである。

【0035】

この図では、DSP60において実装される信号処理機能ブロックとして、ノイズキャンセル信号処理部6が示されている。なお、ノイズキャンセル信号処理部6は、上記のPCM信号形式に対応してデータを入出力するデジタルフィルタにより構成される。

このノイズキャンセル信号処理部6は、図3のFFフィルタ回路に相当するもので、A/Dコンバータ50から出力されるデジタル信号、即ち、マイクロフォン2Fにより収音した外部音声に対応するデジタルのオーディオ信号を入力する。そして、この入力した信号を利用して、ドライバ1aから出すべき音として、ドライバ1aに対応するヘッドフォン装着者の耳に到達して聴こえる外部音声をキャンセルする作用を持つ音のオーディオ信号（キャンセル用オーディオ信号）を生成する。このようなキャンセル用オーディオ信号として最も簡単なものとしては、例えば、ノイズキャンセル信号処理部6に入力されたオーディオ信号、即ち、外部音を収音して得たオーディオ信号に対して逆特性、逆位相となる信号である。そのうえで、実際にあっては、ノイズキャンセリングシステムの系中における回路、空間などの伝達特性を考慮した特性（図3の伝達特性 - に相当する）が与えられるようにされる。

【0036】

この場合のDSP60の出力とされるノイズキャンセル信号処理部6からのデジタル信

10

20

30

40

50

号は、合成器 12 により、サンプリング周波数 = 1 fs、量子化ビット数 = 16 ビットによる PCM 信号形式のデジタルオーディオソースの信号と合成されたうえで、D/A コンバータ 70 に対して入力される。

この D/A コンバータ 70 も例えば 1 つのチップ部品とされるもので、先に説明した A/D コンバータ 50 により変換された PCM 形式のデジタル信号を入力して、これをアナログ信号に変換するものとされ、例えば図示するようにして、インターポレーションフィルタ 7、ノイズシェイパ 8、PWM 回路 9、パワードライブ回路 10 を備えて構成される。

【0037】

D/A コンバータ 70 に入力されたデジタル信号は、まず、インターポレーションフィルタ 7 に入力される。インターポレーション(オーバーサンプリング)フィルタ 7 では、入力されたデジタル信号について、そのサンプリング周波数を 2 のべき乗で表される係数により所定倍して得られるサンプリング周波数にまで引き上げるようにして変換して出力する。この場合には、サンプリング周波数 = 8 fs にまで引き上げるものとされている。また、出力信号の量子化ビット数については、この場合、入力時の 16 ビットよりも小さいマルチビットによるビット数となるようにして変換が行われる。

また、このインターポレーションフィルタ 7 についても、先のデシメーションフィルタ 5 と同じ理由により、直線位相型の FIR システムにより形成されている。

【0038】

インターポレーションフィルタ 7 から出力されたデジタル信号は、ノイズシェイパ 8 によりノイズシェイピングといわれる処理を施される。このノイズシェイピング後の信号は、例えば入力時のサンプリング周波数を 2 のべき乗で表される係数により所定倍して得られるサンプリング周波数(ここでは 16 fs としている)で、入力時よりも小さい所定の量子化ビット数による形式に変換される。なお、周知のようにして、ノイズシェイピングは変調処理の結果として得られるもので、従って、ノイズシェイパ 8 は、変調器により実現できる。即ち、この図に示されるデジタルのノイズキャンセリングシステムは、A/D 変換及び D/A 変換について、変調を応用した構成を採っているものである。

【0039】

ノイズシェイパ 8 の出力は、PWM(Pulse Width Modulation)回路 9 にて PWM 変調がかけられて 1 ビット列の信号に変換されたうえで、後段のパワードライブ回路 10 に入力される。パワードライブ回路 10 は、例えば 1 ビット列の信号を高圧でスイッチングして増幅するスイッチングドライブ回路と、この増幅出力を音声信号波形とするためのローパスフィルタ(LC ローパスフィルタ)により形成されるもので、アナログオーディオ信号としての増幅出力を得るようにされる。ここでは、このパワードライブ回路 10 の出力が D/A コンバータ 70 の出力とされている。

この D/A コンバータ 70 からの増幅出力は、フィルタ 11 にて例えば所定の不要帯域成分が除去されたうえで、直流絶縁用のコンデンサ C1 を介して、ドライバ 1a に対して駆動信号として供給される。

【0040】

このようにして駆動されるドライバ 1a から出力される音としては、デジタルオーディオソースの音成分と、ノイズキャンセル用オーディオ信号の音成分とが合成されたものとなるが、ノイズキャンセル用オーディオ信号の音成分によっては、外部からドライバ 1a に対応する耳に到達してくる外部音を打ち消す(キャンセルする)効果を生じることになる。この結果、ヘッドフォン装着者がドライバ 1a に対応する耳で聴く音としては、理想的には、外部音がキャンセルされて、相対的にデジタルオーディオソースの音が強調されたものとなる。

【0041】

上記図 4 に示した構成は、例えば民生用として入手が容易な A/D コンバータ、DSP、D/A コンバータなどを利用したものであり、現状において実際にデジタル方式によるノイズキャンセリングシステムとして、例えば CD などのオーディオソースに対応するも

10

20

30

40

50

のを作ろうとした場合には、先ず順当に考えられる構成である。

【 0 0 4 2 】

しかしながら、上記の構成では、現実には十分なノイズキャンセル効果を得ることが困難であることが分かっている。これは、A / Dコンバータ50、及びD / Aコンバータ70としての実際のデバイスが持つ信号処理時間（伝搬時間）、即ち入出力間の遅延が、相当地に大きいことがその理由である。

本来、これらのデバイスは、通常の楽曲などのオーディオ音源としてのオーディオ信号を単一的に処理することを想定しており、従って、信号処理により遅延を生じるとしても、これが問題になることはなかったものである。しかしながら、このようなデバイスをそのまま、ノイズキャンセルリングシステムに流用しようとした場合には、その遅延が無視できない程度に大きいものになってしまう。

10

つまり、これらのデバイスを使用して構成したノイズキャンセルリングシステムの系全体としては、外部音声マイクロフォン2Fにより収音されてからドライバにより音として出力されるまでの時間（応答速度）に大きな遅延が生じることになる。この遅延により、例えば、ドライバから出力されるノイズキャンセルのための音成分により外部音声を打ち消すことが難しくなる。例えばA / Dコンバータ50だけをとってみても、サンプリング周波数が44.1 kHzのもとでの遅延が40サンプル分であるとすれば、約550 Hz以上の信号の位相回転は180°以上になる。この程度にまで遅延が大きくなってしまうと、ノイズキャンセル効果を得にくいばかりか、かえって外部音を強調してしまうような現象も生じるときがある。

20

このように、図4に例示したようなデジタル方式によるノイズキャンセルリングシステムの構成では、許容できるノイズキャンセル効果は、550 Hz程度よりも低い周波数帯域の範囲に限定されてしまうものであり、例えば可聴帯域として標準的な20 Hz ~ 20 kHzを設定した場合との比較でも、非常に狭い低域側の周波数帯域の範囲でしかノイズキャンセル効果が得られないことになる。つまり、実用に足るまでのノイズキャンセル効果を得ることが難しい。このことが、現状において実用化されているヘッドフォン装置のノイズキャンセルリングシステムのほとんどが、アナログ方式であることの理由である。

【 0 0 4 3 】

しかしながら、先にも述べたように、ノイズキャンセルリングシステムをデジタル方式化することにより得られる利点は大きい。そこで、本実施の形態としては、以降説明していくようにして、ヘッドフォン装置のノイズキャンセルリングシステムについて、デジタル方式でありながら上記の遅延の問題を解消して実用化を図るための構成を提案するものである。

30

【 0 0 4 4 】

先ず、本願の発明者が、本実施の形態のノイズキャンセルリングシステムを構成するのに至った経緯について、図5を参照して説明する。なお、図5において、図4と同一部分については同一符号を付して説明を省略する。

図5(a)には、上記図4に示した構成のノイズキャンセルリングシステムにおける、デシメーションフィルタ5、ノイズキャンセル信号処理部6(DSP60)、インターポレーションフィルタ7から成るノイズキャンセル用信号の系を抜き出して示している。図4においては、デシメーションフィルタ5は、A / Dコンバータ50内において単一のブロックとして示していたのであるが、本願の発明者は、この図5(a)に示すようにして、デシメーションフィルタ5について、デシメーションフィルタ5A、5Bに分解してこれらを直列接続した構成を与えてみることにした。

40

デシメーションフィルタ5は、図4の説明からも分かるように、サンプリング周波数 = 64fsの信号を1fsの信号に変換して出力する、即ち、サンプリング周波数を1/64にダウンサンプリングするようにされている。そこで、図5(a)における構成としては、この1/64のダウンサンプリングを行うデシメーションフィルタ5について、それぞれ、1/8のダウンサンプリングを行うデシメーションフィルタ5A、5Bから成るものとし、デシメーションフィルタ5Aの後段にデシメーションフィルタ5Bを直列に接続するようにしたも

50

のである。この構成によれば、デシメーションフィルタ 5 に入力されてくるサンプリング周波数 = 64fs の信号は、先ず、デシメーションフィルタ 5 A によりサンプリング周波数 = 8fs の信号に変換されて出力されることになる。続いて、このサンプリング周波数 = 8fs の信号がデシメーションフィルタ 5 B に入力されることで、PCM 形式によるサンプリング周波数 = 1fs の信号に変換されることになる。このようにして、デシメーションフィルタ 5 A - 5 B の直列接続によつては、 $1/8 \times 1/8$ により表されるようにして、総合では $1/64$ のダウンサンプリングを実行するようにされている。

確認のために述べておくと、この図 5 (a) においても、デシメーションフィルタ 5 (デシメーションフィルタ 5 B) を通過した後の信号の処理については、図 4 と同様となる。つまり、デシメーションフィルタ 5 から出力されたサンプリング周波数 = 1 fs の信号 (PCM 信号) は、ノイズキャンセル信号処理部 6 に入力される。ノイズキャンセル信号処理部 6 は、サンプリング周波数 = 1fs による PCM 形式の信号に対応した信号処理として、入力された信号に所定の特性を与えることでキャンセル用オーディオ信号を生成して出力する。ノイズキャンセル信号処理部 6 から出力されるキャンセル用オーディオ信号は、サンプリング周波数 = 1fs による PCM 形式とされているが、インターポレーションフィルタ 7 では、このキャンセル用オーディオ信号を入力してアップサンプリング (インターポレーション) を実行することで、サンプリング周波数 = 8fs による信号として出力する。

【 0 0 4 5 】

ここで、上記図 5 (a) において一点鎖線により括って示す、デシメーションフィルタ 5 B、ノイズキャンセル信号処理部 6、及びインターポレーションフィルタ 7 から成る系についてみると、この系は、入力信号と出力信号のサンプリング周波数は 8fs で同じとなっている。なお、以降においては、この一点鎖線で括って示す系を 8fs 入出力信号処理系ともいうことにする。

この 8fs 入出力信号処理系を 1 つのブラックボックスとしてみたとすれば、サンプリング周波数 = 8fs の PCM 信号を入力して、同じサンプリング周波数 = 8fs の PCM 形式によるノイズキャンセル用オーディオ信号を生成して出力する (ノイズキャンセル信号処理) というデジタル信号処理を実行する部位であるとしてみることができる。

【 0 0 4 6 】

そして、8fs 入出力信号処理系が上記の機能を有する部位であると捉えたことに基づいては、図 5 (b) に示す構成も採り得るものであると考えることができる。

つまり、8fs 入出力信号処理系として、ノイズキャンセル信号処理部 6 A のみを設ける。そして、このノイズキャンセル信号処理部 6 A により、サンプリング周波数 = 8fs の信号を直接的に入力し、8fs の PCM 信号形式に対応したデジタル信号処理により、サンプリング周波数 = 8fs によるノイズキャンセル用オーディオ信号を生成して出力させるものである。

【 0 0 4 7 】

上記図 5 (b) の構成と、先の図 5 (a) の構成とを比較してみると、図 5 (b) では、先ず、デシメーションフィルタ 5 において、 $1/8$ 倍のサンプリング周波数変換を行うためのデシメーションフィルタ (5 B) が省略され、さらに、8 倍のサンプリング周波数変換を行うためのインターポレーションフィルタ 7 が省略されることになる。

先に述べたように、図 4 に示した構成では、A / D コンバータ 5 0 及び D / A コンバータ 7 0 における遅延が大きいのであるが、これらの遅延の要因としては、A / D コンバータ 5 0 ではデシメーションフィルタ 5 による遅延が支配的で、D / A コンバータ 7 0 ではインターポレーションフィルタ 7 による遅延が支配的であることが分かっている。このことからすれば、図 5 (b) では、ノイズキャンセル信号処理部 6 A を入出力する信号がデシメーションフィルタ 5 B とインターポレーションフィルタ 7 を経由しないのであるから、図 5 (a) に示す 8fs 入出力信号処理系、つまり図 4 の構成と比較すれば、信号遅延は大幅に短縮されることになる。

そして、このようにしてノイズキャンセル信号処理系における信号遅延が短縮されるこ

10

20

30

40

50

とによつては、先の説明から導かれるようにして、ノイズキャンセルが有効にはたらくとされる音声の周波数帯域として、より高域の範囲に拡大させていくことが可能であることになる。つまり、図5(b)の構成を採ることで、図4に示したノイズキャンセリングシステムの問題点については解消されることになる。

【0048】

ここで、上記図5(b)に示したモデルに従つて実際にノイズキャンセリングシステムを構成することとした場合において、ノイズキャンセル信号処理部6Aをどのような構成とするべきかについて考察してみる。

先ず、図5(a)に示されるノイズキャンセル信号処理部6の実際としては、図4においても述べたとおりに、先ずはDSPにプログラミングを行うことで実現される。また、デジタルフィルタの形式としては、FIRとすることが一般的となっている。そこで、図5(b)に基づくノイズキャンセリングシステムを構成する場合にあつても、上記ノイズキャンセル信号処理部6Aについては、DSPが備えるFIRのデジタルフィルタ(FIRフィルタ)として構成することが、先ず順当には考えられるものである。

【0049】

しかし、ノイズキャンセル信号処理部6Aが処理する信号のサンプリング周波数は8fsであり、図5(a)のノイズキャンセル信号処理部6が1fsであるのに対して8倍という、相当地高いものとなる。すると、クロックとの関係で、サンプリング周波数の1周期あたりにおいて実行可能な演算回数(処理ステップ数)としては、ノイズキャンセル信号処理部6Aのほうが、ノイズキャンセル信号処理部6よりも少なくなってしまう。具体的に、クロックが1024fsであるとする、対応するサンプリング周波数が8fsであるノイズキャンセル信号処理部6Aは、1サンプル周期あたりの演算回数は $1024 / 8 = 128$ 回ということになる。これに対して、対応するサンプリング周波数が1fsのノイズキャンセル信号処理部6は、 $1024 / 1 = 1024$ 回になる。このことは、仮に、ノイズキャンセル信号処理部6Aについて、DSPを利用した構成とした場合には、サンプリング周波数=1fsに対応するデジタル信号処理を実行するDSPほどの演算処理能力が得られないことを意味する。この観点からすると、ノイズキャンセル信号処理部6Aについてはハードウェアにより構成することのほうが好ましいということになる。

また、キャンセル用オーディオ信号としての特性は相応に複雑であることから、ノイズキャンセル信号処理部6AについてFIRフィルタにより構成したうえで、できるだけ広い音声周波数帯域をノイズキャンセル対象とする信号処理を実行可能に構成しようとした場合には、膨大な次数(タップ数)が必要になり、処理のためのリソースも非常に大きくなってしまう。そこで本願発明者が、図5(b)に示すモデルを実際に構成する場合のノイズキャンセル信号処理部6AについてIIR(Infinite Impulse Response)のデジタルフィルタ(IIRフィルタ)により構成すること検討してみたところ、IIRフィルタによつても、ノイズキャンセル用オーディオ信号として必要十分な特性を与えることが可能であることが確認された。つまり、ノイズキャンセル用オーディオ信号としての同等の信号特性を与えるのにあたり、FIRフィルタよりも少ない次数、小さいリソースで形成可能なIIRフィルタでも充分採用できることが確認されたものである。

このようにして、図5(b)に示す構成におけるノイズキャンセル信号処理部6Aについては、ハードウェアのIIRフィルタにより構成するのが妥当であるとの一つの結論が得られた。

【0050】

これまでの説明のようにして、図5(b)の構成を採ることによつては、ノイズキャンセル信号処理系からデシメーションフィルタ5Bとインターポレーションフィルタ7が省略され、これによる信号遅延が生じなくなること、有効なノイズキャンセル効果の得られる周波数帯域は、より高域にまで拡大されることになる。つまり、デジタル信号処理でありながら、実用に足るノイズキャンセル性能は獲得することが可能となるものである。

しかし、現実にはノイズキャンセリングシステムを構成しようとした場合には、デジタルであることの利点であるフィルタ特性・設計についての自由度であるとか、コストダウン

10

20

30

40

50

、小型軽量化などを始めとする、純粋なノイズキャンセル性能以外のいくつかの条件も満足することが必要になってくる。

図5(b)に基づいたノイズキャンセリングシステムを実際に構成するものとした場合、ノイズキャンセル信号処理の実行部位(ノイズキャンセル信号処理部6A)を例えば専用のハードウェアのみにより構成することになるが、そうすると、例えばフィルタ特性の設定などが固定的になり、切り換え操作や適応制御などに応じたフィルタ特性の変更設定であるとか、後のフィルタの設計変更なども制限されがちになる。ちなみに、このようなフィルタ特性・設計の変更などの自由度に関しては、プログラムに従ってデジタル信号処理を実行するようにされたDSPのほうが有利となる。

また、ノイズキャンセル信号処理は本来的に複雑であるために、ノイズキャンセル信号処理部6AにハードウェアによるIIRフィルタを採用したとしても、相応のリソースは要求されることになる。このために、条件によっては、ハードウェアであるノイズキャンセル信号処理部6Aについては、許容以上のコストがかかったり、あるいはまた、許容以上の回路規模、実装面積に成らざるを得なかったりする場合もあると考えられる。

このようなことを鑑みると、図5(b)のようにして、ハードウェアのみによってノイズキャンセル信号処理としてのデジタル信号処理を実行するノイズキャンセリングシステムを実際に得ようとすることは、あまり現実的ではないということになる。

【0051】

そこで、本願発明者は、図5(c)に示すようにして、8fs入出力信号処理系についてノイズキャンセル信号処理部6Aを備える系と、ノイズキャンセル信号処理部6を備える系との2系統を並列的に設けるようにした構成を考えたものである。

先にも述べたように、ノイズキャンセリングシステムにあってノイズキャンセル用音声としての信号遅延が拡大するほど、高域についてのノイズキャンセル効果が得られにくくなってくる。このことは、換言すれば、低域側については、相当の信号遅延が存在していてもノイズキャンセル効果を得やすくなる、ということを意味する。

このことに基づき、図5(c)の構成では、ノイズキャンセル信号処理部6については、ノイズキャンセル対象となる全ての音声周波数帯域における低域を対象としてノイズキャンセルを行うためのノイズキャンセル信号を生成するようにして構成することとした。これに対して、ノイズキャンセル信号処理部6Aについては、ノイズキャンセル対象となる全ての音声周波数帯域において、上記低域よりも高いとされる中高域を対象としてノイズキャンセルを行うためのノイズキャンセル信号を生成するようにして構成することとしたものである。

このような構成では、ノイズキャンセル対象となる全音声周波数帯域のうち中高域を担当するノイズキャンセル信号処理部6Aがメイン処理としてノイズキャンセル信号処理を実行し、一方のノイズキャンセル信号処理部6は、サブ処理として補助的に、低域についてのノイズキャンセル信号処理部を実行する部位であるとしてみることができる。

【0052】

このような構成であれば、まずはハードウェアのIIRフィルタにより構成されるノイズキャンセル信号処理部6Aについて、低域を除いた中高域側の周波数帯域をノイズキャンセル対象とするノイズキャンセル用オーディオ信号が生成できるように構成すればよいので、低域も含めた全音声周波数帯域をノイズキャンセル対象とする場合に比較すれば、必要となるリソース量の削減もそれだけ促進されることになる。また、このようにしてハードウェアのリソースについての削減が図られることにより、ノイズキャンセル信号処理部6Aにおける消費電力も低減されることになる。これは、ノイズキャンセリングシステムの低消費電力化につながるものであり、例えばノイズキャンセリングシステムをバッテリーにより駆動するような場合には、バッテリーの長寿命化が期待される。

また、サンプリング周波数=1fsに対応したデジタル信号処理を実行するノイズキャンセル信号処理部6は、先に説明したように、サンプリング周波数=8fsに対応するノイズキャンセル信号処理部6Aと比較すれば演算回数の点で演算処理能力が高いので、DSPにより構成することについて支障がない。そこで、ノイズキャンセル信号処理部6をDS

10

20

30

40

50

Pの一機能として構成すれば、例えばフィルタ特性を動的に変更設定することなども容易に可能となる。つまり、信号処理に関しての自由度が向上する。

【0053】

このようにして、図5(c)の構成では、先ず、ノイズキャンセル用オーディオ信号の遅延に起因したノイズキャンセル性能の劣化の問題が解消されている。そのうえで、ハードウェアロジックにより構成する、サンプリング周波数 $=8fs$ に対応したノイズキャンセル信号処理部6Aについては、更なるリソースの低減が図られると同時に、ノイズキャンセル信号処理に関しては、高い自由度が得られる。

本願発明者は、上記のような利点が得られることに基づき、ノイズキャンセリングシステムとしては、この図5(c)に示されるモデル形態が、現状においては最善であろうとの結論に至ったものである。つまり、本願発明に基づく実施の形態としてのノイズキャンセリングシステムは、この図5(c)に示されるモデル形態を基本としたノイズキャンセル用オーディオ信号の系を含んで構成されるものである。

【0054】

ところで、上記図5(c)については、ノイズキャンセル信号処理部6A側の系がメインとされて中高域を対象とするノイズキャンセル信号処理を行い、ノイズキャンセル信号処理部6側の系がサブとされて、補助的に低域を対象とするノイズキャンセル信号処理を行うものであるとして説明を行った。

先にも述べたように、例えばコストであるとか、基板実装面積などのことを考慮すれば、ハードウェアにより構成されるノイズキャンセル信号処理部6Aについては、できるだけリソースを削減して小規模な回路とすることが求められているといえる。

【0055】

そこで、本願発明者は、例えば、ノイズキャンセリングシステムとしてのコストであるとか小型軽量化などを優先させたいなどの理由で、ノイズキャンセル信号処理部6Aについて極力リソースを削減する必要がある場合を想定して検討を行った。その結果、図5(d)に示すようにして、上記図5(c)と同じモデル態様の下で、ノイズキャンセル信号処理部6にメインのノイズキャンセル信号処理を担当させ、ノイズキャンセル信号処理部6Aにサブとしてのノイズキャンセル信号処理を担当させるようにした構成も考えるに至った。

この構成では、先ず、ノイズキャンセル信号処理部6については、例えばノイズキャンセル対象となる全ての音声周波数帯域のうちで、有効なノイズキャンセル効果は得られにくいとされる一定以上の高域の音声周波数帯域を除き、これより低い中低域としての音声周波数帯域についてノイズキャンセルが行われるようにして構成する。一方、ノイズキャンセル信号処理部6Aについては、例えば入力信号についてのゲイン調整を行うゲイン調整回路として構成する、あるいは数サンプルの値に基づいて移動平均を求めるような構成とするものである。このようなノイズキャンセル信号処理部6Aの信号処理動作は、例えばノイズキャンセル信号処理部6側では不足する、高域のノイズキャンセル信号処理を補うこと(高域のノイズキャンセル用オーディオ信号の生成)に相当する。

【0056】

そして、上記図5(d)に対応する構成であれば、ノイズキャンセル信号処理部6Aとしては、例えば数タップ程度のFIRフィルタにより実現することができる。即ち、リソースとしては非常に少なくても済み、実際にハードウェアとして構成するのにあたっては、低コストで小型なものとすることができる。

【0057】

このようにして、本実施の形態としては、図5(c)(d)により説明したように、ノイズキャンセル信号処理を実行する系について、互いに異なるサンプリング周波数に対応したデジタル信号処理を実行する2つの系を備えることで、デジタル信号処理でありながらも実用上充分とされるノイズキャンセル効果を得るようにされるとともに、ハードウェアリソースであるとか回路規模について一定以下に抑えることと、ノイズキャンセル信号処理についての設定自由度を得ているものである。

【0058】

ところで、図5(a)(b)と、本実施の形態の基となる図5(c)(d)とを比較した場合の根本的な相違点は、先ず図5(a)(b)の構成が、サンプリング周波数=1fsまたはサンプリング周波数=8fsに対応した1系統のみのデジタル信号処理によりノイズキャンセル信号処理(ノイズキャンセル用オーディオ信号の生成)を行っているのに対して、図5(c)(d)の構成では、サンプリング周波数=1fsに対応した1系統のデジタル信号処理と、サンプリング周波数=8fsに対応した1系統のデジタル信号処理とのそれぞれにより、同時に、ノイズキャンセル信号処理を行っていることであるといえる。つまり、図5(a)(b)の構成では、特定の単一のサンプリング周波数に対応したデジタル信号処理によりノイズキャンセル信号処理を実行しているのに対して、図5(c)(d)の構成では、2つの異なるサンプリング周波数に対応した各系のデジタル信号処理によりノイズキャンセル信号処理を実行しているものである。なお、確認のために述べておくと、先に説明した図4の構成は、図5(a)と同等であり、従って、前者の構成の範疇に含まれる。また、後者にあつては、サンプリング周波数が低いほう(1fs)の系の出力を、高いほうのサンプリング周波数(8fs)にまでアップサンプリング(インターポレーション)し、このアップサンプリングした信号と、サンプリング周波数が高い方の系の出力とを加算して出力するようにしている。

10

【0059】

そして、上記した構成の相違に基づき、以降においては、ノイズキャンセル信号処理系について、上記図5(a)(b)(及び図4)に対応した前者の構成を「シングルパス」ともいい、図5(c)(d)に対応した後者の構成を「デュアルパス」ともいうことにする。

20

【0060】

以降、上記図5(c)(d)としてのモデル構成を基とした、本実施の形態のノイズキャンセリングシステムとしての、より具体的な構成例について説明を行っていくこととする。

まず、図6は、第1の実施の形態としてのノイズキャンセリングシステムの構成例を示したブロック図である。なお、この図において、図4と同一とされる部位には同一符号を付し、図4と同様な内容についての説明は省略する。また、この図6に示されるノイズキャンセリングシステムも、図4と同様にしてフィードフォワード方式に基づいた構成を採っており、また、L、Rステレオチャンネルにおける何れか一方のチャンネルに対応したものである。

30

また、以降の実施の形態にあつても、基準サンプリング周波数fsは、例えばCDなどのデジタルオーディオソースに対応する44.1kHzであることとする。

【0061】

先ず、この実施の形態におけるノイズキャンセリングシステムでは、図4に示されていたA/Dコンバータ50、DSP60、D/Aコンバータ70に相当する部位を、LSI(Large Scale Integration)600としての1つの集積回路部品としての物理構成単位に納めるようにして構成している。

また、このLSI600は、その内部にて、大別してアナログブロック700とデジタルブロック800との2つの信号処理部を備えるものとされる。

40

アナログブロック700は、アナログ信号の入出力が行われることに対応して、A/Dコンバータ50においては初段となる変調器4と、D/Aコンバータ70においては最終段となるパワードライブ回路10を含んで形成される。また、この図では、アナログブロック700において、電源部22と、オシレータ21も含むようにされる。電源部22は、LSI600内の回路に対して、所定の電圧値による直流の電力を供給する。オシレータ21は、例えばLSI600の外部に設けられる水晶発振子からの信号を利用して、LSI600(アナログブロック700、デジタルブロック800)内の回路のためのクロック(CLK)を出力するようにされる。本実施の形態では、このクロック周波数は1024fsであることとする。

50

デジタルブロック 800 は、A/D コンバータ 50、DSP 60、D/A コンバータ 70 に相当する機能を形成する部位として、上記 変調器 4 及びパワードライブ回路 10 以外の部位をはじめ、デジタル信号により入出力が行われる部位を含んで形成されるものとなる。

また、ここでのアナログブロック 700 とデジタルブロック 800 は、それぞれ、異なるプロセスにより製造されるチップであるものとされる。つまり、この実施の形態での LSI 600 は、少なくとも、アナログブロック 700 に相当するチップと、デジタルブロック 800 に相当するチップとをパッケージ化して構成したものとされる。

なお、アナログ回路とデジタル回路とを 1 つのチップとして製造することも現状において行われているので、これに倣えば、アナログブロック 700 とデジタルブロック 800 とを 1 つのチップとして製造することも可能である。即ち、本実施の形態の実際としては、例えば製造効率その他の条件を鑑みて、アナログブロック 700 とデジタルブロック 800 とをそれぞれ別のチップで構成するのか、あるいは 1 つのチップで構成するのかを決定すればよい。

【0062】

そして、この図 6 に示されるノイズキャンセリングシステムとしての機能ブロック構成は下記のようになる。

先ず、ヘッドフォンユニット 1c の外筐には、フィードフォワード方式に対応してマイクロフォン 2F が取り付けられる。このマイクロフォン 2F により収音して得られた信号はアンプ 3 により増幅されアナログ音声信号となる。このアナログ音声信号が、LSI 600 に入力されることで、先ず、アナログブロック 700 における 変調器 4 に入力され、ここで、例えばサンプリング周波数が 64 fs で、量子化ビット数が 1 ビット (64 fs、1 ビット) の形式のデジタル信号に変換される。この場合、 変調器 4 の出力としてのデジタル信号は、スイッチ SW 1 の一方の入力端子に入力される。

【0063】

本実施の形態のノイズキャンセリングシステムは、拡張性を考慮してマイクロフォン入力段においてデジタルマイクロフォン (デジタルマイク) からの入力にも対応できるように配慮しており、このために、LSI 600 はデジタルマイクからのデジタルオーディオ信号を入力可能にされている。

デジタルマイクは、例えば、マイクロフォンと、このマイクロフォンにより収音して得られた信号を 1 ビット列のデジタルオーディオ信号に変換する 変調器とを少なくとも一体化して構成したものとされる。このデジタルマイクからの入力信号は、スイッチ SW 1 における他方の入力端子に入力されるようになっている。

【0064】

スイッチ SW 1 は、2 つの入力端子の何れか一方を選択して出力端子と接続するようにして切り換えが行われる。出力端子は、デジタルブロック 800 のデシメーションフィルタ 5A の入力と接続されるようになっている。

何れにせよ、スイッチ SW 1 の出力は、フィードフォワード方式に対応してヘッドフォン筐体の外側にて収音した音声を基とするデジタルオーディオ信号となるものである。スイッチ SW 1 の出力であるデジタルオーディオ信号は、デシメーションフィルタ 5A に対して入力されることになる。

【0065】

デシメーションフィルタ 5A は、後段のデシメーションフィルタ 5B との直列接続により、図 4 のデシメーションフィルタ 5 に相当するものとなる。デシメーションフィルタ 5A、5B は、それぞれ、 $1/8$ のサンプリング周波数にデシメーションするようにして形成されていることから、デシメーションフィルタ 5A、5B の直列接続により、 $(1/8) \times (1/8) = 1/64$ で表されるようにして、サンプリング周波数は $1/64$ にデシメーションされることになる。つまり、デシメーションフィルタ 5 と同様に、 64 fs の入力信号を 1 fs に変換する。

また、ここではデシメーションフィルタ 5A については固定のフィルタ特性を持つのに

10

20

30

40

50

対して、デシメーションフィルタ 5 B については、後述するようにしてフィルタ特性が可変されるように構成できるものとしている。

【 0 0 6 6 】

先ず、デシメーションフィルタ 5 A では、入力された 6 4 fs、1 ビットの信号について、サンプリング周期に対応した所定の間引きパターンによりデータを間引く、いわゆる間引き処理を実行することで、8 fs、2 4 ビットの信号に変換して出力する。つまり、このデシメーションフィルタ 5 A は、サンプリング周波数の処理に関しては、1/8 のデシメーション（ダウンサンプリング）を行うようにされる。この出力は、デシメーションフィルタ 5 B に入力するとともに、分岐してノイズキャンセル信号処理部 6 A に対しても入力させることとしている。

10

【 0 0 6 7 】

ノイズキャンセル信号処理部 6 A は、デジタルフィルタにより形成されるもので、後述するようにして、8 fs、2 4 ビットによるノイズキャンセル用オーディオ信号を生成し、合成器 1 2 に対して入力させる。

なお、本実施の形態のノイズキャンセリングシステムの構成では、後述するように D S P 6 0 内のノイズキャンセル信号処理部 6 によってもノイズキャンセル用オーディオ信号が生成される。

そこで、以降においては、ノイズキャンセル信号処理部 6 により生成されるものを第 1 のノイズキャンセル用オーディオ信号といい、ノイズキャンセル信号処理部 6 A により生成されるものを第 2 のノイズキャンセル用オーディオ信号ということにして、両者を区別する。

20

【 0 0 6 8 】

デシメーションフィルタ 5 B は、先のデシメーションフィルタ 5 A と同様にして、1/8 のダウンサンプリングを行う。つまり、入力された 8 fs、2 4 ビットの信号について、例えば 1 fs、1 6 ビットによる形式の P C M (Pulse Code Modulation) 信号に変換して、D S P 6 0 に対して出力する。

【 0 0 6 9 】

D S P 6 0 は、マイクロフォン 2 F の收音音声を基として得られたデジタルオーディオ信号、及びデジタルオーディオソースとしてのオーディオ信号を入力し、それぞれについて所要の信号処理を施すものとして設けられる。また、この場合の D S P 6 0 は、例えば 1 fs、1 6 ビットによる P C M 信号の形式に対応した信号処理が可能なものとして構成されている。

30

この D S P 6 0 が実行する信号処理機能はプログラミングにより得ることができる。このプログラムは、例えばフラッシュメモリ 1 6 において、インストラクションのデータとして記憶保持されている。D S P 6 0 は、ここから適宜必要なインストラクションを読み出してこれを実行することで、適切に信号処理を実行する。

【 0 0 7 0 】

本実施の形態としての D S P 6 0 においては、先ず、デシメーションフィルタ 5 B から入力された信号を利用して、ノイズキャンセル信号処理部 6 により、第 1 のノイズキャンセル用オーディオ信号を生成するようにされる。ノイズキャンセル信号処理部 6 は、デジタルフィルタにより形成される。

40

また、音響解析処理部 6 2 により、デシメーションフィルタ 5 B から入力された信号を取り込んで、所定の音響解析処理を実行し、その解析結果に適応させるようにしてデジタルブロック 8 0 0 内における所定の機能部位としてのデジタルフィルタの特性を変更設定することも可能とされる。

音響解析処理部 6 2 は、先ず、同じ D S P 6 0 におけるノイズキャンセル信号処理部 6 としてのデジタルフィルタを対象としてフィルタ特性を可変設定することが可能とされる。

また、ノイズキャンセル信号処理部 6 A としてのデジタルフィルタを対象としてフィルタ特性を可変設定することが可能とされる。

50

また、デシメーションフィルタ 5 B としてのデジタルフィルタを対象としてフィルタ特性を可変設定することが可能とされる。

また、インターポレーションフィルタ 7 におけるアンチイメージングフィルタ 7 b を対象としてフィルタ特性を可変設定することが可能とされる。

そして、上記のデジタルフィルタに対するフィルタ特性を可変するのにあたっては、先ず、フラッシュメモリ 1 6 に対して、予めフィルタ特性テーブルを記憶させておいたうえで、解析結果に応じたフィルタ特性を読み出すようにされる。そして、この読み出したフィルタ特性としてのタップ数、係数などのパラメータを設定して、所望の特性のデジタルフィルタの構成を得るようにされる。

また、例えば R A M 1 5 においてもフィルタ特性テーブルを保持する領域を確保しておいたうえで、音響解析処理部 6 2 は、解析結果などに基づいて演算等を実行して新規にフィルタ特性を生成し、これを R A M 1 5 のフィルタ特性テーブルに格納するようにして保持させることも可能とされる。このようにして、音響解析処理部 6 2 が解析結果に応じて適応的にフィルタ特性を生成できるようにすれば、よりデジタルフィルタに設定する特性についての自由度、適応性が高まり、より良好なノイズキャンセル効果を期待できる。

【 0 0 7 1 】

また、イコライザ 6 1 により、後述するようにして入力されてくるデジタルオーディオソースの信号について、音質調整などをはじめとした音響に関する調整、補正などを行って出力させることも可能とされる。

【 0 0 7 2 】

D S P 6 0 内のノイズキャンセル信号処理部 6 から出力された、第 1 のノイズキャンセル用オーディオ信号 (1 fs、 1 6 ビット) は、インターポレーションフィルタ 7 に対して入力される。インターポレーションフィルタ 7 は、入力された 1 fs、 1 6 ビットの信号についてサンプリング周波数を 8 倍とする処理を実行することで 8 fs、 2 4 ビットの信号に変換し、これを合成器 1 2 に対して出力する。また、ここでは、インターポレーションフィルタ 7 は、オーバーサンプリング回路 7 a と、アンチイメージングフィルタ 7 b とから成るものとして示されている。つまり、インターポレーションフィルタ 7 では、先ずオーバーサンプリング回路 7 a により、入力された 1 fs、 1 6 ビットの信号を 8 fs、 2 4 ビットの形式に変換したうえで、アンチイメージングフィルタ 7 b により、イメージ周波数成分として例えばサンプリング周波数 8 fs の 1 / 2 よりも高い周波数成分を除去するようにして信号処理を行うものである。

【 0 0 7 3 】

また、この場合のデジタルオーディオソースとしてのオーディオ信号は、P C M インターフェイス 1 3 を経由して、1 fs、1 6 ビットの形式とされ、D S P 6 0 に対して入力される。また、この場合には分岐してスイッチ S W 2 における一方の入力端子にも供給されるようになっている。D S P 6 0 では、入力されたデジタルオーディオソースの信号についてイコライザ 6 1 により所定のイコライジングなどの処理を施したうえで、スイッチ S W 2 の他方の入力端子に対して入力させる。

【 0 0 7 4 】

スイッチ S W 2 は出力端子に対して、上記 2 つの入力端子の何れかを択一的に接続するようにして切り換えが行われる。また、スイッチ S W 2 の出力端子はインターポレーションフィルタ 1 4 の入力と接続される。従って、スイッチ S W 2 の切り換えに応じては、P C M インターフェイス 1 3 から出力されるデジタルオーディオソースの信号を、D S P 6 0 を経由させずにインターポレーションフィルタ 1 4 に入力させる経路と、P C M インターフェイス 1 3 から出力されるデジタルオーディオソースの信号を、D S P 6 0 を経由させたうえでインターポレーションフィルタ 7 に入力させる経路とで切り換えが行われるようにされる。

【 0 0 7 5 】

上記のようにして、インターポレーションフィルタ 1 4 に対しては、デジタルオーディオソースとしての 1 fs、 1 6 ビットによるデジタルオーディオ信号が入力される。インタ

10

20

30

40

50

ーポレーションフィルタ 14 は、この入力信号について、サンプリング周波数を 8 倍にする処理を実行して、8 fs、24 ビットによる形式の信号に変換し、合成器 12 に対して出力するようにされる。

【0076】

この場合、合成器 12 では、それぞれ 8 fs、24 ビットによる形式の、デジタルオーディオソースのオーディオ信号、ノイズキャンセル信号処理部 6 からインターポレーションフィルタ 7 を経由して出力された第 1 のノイズキャンセル用オーディオ信号、及びノイズキャンセル信号処理部 6A から出力された第 2 のノイズキャンセル用オーディオ信号とを入力して合成するようにされる。

合成器 12 の出力としては、デジタルオーディオソースとしてのオーディオ信号に対して、第 1、第 2 のノイズキャンセル用オーディオ信号の成分が合成されて成る合成ノイズキャンセル用オーディオ信号がさらに合成されたオーディオ信号であることになる。

このオーディオ信号が、先ずノイズシェイパ 8 によりノイズシェイピングを施されて 16 fs、4 ビットのデジタル信号とされ、さらに PWM 回路 9 により PWM 変調が施されて 512 fs、1 ビットのデジタル信号に変換されることになる。そして、この 1 ビット列によるデジタル信号が、アナログブロック 700 側に設けられたパワードライブ回路 10 に対して入力され、ここで増幅されたアナログ信号に変換される。この増幅アナログ信号は、LSI 600 の外部のフィルタ 11、コンデンサ C1 を経由してドライバ 1a に対して供給される。

また、パワードライブ回路 10 の入力信号は、分岐して外部にも出力可能とされている(外部 1bit 出力)。

【0077】

ここで、上記図 6 に示される本実施の形態としてのノイズキャンセリングシステムの構成を、先に図 4 に示した構成と比較してみると次のようなことがいえる。

図 6 の構成において、図 4 に相当するノイズキャンセル用の信号系は、変調器 4 (スイッチ SW1) デシメーションフィルタ 5A デシメーションフィルタ 5B DSP 60 (ノイズキャンセル信号処理部 6) インターポレーションフィルタ 7 合成器 12 ノイズシェイパ 8 PWM 回路 9 パワードライブ回路 10 フィルタ 11 コンデンサ C1 ドライバ 1a からなる信号系となる。これは、第 1 のノイズキャンセル用オーディオ信号を生成して、これをドライバ 1a から音声として出力させるための信号系である。そのうえで、図 6 にあつてはノイズキャンセル信号処理部 6A が設けられる。つまり、デシメーションフィルタ 5A の出力信号から第 2 のノイズキャンセル用オーディオ信号を生成して合成器 12 に対して出力するという、もう 1 つのノイズキャンセルのための信号系を備える。このようにして、本実施の形態では、マイクロフォン 2F により収音して得られた信号を基にノイズキャンセル用オーディオ信号を形成する系として 2 系統を備える。

つまり、DSP 60 内のノイズキャンセル信号処理部 6 を備えて第 1 のノイズキャンセル用オーディオ信号を生成する系(第 1 のノイズキャンセル信号処理系)においては、デシメーションフィルタ 5A、デシメーションフィルタ 5B、ノイズキャンセル信号処理部 6、インターポレーションフィルタ 7、合成器 12 の順で信号が伝搬されていく。これに対して、ノイズキャンセル信号処理部 6A を備えて第 2 のノイズキャンセル用オーディオ信号を生成する系(第 2 のノイズキャンセル信号処理系)では、デシメーションフィルタ 5A、ノイズキャンセル信号処理部 6A、合成器 12 の順で信号が伝搬されていくものである。即ち、第 1 のノイズキャンセル信号処理系は、図 4 に示したノイズキャンセリングシステムの構成と同様にして、A/D 変換側のデシメーションフィルタ(5A、5B)と、D/A 変換側のインターポレーション(オーバーサンプリング)フィルタ 7 を信号が経由するようにされるのに対して、第 2 のノイズキャンセル信号処理系では、デシメーションフィルタ 5A を経由するものの、その後段のデシメーションフィルタ 5B をパスし、さらにインターポレーションフィルタ 7 もパスして、サンプリング周波数 = 8 fs の信号が入出力されるノイズキャンセル信号処理部 6A のみを通過するようにされている。そのうえ

で、これらの第1、第2のノイズキャンセル信号処理系により得られた信号を合成器12により合成することで、総合的なノイズキャンセル用オーディオ信号を得ようとするものである。

そして、この構成は、先に図5(c)(d)により説明した、「デュアルパス」としてのノイズキャンセル信号処理系の構成に他ならないものである。

【0078】

ここで、上記のようにして第1、第2のノイズキャンセル信号処理系を備える本実施の形態のデュアルパス構成にあつては、先の図5(c)(d)のそれぞれのモデル構成に対応させて、これら第1、第2のノイズキャンセル信号処理系のそれぞれに与えるべき機能、役割に基づいて、2つの基本的な態様例を採ることができる。そこで先ず、これら2つの機能態様例についての説明を行っておくこととする。

【0079】

図7は、上記図6に示したノイズキャンセリングシステムにおいて、デシメーションフィルタ5A、デシメーションフィルタ5B、ノイズキャンセル信号処理部6A、DSP60内のノイズキャンセル信号処理部6、インターポレーションフィルタ7、及び合成器12から成る部位を抜き出して示したものとされる。この図により、上記2つの機能態様例のうちの1つである、第1の機能態様例について説明する。

【0080】

先ず、第1の機能態様例としては、図7に示されるようにして、ノイズキャンセル用オーディオ信号を形成するノイズキャンセル信号処理部について、図4の構成に対応する第1のノイズキャンセル信号処理系に属するノイズキャンセル信号処理部6のほうをメイン処理部として扱うこととし、一方の第2のノイズキャンセル信号処理系に属するノイズキャンセル信号処理部6Aをサブ処理部として扱うようにされる。つまり、図5(d)に対応する構成である。

そして、この場合においてメイン処理部となるノイズキャンセル信号処理部6のデジタルフィルタについては、先にも述べたように、ノイズキャンセル対象となる全ての音声周波数帯域のうちで、有効なノイズキャンセル効果が得られるとされる一定以下の周波数帯域範囲に対応するノイズキャンセル信号処理を実行させるように構成する。つまり、ノイズキャンセル信号処理部6を備える第1のノイズキャンセル信号処理系は、デシメーションフィルタ5Bとインターポレーションフィルタ7を備えることで信号遅延を有するために、一定以上の高域について有効なノイズキャンセル効果を期待することが難しいが、ここでは、この一定以上の高域は除外して、これより低い中低域としての周波数帯域範囲を対象とするノイズキャンセル用オーディオ信号を生成するものである。

そのうえで、サブ処理部となるノイズキャンセル信号処理部6Aのデジタルフィルタについては、上記の高域を対象としてノイズキャンセルが行われるようにされた特性のノイズキャンセル用オーディオ信号を生成するように形成する。

そして、これらのメイン処理部とサブ処理部のノイズキャンセル用オーディオ信号が合成器12により合成される結果、合成器12から出力される総合のノイズキャンセル用オーディオ信号としては、ノイズキャンセル対象として必要とされる全音声周波数帯域にわたって有効なノイズキャンセル効果を生じる機能が与えられるものである。

このようにして、第1の機能態様例としては、先にも述べたように、先ず、第1のノイズキャンセル信号処理系により、中低域を対象とするノイズキャンセルを行うようにしたうえで、この第1のノイズキャンセル信号処理系では充分なノイズキャンセル効果を得にくい高域について、より信号遅延の少ない第2のノイズキャンセル信号処理系により補助的にキャンセルを行うように構成している。つまり、キャンセル対象とするノイズの周波数帯域を、第1、第2のノイズキャンセル信号処理系(ノイズキャンセル信号処理部6A、6)とで分担する。

この場合のノイズキャンセル信号処理部6Aは、先に図5(d)においても述べたように、単純なゲイン調整回路であるとか、数タップのFIRフィルタなどによる移動平均値を求める回路などの簡易なハードウェア構成により実現できるものであり、大幅なりソー

10

20

30

40

50

スの削減、回路規模の縮小などが図られる。また、DSP 60内のノイズキャンセル信号処理部6についても、この場合には、高域について有効にノイズキャンセルを図るべきことを意図して構成する必要がないことから、その分、リソースは削減され、処理能力の点でも有利となる。また、このようにして、これまでより簡易な構成となることで、これらのノイズキャンセル信号処理部6、6Aとしてのフィルタの設計に関しても容易化が期待される。

【0081】

次に、図8を参照して、第2の機能態様例について説明する。なお、この図において、図7と同一部分には同一符号を付して説明を省略する。

第2の機能態様例としては、上記図7により説明した第1の機能態様例とは反対に、第2のノイズキャンセル信号処理系をメインの信号処理系とし、第1のノイズキャンセル信号処理系をサブの信号処理系とする。これに応じて、第2のノイズキャンセル信号処理系に属するノイズキャンセル信号処理部6Aがメイン処理部となり、第1のノイズキャンセル信号処理系に属するノイズキャンセル信号処理部6がサブ処理部となる。つまり、図5(c)に対応する構成である。

そして、その役割分担としては、図5(c)においても述べたように、メインとなるノイズキャンセル信号処理部6Aについては、ノイズキャンセル対象となる全ての音声周波数帯域における中高域を対象としてノイズキャンセルを行うためのノイズキャンセル信号を生成するようにして構成し、サブとなるノイズキャンセル信号処理部6については、ノイズキャンセル対象となる全ての音声周波数帯域における低域を対象としてノイズキャンセルを行うためのノイズキャンセル信号を生成するようにして構成するものである。

そして、この場合にも、合成器12により、メイン処理部とサブ処理部のノイズキャンセル用オーディオ信号を合成して得られるノイズキャンセル用オーディオ信号としては、ノイズキャンセル対象として必要とされる全音声周波数帯域にわたって有効なノイズキャンセル効果を生じる機能が与えられることになる。

【0082】

なお、本実施の形態に基づくノイズキャンセリングシステムを実際に構成するのにあたって、上記第1の機能態様例と第2の機能態様例の何れを採用するのかについては、そのノイズキャンセリングシステムに要求されるコスト、仕様などの各種条件に応じて適当なほうを選べばよい。先の図5(c)(d)の説明からも理解されるように、低コストであることや、回路規模をできるだけ小さなものとするを優先したい場合には、第1の機能態様例を採用することの方が有利となる。一方で、ハードウェアによるノイズキャンセル信号処理部6Aがメインの信号処理を実行するようにされた第2の機能態様例では、より高品位なノイズキャンセル効果を期待できる。従って、高品位な再生音を提供することを優先するような場合には、第2の機能態様例を採用することが妥当となる。

【0083】

またここで、本実施の形態のノイズキャンセリングシステムのデジタルブロック800において、ノイズキャンセルのための信号処理系に関わる所定の機能回路部において採用するデジタルフィルタの構成について述べる。

例えば先に図4に示したノイズキャンセリングシステムにあつては、上記のデシメーションフィルタ5(5A、5B)、及びインターポレーションフィルタ7について、直線位相型FIRにより構成している。これは、先にも説明したように、処理対象がオーディオ信号とされているのであるから、一般的には、周波数に応じた位相歪みなどを生じさせないことが必要であるとの考え方に基づくものである。

直線位相型FIRとされることで、入出力間には群遅延が生じるが、これまでのA/Dコンバータ、D/Aコンバータのデバイスは、ユーザが積極的に聴こうとするオーディオ音源の再生(記録)に使用することを前提としていたために、特に問題になることはなかったものである。例えばオーディオ音源を再生する場合であれば、そのオーディオ音源の信号が信号処理デバイスに入力されてから音として再生するまでに、信号処理による相応の遅延が生じたとしても、ユーザが聴く音としては、正常に連続して再生出力されている

ものに他ならないわけであり、従って、ユーザがオーディオ音源を再生して聴くのに、信号処理の遅延が問題視されることはないからである。

しかしながら、オーディオ音源の再生ではなく、ノイズキャンセリングシステムにこれまでのデバイスを流用しようとする、そのデバイスが持つ群遅延により、外部音を打ち消すことのできる位相を得ることができない、あるいは困難になってくるものであり、これが問題点として浮上してしまう。

【 0 0 8 4 】

図 6 に示す実施の形態のノイズキャンセリングシステムとしては、この問題点を、先ず、デシメーションフィルタ 5 B 及びインターポレーションフィルタ 7 を経由しない、ノイズキャンセル信号処理部 6 A を含む第 2 のノイズキャンセル信号処理系を設けることにより、解決しているものである。

10

しかし、そのうえでさらに、第 1 のノイズキャンセル信号処理系側についても、デシメーションフィルタ 5 (5 A、5 B) と、インターポレーションフィルタ 7 において顕著とされる信号遅延が短縮されるのであれば、ノイズキャンセル効果の阻害要因はそれだけ少なくなつて、より良好な効果を期待できることになる。

【 0 0 8 5 】

そこで本実施の形態としては、先ず、1 つの例として、図 6 に示されるデシメーションフィルタ 5 B と、インターポレーションフィルタ 7 におけるアンチイメージングフィルタ 7 b としてのデジタルフィルタについて、最小位相推移型 F I R とした構成を採るようにされる。

20

なお、最小位相推移型 F I R のデジタルフィルタの基本としては、F I R 型のデジタルフィルタのシステムとして最小位相が得られるようにして、タップ係数について、先頭側 (入力に近い側) にピークの値を設定することで形成できる。

【 0 0 8 6 】

例えば、同じタップ数により構成した直線位相型 F I R のデジタルフィルタと、最小位相推移型 F I R のデジタルフィルタの特性として、インパルス応答波形について比較してみると、先ず、直線位相型 F I R では入力タイミングに対して或る一定時間遅延したタイミングで、そのピークが得られる。これは、入力にตอบสนองした出力としては、タップ数 (次数) に応じた一定時間による遅延 (群遅延) を持つということを示している。これに対して、最小位相推移型 F I R では、入力タイミングに対して、例えば数タップ分程度に相当する速いタイミングでピークが得られる。つまり、同じ F I R デジタルフィルタでありながら、最小位相推移型 F I R は、直線位相型 F I R と比較して、入力にตอบสนองした出力の遅延 (入出力遅延) の時間が非常に短い。

30

従って、デシメーションフィルタ 5 B と、インターポレーションフィルタ 7 におけるアンチイメージングフィルタ 7 b とについて、最小位相推移型 F I R を採用することとすれば、ここでの信号遅延時間は大幅に短縮されることとなり、信号遅延の要因がほぼ排除されることになる。これにより、第 1 のノイズキャンセル信号処理系としては、より良好なノイズキャンセル能力の得られることが期待される。

【 0 0 8 7 】

なお、周知のようにして、最小位相推移型 F I R の場合には、周波数に応じた位相歪みが生じる。従って、オーディオ信号の場合、この位相歪みによる音質劣化を生じる可能性は避けられないことになる。このことが、これまでにおいて、オーディオ信号対応の A / D コンバータや D / A コンバータに実装するデジタルフィルタについて直線位相型 F I R としていたことの理由である。

40

しかしながら、この場合の信号処理対象は、オーディオ信号ではあるものの、例えばノイズキャンセル対象となる外部音であり、オーディオソースなどと比較すれば、要求される再生忠実度は相当に低い。そのうえでさらに、実際にあってキャンセル効果の大きいとされる音成分は、いわゆる低域といわれる低い周波数帯域であり、デバイスの特性などとの兼ね合いもあって、数 kHz 程度までのノイズキャンセルが有効にはたれば、実使用上は充分であるとされている。このような見地からすると、例えば上記のデシメーションフ

50

フィルタ 5 B、及びアンチイメージングフィルタ 7 b を最小位相推移型 F I R により形成したとしても、音質的な不具合などはほとんど生じない。

【 0 0 8 8 】

また、上記の説明によると、デシメーションフィルタ 5 とインターポレーションフィルタ 7 の構成部位において、デシメーションフィルタ 5 A とオーバーサンプリング回路 7 a については最小位相推移型 F I R としていない。つまり、これらの部位については、直線位相型 F I R としている。

これは、デシメーションフィルタ 5 とインターポレーションフィルタ 7 における信号遅延の要因が、それぞれデシメーションフィルタ 5 B とアンチイメージングフィルタ 7 b において支配的であることによる。従って、デシメーションフィルタ 5 A とオーバーサンプリング回路 7 a について、例えば再生音質などを重視して直線位相型 F I R を用いたとしても、ノイズキャンセル信号処理部 6 を経由する信号処理系での信号遅延は特に問題にはならないものである。

【 0 0 8 9 】

また、上記のようにして、入出力間での信号遅延の短縮を目的とするのであれば、デシメーションフィルタ 5 B とアンチイメージングフィルタ 7 b について、I I R (Infinite Impulse Response) フィルタにより構成することも妥当なものとなる。I I R フィルタのインパルス応答波形も、入力タイミングに対して、例えば数タップ分程度に相当する速いタイミングでピークが得られる特性を示す、即ち、入出力遅延は非常に短いものであり、最小位相推移型 F I R により構成した場合と同様にして、第 1 のノイズキャンセル信号処理系についての信号遅延をこれまでより少ないものとすることができる。

【 0 0 9 0 】

また、第 1 のノイズキャンセル信号処理系における D S P 6 0 内のノイズキャンセル信号処理部 6 としてのデジタルフィルタについては、直線位相型 F I R フィルタ、若しくは I I R フィルタにより形成することができる。なお、このノイズキャンセル信号処理部 6 としての直線位相型 F I R フィルタ若しくは I I R フィルタは、例えばプログラミング (インストラクション) に従って D S P 6 0 が動作を実行することで実現される機能回路である。

なお、ノイズキャンセル信号処理部 6 のほうがメイン処理部となる第 1 の機能態様例にあっては、プログラミングにより実現される D S P 6 0 内の信号処理機能であっても、リソースの削減が図られるなどの点を考慮すれば、ノイズキャンセル信号処理部 6 を I I R フィルタにより構成することのほうが好ましい。

【 0 0 9 1 】

また、もう一方の第 2 のノイズキャンセル信号処理系に属するとされる、ノイズキャンセル信号処理部 6 A としてのデジタルフィルタについては、ノイズキャンセル信号を生成するための専用のハードウェアとして実装するものとされる。そのうえで、このノイズキャンセル信号処理部 6 A については、直線位相型 F I R、若しくは I I R フィルタにより構成するようにされる。

ただし、現状において、第 2 の機能態様例に従って、第 2 のノイズキャンセル信号処理系 (ノイズキャンセル信号処理部 6 A) をメインとし、第 1 のノイズキャンセル信号処理系 (ノイズキャンセル信号処理部 6) をサブとする構成を考えた場合には、先に図 5 (c) にても述べたように、ノイズキャンセル信号処理部 6 A を I I R フィルタにより構成することの方が、必要なリソース量を抑えながら高品位なノイズキャンセル効果を得ようという目的からは有利となる。

【 0 0 9 2 】

そのうえで、第 2 の機能態様例を採用することとした場合においては、さらに、ハードウェアとして構成されるノイズキャンセル信号処理部 6 A についても、或る程度の自由度の範囲内において、その特性について可変設定できるようにすれば、例えば D S P 6 0 側のノイズキャンセル信号処理部 6 によってのみ特性を可変設定するようにした場合よりも高い適応性のノイズキャンセル信号処理が行えることとなって好ましいといえる。

そこで、ノイズキャンセル信号処理部 6 A について I I R フィルタを採用する場合としては、例えば次のようにしてフィルタ特性を可変できるようにした構成を考えることができる。

【 0 0 9 3 】

まずは、ノイズキャンセル信号処理部 6 A を形成するデジタルフィルタとして、二次の I I R フィルタを複数備えることとする。ここでは、実際の演算ステップ数などを考慮して、二次の I I R フィルタとして、I I R フィルタ 6 5 - 1、6 5 - 2、6 5 - 3、6 5 - 4、6 5 - 5 の 5 つを用意する。そのうえで、ノイズキャンセル信号処理部 6 A に必要とされる特性に応じて、これらの I I R フィルタ 6 5 - 1 ~ 6 5 - 5 の接続態様のパターンを、図 9 ~ 図 1 5 に示すもののうちから適宜選択するようにされる。

10

図 9 には、I I R フィルタ 6 5 - 1、6 5 - 2、6 5 - 3、6 5 - 4、6 5 - 5 を直列に接続したパターンを示している。この場合には、直列接続の初段の I I R フィルタ 6 5 - 1 から信号を入力し、最終段の I I R フィルタ 6 5 - 5 から信号を出力する。

図 1 0 には、4 つの I I R フィルタ 6 5 - 1、6 5 - 2、6 5 - 3、6 5 - 4 を直列接続した系と、残る 1 つの I I R フィルタ 6 5 - 5 のみの系を並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 6 6 により合成したうえでノイズキャンセル信号処理部 6 A から出力させる。

図 1 1 には、3 つの I I R フィルタ 6 5 - 1、6 5 - 2、6 5 - 3 を直列接続した系と、残る 2 つの I I R フィルタ 6 5 - 4、6 5 - 5 を直列接続した系とを並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 6 6

20

により合成したうえでノイズキャンセル信号処理部 6 A から出力させる。

図 1 2 には、3 つの I I R フィルタ 6 5 - 1、6 5 - 2、6 5 - 3 を直列接続した系と、I I R フィルタ 6 5 - 4 のみから成る系と、I I R フィルタ 6 5 - 5 のみから成る系とを、それぞれ並列に接続したパターンが示される。入力信号は、これら 3 つの系に分岐して入力され、各系の出力は、合成器 6 6 により合成したうえでノイズキャンセル信号処理部 6 A から出力させる。

図 1 3 には、2 つの I I R フィルタ 6 5 - 1、6 5 - 2 を直列接続した系と、2 つの I I R フィルタ 6 5 - 3、6 5 - 4 を直列接続した系と、1 つの I I R フィルタ 6 5 - 5 のみから成る系とを並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 6 6 により合成したうえでノイズキャンセル信号処理部 6

30

A から出力させる。

図 1 4 には、2 つの I I R フィルタ 6 5 - 1、6 5 - 2 を直列接続した系と、I I R フィルタ 6 5 - 3 のみによる系と、I I R フィルタ 6 5 - 4 のみによる系と、I I R フィルタ 6 5 - 5 のみによる系とを並列的に設けたパターンが示されている。入力信号は、各系に分岐して入力し、各系の出力は、合成器 6 6 により合成したうえでノイズキャンセル信号処理部 6 A から出力させる。

図 1 5 は、5 つの I I R フィルタ 6 5 - 1、I I R フィルタ 6 5 - 2、I I R フィルタ 6 5 - 3、I I R フィルタ 6 5 - 4、及び I I R フィルタ 6 5 - 5 を並列的に設けたパターンが示されている。入力信号は、各フィルタに分岐して入力し、各フィルタの出力は、合成器 6 6 により合成したうえでノイズキャンセル信号処理部 6 A から出力させる。

40

なお、上記図 9 ~ 図 1 5 に示したような構成は、例えばシーケンサなどの手法を用いて 1 つのハードウェア資源（リソース）を時間軸に従って再使用することで、より少ないハードウェア資源で実現できるものである。

【 0 0 9 4 】

また、先に、第 1 の機能態様例を採ることとした場合には、D S P 6 0 内のノイズキャンセル信号処理部 6 については I I R フィルタにより構成することが好ましいと述べたが、このようにしてノイズキャンセル信号処理部 6 を I I R フィルタとして構成しようとする場合には、D S P 6 0 に対するプログラミングにより、上記図 9 ~ 図 1 5 により説明した構成を採用することができるものである。

【 0 0 9 5 】

50

そこで、本実施の形態のノイズキャンセリングシステムとして第1の機能態様例を採用したうえで、DSP60内のノイズキャンセル信号処理部6として、図9に示したパターンを採用した場合における、IIRフィルタ65-1~65-5ごとの特性の設定例を、図16に示すこととする。

この場合、まず、初段のIIRフィルタ65-1は、入力信号にゲインを与えて出力するゲイン設定回路としての機能を与えるようにされる。ここでは、そのゲイン係数(Gain)として0.035を設定するようにされる。

また、続く2段目から5段目(最終段)までの各IIRフィルタ65-2~65-5については、いわゆるパラメトリックイコライザといわれる機能が与えられるようにされる。そして、イコライザ特性として、IIRフィルタ65-2については、中心周波数 $f_c = 20\text{Hz}$ 、Q値=0.4、ゲイン値 $G = 28\text{dB}$ を設定し、IIRフィルタ65-3については、中心周波数 $f_c = 800\text{Hz}$ 、Q値=0.6、ゲイン値 $G = 12\text{dB}$ を設定し、IIRフィルタ65-4については、中心周波数 $f_c = 10000\text{Hz}$ 、Q値=3.2、ゲイン値 $G = -21\text{dB}$ を設定し、IIRフィルタ65-5については、中心周波数 $f_c = 18500\text{Hz}$ 、Q値=2.5、ゲイン値 $G = -16\text{dB}$ を設定するようにされる。

また、ここでは図示していないが、上記のノイズキャンセル信号処理部6の構成に対応させて、ノイズキャンセル信号処理部6Aはゲイン調整回路として構成するようにされる。そして、そのゲイン係数については、例えば0.012を設定する。

【0096】

ここで、図4に基づく構成(設計)によるノイズキャンセリングシステム(シングルパス構成のノイズキャンセリングシステム)と、図6に基づいて構成(設計)した本実施の形態のノイズキャンセリングシステム(デュアルパス構成のノイズキャンセリングシステム)とについての特性を比較した結果を、図21のボード線図に示す。ボード線図として図21(a)には、図4に基づくシングルパス構成によるノイズキャンセリングシステムの、周波数対ゲイン特性、周波数対位相特性が示され、図21(b)には、図6に基づくデュアルパス構成によるノイズキャンセリングシステムの、周波数対ゲイン特性、周波数対位相特性が示されている。また、図21(b)に示す特性を得るのにあたっては、図6におけるデシメーションフィルタ5B、アンチイメージングフィルタ7bとしてのデジタルフィルタについて最小位相推移型FIRを採用し、ノイズキャンセル信号処理部6AについてはIIRにより構成しているものとする。

例えばここでは、フィードフォワード方式によるノイズキャンセリングシステムに求めるべき目標の周波数対ゲイン特性としては、図21(a)(b)のそれぞれにおける周波数対ゲイン特性図において破線で示している特性であることを前提としている。なお、この破線で示す目標特性について、その周波数の上限を2kHzまでとしているのは、現実においてノイズキャンセルの制御対象となる音声の周波数帯域が2kHz程度までであることに依る。また、図21(b)に示される周波数対ゲイン特性では、100kHz付近まで一定以上のゲインが維持されているのに対して、図21(a)に示す周波数対ゲイン特性では、20kHz近傍にて急峻に減衰する特性となっている。これは、図4に基づく構成によるノイズキャンセリングシステムでは、サンプリング周波数が1fsのみの信号を対象としてノイズキャンセル処理を行うことから、サンプリング定理に基づくエイリアシングを避けるために、 $f_s/2$ で表されるサンプリング周波数よりも高い帯域を除去しているためである。ちなみに、この場合には、 $f_s = 44.1\text{kHz}$ としており、従って図21(a)に示される周波数対ゲイン特性は、22.05kHzより高い周波数帯域を減衰させた結果が示されている。

【0097】

ここで、例えば図21(a)と図21(b)とを比較してみると、まず、周波数対ゲイン特性については、現実的にノイズキャンセル対象となる2kHz程度までの周波数帯域の範囲ではほぼ同等となっている。しかし、周波数対位相特性については、図21(b)のデュアルパス構成のほうでは、2kHz~10kHz程度の範囲でほぼ0deg.に近い値が得られているのに対して、図21(a)のシングルパス構成について同じ2kHz~10kHz程度の範囲をみて

みると、絶対値として100deg.以上の位相回転を生じるようにしておおきく変動している。このようにして、本実施の形態に基づくノイズキャンセリングシステムとしては実際においても信号の位相回転が大幅に縮小されるという結果が得られているものであり、デジタルシステムでありながら、実用に足るノイズキャンセリングシステムを得ることも現実において容易に可能とされるものである。

【0098】

図17は、第2の実施の形態としてのノイズキャンセリングシステムの構成例を示している。なお、この図において、先の第1の実施の形態に対応する図6と同一とされる部分については、同一符号を付して説明を省略する。

【0099】

先に図1～図3によっても説明したように、ヘッドフォン装置のノイズキャンセリングシステムには、大別して、フィードフォワード方式とフィードバック方式とが知られている。そして、これまでに述べてきた第1の実施の形態は、フィードフォワード方式に基づいた構成とされている。本願発明としては、フィードフォワード方式のみではなく、フィードバック方式にも適用できる。そこで、第2の実施の形態として、図1にそのモデルを示したフィードバック方式を基としたノイズキャンセリングシステムの構成例を示す。

【0100】

フィードバック方式の場合には、図17において模式的に示すようにして、マイクロフォン2Bを、ヘッドフォンユニット1cの内部において、ドライバ1aから出力される音がヘッドフォン装着者の耳の近傍にて收音できるような位置に設けるようにされる。

この位置にてマイクロフォン2Bにより收音される音には、ドライバから出力される音とともに、例えばヘッドフォン装置の筐体にまで侵入してヘッドフォン装置者の耳に聴こえようとする外部音の成分も含まれている。このようにして收音された音の信号が、アンプ3Aにより増幅されてアナログ音声信号とされ、さらにLSI600のアナログブロック700の変調器4Aに入力されて、ここで64fs、1ビットによるデジタルオーディオ信号に変換され、スイッチSW11を介して、デジタルブロック800のデシメーションフィルタ5-1のデシメーションフィルタ5Cに対して入力される。

なお、この場合においても、拡張性などを配慮して、マイクロフォン2Bと併行してデジタルマイク入力が備えられており、このデジタルマイク入力からのデジタルオーディオ信号と、変調器4Aから出力されるマイクロフォン2Bからのデジタルオーディオ信号とを、スイッチSW11により選択することが可能とされている。

【0101】

デシメーションフィルタ5-1は、フィードバック方式のノイズキャンセル信号処理の系において、A/D変換により得られた64fs、1ビットの信号をデジタルブロック800における信号処理に適合したサンプリング周波数にデシメーションするためのフィルタであり、図6との対応では、デシメーションフィルタ5に相当する。また、このデシメーションフィルタ5-1を形成するとされるデシメーションフィルタ5C、5Dは、図6との対応では、それぞれデシメーションフィルタ5A、5Bに相当する。デシメーションフィルタ5Cにより8fsにデシメーションされた信号は、分岐してノイズキャンセル信号処理部6Bに対しても入力され、デシメーションフィルタ5Dにより1fsにデシメーションされた信号は、DSP60におけるノイズキャンセル信号処理部6に対して入力されることになる。ノイズキャンセル信号処理部6Bは、フィードバック方式に対応して設けられたとする第2のノイズキャンセル信号処理系において設けられるものであり、図6との対応では、ノイズキャンセル信号処理部6Aが対応する。

【0102】

この場合のノイズキャンセル信号処理部6、6Bは、例えば入力された信号について所要の特性を与えることで、ノイズキャンセル用オーディオ信号として、ヘッドフォン装着者のドライバ1a側の耳に到達して聴こえる外部音声をキャンセルすることのできる特性を有する音のオーディオ信号を生成する。これは、一般には收音音声の信号に対して、ノイズキャンセルのための伝達関数 - を与える処理となる。

なお、これらのノイズキャンセル信号処理部 6、6 B についても、先に第 1 の実施の形態においても述べた、第 1、第 2 の機能態様例の考え方、及び第 1、第 2 の機能態様例に従った構成を適用できる。また、ノイズキャンセル信号処理部 6、6 B としてのデジタルフィルタについての形式、構成についても、第 1 の実施の形態と同様の形式、構成を適用できる。

【0103】

また、フィードバック方式に関しては、DSP 60 内のイコライザ 61 を、第 1 のノイズキャンセル信号処理系に含めて用いることが、良好なノイズキャンセル効果を得るために有効とされる。

この場合のイコライザ 61 は、 $1 +$ の伝達関数による特性を、デジタルオーディオソースの信号に与えるためのものとされる。フィードバック方式の場合、ノイズキャンセル信号処理部 6 から出力されるノイズキャンセル用オーディオ信号には、外部音に対応する成分だけではなく、ドライバ 1a から音として出力されたデジタルオーディオソースの音を収音した成分も含まれている。つまり、デジタルオーディオソースの音成分に対して $1 / 1 +$ で表される伝達関数に応じた特性が与えられる。そこで、このイコライザ 61 により、予めデジタルオーディオソースの信号に対して、 $1 / 1 +$ の逆数となる $1 +$ の伝達関数による特性を与えておくようにされる。これにより、インターポレーションフィルタ 14 からのデジタルオーディオソースの信号が合成器 12 にてノイズキャンセル用オーディオ信号と合成された段階で、上記の $1 / 1 +$ の伝達特性が打ち消されることになる。これにより、合成器 12 から出力される信号としては、外部音をキャンセルする特性を有する信号成分と、元のデジタルオーディオソースの信号成分とが合成されたものを得ることができる。

【0104】

この場合の合成器 12 より後段の構成は、図 6 と同様となる。つまり、合成器 12 の出力としての信号は、ノイズシェイパ 8、PWM 回路 9、及びパワードライブ回路 10 を介することで増幅された音声信号とされ、これがさらにフィルタ 11、コンデンサ C1 を介してドライバ 1a に供給されることで、ドライバ 1a を駆動して音を出力させることになる。

このようにして、フィードバック方式では、ヘッドフォン装着者の耳の近傍にてドライバから出力される音とともに混入してきた外部音成分を収音してノイズキャンセル用の信号を生成する。そして、このノイズキャンセル用の信号を、負帰還をかけるようにしてドライバから出力させるものである。この結果、ヘッドフォン装置者のドライバ 1a に対応する耳に対しては、外部音が打ち消され、デジタルオーディオソースの音が相対的に強調された音が到達して聴こえることになる。

そして、このようなフィードバック方式に対応するノイズキャンセリングシステムの構成においても、第 1 の実施の形態と同様にして、DSP 60 のノイズキャンセル信号処理部 6 を経由する第 1 のノイズキャンセル信号処理系に加えて、ノイズキャンセル信号処理部 6B を経由する第 2 のノイズキャンセル信号処理系を備えることで、第 1 の実施の形態と同様の効果を得ることが可能になるものである。

【0105】

図 18 は、第 3 の実施の形態としてのノイズキャンセリングシステムの構成例を示している。なお、この図において、先の第 1、第 2 の実施の形態に対応する図 6、図 17 と同一とされる部分については、同一符号を付して説明を省略する。

【0106】

この第 3 の実施の形態は、第 1 の実施の形態が対応するフィードフォワード方式と、第 2 の実施の形態が対応するフィードバック方式の系も併用することとした構成を採用するものである。

先に若干述べたが、フィードバック方式とフィードフォワード方式とでは、相互にトレードオフとなるような関係の特徴を持っている。

例えば、フィードフォワード方式では、ノイズを有効にキャンセル（減衰）できる周波

10

20

30

40

50

数帯域は広く、系の安定性も高いが、十分なノイズキャンセル量が得られにくいとされている。このために、例えばノイズ音源との位置関係などの状況によっては、系の伝達関数と合致しなくなり、例えば特定の周波数帯域にてノイズがキャンセルされない、あるいは増加してしまうような可能性のあることが指摘されている。この場合、実際には広い周波数帯域にわたってノイズキャンセルが有効にはたらいっているのにも関わらず、或る特定の周波数帯域においてのみノイズが目立ってしまうような現象が生じるということになり、聴感上は、ノイズキャンセル効果を感じにくくなる。

これに対して、フィードバック方式は、ノイズをキャンセルできる周波数帯域は狭いものの、十分なノイズキャンセル量が得られるという特徴を持っている。

このことからすると、フィードフォワード方式に対してフィードバック方式を組み合わせ10
てノイズキャンセリングシステムを構築すれば、相互の不利点を補い合うことで、広い周波数帯域全体にわたってノイズ音を有効にキャンセルすることが容易に可能となる。即ち、何れか一方の方式のみに基づく場合よりも良好なノイズキャンセル効果を期待できる。

【0107】

そして、図18に示される第3の実施の形態としての構成においては、まず、フィード20
フォワード方式の系に対応するものとして、図6と同様にして、マイクロフォン2F、アンプ3、
変調器4、スイッチSW1、デシメーションフィルタ5（デシメーションフィルタ5A、5B）、及びノイズキャンセル信号処理部6Aが示される。また、フィードバック方式の系に対応するものとして、図17と同様にして、マイクロフォン2B、アンプ3A、
変調器4A、スイッチSW11、デシメーションフィルタ5-1（デシメーションフィルタ5C、5D）、及びノイズキャンセル信号処理部6Bが示される。

【0108】

また、この場合のDSP60のノイズキャンセル信号処理部6は、フィードフォワード方式の系に対応するデシメーションフィルタ5Bからの信号と、フィードバック方式の系に対応するデシメーションフィルタ5Dからの信号とを入力して、ノイズキャンセル用オーディオ信号を生成して出力するものとして示されている。

実際において、この場合のノイズキャンセル信号処理部6においては、デシメーションフィルタ5Bからの信号を入力してフィードフォワード方式に対応するノイズキャンセル用オーディオ信号を生成するフィルタと、デシメーションフィルタ5Dからの信号を入力してフィードバック方式に対応するノイズキャンセル用オーディオ信号を生成するフィルタとを有するものとされる。そして、例えばノイズキャンセル信号処理部6のなかで、これらのフィルタにより生成されたノイズキャンセル用オーディオ信号を合成したうえで、インターポレーションフィルタ7に対して出力するような構成を採ることになる。

【0109】

そして、この場合の合成器12においては、ノイズキャンセル信号処理部6A、6B、及びインターポレーションフィルタ7からの各ノイズキャンセル用オーディオ信号と、インターポレーションフィルタ14からのデジタルオーディオソースの信号とを合成して後段の回路（ノイズシェイパ8）に出力するようにされる。

【0110】

このようにして、第3の実施の形態のノイズキャンセリングシステムは、図6に対応するフィードフォワード系としての第1、第2のノイズキャンセル信号処理系の構成と、図17に対応するフィードバック系としての第1、第2のノイズキャンセル信号処理系の構成とを組み合わせ構成される。この構成により、先にも述べたようにして、何れか一方の方式のみに基づく場合よりも良好なノイズキャンセル効果が得られることになるものである。

【0111】

図19は、第4の実施の形態としてのノイズキャンセリングシステムの構成例を示している。なお、この図に示されるノイズキャンセリングシステムは、フィードフォワード方式に対応したもので、構成部位としては、図6と同様となるものである。

図 6 に示した第 1 の実施の形態にあっては、デジタルブロック 800 は、1 つのチップとして製造されるものであるとして説明した。しかしながら、デジタルブロック 800 内の機能回路部において入出力される信号のサンプリング周波数に着目してみると、これは一律ではなく、いくつかの種類のあることがわかる。このようにして機能回路部間で対応するサンプリング周波数が相違する場合、現実に LSI を製造する場合の条件などを考慮した場合には、デジタルブロック 800 に備えられる機能回路部について、対応するサンプリング周波数に基づいてグループ分けし、これらのグループ分けされた機能回路部ごとにまとめてチップ化するようにして製造することのほうが効率的な場合もあると考えられる。

そこで、本実施の形態としては、デジタルブロック 800 を形成するチップとして、次のようにして構成することとする。

まず、図 19 に示されるデジタルブロック 800 において扱う信号のサンプリング周波数のうちでメインとなるものを考えてみた場合、1 つは第 1 のノイズキャンセル信号処理系に対応する DSP60 を主体とした 1 fs であり、もう 1 つは、第 2 のノイズキャンセル信号処理系に対応した 8 fs であるとみることができる。

【0112】

そこで、本実施の形態としては、図示するようにして、まず、1 fs に対応する DSP60 としての回路部位を少なくとも形成した 1 つのチップとして第 1 信号処理チップ 810 を製造するとともに、これとは別に、8 fs に対応する機能回路部として、デシメーションフィルタ 5 (5A、5B)、ノイズキャンセル信号処理部 6A、インターポレーションフィルタ 7、インターポレーションフィルタ 14、及び合成器 12 としての各回路部位を少なくとも形成した 1 つのチップとして第 2 信号処理チップ 820 を製造するようにされる。

【0113】

なお、図において第 1 信号処理チップ 810 と第 2 信号処理チップ 820 の何れにも含まれていない中のデジタルブロック 800 内の機能回路部については、適宜、第 1 信号処理チップ 810 と第 2 信号処理チップ 820 のうちの適当とされる側に含めることとする、あるいは、第 1 信号処理チップ 810、及び第 2 信号処理チップ 820 以外の他のチップも製造することとして、これらのチップに含めるようにしてもよい。

【0114】

なお、この図 19 に示される第 4 の実施の形態としての構成は、第 2 の実施の形態として図 17 に示したフィードバック方式に対応するノイズキャンセリングシステムのデジタルブロック 800 に対しても同様に適用可能である。

つまり、1 fs に対応する DSP60 としての回路部位を少なくとも形成した第 1 信号処理チップ 810 と、8 fs に対応する機能回路部として、デシメーションフィルタ 5 - 1 (5C、5D)、ノイズキャンセル信号処理部 6B、インターポレーションフィルタ 7、インターポレーションフィルタ 14、及び合成器 12 としての各回路部位を少なくとも形成した第 2 信号処理チップ 820 を製造するものである。

【0115】

さらに第 4 の実施の形態としての構成は、第 3 の実施の形態として図 18 に示したフィードフォワード方式とフィードバック方式とを併用したノイズキャンセリングシステムのデジタルブロック 800 についても適用できる。この構成を、第 5 の実施の形態として図 20 に示す。

図 20 には、1 fs に対応する DSP60 としての回路部位を少なくとも形成した第 1 信号処理チップ 810 と、8 fs に対応する機能回路部として、デシメーションフィルタ 5、5 - 1 (5A、5B、5C、5D)、ノイズキャンセル信号処理部 6A、6B、インターポレーションフィルタ 7、インターポレーションフィルタ 14、及び合成器 12 としての各回路部位を少なくとも形成した第 2 信号処理チップ 820 が示される。

【0116】

なお、これまでの実施の形態において述べてきた、LSI 600 内の機能回路部におい

10

20

30

40

50

て入出力される信号のサンプリング周波数、及び量子化ビット数は、あくまでも代表的なものの1つであり、ノイズキャンセリングシステムの系の形成に破綻を生じない範囲で、必要に応じて、各機能回路部が扱うべきサンプリング周波数、及び量子化ビット数については変更されてよいものである。

【0117】

また、これまでの実施の形態においては、第1のノイズキャンセル信号処理系と、第2のノイズキャンセル信号処理系との2系統が示されているデュアルパスとしての態様を示しているが、これを発展させて、例えば、第2のノイズキャンセル信号処理系をさらに複数系列設けるようにした構成も本願発明の下では考えられるものである。このような構成では、第2のノイズキャンセル信号処理系の複数系列ごとに、例えば異なるサンプリング周波数の信号を入力してノイズキャンセル用オーディオ信号を生成するようにして、各系の役割を分担させることが考えられる。なお、このようにして、第2のノイズキャンセル信号処理系を2系列以上設けた構成については「マルチパス」ともいうことにする。

10

ここで、上記のようにして第2のノイズキャンセル信号処理系を2系列以上設けるマルチパス構成とする場合において、このマルチパス構成の基となる信号処理系のモデル例を図22に示しておくこととする。

図22では、モデル例として、サンプリング周波数 = 64fsの信号をマルチパス化し、最終的に同じ64fsの形式により合成出力する構成を示している。

この図においては、まず、ダウンサンプリング回路91-1~91-6、信号処理ブロック92-0~92-6、アップサンプリング回路94-1~94-6、及び合成器93-0~93-5を備える。

20

ダウンサンプリング回路91-1~91-6は、それぞれ、入力信号のサンプリング周波数を1/2にダウンサンプリングして出力する。そして、これらダウンサンプリング回路91-1~91-6は、直列に接続されたうえで、初段のダウンサンプリング回路91-1に対してサンプリング周波数 = 64fsの入力信号を入力させることとしている。これによりダウンサンプリング回路91-1~91-6からは、それぞれ、入力信号のサンプリング周波数を、32fs、16fs、8fs、4fs、2fs、1fsに変換した信号が出力される。なお、サンプリング周波数が32fs以下の信号の量子化ビット数については、所定ビット数によるマルチビットとなるようにされる。

信号処理ブロック92-0~92-6は、入力信号について所定目的に応じた信号処理を実行するための部位とされ、例えば所定の信号特性が与えられたデジタルフィルタなどとされる。この信号処理ブロックが、マルチパス化されたときの各パスにおけるノイズキャンセル信号処理部6Aに相当することになる。

30

これらの信号処理ブロック92-0~92-6には、それぞれ、サンプリング周波数 = 64fsの入力信号、ダウンサンプリング回路91-1~91-6から出力される、サンプリング周波数 = 32fs、16fs、8fs、4fs、2fs、1fsの信号が入力される。信号処理ブロック92-0~92-6は、これらの信号をそれぞれ入力して、入力と同じサンプリング周波数（及び量子化ビット数）により出力する。

アップサンプリング回路94-1~94-6は、入力される信号についてサンプリング周波数を2倍にアップサンプリングして出力する。アップサンプリング回路94-1~94-5には、次に説明する合成器93-1~93-5からの32fs、16fs、8fs、4fs、2fsの信号が入力されるようになっている。アップサンプリング回路94-6については、信号処理ブロック92-6からの1fsの信号が入力されるようになっている。

40

合成器93-0~93-5は、それぞれ、信号処理フィルタ92-0~92-5から出力される64fs、32fs、16fs、8fs、4fs、2fsの信号を入力するとともに、アップサンプリング回路94-1~94-6から出力される64fs、32fs、16fs、8fs、4fs、2fsの信号を入力し、これらを合成するようにされる。合成器93-1~93-5の各出力は、アップサンプリング回路94-1から94-5に対して入力されるようになっている。合成器93-0の出力が、最終的な64fsによる出

50

力信号となる。

そして、実際に第2のノイズキャンセル信号処理系についてマルチパス化を行うのにあたっては、上記図22に示した構成を基にして、必要とされるサンプリング周波数による系が得られるようにして、必要なダウンサンプリング回路、アップサンプリング回路、合成器を構成したうえで、各系において、しかるべき信号処理が実行されるように信号処理ブロック（ノイズキャンセル信号処理部）を構成するようにされる。

【0118】

また、実施の形態としては、デシメーションフィルタ5B（5D）、及びインターポレーションフィルタ7におけるアンチエイジングフィルタ7bについては、最小位相型FIR、若しくはIIRフィルタを実装することで、位相回転をより有効に抑制できるとしているが、これらの機能回路部に用いるデジタルフィルタとしては、要求されるノイズキャンセル効果を満たす程度に遅延時間が小さく、例えば音質、安定性などの他の条件が一定以上の水準を満たすものでありさえすれば、上記最小位相推移型FIR、IIRフィルタ以外の構成も考えられるものである。

また、本願発明の下では、最小位相推移型FIR又はIIRフィルタを、デシメーションフィルタ5B（5D）、及びアンチエイジングフィルタ7bとについての少なくとも何れか一方のみに採用した構成とされてもよいものである。このような構成であっても、例えば上記のデシメーションフィルタ5B（5D）とアンチエイジングフィルタ7bとについて、ともに直線位相型を採用した場合と比較すれば、ノイズキャンセルのための信号処理系の遅延は短縮されることになり、従って相応の効果が期待される。

【0119】

また、本実施の形態としてのノイズキャンセリングシステムを実現する各部品を、どのようにして現実に装置に実装するのかであるが、この点については、実際に、本願発明に基づいたノイズキャンセリングシステムが適用される装置、システムの構成であるとか、用途などに応じて適宜任意に決定されてよい。

例えば、単体でノイズキャンセル機能を有するヘッドフォン装置を構成しようとするのであれば、ノイズキャンセリングシステムを形成するものとされるほぼ全ての部品（即ちLSI600）を、ヘッドフォン装置の筐体内に納めるようにして実装することが考えられる。あるいは、ヘッドフォン装置と外部のアダプタなどのような装置のセットによりノイズキャンセリングシステムを構成しようとするのであれば、LSI600を、アダプタ側に実装させるようにすることが考えられる。さらには、LSI600内の機能回路部を複数の部品に分割して、これらのうちの少なくとも1つをアダプタ側に実装するような構成も考えられる。

また、ヘッドフォン装置などではなく、オーディオコンテンツを再生してヘッドフォン端子に出力するように構成されたオーディオ再生装置であるとか、携帯電話機器、ネットワーク音声通信機器などに、本願発明に基づくノイズキャンセリングシステムを実装することとした場合にも、マイクロフォン、ドライバ以外の部品の少なくとも1つを、これらの機器側に実装することが考えられる。

【0120】

また、本願発明は、同じ機能目的に応じた所要のデジタル信号処理を、それぞれが異なるサンプリング周波数に対応する複数の信号処理系により行うように構成し、これにより得られる何らかの作用効果を期待するものである、ということがいえる。そして、この観点からすれば、本願発明としては、機能対応信号処理手段（手順）について、ノイズキャンセルのための機能目的に限定されることなく、他の機能目的に対応した信号処理を実行するようにして構成してもよいものである。

【図面の簡単な説明】

【0121】

【図1】フィードバック方式によるヘッドフォン装置のノイズキャンセリングシステムについてのモデル例を示す図である。

【図2】図1に示したノイズキャンセリングシステムについての特性を示すボード線図で

ある。

【図 3】フィードフォワード方式によるヘッドフォン装置のノイズキャンセリングシステムについてのモデル例を示す図である。

【図 4】デジタル方式によるヘッドフォン装置のノイズキャンセリングシステムの基本的な構成例を示すブロック図である。

【図 5】本実施の形態としてのノイズキャンセリングシステムが採るデュアルパスの構成を、シングルパスの構成と比較して示す図である。

【図 6】本願発明における第 1 の実施の形態としてのノイズキャンセリングシステムの構成例を示すブロック図である。

【図 7】本実施の形態における第 1 の機能態様例として、第 1 のノイズキャンセル信号処理系のノイズキャンセル信号処理部と、第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部とについての周波数帯域設定例を示す図である。

10

【図 8】本実施の形態における第 2 の機能態様例として、第 1 のノイズキャンセル信号処理系のノイズキャンセル信号処理部と、第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部とについての周波数帯域設定例を示す図である。

【図 9】第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部についての、IIR フィルタにより構成する場合の接続態様例を示す図である。

【図 10】第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部についての、IIR フィルタにより構成する場合の接続態様例を示す図である。

【図 11】第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部についての、IIR フィルタにより構成する場合の接続態様例を示す図である。

20

【図 12】第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部についての、IIR フィルタにより構成する場合の接続態様例を示す図である。

【図 13】第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部についての、IIR フィルタにより構成する場合の接続態様例を示す図である。

【図 14】第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部についての、IIR フィルタにより構成する場合の接続態様例を示す図である。

【図 15】第 2 のノイズキャンセル信号処理系のノイズキャンセル信号処理部についての、IIR フィルタにより構成する場合の接続態様例を示す図である。

【図 16】図 9 に示した接続態様における各 IIR フィルタについての特性設定例を示す図である。

30

【図 17】本願発明における第 2 の実施の形態としてのノイズキャンセリングシステムの構成例を示すブロック図である。

【図 18】本願発明における第 3 の実施の形態としてのノイズキャンセリングシステムの構成例を示すブロック図である。

【図 19】本願発明における第 4 の実施の形態としてのノイズキャンセリングシステムの構成例を示すブロック図である。

【図 20】本願発明における第 5 の実施の形態としてのノイズキャンセリングシステムの構成例を示すブロック図である。

【図 21】図 4 に基づくシングルパス構成によるノイズキャンセリングシステムと、図 6 に基づくデュアルパス構成によるノイズキャンセリングシステムとについての各特性を示すボード線図である。

40

【図 22】マルチパス構成の基となる信号処理系のモデル例を示すブロック図である。

【符号の説明】

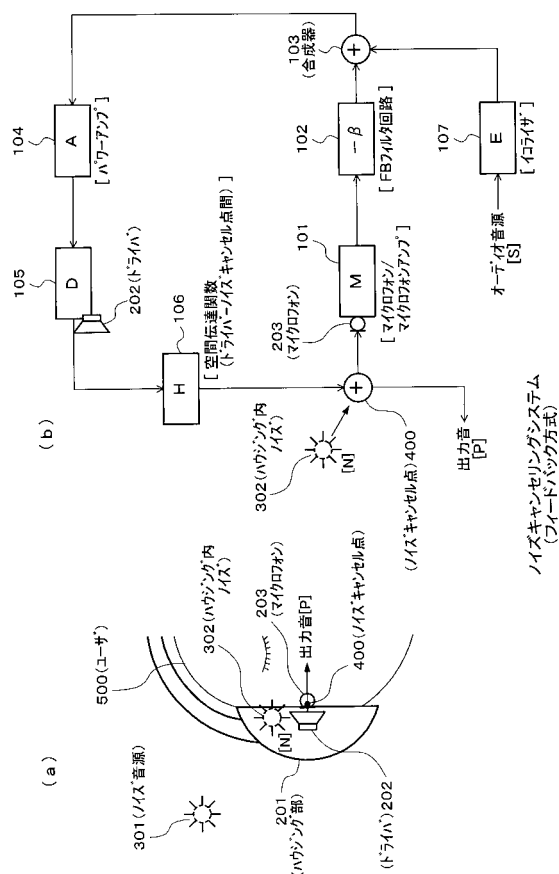
【0122】

1 a ドライバ、1 c ヘッドフォンユニット、2 F・2 B マイクロフォン、3・3 A アンプ、4・4 A 変調器、デシメーションフィルタ 5・5 - 1 (5 A・5 B・5 C・5 D)、ノイズキャンセル信号処理部 6・6 A・6 B、7・1 4 インターポレーションフィルタ、7 a オーバーサンプリング回路、7 b アンチエイジングフィルタ、8 ノイズシェイパ、9 PWM 回路、10 パワードライブ回路、11 フィルタ、1

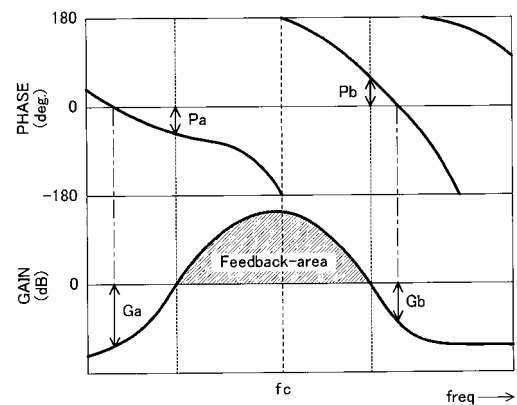
50

2 合成器、13 PCMインターフェイス、15 RAM、16 フラッシュメモリ、
65-1~65-5 IIRフィルタ(二次)、60 DSP、61 イコライザ、62
音響解析処理部、SW1・SW11 スイッチ、600 LSI、700 アナログブ
ロック、800 デジタルブロック、810 第1信号処理チップ、820 第2信号処
理チップ

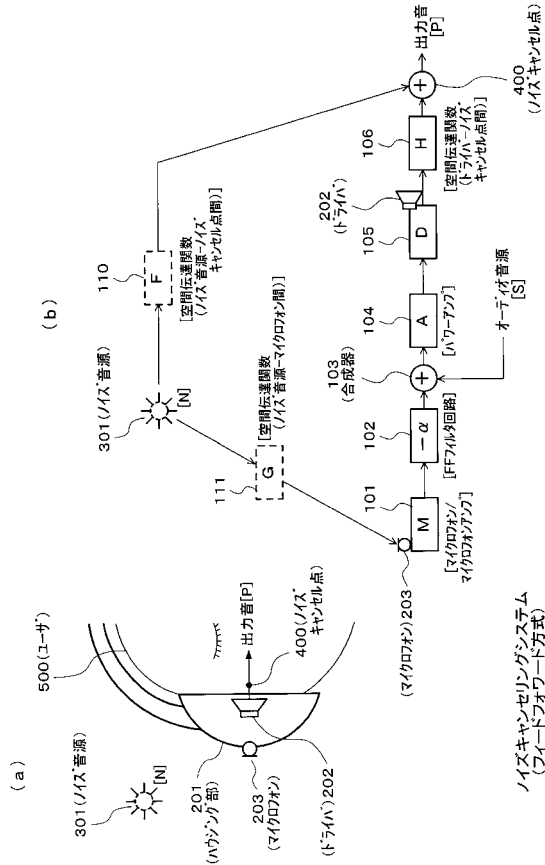
【圖 1】



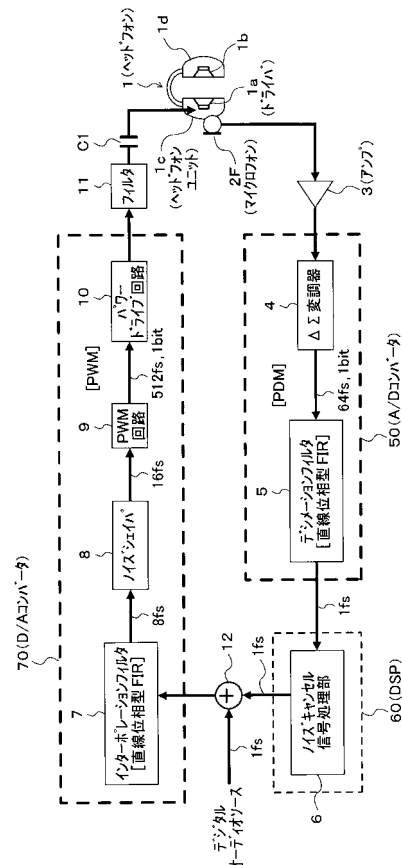
【圖 2】



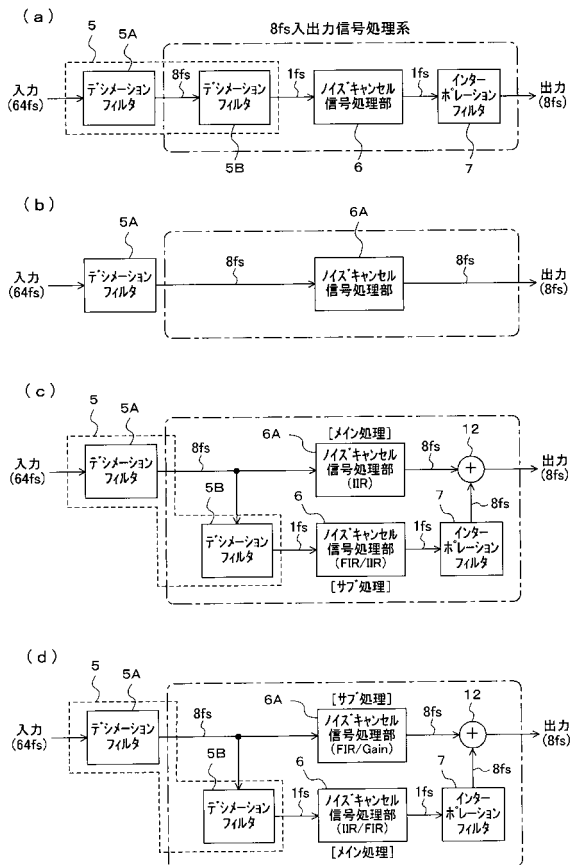
【図 3】



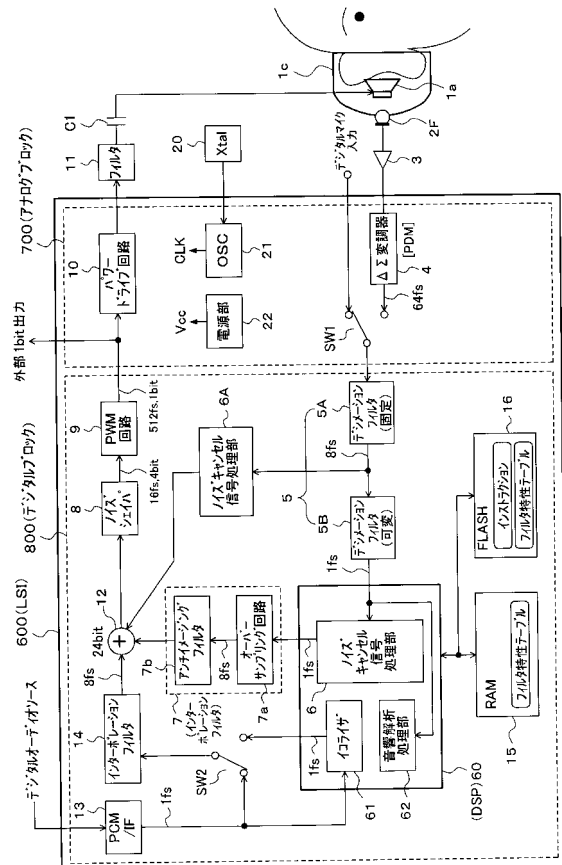
【図 4】



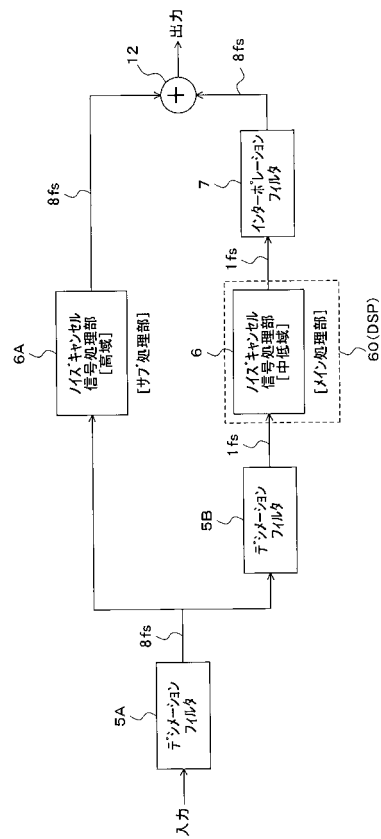
【図 5】



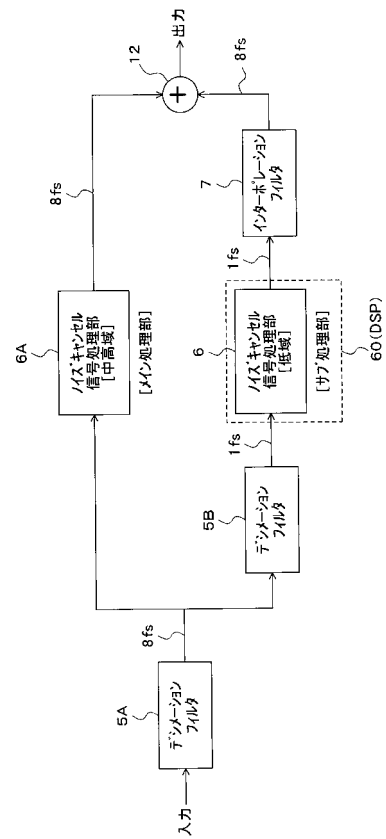
【図 6】



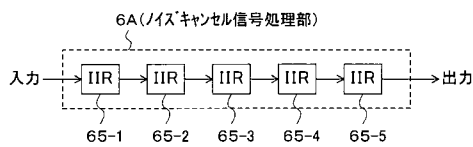
【図 7】



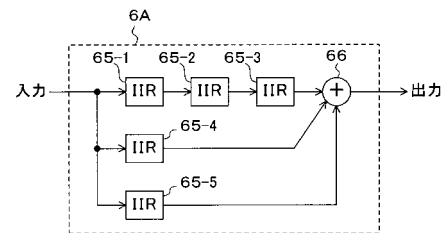
【図 8】



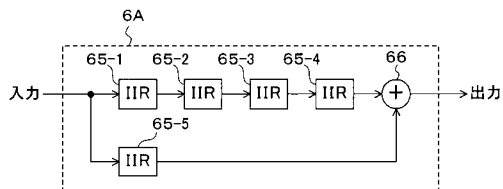
【図 9】



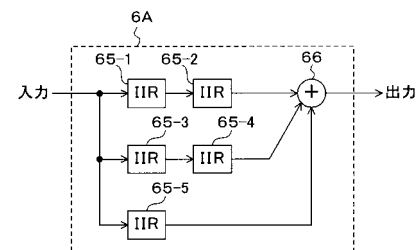
【図 12】



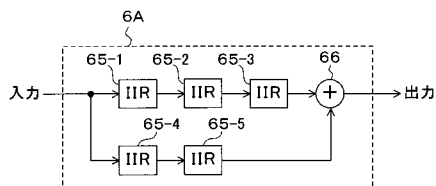
【図 10】



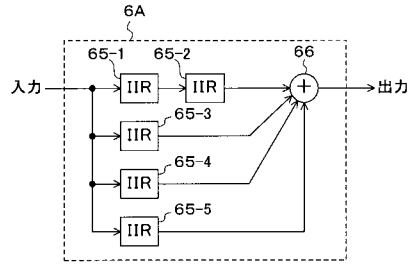
【図 13】



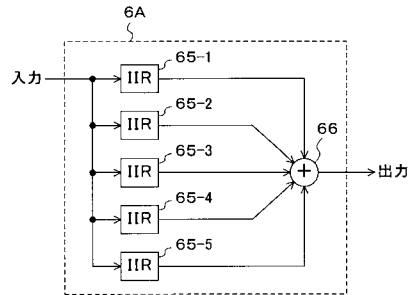
【図 11】



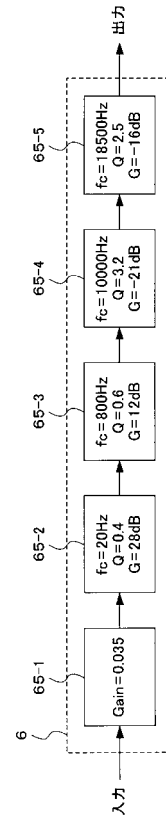
【 図 1 4 】



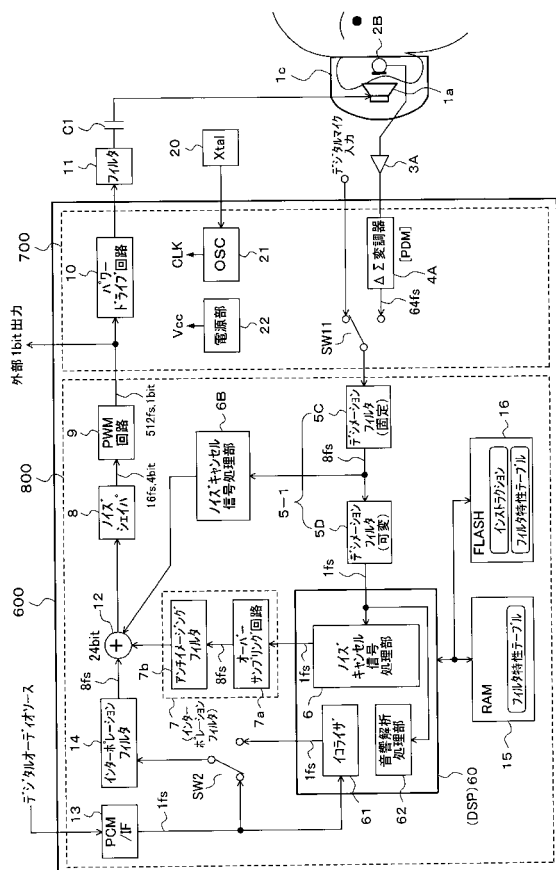
【 図 1 5 】



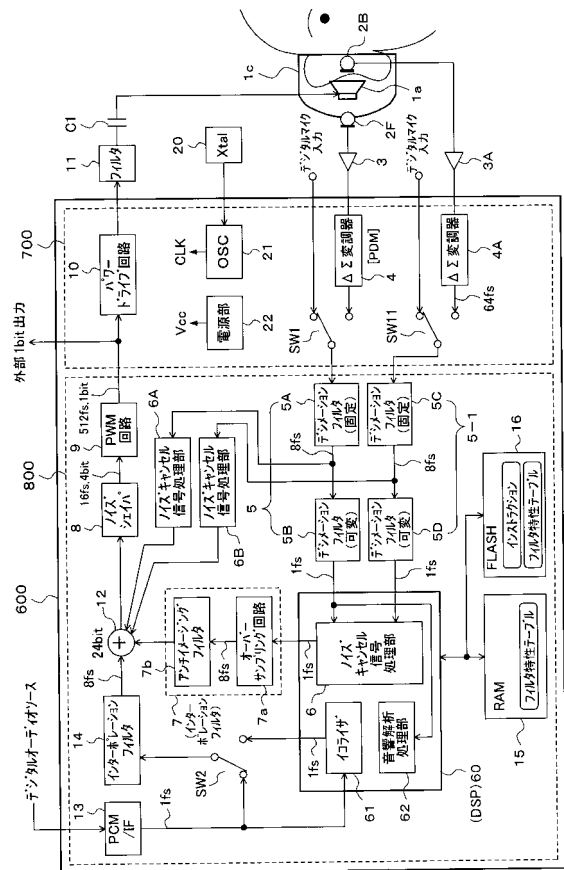
【 図 1 6 】



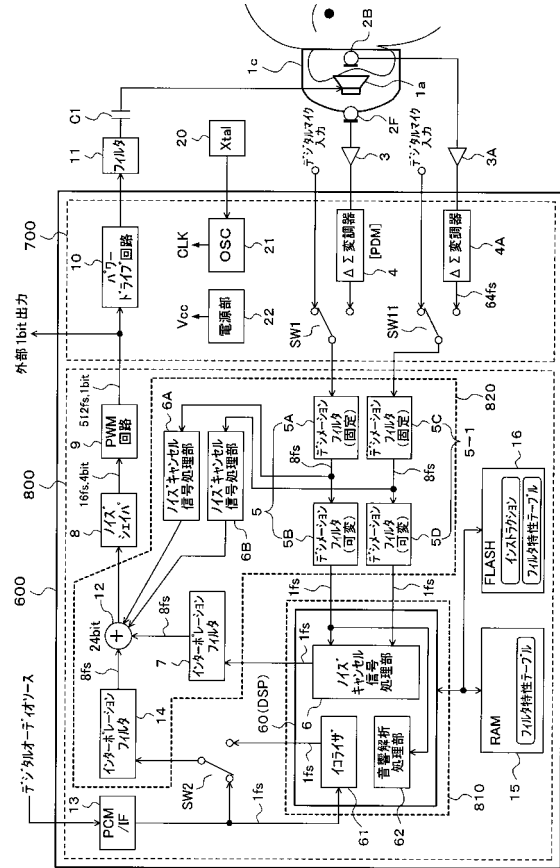
【 図 1 7 】



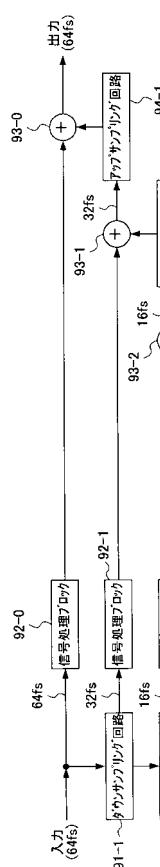
【 図 1 8 】



【 図 2 0 】



【 図 2 2 】



フロントページの続き

(72)発明者 大栗 一敦
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 渡邊 正宏

(56)参考文献 特開平05-011783(JP,A)
特開平11-330981(JP,A)
特開2000-059876(JP,A)
特開2003-108151(JP,A)
国際公開第2005/112849(WO,A2)

(58)調査した分野(Int.Cl., DB名)

G10K	11/00 - 13/00
G10L	13/00 - 13/08
G10L	19/00 - 19/26
G10L	21/00 - 21/18
G10L	25/00 - 25/93
H03M	7/32
H04R	1/10
H04R	3/00 - 3/14