(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0024497
(43) 공개일자 2009년03월09일

(51) Int. Cl.
G09G 3/28 (2006.01) *H01J 17/49* (2006.01)
G09G 3/20 (2006.01)
(21) 출원번호 10-2007-0089551
(22) 출원일자 2007년09월04일
심사청구일자 없음

(71) 출원인
엘지전자 주식회사
서울특별시 영등포구 여의도동 20번지
(72) 발명자
이도형
서울 서초구 우면동 16번지 LG전자 전자기술원
유지승
서울 서초구 우면동 16번지 LG전자 전자기술원
(74) 대리인
특허법인로얄

전체 청구항 수 : 총 14 항

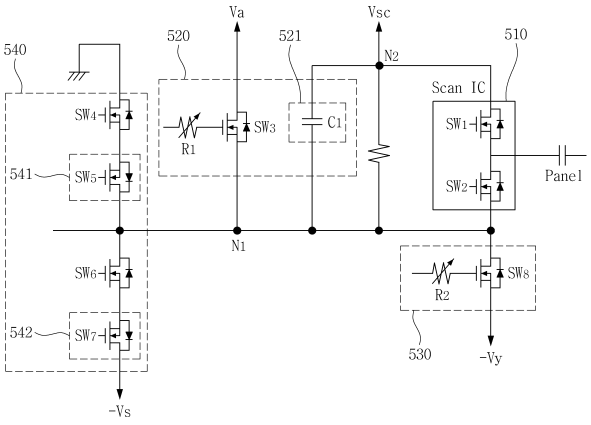
(54) 플라즈마 디스플레이 장치 및 그의 구동방법

(57) 요 약

본 발명은 플라즈마 디스플레이 장치 및 그의 구동방법에 관한 것이다.

본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치는 스캔 전극을 포함하는 플라즈마 디스플레이 패널, 스캔 전극에 리셋 기간 동안 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받아 리셋 상승 램프 신호를 공급하고, 스캔 전극에 서스테인 기간 동안 부극성 서스테인 전압과 그라운드 레벨 전압을 스윙하는 서스테인 신호를 공급하는 구동부를 포함한다.

대 표 도 - 도6



특허청구의 범위

청구항 1

스캔 전극을 포함하는 플라즈마 디스플레이 패널;

상기 스캔 전극에 리셋 기간 동안 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받아 리셋 상승 램프 신호를 공급하고,

상기 스캔 전극에 서스테인 기간 동안 부극성 서스테인 전압과 그라운드 레벨 전압을 스윙하는 서스테인 신호를 공급하는 구동부;

를 포함하는 플라즈마 디스플레이 장치.

청구항 2

제1 항에 있어서,

상기 구동부는

상기 스캔 전극에 상기 스캔 바이어스 전압원으로부터 상기 스캔 바이어스 전압을 공급받고, 상기 데이터 전압원으로부터 상기 데이터 전압을 공급받아 상기 리셋 상승 램프 신호를 공급하는 리셋 상승부;

상기 스캔 전극에 스캔 쓰기 전압원으로부터 스캔 쓰기 전압을 공급받아 리셋 하강 램프 신호를 공급하는 리셋 하강부;

상기 스캔 전극에 서스테인 전압원으로부터 부극성 서스테인 전압을 공급받고, 그라운드 레벨 전압원으로부터 그라운드 레벨 전압을 공급받아 서스테인 신호를 공급하는 네가티브 서스테인 전압부; 및

상기 리셋 상승 램프 신호, 상기 리셋 하강 램프 신호, 상기 서스테인 신호 등을 조절하여 상기 스캔 전극에 공급하는 스캔 전압부;

를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 3

제2 항에 있어서,

상기 리셋 상승부는 상기 스캔 바이어스 전압을 저장하는 저장부와 상기 데이터 전압을 조절하는 리셋 상승 스위치를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 4

제2 항에 있어서,

상기 리셋 하강부는 상기 스캔 쓰기 전압을 조절하는 리셋 하강 스위치를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 5

제2 항에 있어서,

상기 네가티브 서스테인 전압부는

상기 그라운드 레벨 전압을 공급하거나 차단하는 서스테인 다운 스위치;

상기 데이터 전압이 상기 그라운드 레벨 전압원으로 공급되는 것을 방지하는 서스테인 다운 블록 스위치;

상기 부극성 서스테인 전압을 공급하거나 차단하는 서스테인 업 스위치; 및

상기 스캔 쓰기 전압이 상기 서스테인 전압원으로 공급되는 것을 방지하는 서스테인 업 블록 스위치;

를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 6

제2 항에 있어서,

상기 스캔 전압부는 상기 리셋 상승 램프 신호를 상기 스캔 전극에 공급하거나 차단하는 스캔 업 스위치와 상기 리셋 하강 램프 신호, 상기 서스테인 신호 등을 상기 스캔 전극에 공급하거나 차단하는 스캔 다운 스위치를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 7

제3 항에 있어서,

상기 저장부의 일단은 상기 스캔 바이어스 전압원과 전기적으로 연결되고, 타단은 상기 리셋 상승 스위치의 일단과 전기적으로 연결되고,

상기 리셋 상승 스위치의 일단은 상기 데이터 전압원과 전기적으로 연결되는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 8

제5 항에 있어서,

상기 서스테인 다운 스위치의 일단은 상기 그라운드 레벨 전압원과 전기적으로 연결되고, 타단은 상기 서스테인 다운 블록 스위치의 일단과 전기적으로 연결되고,

상기 서스테인 다운 블록 스위치의 타단은 상기 서스테인 업 스위치의 일단과 전기적으로 연결되고,

상기 서스테인 업 스위치의 타단은 상기 서스테인 업 블록 스위치의 일단과 전기적으로 연결되고,

상기 서스테인 업 블록 스위치의 타단은 상기 서스테인 전압원과 전기적으로 연결되는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 9

제7 항 또는 제8 항에 있어서,

상기 서스테인 다운 블록 스위치의 타단, 상기 서스테인 업 스위치의 일단, 상기 리셋 상승 스위치의 타단 및 상기 저장부의 타단은 전기적으로 공통 연결되는 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 10

제1 항에 있어서,

상기 리셋 상승 램프 신호의 최고 전압은 상기 스캔 바이어스 전압과 상기 데이터 전압을 합한 전압과 실질적으로 동일한 것을 특징으로 하는 플라즈마 디스플레이 장치.

청구항 11

스캔 전극을 포함하는 플라즈마 디스플레이 장치의 구동 방법에 있어서,

상기 스캔 전극에 리셋 기간 동안 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받아 리셋 상승 램프 신호를 공급하는 단계;

상기 스캔 전극에 상기 리셋 기간에 스캔 쓰기 전압원으로부터 스캔 쓰기 전압을 공급받아 리셋 하강 램프 신호를 공급하는 단계; 및

상기 스캔 전극에 서스테인 기간에 부극성 서스테인 전압과 그라운드 레벨 전압을 스윙하는 서스테인 신호를 공급하는 단계;

를 포함하는 플라즈마 디스플레이 장치의 구동 방법.

청구항 12

제11 항에 있어서,

상기 리셋 상승 램프 신호가 상기 스캔 전극에 공급될 때, 상기 데이터 전압이 그라운드 레벨 전압원으로 공급

되는 것을 방지하는 단계를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 장치의 구동 방법.

청구항 13

제11 항에 있어서,

상기 리셋 하강 램프 신호가 상기 스캔 전극에 공급될 때, 상기 스캔 쓰기 전압이 상기 서스테인 전압원으로 공급되는 것을 방지하는 단계를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 장치의 구동 방법.

청구항 14

제11 항에 있어서,

상기 리셋 상승 램프 신호의 최고 전압은 상기 스캔 바이어스 전압과 상기 데이터 전압을 합한 전압과 실질적으로 동일한 전압인 것을 특징으로 하는 플라즈마 디스플레이 장치의 구동방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<14> 본 발명은 플라즈마 디스플레이 장치 및 그의 구동방법에 관한 것이다.

<15> 일반적으로 플라즈마 디스플레이 패널은 전면 패널과 후면 패널 사이에 형성된 격벽이 하나의 단위 방전 셀을 이루는 것으로, 각 셀 내에는 네온(Ne), 헬륨(He) 또는 네온 및 헬륨의 혼합기체(Ne+He)와 같은 주 방전 기체와 소량의 크세논을 함유하는 불활성 가스가 충진되어 있다. 전술한 단위 방전 셀은 복수 개가 모여 하나의 화소(Pixel)를 이룬다. 예컨대, 적색(Red, R) 셀, 녹색(Green, G) 셀, 청색(Blue, B) 셀이 모여 하나의 픽셀을 이루는 것이다. 이러한 단위 방전 셀에 고주파 전압이 인가되어 방전이 될 때, 불활성 가스는 진공자외선(Vacuum Ultra Violet rays)을 발생하고 격벽 사이에 형성된 형광체를 발광시켜 화상이 구현된다. 이와 같은 플라즈마 디스플레이 패널은 얇고 가벼운 구성이 가능하므로 차세대 표시장치로서 각광받고 있다.

<16> 이러한 플라즈마 디스플레이 패널에는 복수의 전극들, 예컨대 스캔 전극(Y), 서스테인 전극(Z), 어드레스 전극(X)과 상기 전극들을 구동시키기 위한 구동부 등이 부착되어 플라즈마 디스플레이 장치를 이룬다.

<17> 도 1은 종래의 플라즈마 디스플레이 장치를 구동하기 위한 네가티브 서스테인 구동 방식 중 리셋 신호가 인가할 때를 나타낸 것이다.

<18> 도 1을 살펴보면, 종래의 플라즈마 디스플레이 장치를 구동하기 위한 네가티브 서스테인 구동에서는 서스테인 전압을 부극성의 전압으로 스캔 전극 또는 서스테인 전극에 인가한다. 이러한 네가티브 서스테인 구동은 부극성의 전압을 스캔 전극 또는 서스테인 전극에 인가하기 때문에 정극성의 리셋 전압을 인가하는데 있어서 한계가 발생하였다.

<19> 또한, 구동 마진을 위하여 리셋 신호의 램프 업(Ramp up) 전압을 증가시키려면 별도의 외부 전원을 이용할 수 있는데, 이러한 방법은 추가적인 DC-DC 컨버터(Converter) 회로를 갖추어야 가능하기 때문에 제조 단가가 상승하는 문제점이 발생한다.

발명이 이루고자 하는 기술적 과제

<20> 이와 같은 문제점을 해결하기 위해 본 발명은 추가적인 회로 없이 네가티브 서스테인 구동 방식에서 리셋 신호의 램프 업 전압을 증가할 수 있는 플라즈마 디스플레이 장치 및 그의 구동방법을 제공하는데 그 목적이 있다.

<21> 또한, 이와 같은 문제점을 해결하기 위해 본 발명은 추가적인 회로 없이 네가티브 서스테인 구동 방식에서 방전 마진을 향상시킬 수 있는 리셋 신호를 형성할 수 있는 플라즈마 디스플레이 장치 및 그의 구동방법을 제공하는데 그 목적이 있다.

<22> 본 발명의 기술적 과제는 이상에서 언급한 것에 제한되지 않으며, 본 발명이 이루고자 하는 또 다른 기술적 과제들은 이하 발명의 구성에서 나타나는 효과에 의해 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

<23> 상기한 목적을 달성하기 위한 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치는 스캔 전극을 포함하는 플라즈마 디스플레이 패널, 스캔 전극에 리셋 기간 동안 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받아 리셋 상승 램프 신호를 공급하고, 스캔 전극에 서스테인 기간 동안 부극성 서스테인 전압과 그라운드 레벨 전압을 스윙하는 서스테인 신호를 공급하는 구동부를 포함한다.

<24> 또한, 구동부는 스캔 전극에 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받아 리셋 상승 램프 신호를 공급하는 리셋 상승부, 스캔 전극에 스캔 쓰기 전압원으로부터 스캔 쓰기 전압을 공급받아 리셋 하강 램프 신호를 공급하는 리셋 하강부, 스캔 전극에 서스테인 전압원으로부터 부극성 서스테인 전압을 공급받고, 그라운드 레벨 전압원으로부터 그라운드 레벨 전압을 공급받아 서스테인 신호를 공급하는 네가티브 서스테인 전압부 및 리셋 상승 램프 신호, 리셋 하강 램프 신호, 서스테인 신호 등을 조절하여 스캔 전극에 공급하는 스캔 전압부를 포함할 수 있다.

<25> 또한, 리셋 상승부는 스캔 바이어스 전압을 저장하는 저장부와 데이터 전압을 조절하는 리셋 상승 스위치를 포함할 수 있다.

<26> 또한, 리셋 하강부는 스캔 쓰기 전압을 조절하는 리셋 하강 스위치를 포함할 수 있다.

<27> 또한, 네가티브 서스테인 전압부는 그라운드 레벨 전압을 공급하거나 차단하는 서스테인 다운 스위치, 데이터 전압이 그라운드 레벨 전압원으로 공급되는 것을 방지하는 서스테인 다운 블록 스위치, 부극성 서스테인 전압을 공급하거나 차단하는 서스테인 업 스위치 및 스캔 쓰기 전압이 서스테인 전압원으로 공급되는 것을 방지하는 서스테인 업 블록 스위치를 포함할 수 있다.

<28> 또한, 스캔 전압부는 리셋 상승 램프 신호를 스캔 전극에 공급하거나 차단하는 스캔 업 스위치와 리셋 하강 램프 신호, 서스테인 신호 등을 스캔 전극에 공급하거나 차단하는 스캔 다운 스위치를 포함할 수 있다.

<29> 또한, 저장부의 일단은 스캔 바이어스 전압원과 전기적으로 연결되고, 타단은 리셋 상승 스위치의 타단과 전기적으로 연결되고, 리셋 상승 스위치의 일단은 데이터 전압원과 전기적으로 연결되는 것을 포함할 수 있다.

<30> 또한, 서스테인 다운 스위치의 일단은 그라운드 레벨 전압원과 전기적으로 연결되고, 타단은 서스테인 다운 블록 스위치의 일단과 전기적으로 연결되고, 서스테인 다운 블록 스위치의 타단은 서스테인 업 스위치의 일단과 전기적으로 연결되고, 서스테인 업 스위치의 타단은 서스테인 업 블록 스위치의 일단과 전기적으로 연결되고, 서스테인 업 블록 스위치의 타단은 서스테인 전압원과 전기적으로 연결되는 것을 포함할 수 있다.

<31> 또한, 서스테인 다운 블록 스위치의 타단, 서스테인 업 스위치의 일단, 리셋 상승 스위치의 타단 및 저장부의 타단은 전기적으로 공통 연결되는 것을 포함할 수 있다.

<32> 또한, 리셋 상승 램프 신호의 최고 전압은 스캔 바이어스 전압과 데이터 전압을 합한 전압과 실질적으로 동일한 것을 포함할 수 있다.

<33> 상기한 목적을 달성하기 위한 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치의 구동 방법에 있어서, 스캔 전극에 리셋 기간 동안 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받아 리셋 상승 램프 신호를 공급하는 단계, 스캔 전극에 리셋 기간에 스캔 쓰기 전압원으로부터 스캔 쓰기 전압을 공급받아 리셋 하강 램프 신호를 공급하는 단계 및 스캔 전극에 서스테인 기간에 부극성 서스테인 전압과 그라운드 레벨 전압을 스윙하는 서스테인 신호를 공급하는 단계를 포함한다.

<34> 또한, 리셋 상승 램프 신호가 스캔 전극에 공급될 때, 데이터 전압이 그라운드 레벨 전압원으로 공급되는 것을 방지하는 단계를 포함할 수 있다.

<35> 또한, 리셋 하강 램프 신호가 스캔 전극에 공급될 때, 스캔 쓰기 전압이 서스테인 전압원으로 공급되는 것을 방지하는 단계를 포함할 수 있다.

<36> 기타 실시 예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술 되어 있는 실시 예들을 참조하면 명확해질 것이다.

<37> 도 2는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치를 나타낸 것이다.

<38> 도 2를 살펴보면, 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치는 전극을 포함하는 플라즈마 디스플레이 패널(100)과 스캔 구동부(200), 서스테인 구동부(300) 및 데이터 구동부(400)를 포함한다.

<39> 플라즈마 디스플레이 패널(100)은 전면 패널(미도시)과 후면 패널(미도시)이 일정한 간격을 두고 합착되고, 스캔 전극(Y1 내지 Yn), 서스테인 전극(Z1 내지 Zn) 및 어드레스 전극(X1 내지 Xm)을 포함한다.

<40> 스캔 구동부(200)는 방전 셀 내에 벽 전하(Wall Charge)가 균일하게 형성되도록 리셋 신호를 스캔 전극(Y1 내지 Yn)에 공급한다. 이때, 스캔 전극에 공급되는 리셋 상승 램프 신호는 리셋 기간 동안 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받는 것이다. 스캔 구동부(200)는 어드레스 기간에 방전이 일어날 방전 셀을 선택하기 위한 스캔 신호를, 그리고 서스테인 기간에 선택된 방전 셀에서 서스테인 방전을 발생시킬 서스테인 신호를 스캔 전극(Y1 내지 Yn)에 공급한다. 이때, 스캔 전극에 공급되는 서스테인 신호는 부극성 서스테인 전압과 그라운드 레벨 전압을 스윙하는 것이다.

<41> 서스테인 구동부(300)는 셋 다운 기간과 어드레스 기간 동안 서스테인 바이어스 신호를 서스테인 전극(Z1 내지 Zn)들에 공급하고, 서스테인 기간 동안 서스테인 신호를 서스테인 전극(Z1 내지 Zn)에 공급한다.

<42> 데이터 구동부(400)에서는 도시하지 않은 역감마 보정회로, 오차확산회로 등에 의해 역감마 보정 및 오차확산된 후, 서브필드 맵핑 회로에 의해 각 서브필드에 맵핑된 데이터가 공급된다.

<43> 또한, 데이터 구동부(400)는 타이밍 컨트롤러(미도시)로부터의 데이터 타이밍 제어신호에 응답하여 스캔 전극(Y1 내지 Yn)과 대응되게 어드레스 기간 동안 데이터 펄스를 어드레스 전극(X1 내지 Xm)에 공급한다. 이때, 데이터 구동부(400)는 어드레스 기간 동안 제1 전압 공급부(미도시)로 제1 전압을 공급받고 제2 전압 공급부(미도시)로부터 제2 전압을 공급받아 데이터 펄스를 공급하는 것이다.

<44> 또한, 데이터 구동부(400)는 어드레스 기간 동안 공급되는 데이터 펄스의 전압을 서브 필드마다 달리하여 어드레스 전극(X1 내지 Xm)에 공급할 수 있다.

<45> 이러한 플라즈마 디스플레이 장치에 포함되는 플라즈마 디스플레이 패널의 구조를 살펴보면 다음과 같다.

<46> 도 3은 본 발명의 일실시 예에 따른 플라즈마 디스플레이 패널의 구조를 설명하기 위한 것이다.

<47> 도 3을 살펴보면, 본 발명의 일실시 예에 따른 플라즈마 디스플레이 패널은 스캔 전극(112)과 서스테인 전극(113)이 형성되는 전면 기판(111)을 포함하는 전면 패널(110)과, 전술한 스캔 전극(112) 및 서스테인 전극(113)과 교차하는 어드레스 전극(123)이 형성되는 후면 기판(121)을 포함하는 후면 패널(120)이 일정간격을 두고 합착하여 형성된다.

<48> 여기서, 전면 기판(111) 상에 형성되는 스캔 전극(112)과 서스테인 전극(113)은 서로 나란하게 형성되어 방전 셀(Cell)에서 방전을 발생시키고 아울러 방전 셀의 방전을 유지한다.

<49> 이러한 전면기판(111)상에 형성된 스캔 전극(112)과 서스테인 전극(113)은 방전 셀 내에서 발생한 광을 외부로 방출시키며 아울러 구동효율을 확보하기 위해 광 투과율 및 전기 전도도를 고려할 필요가 있다. 따라서, 스캔 전극(112)과 서스테인 전극(113) 각각은 은(Ag)과 같은 금속 재질의 버스 전극(112b, 113b)과 투명한 인듐 틴 옥사이드(Indium Tin Oxide : ITO) 재질의 투명 전극(112a, 113a)을 포함한다.

<50> 이러한 스캔 전극(112)과 서스테인 전극(113)이 형성된 전면 기판(111)의 상부에는 스캔 전극(112)과 서스테인 전극(113)을 덮도록 상부 유전체 층(114)이 형성될 수 있다.

<51> 상부 유전체 층(114)은 스캔 전극(112) 및 서스테인 전극(113)의 방전 전류를 제한하며 스캔 전극(112)과 서스테인 전극(113) 간을 절연시킨다.

<52> 상부 유전체 층(114) 상면에는 방전 조건을 용이하게 하기 위한 보호 층(115)이 형성될 수 있다. 이러한 보호층(115)은 이차전자 방출 계수가 높은 재료, 예를 들어 산화마그네슘(MgO)으로 이루어질 수 있다.

<53> 한편, 후면 기판(121) 상에 형성되는 어드레스 전극(123)은 방전 셀에 데이터(Data) 펄스를 공급하는 전극이다.

<54> 어드레스 전극(123)이 형성된 후면 기판(121)의 상부에는 어드레스 전극(123)을 덮도록 하부 유전체 층(125)이 형성될 수 있다.

<55> 하부 유전체 층(125)의 상부에는 방전 공간 즉, 방전 셀을 구획하기 위한 격벽(122)이 형성된다. 격벽(122)에 의해 구획된 방전 셀 내에는 어드레스 방전 시 화상표시를 위한 가시 광을 방출하는 형광체 층(124)이

형성된다. 예를 들면, 적색(Red : R), 녹색(Green : G), 청색(Blue : B) 형광체 층이 형성될 수 있다.

<56> 이상에서 설명한 본 발명의 일실시 예에 따른 플라즈마 디스플레이 패널은 스캔 전극(112), 서스테인 전극(113), 어드레스 전극(123)에 구동 펄스가 공급되면, 격벽(122)에 의해 구획된 방전 셀 내에서 방전이 발생하여 영상을 구현한다.

<57> 이상의 도 3에서는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 패널만을 도시하고 설명한 것이며, 이에 한정되는 것은 아니다.

<58> 플라즈마 디스플레이 패널을 포함하는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치의 동작에 대해 첨부된 도 4 내지 도 5를 결부하여 살펴보면 다음과 같다.

<59> 도 4는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치의 구동 방법에서 영상의 계조를 구현하기 위한 프레임을 설명하기 위한 것이다.

<60> 또한, 도 5는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치의 구동 방법의 동작을 설명하기 위한 것이다.

<61> 먼저, 도 4를 살펴보면 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치에서 영상의 계조(Gray Level)를 구현하기 위한 프레임은 발광횟수가 다른 여러 서브필드로 나누어진다.

<62> 또한, 도시하지는 않았지만 각 서브필드는 다시 모든 방전 셀을 초기화시키기 위한 리셋 기간(Reset Period), 방전될 방전 셀을 선택하기 위한 어드레스 기간(Address Period) 및 방전횟수에 따라 계조를 구현하는 서스테인 기간(Sustain Period)으로 나누어질 수 있다.

<63> 예를 들어, 256 계조로 영상을 표시하고자 하는 경우에 1/60 초에 해당하는 프레임기간(16.67ms)은 예컨대, 도 3과 같이 8개의 서브필드들(SF1 내지 SF8)로 나누어지고, 8개의 서브 필드들(SF1 내지 SF8) 각각은 리셋 기간, 어드레스 기간 및 서스테인 기간으로 다시 나누어진다.

<64> 한편, 서스테인 기간에 공급되는 서스테인 펄스의 개수를 조절하여 해당 서브필드의 계조 가중치를 설정할 수 있다. 즉, 서스테인 기간을 이용하여 각각의 서브필드에 소정의 계조 가중치를 부여할 수 있다. 예를 들면, 제 1 서브필드의 계조 가중치를 2^0으로 설정하고, 제 2 서브필드의 계조 가중치를 2^1로 설정하는 방법으로 각 서브필드의 계조 가중치가 2^n(단, n = 0, 1, 2, 3, 4, 5, 6, 7)의 비율로 증가되도록 각 서브필드의 계조 가중치를 결정할 수 있다. 이와 같이 각 서브필드에서 계조 가중치에 따라 각 서브필드의 서스테인 기간에서 공급되는 서스테인 펄스의 개수를 조절함으로써, 다양한 영상의 계조를 구현하게 된다.

<65> 이러한 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치는 1초의 영상을 표시하기 위해 복수의 프레임을 사용한다. 예를 들면, 1초의 영상을 표시하기 위해 60개의 프레임을 사용하는 것이다.

<66> 도 4에서는 하나의 프레임이 8개의 서브필드로 이루어진 경우만으로 도시하고 설명하였지만, 이와는 다르게 하나의 프레임을 이루는 서브필드의 개수는 다양하게 변경될 수 있다. 예를 들면, 제 1 서브필드부터 제 12 서브필드까지의 12개의 서브필드로 하나의 프레임을 구성할 수도 있고, 10개의 서브필드로 하나의 프레임을 구성할 수도 있는 것이다.

<67> 이러한, 프레임으로 영상의 계조를 구현하는 플라즈마 디스플레이 장치가 구현하는 영상의 화질은 프레임에 포함되는 서브필드의 개수에 따라 결정될 수 있다.

<68> 즉, 프레임에 포함되는 서브필드가 12개인 경우는 2^{12} 가지의 영상의 계조를 표현할 수 있고, 프레임에 포함되는 서브필드가 10개인 경우는 2^{10} 가지의 영상의 계조를 구현할 수 있게 되는 것이다.

<69> 또한, 도 4에서는 하나의 프레임에서 계조 가중치의 크기가 증가하는 순서에 따라 서브필드들이 배열되었지만, 이와는 다르게 하나의 프레임에서 서브필드들이 계조 가중치가 감소하는 순서에 따라 배열될 수도 있고, 또는 영상을 디스플레이할 때 나타나는 컨투어 노이즈 발생을 방지하기 위해 계조 가중치에 관계없이 서브필드들이 배열될 수도 있는 것이다.

<70> 다음, 도 5를 살펴보면 앞선 도 4와 같은 프레임에 포함된 복수의 서브필드 중 어느 하나의 서브필드(Sub-field)에 나타나는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치의 동작이다. 도 2에서 전술한 각각의 스캔 구동부(200), 서스테인 구동부(300) 및 데이터 구동부(400)는 리셋 기간, 어드레스 기간 및 서스테인 기간

중 적어도 하나 이상의 기간에서 스캔 전극(Y), 서스테인 전극(Z) 및 어드레스 전극(X)에 구동 펄스를 공급한다.

<71> 스캔 구동부(200)는 리셋 기간의 셋 업 기간에서 스캔 전극(Y)에 리셋 상승 램프 신호(Ramp-up)를 공급할 수 있다. 이때 리셋 상승 램프 신호는 스캔 바이어스 전압원으로부터 스캔 바이어스 전압을 공급받고, 데이터 전압원으로부터 데이터 전압을 공급받는 것이다. 이에 대한 자세한 설명은 도 6에서 설명하기로 한다.

<72> 이러한, 리셋 상승 램프 신호에 의해 전 화면의 방전 셀 내에는 약한 암방전(Weak Discharge)이 일어난다.

<73> 또한, 스캔 구동부(200)는, 셋 다운 기간에서 스캔 전극(Y)에 리셋 상승 램프 신호를 공급한 후, 리셋 상승 램프 신호의 최고 전압보다 낮은 그라운드 레벨 전압(GND)에서 떨어지기 시작하여 그라운드 레벨 전압(GND) 이하의 특정 전압 레벨까지 떨어지는 리셋 하강 램프 (Ramp-down) 신호를 공급할 수 있다. 이때 리셋 하강 램프 신호는 스캔 쓰기 전압원으로부터 스캔 쓰기 전압을 공급받는 것이다. 이에 따라, 방전 셀 내에 미약한 소거방전을 일으킴으로써 방전 셀 내에 과도하게 형성된 벽 전하를 충분히 소거시키게 된다. 이 셋 다운 방전에 의해 어드레스 방전이 안정되게 일어날 수 있을 정도의 벽 전하가 방전 셀 내에 균일하게 잔류한다.

<74> 서스테인 구동부(300)는 셋 다운 기간과 어드레스 기간 동안에 서스테인 전극(Z)에 서스테인 바이어스 전압(Vzb)을 공급한다. 서스테인 바이어스 전압(Vzb)은 스캔 전극(Y)과 서스테인 전극(Z) 간의 전압 차를 줄여 오방전을 방지할 수 있다.

<75> 또한, 스캔 구동부(200)는, 어드레스 기간에서 부극성 스캔 바이어스 전압으로부터 하강하는 부극성 스캔 신호를 스캔 전극에 공급할 수 있다.

<76> 아울러 데이터 구동부(400)는 부극성 스캔 신호에 대응되어 어드레스 전극(X)에 정극성의 데이터 신호를 공급한다.

<77> 이러한 스캔 신호와 데이터 신호의 전압 차와 리셋 기간에 생성된 벽 전압이 더해지면서 데이터 신호가 인가되는 방전 셀 내에는 어드레스 방전이 발생한다. 어드레스 방전에 의해 선택된 방전 셀 내에는 서스테인 전압(Vs)이 인가될 때 방전이 일어날 수 있게 하는 정도의 벽 전하가 형성된다.

<78> 어드레스 기간 이후의 서스테인 기간에서 스캔 구동부(200)와 서스테인 구동부(300)는 스캔 전극(Y)과 서스테인 전극(Z)에 부극성 서스테인 전압과 그라운드 레벨 전압을 스윙할 수 있는 서스테인 신호(SUS)를 공급한다. 이에 따라, 어드레스 방전에 의해 선택된 방전 셀은 방전 셀 내의 벽 전압과 서스테인 펄스(SUS)가 더해지면서 매 서스테인 신호(SUS)가 공급될 때마다 스캔 전극(Y)과 서스테인 전극(Z) 사이에 서스테인 방전이 일어난다.

<79> 또한, 도 2 내지 도 5에서는 스캔 구동부(200)와 서스테인 구동부(300)가 독립적으로 동작하는 것으로 설명하였으나 스캔 구동부(200)와 서스테인 구동부(300)가 통합하여 동작할 수도 있다.

<80> 도 6은 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치 중 리셋 신호를 공급하는 회로를 나타낸 것이다.

<81> 도 6을 살펴보면, 본 발명의 일실시 예에 따른 구동부 중 리셋 신호를 공급하는 회로를 나타낸 것이며, 이러한 구동부는 스캔 전극에 스캔 바이어스 전압원으로부터 스캔 바이어스 전압(Vsc)을 공급받고, 데이터 전압원으로부터 데이터 전압(Va)을 공급받아 리셋 상승 램프 신호를 공급하는 리셋 상승부(520), 스캔 전극에 스캔 쓰기 전압원으로부터 스캔 쓰기 전압(-Vy)을 공급받아 리셋 하강 램프 신호를 공급하는 리셋 하강부(530), 스캔 전극에 서스테인 전압원으로부터 부극성 서스테인 전압(Vs)을 공급받고, 그라운드 레벨 전압원으로부터 그라운드 레벨 전압(GND)을 공급받아 서스테인 신호를 공급하는 네가티브 서스테인 전압부(540) 및 리셋 상승 램프 신호, 리셋 하강 램프 신호, 서스테인 신호 등을 조절하여 스캔 전극에 공급하는 스캔 전압부(510)를 포함할 수 있다.

<82> 리셋 상승부(520)는 스캔 바이어스 전압(Vsc)을 저장하는 저장부(521,C1)와 데이터 전압(Va)을 조절하는 리셋 상승 스위치(SW3)를 포함할 수 있고, 리셋 하강부(530)는 스캔 쓰기 전압(-Vy)을 조절하는 리셋 하강 스위치(SW8)를 포함할 수 있다.

<83> 네가티브 서스테인 전압부(540)는 그라운드 레벨 전압(GND)을 공급하거나 차단하는 서스테인 다운 스위치(SW4), 데이터 전압(Va)이 그라운드 레벨 전압원으로 공급되는 것을 방지하는 서스테인 다운 블록 스위치(541,SW5), 부극성 서스테인 전압(Vs)을 공급하거나 차단하는 서스테인 업 스위치(SW6) 및 스캔 쓰기 전압(-Vy)이 서스테인 전압원으로 공급되는 것을 방지하는 서스테인 업 블록 스위치(542,SW7)를 포함할 수 있다.

<84> 스캔 전압부(510)는 리셋 상승 램프 신호를 스캔 전극에 공급하거나 차단하는 스캔 업 스위치(SW1)와 리셋 하강 램프 신호, 서스테인 신호 등을 스캔 전극에 공급하거나 차단하는 스캔 다운 스위치(SW2)를 포함할 수 있다.

<85> 또한, 본 발명의 일실시 예에 따른 구동부 중 리셋 신호를 공급하는 회로의 연결관계를 나타내면 다음과 같다.

<86> 리셋 상승 스위치(SW3)의 일단은 데이터 전압원과 전기적으로 연결되고, 타단은 저장부(521,C1)의 타단, 스캔 다운 스위치(SW2)의 타단, 리셋 하강 스위치(SW8)의 일단, 서스테인 다운 블록 스위치(541,SW5)의 타단 및 서스테인 업 스위치(SW6)의 일단과 전기적으로 공통 연결된다.

<87> 저장부(521,C1)의 일단은 스캔 바이어스 전압원과 전기적으로 연결되고, 타단은 리셋 상승 스위치(SW1)의 일단과 전기적으로 연결된다.

<88> 스캔 업 스위치(SW1)의 타단은 스캔 다운 스위치(SW2)의 일단과 스캔 전극과 전기적으로 공통 연결된다.

<89> 리셋 하강 스위치(SW8)의 타단은 스캔 쓰기 전압원과 전기적으로 연결된다.

<90> 서스테인 다운 스위치(SW4)의 일단은 그라운드 레벨 전압원과 전기적으로 연결되고, 타단은 서스테인 다운 블록 스위치(541,SW5)의 일단과 전기적으로 연결되고, 서스테인 다운 블록 스위치(541,SW5)의 타단은 서스테인 업 스위치(SW6)의 일단과 전기적으로 연결되고, 서스테인 업 스위치(SW6)의 타단은 서스테인 업 블록 스위치(542,SW7)의 일단과 전기적으로 연결되고, 서스테인 업 블록 스위치(542,SW7)의 타단은 서스테인 전압원과 전기적으로 연결된다.

<91> 도 7은 본 발명의 일실시 예에 따른 리셋 신호를 나타낸 것이고, 도 8a 내지 도 8e 는 본 발명의 일실시 예에 따른 리셋 신호의 흐름을 순서대로 나타낸 것이다.

<92> 먼저, t1 기간에서 t5 기간까지 순서대로 살펴보면, t1 기간에서는 부극성 서스테인 전압(Vs)이 스캔 전극에 공급되는 전류 패스(Path)가 형성된다. 따라서, 서스테인 업 블럭 스위치(SW7), 서스테인 업 스위치(Sw6), 스캔 다운 스위치(SW2)가 턴 온(turn on) 된다. 이에 따라, 도 8a에 도시된 바와 같이, 서스테인 전압원에서부터 서스테인 업 블럭 스위치(SW7), 서스테인 업 스위치(SW6), 제1 노드(N1)을 지나 스캔 다운 스위치(SW2), 스캔 전극으로 이어지는 전류 패스(Path)가 형성된다.

<93> 이후, t2 기간에서는 그라운드 레벨 전압(GND)이 스캔 전극에 공급되는 전류 패스(Path)가 형성된다. 따라서, 서스테인 업 블럭 스위치(SW7), 서스테인 업 스위치(Sw6)가 턴 오프(turn off) 되고, 서스테인 다운 스위치(SW4), 서스테인 다운 블록 스위치(SW5)가 턴 온(turn on) 된다. 이에 따라, 도 8b에 도시된 바와 같이, 그라운드 레벨 전압원에서부터 서스테인 다운 스위치(SW4), 서스테인 다운 블록 스위치(SW5), 제1 노드를 지나 스캔 다운 스위치(SW2), 스캔 전극으로 이어지는 전류 패스(Path)가 형성된다.

<94> 이후, t3 기간에서는 스캔 바이어스 전압(Vsc)이 스캔 전극에 공급되는 전류 패스(Path)가 형성되는 동시에 스캔 바이어스 전압(Vsc)이 저장부(C1)에도 공급된다. 따라서, 서스테인 다운 스위치(SW4), 서스테인 다운 블록 스위치(SW5), 스캔 다운 스위치(SW2)가 턴 오프(turn off) 되고 스캔 업 스위치(SW1)가 턴 온(turn on) 된다. 이에 따라, 도 8c에 도시된 바와 같이, 스캔 바이어스 전압원에서부터 제2 노드(N2)를 지나 스캔 업 스위치(SW1), 스캔 전극으로 이어지는 전류 패스(Path)가 형성된다.

<95> 또한, 스캔 바이어스 전압(Vsc)이 저장부(C1)에 공급되는 동시에 저장된다. 따라서, 제1 노드(N1)와 제2 노드(N2) 사이에 스캔 바이어스 전압(Vsc) 차가 발생한다.

<96> 이후, t4 기간에서는 데이터 전압(Va)이 스캔 전극에 공급되는 전류 패스(Path)가 형성된다. 따라서, 리셋 상승 스위치(SW3)가 턴 온 된다. 이에 따라, 도 8d에 도시된 바와 같이, 데이터 전압원에서부터 리셋 상승 스위치(SW3), 제1 노드, 저장부, 제2 노드, 스캔 업 스위치(SW1)로 이어지는 전류 패스(Path)가 형성된다.

<97> 이때, 리셋 상승 스위치(SW3)가 턴 온 되면, 다시 말해, 리셋 상승 램프 신호가 상기 스캔 전극에 공급될 때, 데이터 전압이 서스테인 다운 스위치(SW4)의 바디 다이오드를 통해 그라운드 레벨 전압원으로 이어지는 전류 패스가 형성되어 쇼트(Short)가 발생될 수 있다. 이러한 쇼트(Short)가 발생을 방지하기 위해 리셋 상승 스위치(SW3)와 서스테인 다운 스위치(SW4)사이에 서스테인 다운 블럭 스위치(SW5)를 구성하는 것이다. 따라서, 서스테인 다운 블럭 스위치(SW5)가 서스테인 다운 스위치(SW4)와 함께 구성됨에 따라 서스테인 다운 블럭 스위치(SW5)와 서스테인 다운 스위치(SW4)는 양방향 스위치로 구성될 수 있는 것이다.

<98> 또한, 데이터 전압(Va)이 리셋 상승 스위치(SW3)을 통해 제1 노드에 공급되는 전압이 그라운드 레벨 전압(GND0에서 데이터 전압(Va)으로 상승하게 된다. 따라서, 제1 노드와 제2 노드 간에 스캔 바이어스 전압(Vsc) 차를 유지하기 위해 제2 노드에는 스캔 바이어스 전압(Vsc)에서 스캔 바이어스 전압(Vsc)에 데이터 전압(Va)을 더한 전압까지 상승하는 것이다. 즉, 스캔 바이어스 전압(Vsc)에서 스캔 바이어스 전압(Vsc)에 데이터 전압(Va)을 더한

전압까지 플로팅(Floating) 되는 것이다. 이러한 스캔 바이어스 전압(Vsc)에 데이터 전압(Va)을 더한 전압은 리셋 상승 램프 신호의 최고 전압이며, 스캔 업 스위치(SW1)로 통해 스캔 전극에 공급된다.

<99> 이후, t5 기간에서는 그라운드 레벨 전압(GND)이 스캔 전극에 공급되는 전류 패스(Path)가 형성된 후, 스캔 쓰기 전압(-Vy)이 스캔 전극에 공급되는 전류 패스(Path)가 형성된다. 그라운드 레벨 전압(GND)이 스캔 전극에 공급되는 전류 패스(Path)가 형성되는 것은 t2에서 설명하였으므로 생략하기로 한다. 서스테인 다운 스위치(SW4) 및 서스테인 다운 블록 스위치(SW5)가 턴 오프 되고 리셋 하강 스위치(SW8), 스캔 다운 스위치(SW2)가 턴 온 된다. 이에 따라 도 8e에 도시된 바와 같이, 스캔 쓰기 전압원에서부터 리셋 하강 스위치(SW8), 스캔 다운 스위치(SW2), 스캔 전극으로 이어지는 전류 패스(Path)가 형성된다.

<100> 지금까지 설명한 스위치 소자들(SW1 내지 SW8)은 바디 다이오드를 포함할 수 있다. 또한, 리셋 상승 스위치(SW3) 및 리셋 하강 스위치(SW8)는 가변 저항을 포함할 수 있어 리셋 신호를 점진적으로 상승하거나 하강하는 램프 신호를 형성할 수 있는 것이다.

<101> 이와 같이, 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해해야만 한다.

<102> 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

<103> 상술한 바와 같이, 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치 및 그의 구동 방법은 추가적인 DC-DC 컨버터 회로 없이 리셋 신호의 램프 업 전압을 상승할 수 있는 효과가 있다.

<104> 또한, 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치 및 그의 구동 방법은 리셋 신호의 램프 업 전압을 상승함에 따라 방전 마진을 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

<1> 도 1은 종래의 플라즈마 디스플레이 장치를 구동하기 위한 네가티브 서스테인 구동 방식 중 리셋 신호가 인가할 때를 나타낸 것이다.

<2> 도 2는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치를 나타낸 것이다.

<3> 도 3은 본 발명의 일실시 예에 따른 플라즈마 디스플레이 패널의 구조를 설명하기 위한 것이다.

<4> 도 4는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치의 구동 방법에서 영상의 계조를 구현하기 위한 프레임을 설명하기 위한 것이다.

<5> 도 5는 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치의 구동 방법의 동작을 설명하기 위한 것이다.

<6> 도 6은 본 발명의 일실시 예에 따른 플라즈마 디스플레이 장치 중 리셋 신호를 공급하는 회로를 나타낸 것이다.

<7> 도 7은 본 발명의 일실시 예에 따른 리셋 신호를 나타낸 것이다.

<8> 도 8a 내지 도 8e 는 본 발명의 일실시 예에 따른 리셋 신호의 흐름을 순서대로 나타낸 것이다.

<9> <도면의 주요 부분에 대한 부호의 설명>

<10> 100 : 플라즈마 디스플레이 패널 200 : 스캔 구동부

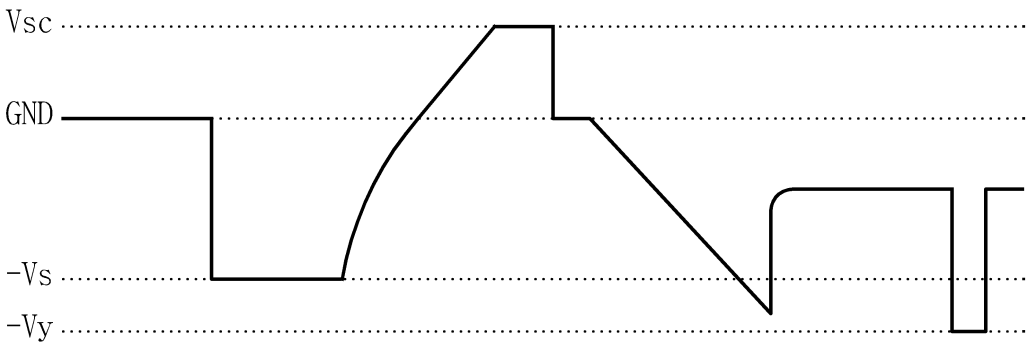
<11> 300 : 서스테인 구동부 400 : 데이터 구동부

<12> 510 : 스캔 전압부 520 : 리셋 상승부

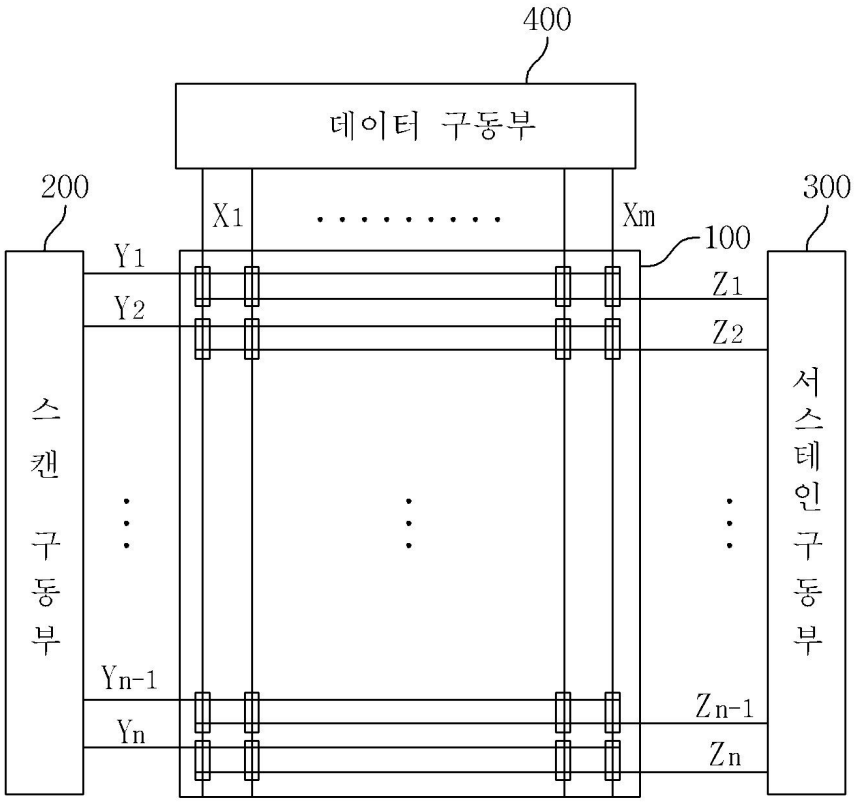
<13> 530 : 리셋 하강부 540 : 네가티브 서스테인 전압부

도면

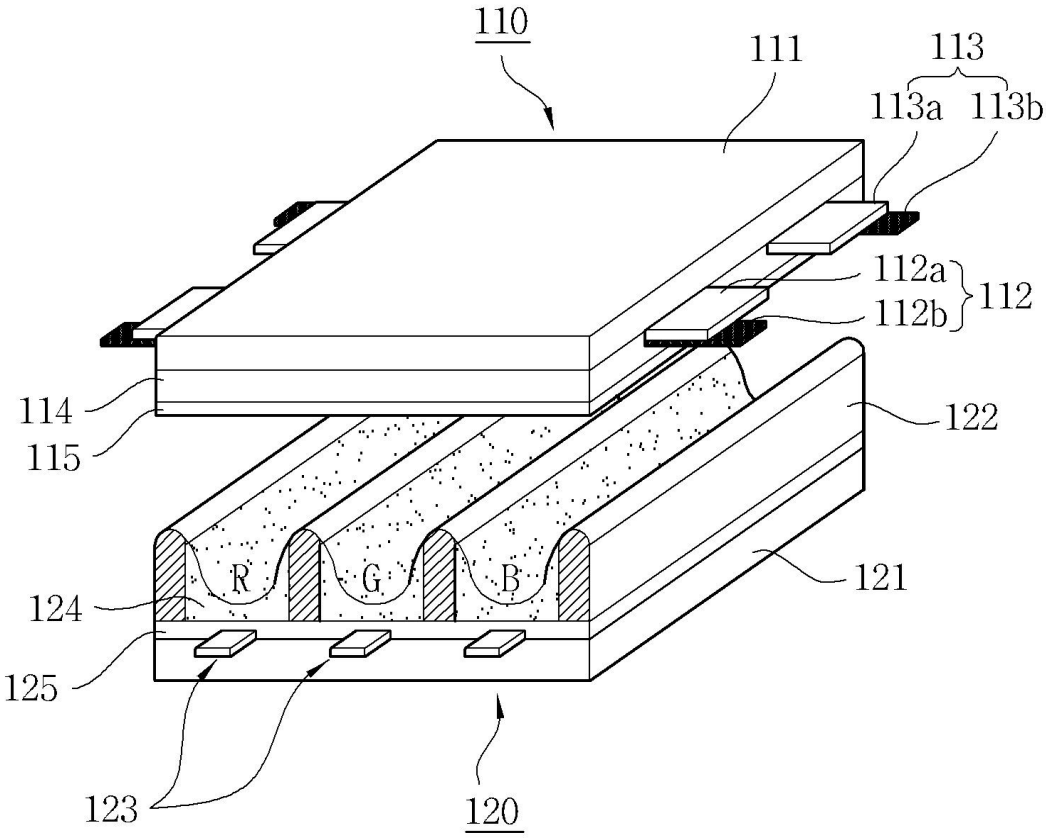
도면1


Vsc
GND
-Vs
-Vy

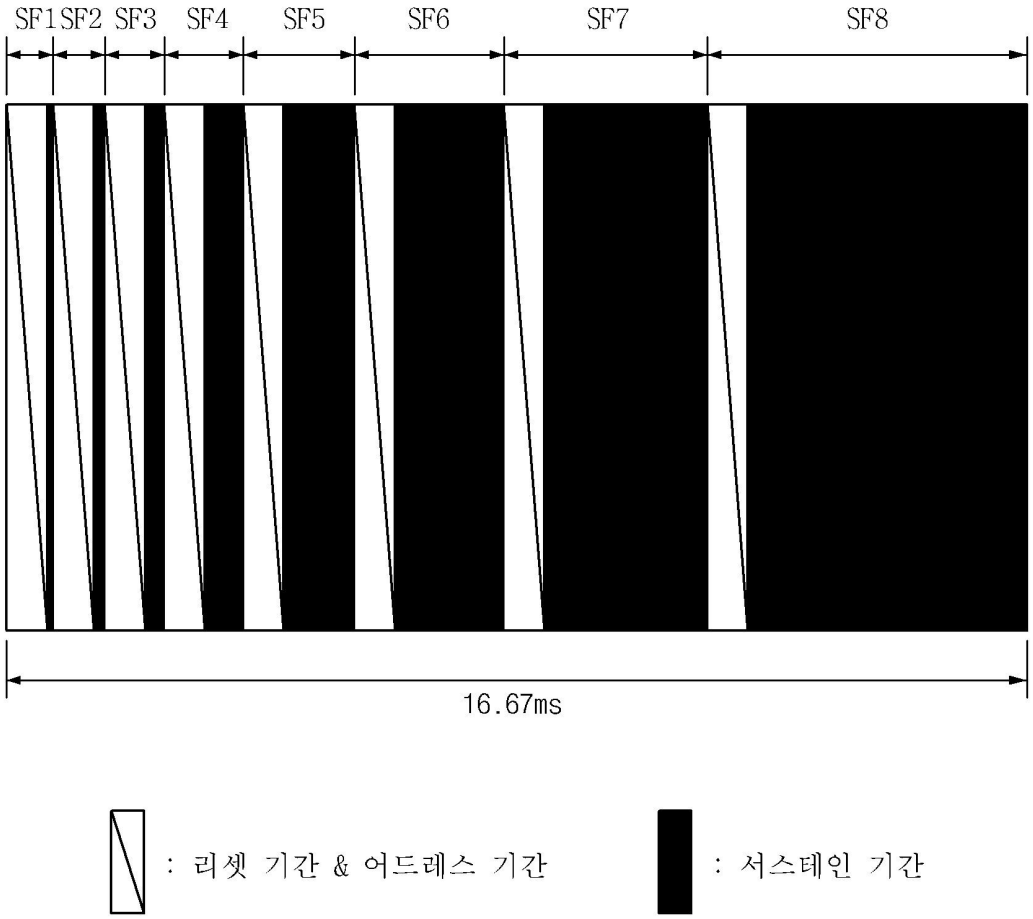
도면2


400
데이터 구동부
200
300
X1
Xm
100
Y1
Y2
Yn-1
Yn
Z1
Z2
Zn-1
Zn
스캔 구동부
서스테인 구동부

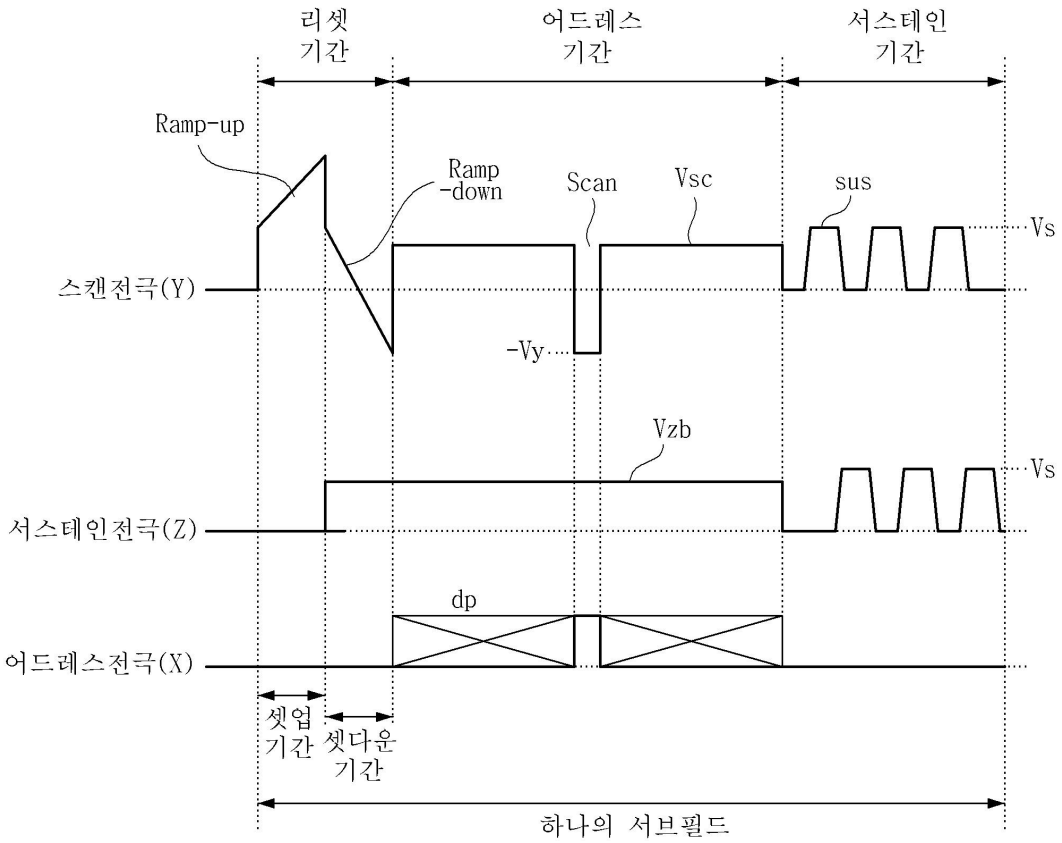
도면3


110
111
113
113a
113b
112a
112b
112
114
115
122
121
R
G
B
124
125
123
120

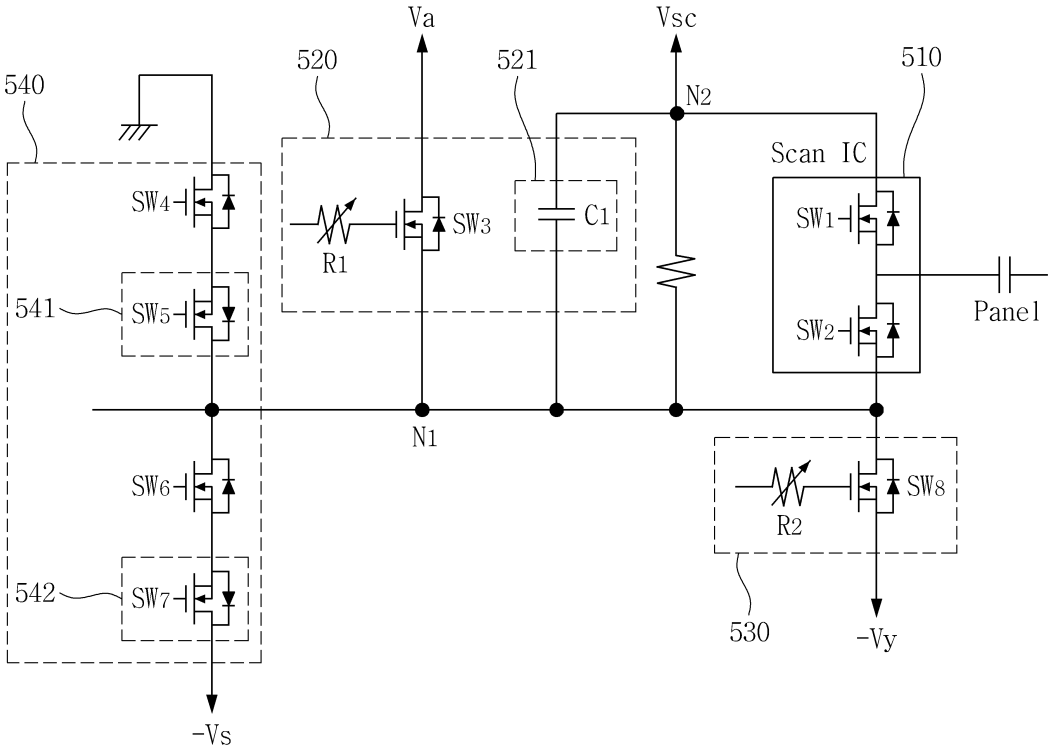
도면4



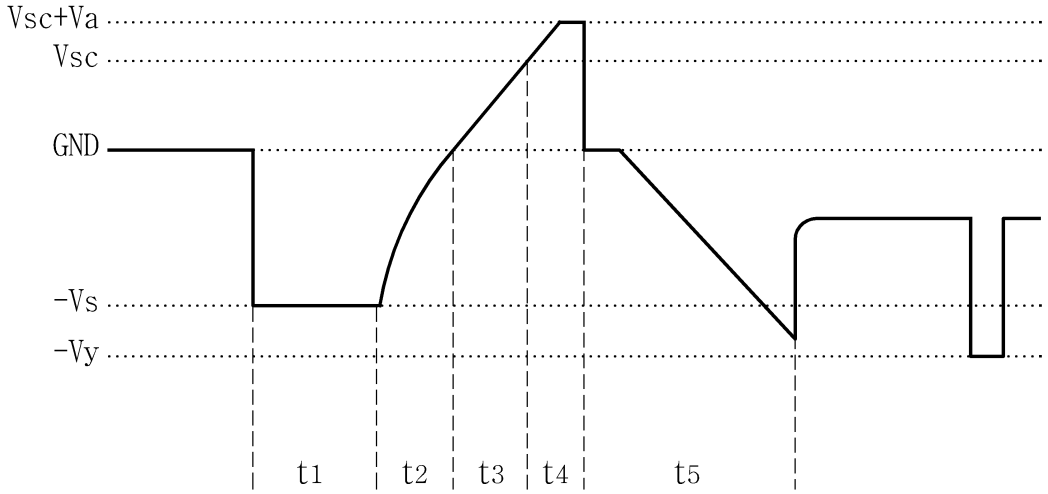
도면5


리셋
기간
어드레스
기간
서스테인
기간
Ramp-up
Ramp
-down
Scan
Vsc
sus
Vs
스캔전극(Y)
-Vy
Vzb
Vs
서스테인전극(Z)
dp
어드레스전극(X)
셋업
기간
셋다운
기간
하나의 서브필드

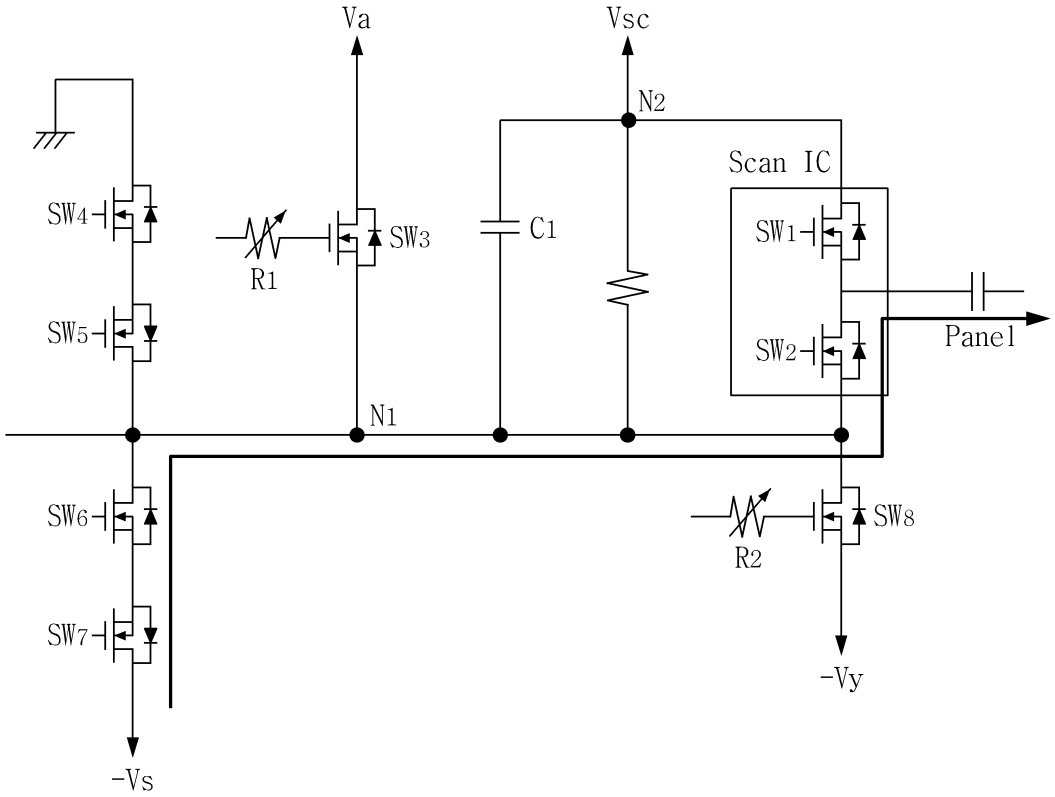
도면6


Va
Vsc
520
521
510
540
N2
Scan IC
SW4
SW3
C1
SW1
R1
541
SW5
SW2
Panel
N1
SW6
SW8
R2
542
SW7
530
-Vy
-Vs

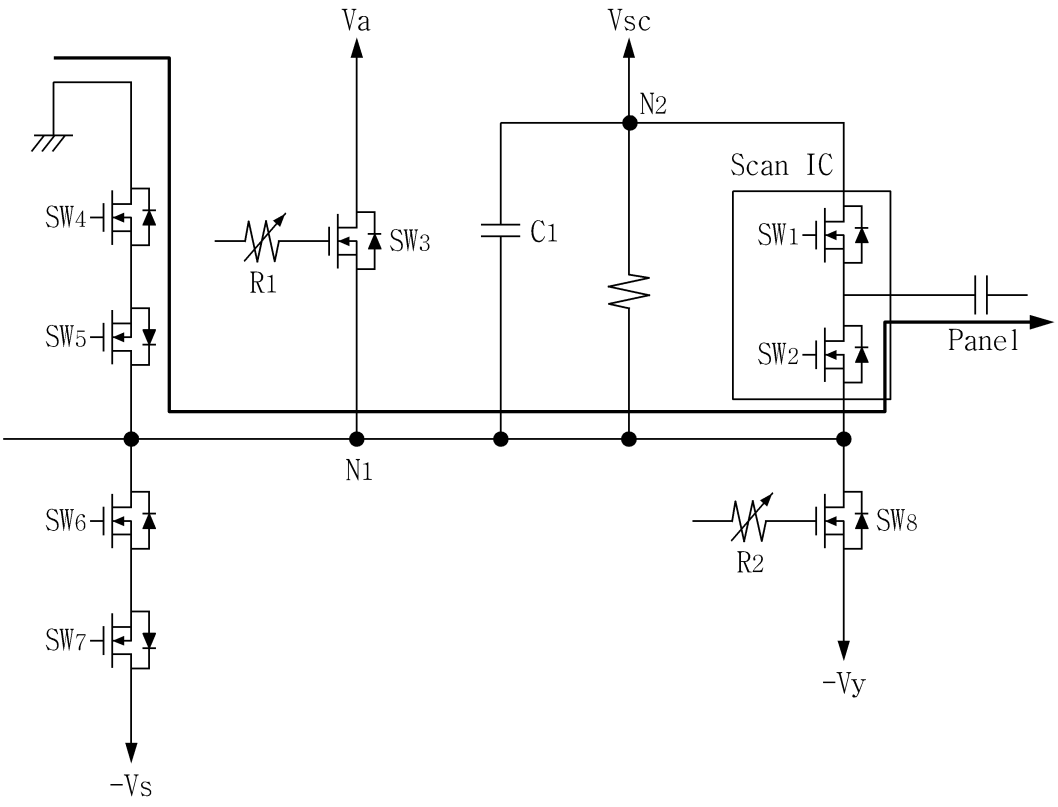
도면7


Vsc+Va
Vsc
GND
-Vs
-Vy
t1
t2
t3
t4
t5

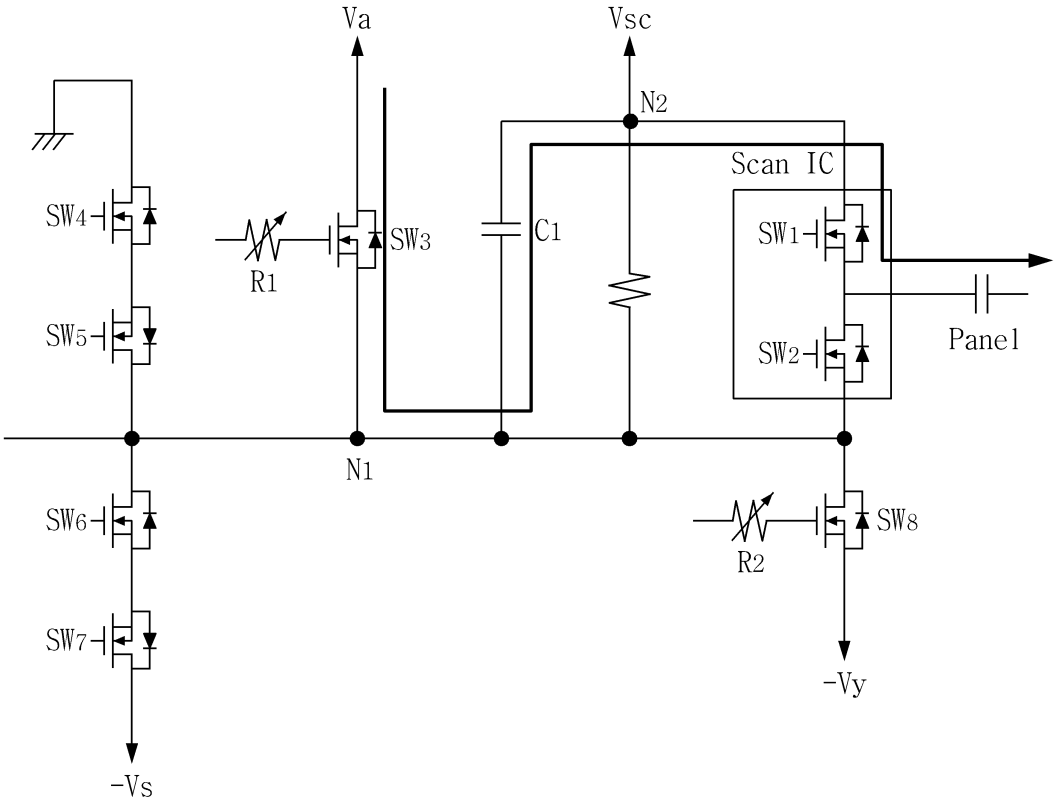
도면8a


Va
Vsc
N2
Scan IC
SW4
SW5
SW6
SW7
R1
SW3
C1
SW1
SW2
Panel
N1
R2
SW8
-Vy
-Vs

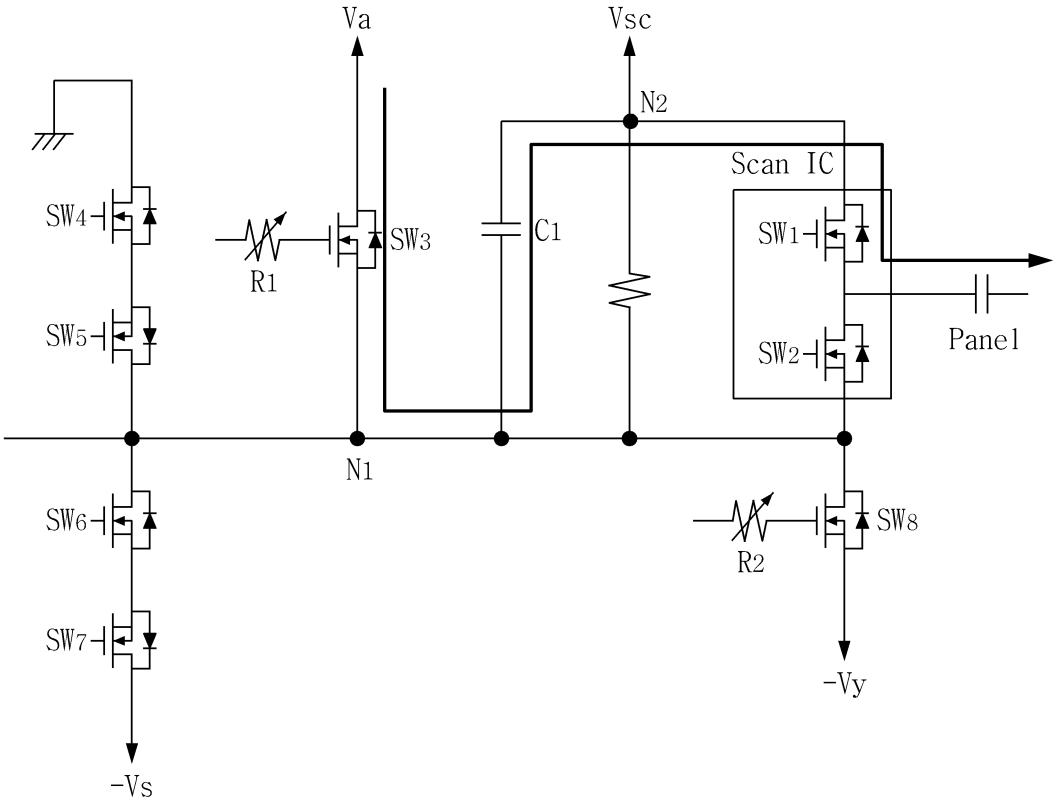
도면8b


Va
Vsc
N2
Scan IC
SW4
SW3
C1
SW1
R1
SW5
SW2
Panel
N1
SW6
SW8
R2
SW7
-Vy
-Vs

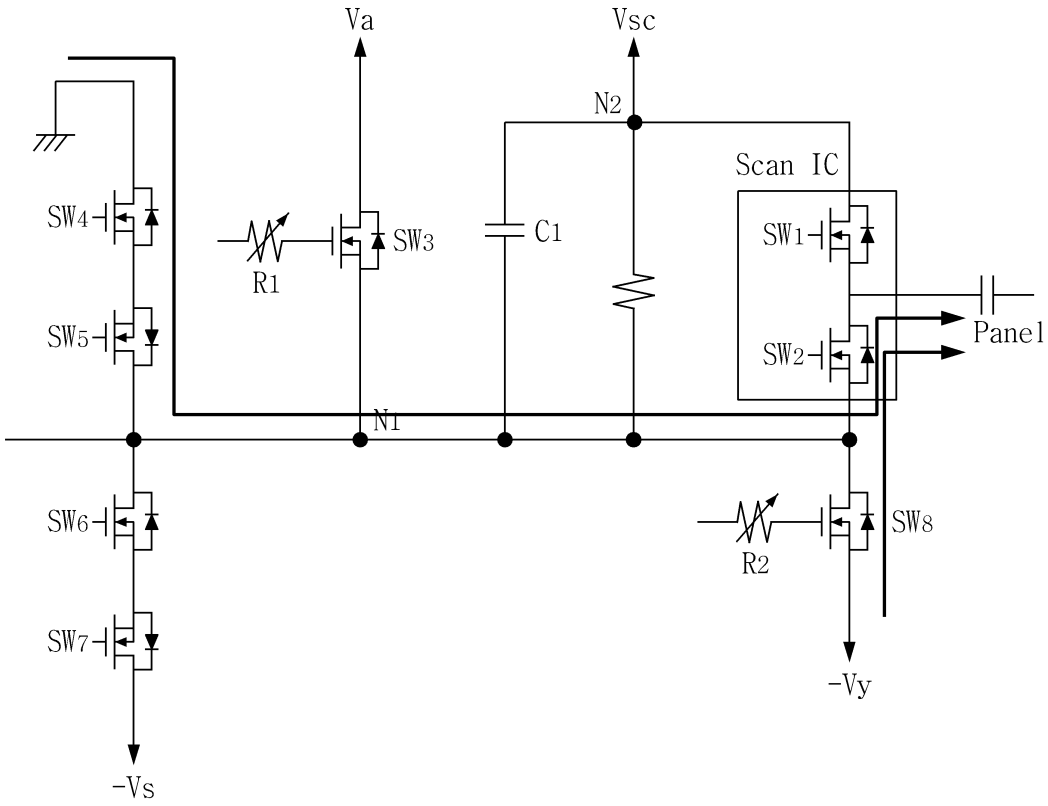
도면8c


Va
Vsc
N2
Scan IC
SW4
SW3
C1
SW1
R1
SW5
SW2
Panel
N1
SW6
SW8
R2
SW7
-Vy
-Vs

도면8d


Va
Vsc
N2
Scan IC
SW4
SW3
C1
SW1
R1
SW5
SW2
Panel
N1
SW6
SW8
R2
SW7
-Vy
-Vs

도면8e


Va
Vsc
N2
Scan IC
SW4
SW3
C1
SW1
R1
SW5
SW2
Panel
N1
SW6
SW8
R2
SW7
-Vy
-Vs