[19]中华人民共和国国家知识产权局

[51]Int. Cl[7]
G01R 31/319
G06F 11/273
G11C 29/00

[12]发明专利说明书

[21] ZL 专利号 97193601.3

[45]授权公告日 2002 年 5 月 15 日

[11]授权公告号 CN 1084878C

[22]申请日 1997.1.17
[21]申请号 97193601.3
[30]优先权
[32]1996.2.6 [33]US [31]08/595,979
[86]国际申请 PCT/SE97/00068 1997.1.17
[87]国际公布 WO97/29384 英 1997.8.14
[85]进入国家阶段日期 1998.10.5
[73]专利权人 艾利森电话股份有限公司
地址 瑞典斯德哥尔摩
[72]发明人 T·L·豪林
审查员 金 波

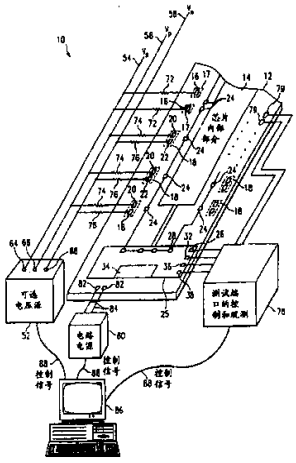
[74]专利代理机构 中国专利代理(香港)有限公司
代理人 王 勇 李亚非

权利要求书 3 页 说明书 15 页 附图页数 8 页

[54]发明名称 测试集成电路器件的设备和方法

[57]摘要

一种用于测试集成电路器件(12)的测试设备(10)及其相关方法。测试设备(10)能测试具有大量的由单端终端(16)或差分终端(20、22)形成的输入和输出终端的集成电路器件(12)。在集成电路器件(12)上可进行静态测试,即功能和参数两种测试。此外,通过操作测试设备(10),即使集成电路器件在高频下操作,也能动态测试集成电路器件(12)。借助于信号轨线(54、56、58)把测试信号加到接受测试的器件(12)上。耦合一个测试信号响应指示器(78)以观测对测试信号的响应。



ISSN1008-4274

权　利　要　求　书

1. 一种测试具有多个终端的集成电路器件的测试设备，所说测试设备包括:

一个电压信号发生器，用于产生具有所选电压电平的测试信号;

一个信号轨线，用于相互连接所说电压信号发生器和集成电路器件多个终端的第一组终端中的至少所选终端，所说信号轨线用于向所选终端同时施加由所说电压信号发生器产生的测试信号; 以及

一个测试信号响应指示器，它耦合到集成电路器件多个终端的第二组终端中的所选终端，所说测试信号响应指示器用于指示响应于向终端施加的测试信号在终端产生的输出信号的数值.

2. 如权利要求 1 的测试设备，其中: 由所说电压信号发生器产生的测试信号由多个信号部分构成，每个信号部分具有一个选定的电压电平.

3. 如权利要求 1 的测试设备，其中: 所说信号轨线包括第一信号轨线和第二信号轨线，所说第一信号轨线相互连接所说电压信号发生器和多个终端中的所选终端的第一子集，所说第二信号轨线相互连接所说电压信号发生器和多个终端中的所选终端的第二子集.

4. 如权利要求 3 的测试设备，其中: 所说电压信号发生器包括第一输出端口和第二输出端口，所说第一信号轨线耦合到所说第一输出端口，所说第二信号轨线耦合到所说第二输出端口.

5. 如权利要求 4 的测试设备，其中: 多个终端包括差分终端对，每个终端对有一个正终端和一个负终端，并且其中: 所说第一信号轨线耦合到差分终端对的正终端，所说第二信号轨线耦合到差分终端对的负终端.

6. 如权利要求 5 的测试设备，其中: 由所说电压信号发生器产生的测试信号包括加到差分终端对的正差分电压信号.

7. 如权利要求 5 的测试设备，其中: 由所说电压信号发生器产生的测试信号包括加到差分终端对的负差分电压信号.

8. 如权利要求 5 的测试设备，其中: 由所说电压信号发生器产生的测试信号包括加到差分终端对的多个不同的差分电压信号.

9. 如权利要求 1 的测试设备，进一步还包括至少一个阻抗元件，所说阻抗元件耦合在所说信号轨线和多个终端的第一组终端中的至少所选

终端之间，所说信号轨线通过所说至少一个阻抗元件相互连接所说电压信号发生器和第一组终端中至少所选终端。

10. 如权利要求 9 的测试设备，其中：至少一个阻抗元件包括多个阻抗元件，所说多个阻抗元件中的一个阻抗元件耦合在所说信号轨线和多个终端的第一组终端中的每个所选终端之间。

11. 如权利要求 9 的测试设备，其中：所说至少一个阻抗元件的阻抗值与至少部分集成电路器件的阻抗值大体匹配。

12. 如权利要求 1 的测试设备，其中：多个终端包括单端的终端，并且其中：所说信号轨线耦合到所说单端的终端。

13. 如权利要求 12 的测试设备，其中：由所说电压信号发生器产生的测试信号的电压电平至少和所选的最低电压电平一样大。

14. 如权利要求 12 的测试设备，其中：由所说电压信号发生器产生的测试信号的电压电平小于所选的电压电平。

15. 如权利要求 1 的测试设备，其中：所说测试信号响应指示器包括一个数字值指示器。

16. 如权利要求 15 的测试设备，其中：数字值指示器包括一个边界扫描装置。

17. 如权利要求 16 的测试设备，其中：所说边界扫描装置包括形成集成电路器件的一部分的边界扫描元件的一个测试数据输出端。

18. 如权利要求 1 的测试设备，进一步还包括一个接触确定器，用于确定所说信号轨线是否与集成电路器件的第一组终端中的至少所选终端准确接触。

19. 如权利要求 1 的测试设备，其中：由所说电压信号发生器产生的测试信号具有如下特征：当所说特征加到集成电路器件上时，可对集成电路器件的动态可操作性进行测试。

20. 如权利要求 1 的测试设备，其中：集成电路器件进一步还包括一个脉冲信号比较器－接收器，在所说电压信号发生器中进一步用于产生要加到比较器－接收器的第一信号脉冲和第二信号脉冲，第一和第二信号脉冲彼此相对的相位有偏差，并且第二信号脉冲的最大值大于第一信号脉冲的最大值，且第二信号脉冲的最小值大于第一信号脉冲的最小值，集成电路器件的比较器－接收器用于在第一信号脉冲值大于第二信号脉冲值时产生一个测试脉冲。

21. 如权利要求 19 的测试设备，其中：多个终端中的第一组终端的每一个都包括一个发射器部分，并且其中：把由比较器－接收器产生的测试脉冲加到多个终端中的每一个终端的发射器部分上。

22. 一种动态测试具有多个双向终端和一个脉冲信号比较器－接收器的集成电路器件的方法，每个双向终端具有一个接收器和一个发射器，所说方法包括如下步骤：

产生第一信号脉冲，第一信号脉冲具有第一信号最小信号值和第一信号最大信号值；

产生第二信号脉冲，第二信号脉冲具有第二信号最小信号值和第二信号最大信号值，第二信号最小信号值大于第一信号最小信号值，第二信号最大信号值大于第一信号最大信号值，第二信号脉冲相对于第一信号脉冲有相位偏差；

把第一信号脉冲和第二信号脉冲施加到脉冲信号比较器－接收器上；

在所说施加步骤期间响应于分别施加的第一和第二信号脉冲在脉冲信号比较器－接收器形成一个测试脉冲；以及

向双向终端的发射器提供在所说测试步骤期间形成的测试信号。

23. 一种保证正确形成集成电路器件的测试方法，该集成电路具有多个终端，所说方法包括如下步骤：

产生所选电压电平的测试信号；

向多个终端的第一组终端中的至少所选终端同时施加在所说产生步骤期间产生的测试信号；以及

指示响应于向第二组终端施加的测试信号由集成电路产生的输出信号值。

24. 在一个具有探针元件的测试设备中，所说探针元件用于和被测器件接触，一种对用于确定探针元件和被测器件是否接触的接触确定器的改进，所说接触确定器包括：

一个开关装置，具有第一侧和第二侧；

一个电压源，耦合到所说开关装置的所说第一侧；

一个宣告器，耦合到所说开关装置的所说第二侧；以及

当任何一个探针元件没能和被测器件接触时所说开关装置可定位在一闭合位置。

说　明　书

测试集成电路器件的设备和方法

本发明一般涉及电子产品的测试。具体而论，本发明涉及能够测试和评价可在高频下操作的并且具有大量输入和输出端子的集成电路器件的一种测试设备。

如果期望，可把测试信号加到集成电路器件的每个终端，从而可对整个集成电路器件进行测试。测试信号可加到差分终端和单端终端这两者上。

形成集成电路器件的制造过程是一个复杂的过程。在一晶片上，即在集成电路（IC）晶片上，制造集成电路器件，随后再将其封装成集成电路（IC）组件。

即使在严格的监督下严密控制和维持制造过程，有时也要形成有缺陷的集成电路晶片。而且，在集成电路器件封装期间还可能发生封装差错，例如没有连接或断线。因此需要对缺陷和封装差错进行测试，以保证有缺陷的 IC 组件不会用在电子电路中。

在 IC 晶片制造之后和封装集成电路器件之前进行的晶片上测试可检测集成电路器件上的缺陷。对于封装差错的测试则必须在封装操作之后进行。有时，晶片上的测试部分地或全部地推迟了，只能在封装后进行测试。但从成本角度考虑，这种推迟一般来说最后需要废弃更多数量的已封装好的集成电路器件。在晶片上就应检测出的缺陷在集成电路器件封装后才被检测出来。

随着向越加紧密的集成电路器件发展的趋势、而且这些器件具有可在较高操作频率下工作的更加高度集成的元件，和集成电路晶片的测试或由其形成的已封装的集成电路器件的测试有关的问题变得更加复杂。

由于集成电路的集成度变得越来越高，所以检测故障的边界扫描技术的利用变得更加广泛。已经规定了边界扫描测试的标准方法。例如，电气与电子学工程师协会（IEEE）的标准测试访问端口和边界扫描结构 IEEE 标准 1149.1－1990 已经颁布，从而规定了边界扫描测试的工业标准。

一般来说，这样一些标准要求形成一个测试访问端口（TAP）状态机，它可控制和访问边界扫描结构。为了实施边界扫描结构，集成电路

器件必须包括边界扫描单元，在元件终端和集成电路器件的内部逻辑电路之间实现这些边界扫描单元．还要把边界扫描单元连接在一起，以便在集成电路器件周边附近形成一个移位寄存器通路，这样才能产生所谓的边界扫描．

边界扫描技术还可用来测试仍在晶片上的集成电路器件．借助于测试端口可以测试集成电路器件的内部逻辑．边界扫描功能还可用来测试集成电路器件的初级输入端（primary input）和输出端，以实现输入和输出终端的芯片内部一侧的可控性和可观测性．

按常规方式，利用自动测试设备（ATE）测试集成电路器件．常规的 ATE 一般包括一个“测试头”和一个工作站，以提供接受测试的集成电路器件（被测器件－DUT）的操作员控制．需要一种夹具来相互连接测试设备和集成电路器件．这样一种夹具应具有和特定集成电路器件对应的尺寸、和特征．用于和集成电路器件的终端相连的并且具有针形接触器（或探针的“针”）的探针卡连接集成电路器件和 ATE 的测试资源．ATE 一般利用三种测试资源：驱动逻辑输入端的驱动器、解释输出数据的比较器、以及可编程的电源．

由于集成电路器件的集成度变得越来越高，并且它们的输入和输出终端的数目越来越大，所以 ATE 测试集成电路器件的能力，尤其是在集成电路高的操作频率下测试集成电路器件的能力，也随之同样增加是不切实际的．此外，在高速集成电路器件中常常使用差分终端．差分终端由终端对构成，其中差分信号的电压彼此有偏差，一个信号称之为正信号，另一个信号称之为负信号．加到一个终端对的一个外部正差分信号对应一个内部逻辑“1”，一个外部负差分信号对应一个内部逻辑“0”．为了在一个非理想化的环境能够正确地测量差分信号，需要有差分接收器．现有的 ATE 只包括电压比较器，这些比较器只能够在三个电压窗口里相对于地电位量化信号；此外现有的 ATE 因此理由不足以测试多个集成电路器件．

因此，测试复杂的集成电路器件的现有的设备和方法不足以准确测试集成电路器件．而且，因为现有技术的集成电路器件的规模、复杂性、和操作频率都在继续增大，所以改进测试集成电路器件的方式的需要变得甚至更加紧迫．

因此，能够正确和经济地测试这样的集成电路器件、并且可在高操

作频率下操作的测试设备是必不可少的.

正是按照和测试集成电路的测试设备有关的这一背景信息，才出现了本发明的重大改进.

本发明有益地提供用于测试制成后的集成电路器件的一种测试设备及其相关的方法. 通过操作该测试设备可进行静态测试，功能和参数两种测试，并且还能对电路器件进行动态测试.

对具有几乎任何数目的输入和输出端的集成电路器件进行测试都是可能的. 这样一些终端可以有: 单端的终端、差分终端对、或者这样一些不同类型的终端的任意组合.

测试操作可在晶片上进行，或者在完成封装操作并已产生封装的集成电路组件后进行. 当在集成电路组件上进行测试操作时，可进一步测试封装操作期间形成的连接.

可把测试信号同时加到大量的终端上，而不像常规的作法: 测试集成电路器件需要利用大量的通道.

此外，可把测试信号加到一个集成电路器件，以便可以对电路器件进行动态测试，从而可提供集成电路器件在高频下的可操作性的指示.

可经济地进行集成电路器件的测试，既在晶片上测试又在封装后测试. 对确定为有缺陷的或有连接差错的集成电路，或者可作出标记，或者弃之不用，从而可保证这样一些有缺陷的电路器件不会用在电子电路中.

因此，按照这些方面以及其它的一些方面，一种测试设备及其相关方法可测试具有多个终端的集成电路. 一个电压信号发生器产生所选电压电平的测试信号. 一个信号轨线相互连接电压信号发生器和集成电路的多个终端的第一组终端中至少所选的终端. 信号轨线把电压信号发生器产生的测试信号同时加到所选的终端. 把一个测试信号响应指示器耦合到集成电路的多个终端的第二组终端中至少所选的终端. 把一个测试信号响应指示器耦合到集成电路的多个终端中的所选终端. 测试信号响应指示器指示响应于向终端施加的测试信号在第二组终端产生的输出信号值. 如果由测试信号响应指示器指示的输出信号不是期望的值，则电路缺陷或连接差错可能就是出现这种指示的原因.

从下面简单概述的附图、本发明的当前优选实施例的以下详细描述、以及所附的权利要求书，就可获得对本发明的更加完整的理解以及

本发明的范围.

图 1 是用于测试一个典型的集成电路器件的本发明的一个实施例的测试设备的部分功能方块图和部分透视图;

图 2 是包括一个差分双向终端的电路的简化示意电路图，所说终端是和图 1 的测试设备画在一起的集成电路上形成的一个典型的终端;

图 3 是一流程图，列出了本发明的一个实施例的方法用于在双向终端对的差分接收器上进行静态测试的步骤;

图 4 是一流程图，列出了本发明的一个实施例的方法用于在双向终端对的差分发射器上进行静态测试的步骤;

图 5 是一流程图，列出了本发明的一个实施例的方法用于在双向终端对的内装差分终端单元上进行测试的步骤;

图 6 是一流程图，列出了本发明的一个实施例的方法用于在单端终端的接收器上进行静态测试的步骤;

图 7 是一流程图，列出了本发明的一个实施例的方法用于在单端终端的发射器上进行静态测试的步骤;

图 8 是一流程图，列出了本发明的一个实施例的方法用于在单端终端的内装终端单元上进行 测试的步骤;

图 9 表示在本发明的一个实施例的操作期间形成窄脉冲的方式，从而可对集成电路器件进行动态扫描;

图 10 是一简化的电路示意图，表示出本发明的一个实施例的部分测试设备以及接受该测试设备测试的部分典型集成电路;

图 11 是一流程图，表示本发明的一个实施例的方法对集成电路器件进行动态测试的方法步骤;

图 12 是本发明的另一个实施例的测试设备的一部分的电路示意图;

图 13 是形成图 12 所示的测试设备的一部分的单个探针元件的放大的视图.

首先参照图 1，以标号 10 概括表示的测试设备与一个集成电路器件 12 定位在一起，在图 1 中只表示器件 12 的一部分. 图中所示的集成电路器件 12 是作为一个集成电路晶片的一部分制造出来的.

按常规方式，一般要在单个集成电路晶片上制造出许多个集成电路器件. 如前所述，一旦制出，就要对集成电路器件进行封装，以形成集成电路组件. 测试设备 10 还要能测试封装后的集成电路组件，并且还

可以把封装后的集成电路组件表示成图 1 中的集成电路器件 12. 此外，虽然测试设备 10 只和单个集成电路器件 12 定位在一起，但该测试设备还可同时测试在该晶片上制造的其它多个集成电路器件.

在图 1 中所示的部分集成电路器件 12 包括一个芯片内部部分 14，它一般由大量的电路元件构成. 制造并相互连接这些电路元件以形成期望的电路. 按常规方式把芯片内部部分 14 耦合到输入和输出端，这里有单端的双向终端 16 和差分的双向终端对 18，每个终端 16 形成一个单元 17，每个终端对 18 由两个终端 20 和 22 构成. 在晶片上时，有时还称这些终端为“焊盘”（bond pad），一旦封装，这些终端就都以类似的方式作为“插针”或“引线”形成.

图 1 中所示的两个单端的终端 16 和三个差分终端对 20 和 22 只是为了说明形成一个集成电路器件的各个部分的终端的实例. 一般来说，一个集成电路器件包括大量的单端的终端或差分的终端对，或它们的组合.

如前所述，当集成电路器件变得越来越复杂，并且包括较大数量的输入和输出终端时，使用常规的测试设备测试集成电路器件的准确操作时常变得不切实际了. 此外，这种常规的测试设备一般不能准确测试差分终端对，或者不能测试高频操作的电路.

测试设备 10 克服了与现有的用来测试集成电路的测试设备有关的这些问题. 该设备 10 允许向甚至具有极大数目终端的集成电路施加测试信号. 所说终端可以包括：单端的双向输入和输出端，差分的双向输入和输出端，或者这样一些终端的各种组合. 而且还可把由该测试设备产生的测试信号加到集成电路器件上以测试它们在高频下的可操作性.

典型的集成电路 12 的集成电路包含符合前述的 IEEE 标准 1149.1 的标准的边界扫描元件. 因此，该集成电路的这个所示出的部分包括边界扫描单元 24，边界扫描单元 24 与形成单元 17 的每个单端的终端 16 和形成单元 18 的每个差分终端对的终端 20 及 22 相连. 把所有的边界扫描单元 24 连在一起，形成一个边界扫描寄存器.

由边界扫描单元 24 形成的边界扫描寄存器耦合到附加的芯片上测试逻辑电路 25，它是一个常规的边界扫描电路，这里它包括在方框中所画出的元件. 测试数据输入端（TDI）26 和指令寄存器 28 形成了部分测试逻辑电路 25. 测试数据输出端（TDO）32 也耦合到边界扫描寄存器和

指令寄存器.

方框中还画出了一个测试访问端口（TAP）控制器 34，所说控制器 34 是作为一个状态机操作起作用的，用于接收在测试时钟（TCK）终端 36 提供的输入和向测试方式选择（TMS）终端 38 提供的输入.

在前述的 IEEE 标准中可找到有关边界扫描结构和描述边界扫描结构的操作的附加细节.

测试设备 10 包括一个可选电压源 52，用于产生其选定的电压电平的测试信号. 在供应轨线 54、56 和 58 上产生测试信号，这些轨线是分别经电压源的输出端口 64、66 和 68 和电压源 52 相连的.

供应轨线 54 通过电阻器 72 与形成单元 17 的单端的终端 16 相连，供应轨线 56 通过电阻器 74 与形成单元 18 的终端对的终端 20 相连，并且供应轨线 58 通过电阻器 76 与形成单元 18 的终端对的终端 22 相连. 电阻器 72、74 和 76 每一个的阻抗值都要和被测器件要在其中操作的信号环境紧密匹配.

虽然，为了说明的目的，在图 1 中只表示出在部分集成电路器件的左侧（如图所示）形成的端子，但也可以按类似的方式对供应轨线进行定位，使其能和定位在集成电路器件的其它边缘表面附近的、或其它任何位置的器件的其它终端相接触.

在输出端口 64 形成的测试信号具有所选的电压电平 Vs，它可能是所选的电压电平序列，下面对此将作更加详细的描述. 在电压源的输出端口 66 形成电压电平为 Vp 的测试信号，在电压源的输出端口 68 形成电压电平为 Vn 的测试信号. 所产生的测试信号的电压电平的数值例如用作接收器的一个激励源、发射器的负载电压，或内装终端的激励源和/或负载电压. 这样一些接收器、发射器和内装终端形成了部分单元 17 和 18，下面对此将进行说明.

该测试设备 10 进一步还包括一个与测试逻辑电路 25 接触的观测器和控制器 78. 通过控制器 78 观测响应于针对集成电路器件 12 产生并施加的测试信号而装入到测试逻辑电路 25 的边界扫描单元的值. 如果通过控制器 78 观测的值并非期望值，则集成电路器件 12 中可能存在缺陷. 还可将观测器和控制器 78 用于其它功能，尤其是按常规方式测试单向终端.

在测试设备 10 操作期间，产生测试信号. 把测试信号加到终端 16、

20 和 22. 把边界扫描单元的值装入测试逻辑电路，并且根据测试端口观测器和控制器 78 的观测结果对集成电路器件 12 的可操作性进行判断.

集成电路的图中所示部分还包括终端 79，这里对其进行耦合，使其可接收由观测器和控制器 78 产生的信号. 如下面参照图 9 将要描述的，终端 79 延伸到形成部分集成电路的单向接收器中.

测试设备 10 还包括多个电源，其中典型的是电路电源 80. 电路电源 80 经过线 84 向电源触点 82 提供操作电源，电源触点 82 是在集成电路器件 12 上形成的. 每个电源还可以有多个触点.

借助于电缆 86 把可选电压源 52、测试端口观测器和控制器 78，和电源 80 耦合到一个典型的工作站 86. 工作站上产生的控制信号在电缆 88 上发送，以控制这些器件的操作，并且借此还可把这些器件产生的信号提供给工作站.

图 2 表示的是一个形成单元 18 的典型差分终端对以及一个附加电路，所说附加电路形成图 1 所示的集成电路器件 12 的一部分集成电路. 形成单元 18 的终端对包括在集成电路器件 12 的表面上形成的或按其它方式可访问的一个正终端 20 和一个负终端 22.

正终端盘 20 耦合到形成一个接收器 96 的放大器的输入终端，并且通过电阻器 102 耦合到形成一个发射器 98 的放大器的输出端. 类似地，负终端 22 耦合到接收器 96 的负输入端，并且通过电阻器 104 耦合到发射器 98 的负输出端. 电阻器 102 和 104 的阻抗表示为 R_D.

把在终端盘 20 和 22 收到的差分输入加到接收器 96，并且把在线 106 上加到发射器 98 的内部产生的输出信号提供给终端盘 20 和 22.

所示的形成单元 18 的终端对还包括一个内装的终端单元 108，单元 108 由正端电阻器 112 和负端电阻器 114 形成. 电阻器 112 耦合在终端盘 20 和信号地之间，电阻器 114 耦合在终端盘 22 和信号地之间.

开关元件 116 包括开关元件 117A 和 117B，它们串列式一字形地分别定位在终端盘 20、22 和终端电阻器 112、114 之间.

通过边界扫描单元（这里是它的触发器 118）来控制所述实施例中开关元件 116 的开关位置，图中由线 120 表示这种连接. 按类似的方式，这里通过它的触发器 122 把边界扫描单元耦合到发射器 98 的使能控制输入端，这样一种连接由在触发器 122 和发射器 98 之间延伸的线 124

表示．边界扫描单元进一步还以类似的方式、这里通过它的触发器 126 耦合到接收器，这样一种连接通过在触发器 126 和接收器 96 的使能控制输入端之间延伸的线 127 表示．触发器 118、122、和 126 可按另一种方式例如由测试逻辑电路的模式寄存器构成．

在图 2 中还表示出边界扫描单元 128 和 129．单元 128 通过多路转换器 130 和线 106 耦合到发射器 98，单元 129 耦合到接收器 96 的输出端．线 131 形成多路转换器 130 的第二输入端．如下面参照图 9 将要描述的，当进行集成电路器件的动态测试时，在线 131 上产生窄脉冲．两个单元 128 和 129 都耦合到芯片内部部分 14（见图 1）的核心电路逻辑．

图 2 还表示出一个内装的高速脉冲检测器 132，它由图 2 中用虚线表示的框中的元件构成．具体来说，脉冲检测器 132 包括一对触发器 133 和 134．触发器 133 耦合到接收器 96，并且还用来接收一个固定的信号，这里是由正在经受测试的电路的另一部分（未示出）产生的逻辑“1”．逻辑值为“1”的信号这里代表一个“已通过的”测试．触发器 133 的输出耦合到触发器 134 的输入端．触发器 134 的输出还要提供给触发器 133 的复位输入端．下面将参照图 10－11 更加全面地描述脉冲检测器 132 的操作．

一旦测试设备 10 就位、和经受测试的集成电路器件 12 的终端接触，就可进行测试过程，从而可测试集成电路器件的操作．在一个实施例中，首先在终端上进行静态测试，以确定集成电路器件的功能，然后，如果确定该电路功能上正确，则确定该器件的操作参数，即，进行电路的参数测试以确定该集成电路是否满足参数规定．而且，要进行集成电路器件的动态测试，以确定该集成电路器件是否在期望的操作频率下操作．

虽然没有单独表示出来，但当然应该理解，单端的终端对也可以按类似的方式和图 2 所示的附加电路绘在一起．

图 3 表示对差分接收器（其中，以图 2 所示的终端对 18 的接收器 96 为例）进行静态测试的方法（总体用 135 表示）的方法步骤．对差分接收器进行静态测试，以确定它们的功能性和它们的操作参数．首先，如框 136 所示，例如借助于 tap 状态机 34 的测试端口禁止差分发射器，例如图 1 所示的发射器 98．如框 137 所示，禁止内装的终端单元，例如内装的终端单元 108．例如借助于线 124 对发射器的禁止以及例如借助

于线 120 对终端单元的禁止也可同时发生或按相反的次序发生。

在此之后，如框 138 所示，对接收器进行测试，以确定它们的灵敏度和共模范围。为了进行这样的测试，例如按照重复法和下面要说明的框 140 和 141，分别在正和负供应轨线 56 和 58（这样一些轨线形成了图 1 所示的部分测试设备 10）上施加处于共模范围极值的最小正的和负的差分电压。

如框 140 所示，例如通过形成部分图 1 所示的设备 10 的测试端口观测器和控制器 78，经边界扫描单元可读取通过接收器形成的响应。然后，如确定框 141 所示，确定是否需要作进一步测试。如果需要，即，如果已完成了重复过程，则经“是”分支返回到框 138。否则，经“否”分支前进到框 142，接收器测试终止。

对于差分终端的差分发射器，按类似方式进行静态测试。图 4 示出了一种方法，该方法用标号 143 概括表示，其中列出了针对差分收发器进行静态测试的一种方法的方法步骤。首先，如框 144 所示，使能差分发射器，如图 2 所示的发射器 98。如以上所述，例如借助于边界扫描电路的测试端口来使能发射器。在图 2 所示的典型终端对中，根据线 124 上的适当输入来使能它的发射器 98。然后，如框 146 所示，使能差分接收器，其中例如图 2 中所示的接收器 96。以及如框 147 所示，禁止内置的端接设备。再有，其它的顺序或同时的使能和禁止都是可能的。在图 2 所示的终端对 18 中，开关元件 116 的开关 117A 和 117B 响应于线 120 上产生的适当命令而被打开。

在此之后，如框 148 所示，对发射器的正和负的两个输出端的上拉和下拉两个电路的电平和驱动强度进行测试。回头再参照图 2，存贮在单元 128 的逻辑“1”激励正向上拉和负向下拉。类似地，存贮在单元 128 的逻辑“0”激励正向下拉和负向上拉。例如，当用该测试设备测试发射器时，首先使供应轨线 58 上产生的测试信号的电压电平变为低电压电平，并且在供应轨线 56 上产生的测试信号的电压电平有两个不同的电平。观察对于这些不同的信号电平的响应。在每个测试步骤之后，读取电路响应，如框 149 所示。

通过在供应轨线 56 上产生一个低电平值的测试信号，并且在供应轨线 58 上产生两个不同电平值的测试信号，对该发射器的负输出端上的电路上拉进行测试。

按类似的方式，可对电路的正和负两个输出端的下拉响应进行测试。为了对正输出端上的电路下拉响应进行测试，要选择供应轨线 58 上产生的测试信号使其为高电压电平，并且要选择供应轨线 56 上产生的测试信号，使其具有两个不同的电平值，并且观测接收器对这些不同的电平的响应。

为了测试响应负输出的电路下拉响应，把供应轨线 56 上产生的测试信号设置在高电压电平，并且选择供应轨线 58 上产生的测试信号使之具有两个不同的电平值。然后，观测接收器响应。

如确定框 151 所示，确定是否需要进一步测试。如果需要，“是”分支返回到框 148。否则，“否”分支前进至框 152，发射器测试终止。上述测试可逐个进行，当不需要作进一步测试时，测试终止。

图 5 表示按本发明的一个实施例的用于测试内装的终端单元（如图 2 所示的单元 108）的一种方法，总体用标号 153 表示。首先，如框 154 所示，使能内装的终端单元。在图 2 所示的终端对 18 中，借助于线 120 上的适当输入使开关元件 117A 和 117B 闭合，即可使能该内装的终端单元 108。如框 156 所示，使能该接收器。而且，如框 158 所示，例如借助于边界扫描电路，禁止差分发射器。还有，同时使能和禁止、或者其它的顺序也是可能的。

然后，如框 160 所示，对终端单元的阻抗匹配情况进行测试。对于图 1 所示的测试设备 10，在供应轨线 56 和 58 上产生测试信号。首先把在供应轨线 58 上产生的测试信号的电压电平设定在略高于在供应轨线 56 上产生的测试信号的电压电平。

然后，把供应轨线 58 上产生的测试信号的电压电平设置成略低于在供应轨线 56 上产生的测试信号的电压电平。在几个不同的电压电平重复这种测试，由此确定内装的终端单元的电阻器的阻抗随电压电平变化的匹配情况。在每个这样的测试步骤之后，如框 161 所示，读取电路响应。然后确定是否需要附加的阻抗匹配测试，如确定框 162 所示。如果需要，“是”分支返回到框 160。否则，“否”分支前进到框 164。

如框 164 所示，例如再次借助于边界扫描电路使能差分发射器。然后，如框 166 所示，测试终端单元的阻抗特性。设置发射器的输出，以产生高的输出信号电平，并且选择在供应轨线 58 上产生的测试信号使其具有两个独立的值。确定终端单元阻抗随电压电平的变化关系。

如确定框 168 所示，确定是否需要作进一步的阻抗测试。如果需要，“是”分支返回到框 166。否则，“否”分支前进到框 169，测试终止。因此，可以按重复方式完成测试过程。

图 6 表示对单端的接收器进行静态测试的方法，该方法用标号 173 概括表示。首先，如框 174 所示，例如借助于边界扫描电路来禁止发射器。然后，如框 176 所示，禁止内装的终端单元，所说终端单元在包括这些单元在内的终端上。

然后，如框 178 所示，测试单端终端的接收器，以确定它们的增益和偏离标称触发点的偏差。就图 1 所示测试设备 10 而论，在供应轨线 54 上产生测试信号。该测试信号由高电压电平和低电压电平形成。然后，如框 180 所示，通过测试端口观测器和控制器 78 观测响应于测试信号的每个输入电压值的接收器。在此之后，在确定框 181 确定是否需要进一步测试。如果需要，“是”分支返回到框 178。否则，“否”分支前进到框 182，测试终止。

图 7 表示在单端发射器上进行静态测试的一种方法，该方法用标号 183 概括表示。首先，如框 184 所示，使能该单端终端的发射器和接收器。然后，如框 186 所示，禁止内装的终端单元。

然后，如框 188 所示，测试发射器，以保证它们的电平和驱动强度的上拉和下拉的功能性。激励上拉和下拉的方式类似于参照图 4 的流程图中所示的框 148 所述的方式，属于终端对的正终端。在一个实施例中，在该电路上进行 4 次测试。按一种两次通过方法测试单端发射器的上拉能力，按所说两次通过方法，选择在供应轨线 54 上产生的测试信号，使其具有两个不同的值。观察该终端的接收器反应。按类似的方式测试单端发射器的下拉能力。在每一个测试顺序后，读取电路响应，如框 189 所示。

然后，如确定框 190 所示，确定是否需要作进一步的测试。如果需要，“是”分支回到框 188。否则，“否”分支前进至框 191，发射器测试终止。由此可实现上述测试过程的重复执行结果。

图 8 表示测试单端终端的内装终端单元的一种方法，该方法用标号 193 概括表示。单端终端的终端单元类似于图 2 所示的终端对 18 的终端单元。

首先，如框 194 所示，使能该内装终端单元。而且，如框 196 所示，

使能该单端终端的接收器．然后，如框 198 所示，禁止该单端终端的单端发射器．

然后，如框 199 所示，测试终端单元的阻抗．再次使用两次通过方法进行测试，其中在供应轨线 54 上产生的测试信号的电压电平具有两个不同的值，并且观测该终端的接收器的响应，如框 200 所示．

如框 201 所示，确定是否需要作进一步的测试．如果需要，则“是”分支返回到框 199．否则，“否”分支前进至框 202，测试终止．借此，按重复方法完成了上述的包含多个步骤的测试过程．

测试设备 10 的操作还允许动态测试集成电路器件，例如图 1 所示的器件 12．

图 9 表示在本发明实施例的操作期间产生窄脉冲的方式．这些窄脉冲用来完成对经受测试的电路器件的动态测试．如前所述，按本领域的现有技术状态构造的集成电路可在频率增高的情况下操作．现有的测试电路不能产生可对这样一些电路进行动态测试的测试信号．按图 9 所示的方式，所产生的测试脉冲的脉冲宽度具有很小的持续时间（即，窄脉冲宽度）．

可利用这样产生的脉冲动态测试经受测试的集成电路器件．通过观测器和控制器 78（如图 1 所示）产生和波形 202 及 204 的特征对应的信号，并将该信号加到终端 79．终端 79 形成单向终端的接收器部分 206 的输入端．

信号 202 和 204 的相位彼此略微相差一点，并且信号 204 的值在所有的时间一直小于信号 202 的值，只是在信号 202 由低值变到高值的时间之前信号 204 从低值状态变到高值状态这段时间除外．

接收器 206 作为一个差分比较器操作，并且当信号 204 的值大于信号 202 的值时产生一个正值输出脉冲，而在其它时间返回到低逻辑值，借此形成脉冲 208．信号 202 和 204 之间的相位差是脉冲 208 的脉冲宽度的决定因素．通过准确选择相位差，使接收器 206 产生的脉冲 208 具有可用来动态测试经受测试的集成电路器件的特征．可把接收器 206 产生的脉冲（例如脉冲 206）加到经受测试的集成电路器件的其它电路元件上，从而可对这种电路的操作进行动态测试 ．

只要按照类似于图 9 所示的信号 202 和 204 的相互关系使信号彼此之间保持期望的相位关系，就不需要从外部由测试设备产生高频信号．

图 10 表示的是先前图 1 所示的测试设备 10 和集成电路器件 12 的一些部件. 其中再次示出了供应轨线 56 和 58、以及电阻器 74 和 76. 在动态测试期间，把供应轨线设置成适宜的信号地电压电平. 以类似的方式再次示出了终端对 18 的一些部分，其中包括终端 20 和 22、接收器 96、和发射器 98.

耦合发射器 98 以接收窄脉冲，如以上参照图 9 描述过的所产生的窄脉冲 208. 图中还再次示出了内装的高速脉冲检测器 132. 如前所述，脉冲检测器 132 包括一对触发器 133 和 134. 如先前进一步说明过的，触发器 133 耦合到接收器 96，并且还接收一个固定的信号，在这里是由接受测试的电路的另一部分（未示出）产生的一个逻辑“1”. 这里，逻辑值为“1”的信号代表一个“已通过的”测试. 触发器 133 的输出耦合到触发器 134 的输入端. 触发器 134 的输出还提供给触发器 133 的复位输入端. 可以按照类似于参照图 10 描述的把脉冲施加到差分终端的方式，把脉冲施加到单端的终端.

图 11 表示利用窄脉冲（例如上述脉冲 208）对集成电路器件进行高速动态测试的方法的方法步骤，该方法用标号 222 概括表示.

首先，如框 224 所示，禁止内装终端单元. 然后，如框 226 所示，通过集成电路的边界扫描电路的边界扫描单元扫描逻辑“1”，清除脉冲检测器，如脉冲检测器 212.

随后，如框 228 所示，通过扫描一个逻辑值“0”，使其进入触发器 216，让脉冲检测器“待命”. 然后，如框 232 所示，产生信号（如信号 202 和 204），并把信号加到接收器（如图 9 所示的接收器 206），从而形成一个测试脉冲. 然后，如框 234 所示，通过评价边界扫描电路的值可确定测试的结果.

图 12 和 13 表示本发明的另一实施例的测试设备 10 的一部分. 为了准确测试待测试的集成电路器件，必须使测试设备与接受测试的集成电路器件的终端进行接触. 如果接触不良，测试操作很可能是不充分的. 因此，重要的是要保证测试设备与集成电路的所有终端都接触.

图 12 和 13 所示的用标号 238 概括表示的电路在测试设备和接受测试的集成电路器件之间提供接触的指示，电路 238 是提供接受测试的器件的各个双向部分的接触指示的电路的典型实例. 这里，所示的电路 238 测试该测试设备和接受测试的集成电路器件的三个典型的终端 16、20、

和 22 的接触情况．可针对接受测试的集成电路器件的每个适当的终端 16、20 和 22，来复制出这样的电路．

再次示出信号轨线 54、56 和 58，分别通过电阻器 72、74 和 76 把它们延长到终端 16、20 和 22，如先前的图 1 所示．电阻器 72、74 和 76 最好具有低阻抗值，以允许低电流消耗的电路操作．这里所示的电路 238 包括一个接触检查基准电压线 240，在线 240 上产生一个基准电压．晶体管 244 与每个终端 16、20 和 22 相关连．每个晶体管 244 的栅极耦合到信号轨线 54、56 或 58 中的适当的一个上．晶体管 244 的其余的两个极耦合在电压线 240 和发光二极管 246 之间．发光二极管 246 通过电阻器 248 耦合到一个偏差电位（例如地电位）．如果没有形成与终端 16、20 和 22 中的任何一个的充分接触，与这样的终端相关连的晶体管 244 要导通，使与其相连的二极管 246 导通，并且在线 247 上产生一个信号．线 247 耦合到接触不良报警器 250，并且进行适当的通告．

对供应轨线 54、56 和 58 的电压电平以及线 240 的电压电平进行选择，使得在与相关的终端 16、20 或 22 进行接触时，电阻器 72、74，或 76 中相应的一个电阻器两端的电压降能使线 240 和栅极之间的电压差不够大，不能导通晶体管．相反，如果没有和终端进行准确接触，相关晶体管的栅极和线 240 之间的电压差足够大，使晶体管导通，并激励相关的二极管．虽然所示的实施例使用的是 P 沟道 MOSFET 晶体管 244，但还可以代之以使用其它晶体管，只是适当的线 54、56 和 58 上要适当改变偏置电压．

在测试设备 10 和集成电路器件一起初始就位期间，可在一个反馈控制布置中使用在线 247 上产生的信号来确定准确定位测试设备的具体时间．二极管 246 的发光便利于故障查找操作（如果这种操作是必需的话），以完成测试设备与接受测试的集成电路的准确接触．

图 13 表示用于固定被测器件的探针卡的接触检测电路的典型实际安排，所说被测器件形成了包括图 12 所示电路 238 在内的测试设备 10 的一部分．在图 13 中示出的小距离将电阻器与探针头分开来．这样小的距离便于高速的即动态的测试操作．对测试设备和接受测试的集成电路终端之间的不充分连接进行检测和指示，从而可对连接进行适当校正．虽然在图 13 中没有单独表示出在测试一个已封装的集成电路中使用的电路 238 的实际布局，但除了它的晶体管 244 的位置以外的电路布

局是相似的.

本发明的各个实施例的操作使集成电路器件可以有几乎任何数目的待测试的输入和输出终端. 可以进行静态测试, 即功能和参数的两种测试, 还可进行电路的动态测试 .

接受测试的集成电路器件可以包括单端的终端、或差分终端对, 或者这些不同类型终端的任意组合.

或者在晶片上进行测试操作, 或者在完成封装操作并已产生封装的集成电路组件后进行测试操作. 当在集成电路组件上进行测试操作时, 还对封装操作期间形成的连接作进一步的测试.

还可以把测试信号加到集成电路器件上对电路器件进行动态测试, 以提供集成电路器件在高频下的可操作性指示. 经济地实现对集成电路器件的测试, 不管器件还在晶片上或者随后进行了封装全可测试. 可对确定有缺陷的集成电路(或者有缺陷, 或者有连接差错)作出标记, 或弃之不用, 从而可以保证这些有缺陷的电路器件不会用在电子电路中.

以上的描述是实施本发明的优选实例, 本发明的范围不必受这一描述的限制. 本发明的范围由以下的权利要求书限定.

说 明 书 附 图

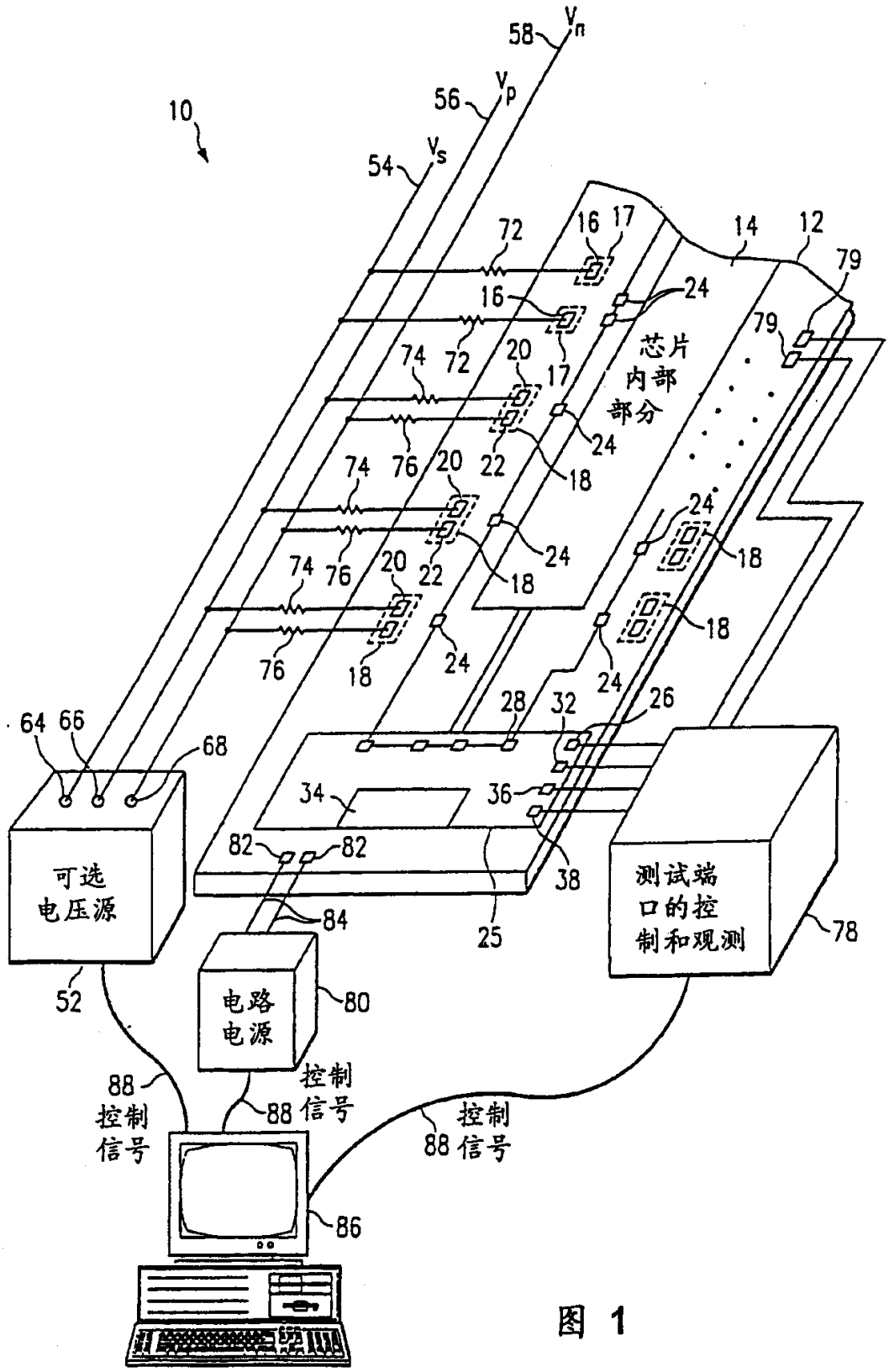

10
58
V_n
56
V_p
54
V_s
72
16
17
14
12
79
24
芯片
内部
部分
74
20
22
18
76
64
66
68
可选
电压源
52
34
36
82
38
25
28
32
26
84
电路
电源
80
88
控制
信号
测试端
口的控
制和观测
78
86

图 1

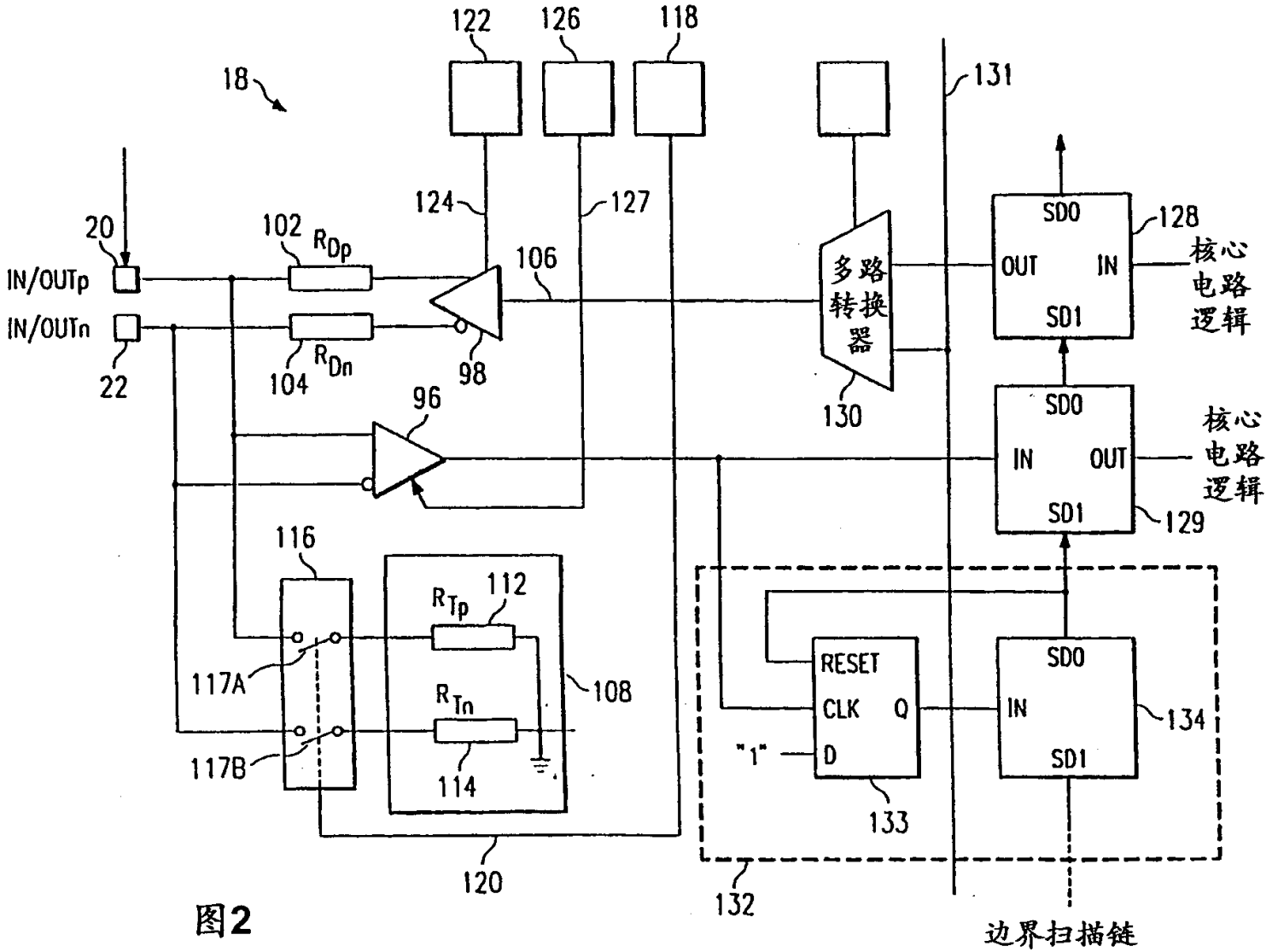

18
122
126
118
131
124
127
20
102
R_{Dp}
106
IN/OUTp
IN/OUTn
22
104
R_{Dn}
98
96
多路转换器
130
SDO
OUT
IN
SD1
128
核心电路逻辑
SDO
IN
OUT
SD1
129
核心电路逻辑
116
112
R_{Tp}
117A
R_{Tn}
108
117B
114
120
RESET
CLK
Q
"1"
D
133
SDO
IN
SD1
134
132
边界扫描链

图2

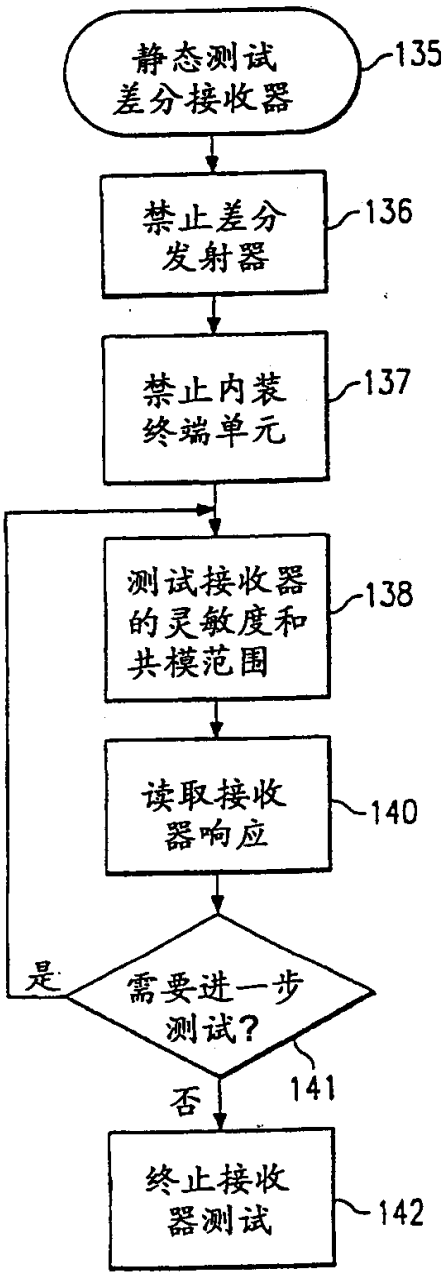

静态测试
差分接收器
135
禁止差分
发射器
136
禁止内装
终端单元
137
测试接收器
的灵敏度和
共模范围
138
读取接收
器响应
140
是
需要进一步
测试?
141
否
终止接收
器测试
142

图 3

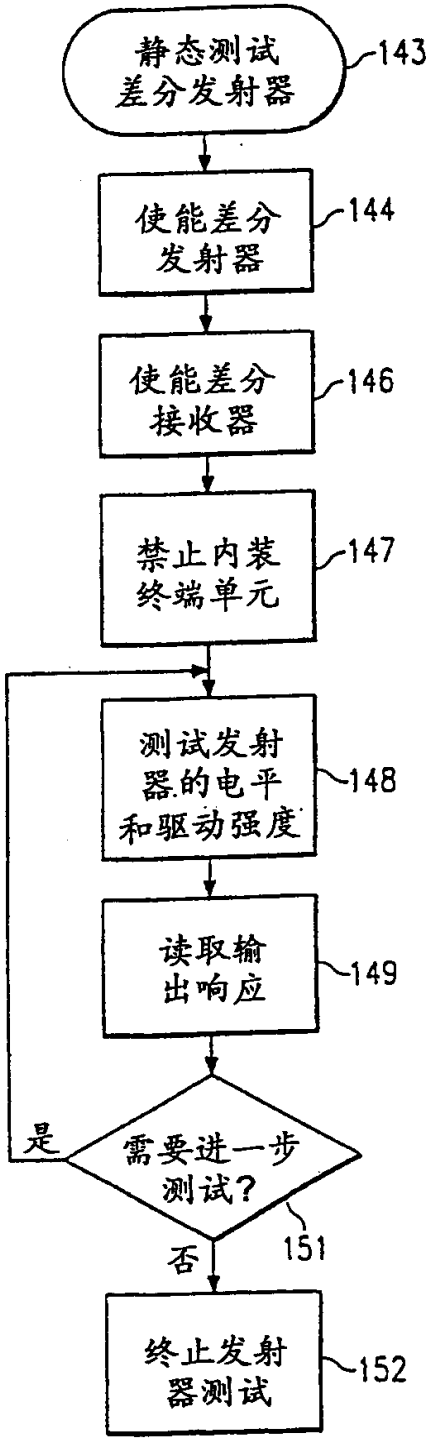

静态测试
差分发射器
143
使能差分
发射器
144
使能差分
接收器
146
禁止内装
终端单元
147
测试发射
器的电平
和驱动强度
148
读取输
出响应
149
是
需要进一步
测试?
151
否
终止发射
器测试
152

图 4

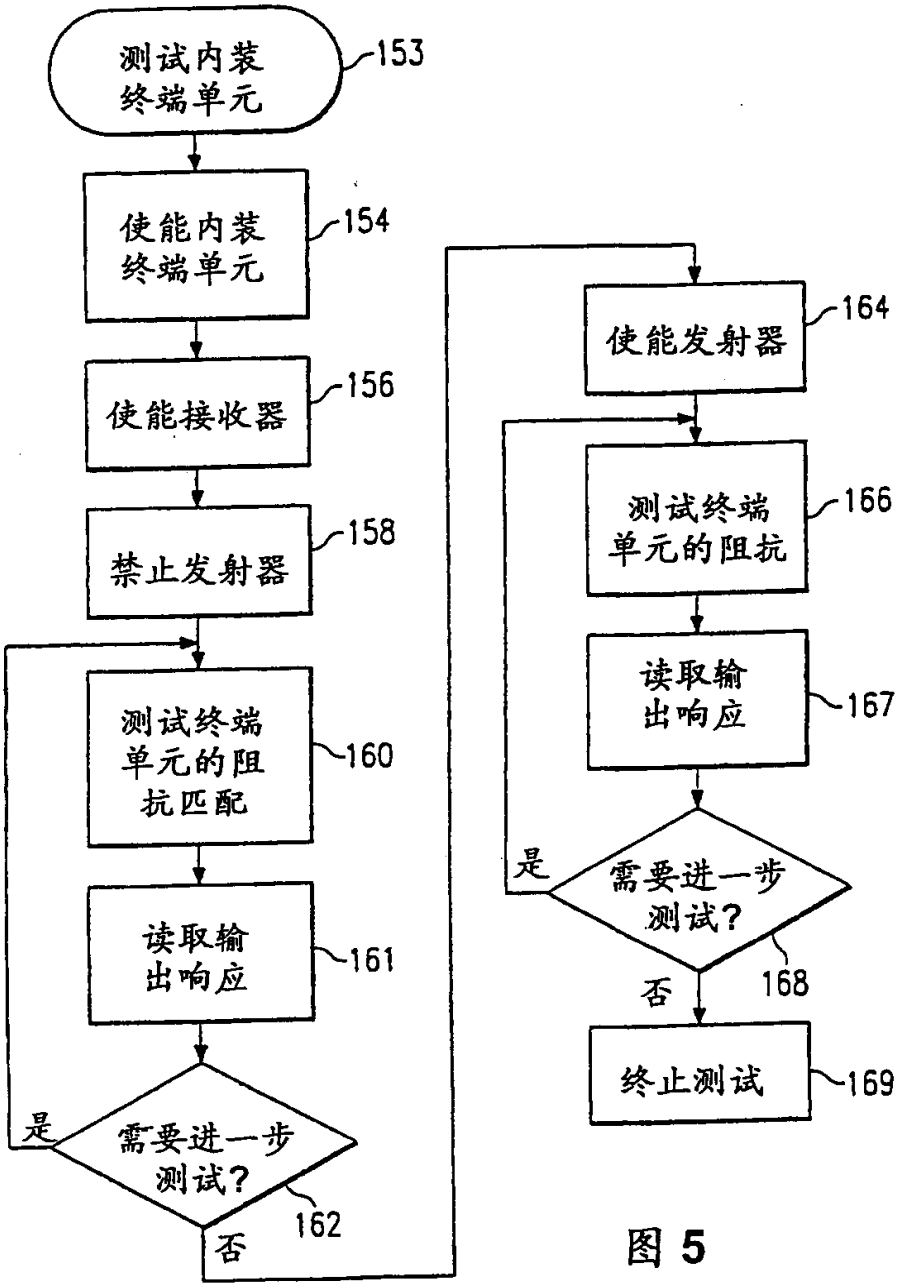

测试内装终端单元
153
使能内装终端单元
154
使能接收器
156
禁止发射器
158
测试终端单元的阻抗匹配
160
读取输出响应
161
需要进一步测试?
162
是
否
使能发射器
164
测试终端单元的阻抗
166
读取输出响应
167
需要进一步测试?
168
是
否
终止测试
169

图 5

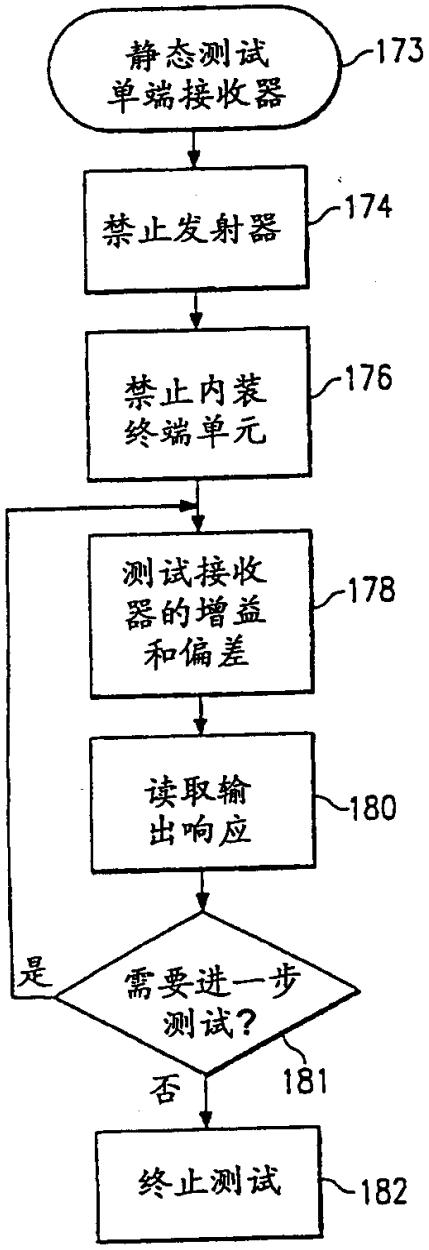

静态测试
单端接收器
173
禁止发射器
174
禁止内装
终端单元
176
测试接收
器的增益
和偏差
178
读取输
出响应
180
是
需要进一步
测试?
181
否
终止测试
182

图 6

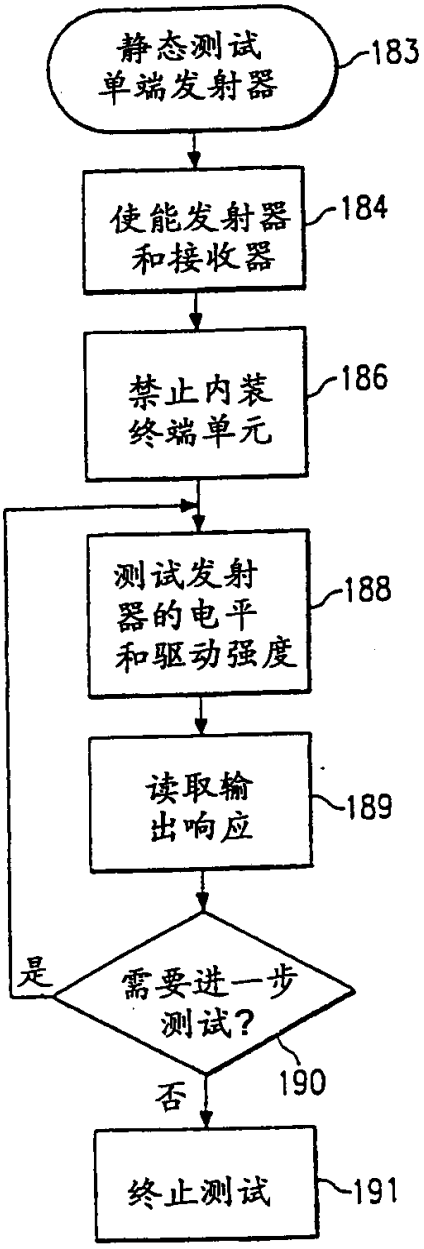

静态测试
单端发射器
183
使能发射器
和接收器
184
禁止内装
终端单元
186
测试发射
器的电平
和驱动强度
188
读取输
出响应
189
是
需要进一步
测试?
190
否
终止测试
191

图 7

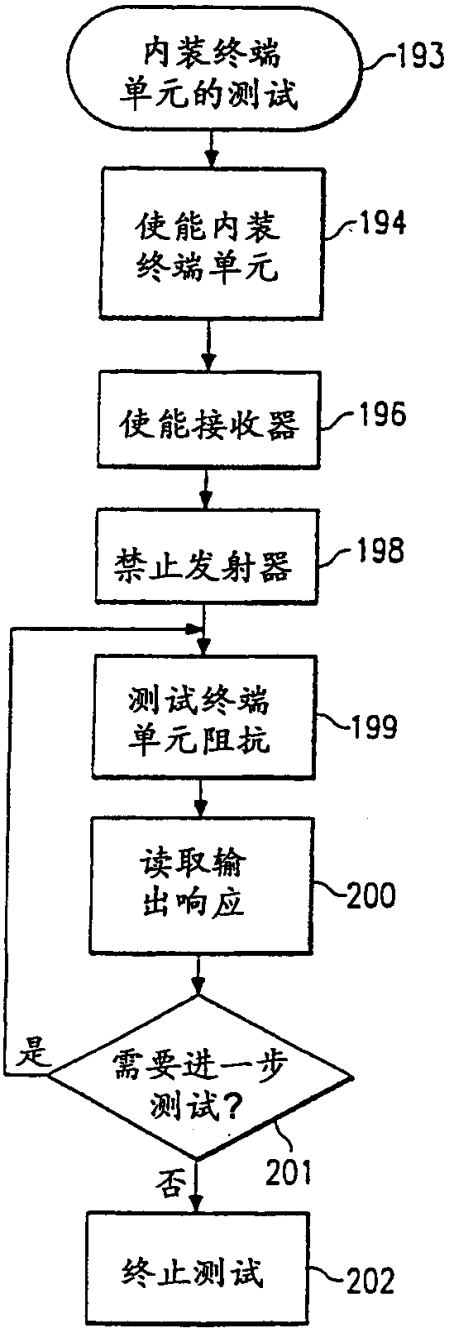

内装终端
单元的测试
193
使能内装
终端单元
194
使能接收器
196
禁止发射器
198
测试终端
单元阻抗
199
读取输
出响应
200
需要进一步
测试?
201
是
否
终止测试
202

图 8

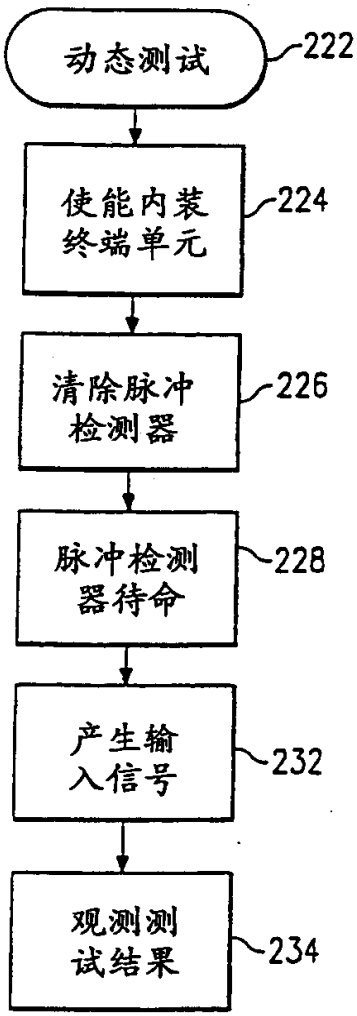

动态测试
222
使能内装
终端单元
224
清除脉冲
检测器
226
脉冲检测
器待命
228
产生输
入信号
232
观测测
试结果
234

图 11

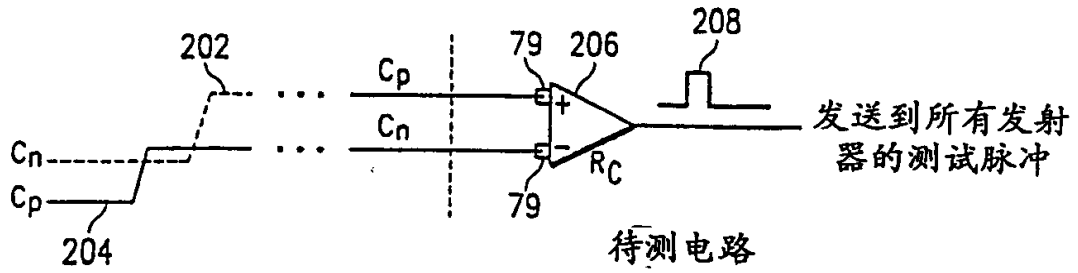

202
Cp
79
206
208
Cn
Cn
Cp
RC
发送到所有发射器的测试脉冲
204
79
待测电路

图9

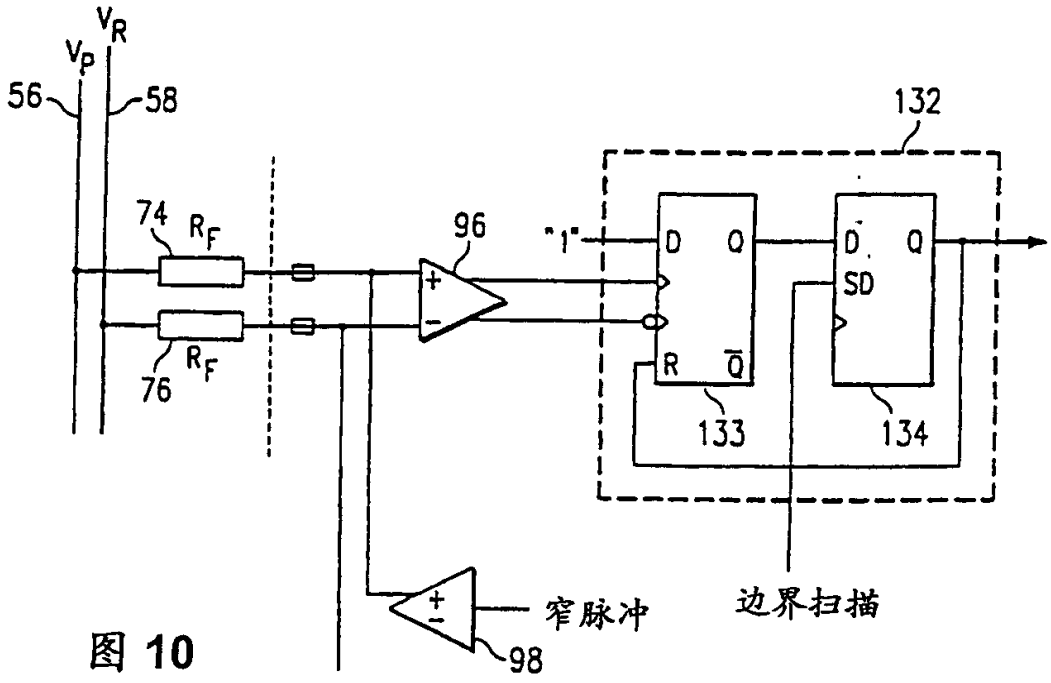

VR
VP
56
58
132
74
RF
96
"1"
D
Q
D
Q
SD
R
Q
76
RF
133
134
窄脉冲
边界扫描
98

图 10

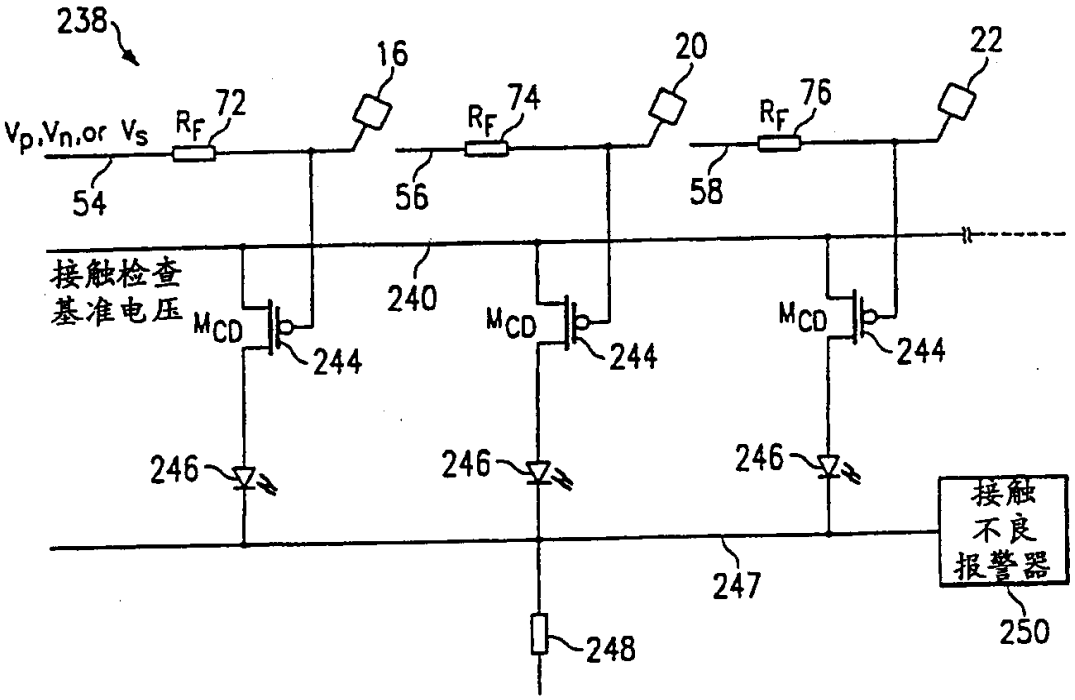

238
16
20
22
Vp,Vn,or Vs
RF 72
RF 74
RF 76
54
56
58
接触检查
基准电压
MCD
244
240
246
接触
不良
报警器
247
248
250

图 12

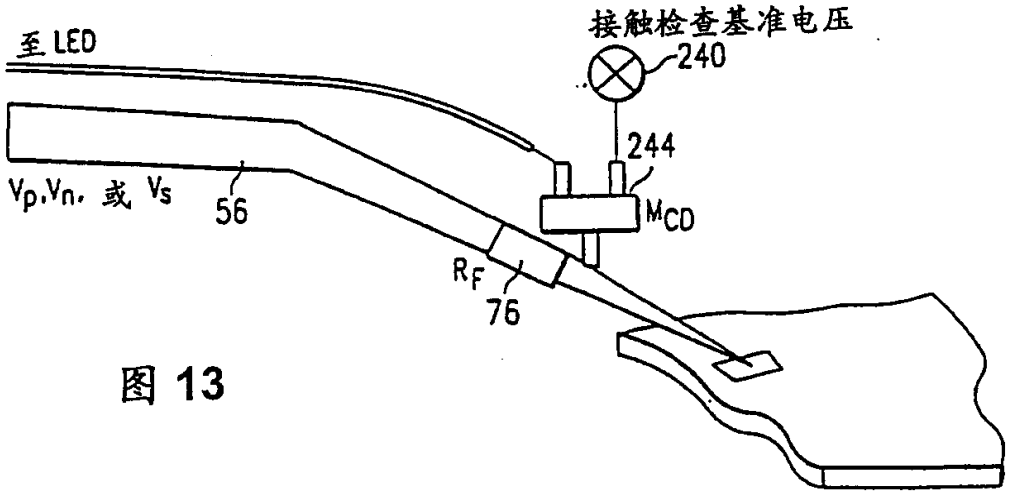

至 LED
接触检查基准电压
240
244
Vp,Vn, 或 Vs
56
MCD
RF
76

图 13