



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 767766

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 13.10.78 (21) 2674691/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.09.80. Бюллетень № 36

Дата опубликования описания 02.10.80

(51) М. Кл.³

G 06 F 11/08

(53) УДК 681.326.
.7(088.8)

(72) Автор
изобретения

И. Ф. Хомич

(71) Заявитель

Пензенский завод-ВТУЗ при Заводе ВЭМ (филиал Пензенского
политехнического института)

(54) УСТРОЙСТВО ДЛЯ ОПРЕДЕЛЕНИЯ -- ЧЕТНОСТИ ИНФОРМАЦИИ

1

Изобретение относится к области вычислительной техники и может быть использовано для проверки на четность или в декодирующих устройствах для определения веса в кодовых комбинациях корректирующих кодов, принимаемых в параллельном коде.

Известно устройство для контроля двоичного кода на четность, содержащее информационные входы, соединенные через элементы И и элемент ИЛИ со входом счетного триггера и управляемые распределителем [1].

Недостаток этого устройства заключается в сравнительно низком быстродействии, определяемом тем, что тактовая частота распределителя должна в n раз (где n - длина информационного кода) превышать тактовую частоту входной информации.

Наиболее близким техническим решением к изобретению является устройство для определения четности информации,

2

содержащее регистр, элементы И, элемент ИЛИ и триггер со счетным входом [2].

Недостаток его в том, что сигналы опроса состояния регистра проходят по сравнительно длинной цепочке последовательно соединенных элементов И, вносящих задержку, что снижает быстродействие устройства особенно при больших значениях разрядности информационного кода и высокой тактовой частоте поступления информации. Действительно, при наличии "1", например, только в последнем разряде регистра сигнал опроса дополнительно проходит ($n-1$) последовательно включенных элементов И, а при наличии "1" в предпоследнем разряде - ($n-2$) последовательно включенных элементов И и т.д. Поэтому общая дополнительная суммарная задержка прохождения сигналов только через логические элементы (без учета времени срабатывания триггеров) может составлять несколько тактов информационной частоты, что существенно снижает

быстродействие устройства, особенно при больших значениях n .

Цель изобретения — повышение быстродействия устройства.

Указанная цель достигается тем, что в устройстве для определения четности информации, содержащее регистр, первый элемент ИЛИ и первый триггер, причем единичные входы каждого разряда регистра образуют группу входов устройства, выход первого элемента ИЛИ соединен со счетным входом триггера, выход которого является выходом устройства, введены группа элементов ИЛИ, группа элементов И, второй триггер и второй элемент ИЛИ. При этом единичные выходы каждого разряда регистра соединены с соответствующим входом второго элемента ИЛИ, выход которого связан с единичным входом второго триггера и с управляющим входом первого триггера. Нулевой вход второго триггера является управляющим входом устройства. Единичный выход каждого разряда регистра соединен с первым входом соответствующего элемента И группы, выход каждого элемента И группы — с соответствующим входом первого элемента ИЛИ, с нулевым входом соответствующего разряда регистра, а выход каждого i -го элемента И группы — с соответствующим входом всех элементов ИЛИ группы от i до $(n-1)$ -го. Нулевой выход второго триггера соединен с соответствующим входом всех элементов ИЛИ группы и с инверсным входом первого элемента И группы, выход каждого элемента ИЛИ группы — с инверсным входом соответствующего элемента И группы.

В результате этого существенно сокращается длина логических цепей опроса состояний разрядов регистра сдвига, что повышает быстродействие устройства.

На чертеже представлена структурная схема предлагаемого устройства.

Устройство содержит регистр 1 с выходами разрядов, соединенных с группой элементов И $2_1 - 2_n$, к инверсным входам которых подключены соответствующие элементы ИЛИ $3_1 - 3_{(n-1)}$, второй триггер 4, элемент ИЛИ 5, первый триггер 6, второй элемент ИЛИ 7, соединенный со входами установки триггеров 4 и 6.

Работает устройство следующим образом.

Входная двоичная информация поступает в n -разрядный регистр 1 в параллельном коде. После окончания записи информации второй триггер сигналом управляющего входа устройства переводится в

нулевое состояние, при котором через группу элементов ИЛИ $3_1 - 3_{(n-1)}$ снимается запрещающий потенциал на инверсных входах группы элементов И $2_1 - 2_n$.

Если в первом разряде регистра записана "1", то сигнал с выхода элемента 2_1 запрещает прохождение сигналов через элементы $2_2 - 2_n$ более старших разрядов регистра и одновременно через первый элемент ИЛИ 5 поступает на вход первого триггера 6. Этот сигнал по цепи обратной связи также осуществляет стирание "1" в первом разряде регистра.

В результате снижается запрет на последующем элементе И и, следовательно, обеспечивается возможность прохождения сигнала со следующего разряда, где была записана "1".

В дальнейшем работа устройства осуществляется аналогичным образом. Для определения момента времени окончания работы устройства к регистру подключен второй элемент ИЛИ 7, срабатывающий при обнулении регистра 1. Появление нулевого сигнала на выходе элемента ИЛИ 7 дает возможность обеспечить считывание показаний триггера 6 и установку триггера 4 в исходное состояние. При необходимости устройство может быть использовано для определения числа единичных сигналов, например, в кодах постоянного веса. Для этого достаточно в устройство вместо триггера 6 включить обычный двоичный счетчик, фиксирующий заданный вес в анализируемых кодовых комбинациях.

Время, затрачиваемое на фиксацию каждой "1" на триггере 6, постоянно для всех разрядов регистра 1, так как длина цепи для прохождения сигналов счета одинакова и минимальна. Это время в основном определяется быстродействием переключения триггеров ввиду того, что задержкой при прохождении с сигналов через логические элементы И и ИЛИ в данном случае можно пренебречь. При этом на анализ разрядов регистра с записанным "0" времени фактически не затрачивается. Поэтому время проверки информации на четность будет определяться только числом единиц, хранящихся в регистре, и не будет зависеть от его длины n , что позволяет повысить быстродействие устройства.

Устройство для определения четности информации, сохраняя все достоинства прототипа, такие как отсутствие синхронизируемых генераторов, высокая техно-

логичность, поскольку все элементы устройства могут быть выполнены на интегральных схемах, кроме того, обладает повышенным быстродействием.

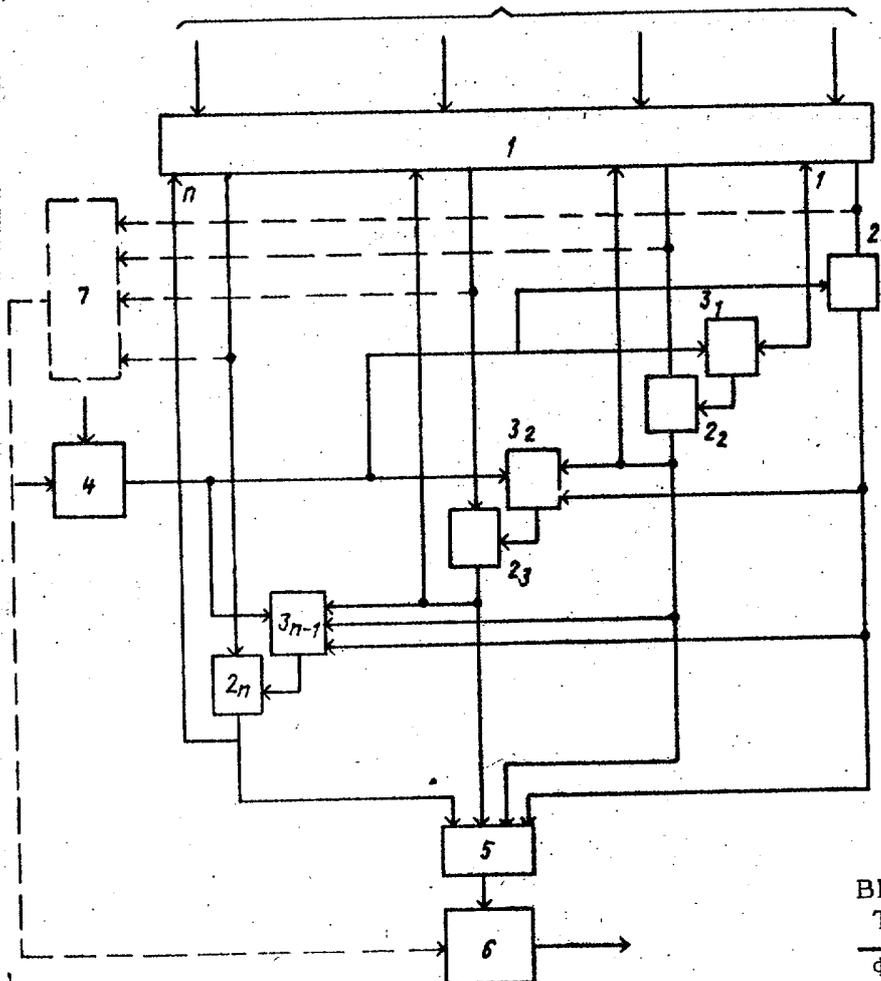
Ф о р м у л а и з о б р е т е н и я

Устройство для определения четности информации, содержащее регистр, первый элемент ИЛИ и первый триггер, причем единичные входы каждого разряда регистра образуют группу входов устройства, выход первого элемента ИЛИ соединен со счетным входом триггера, выход которого является выходом устройства, отличающееся тем, что, с целью повышения быстродействия, в него введены группа элементов ИЛИ, группа элементов И, второй триггер и второй элемент ИЛИ, причем единичные выходы каждого разряда регистра соединены с соответствующим входом второго элемента ИЛИ, выход которого соединен с единичным входом второго триггера и с управляющим входом первого триггера, ну-

левой вход второго триггера является управляющим входом устройства, единичный выход каждого разряда регистра соединен с первым входом соответствующего элемента И группы, выход каждого элемента И группы соединен с соответствующим входом первого элемента ИЛИ, с нулевым входом соответствующего разряда регистра, выход каждого i -го элемента И группы соединен с соответствующим входом всех элементов ИЛИ группы от i до $(n-1)$ -го, нулевой выход второго триггера соединен с соответствующим входом всех элементов ИЛИ группы и с инверсным входом первого элемента И группы, выход каждого элемента ИЛИ группы соединен с инверсным входом соответствующего элемента И группы.

Источники информации,

- принятые во внимание при экспертизе
1. Авторское свидетельство СССР № 428385, кл. G 06 F 11/10, 1973.
 2. Авторское свидетельство СССР № 552609, кл. G 06 F 11/08, 1973 (прототип).



ВНИИПИ Заказ 7196/45
Тираж 751 Подписное
Филиал ППП "Патент",
г.Ужгород, ул.Проектная, 4