

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7160318号
(P7160318)

(45)発行日 令和4年10月25日(2022.10.25)

(24)登録日 令和4年10月17日(2022.10.17)

(51)国際特許分類	F I
H 0 1 L 21/338 (2006.01)	H 0 1 L 29/80 H
H 0 1 L 29/778 (2006.01)	H 0 1 L 29/78 3 0 1 B
H 0 1 L 29/812 (2006.01)	
H 0 1 L 21/336 (2006.01)	
H 0 1 L 29/78 (2006.01)	

請求項の数 13 (全18頁)

(21)出願番号 特願2018-144691(P2018-144691)	(73)特許権者 301023238 国立研究開発法人物質・材料研究機構 茨城県つくば市千現一丁目2番地1
(22)出願日 平成30年8月1日(2018.8.1)	(72)発明者 色川 芳宏 茨城県つくば市千現一丁目2番地1 国立研究開発法人物質・材料研究機構内
(65)公開番号 特開2020-21829(P2020-21829A)	(72)発明者 生田目 俊秀 茨城県つくば市千現一丁目2番地1 国立研究開発法人物質・材料研究機構内
(43)公開日 令和2年2月6日(2020.2.6)	(72)発明者 三石 和貴 茨城県つくば市千現一丁目2番地1 国立研究開発法人物質・材料研究機構内
審査請求日 令和3年7月15日(2021.7.15) (出願人による申告)平成29年度、文部科学省、科学技術試験研究委託事業、産業技術力強化法第19条の適用を受ける特許出願	(72)発明者 木本 浩司 茨城県つくば市千現一丁目2番地1 国立研究開発法人物質・材料研究機構内 最終頁に続く

(54)【発明の名称】 半導体装置および半導体装置の製造方法

(57)【特許請求の範囲】

【請求項1】

窒化ガリウム半導体層および酸化ガリウム半導体層を有し、
前記窒化ガリウム半導体層と前記酸化ガリウム半導体層とはヘテロ接合をなし、
前記酸化ガリウム半導体層は、a軸の格子定数が0.28nm以上0.34nm以下のGa₂O₃結晶を含むHEMT構造を有する、半導体装置。

【請求項2】

窒化ガリウム半導体層および酸化ガリウム半導体層を有し、
前記窒化ガリウム半導体層と前記酸化ガリウム半導体層とはヘテロ接合をなし、
前記酸化ガリウム半導体層は、a軸の格子定数が0.28nm以上0.34nm以下のGa₂O₃結晶からなるHEMT構造を有する、半導体装置。

【請求項3】

前記Ga₂O₃結晶は、六方晶または立方晶の少なくとも何れかの結晶である、請求項1または2記載の半導体装置。

【請求項4】

前記酸化ガリウム半導体層の表面粗さが0nm以上0.5nm以下である、請求項1から3の何れかに記載の半導体装置。

【請求項5】

前記酸化ガリウム半導体層の表面粗さが0nm以上0.2nm以下である、請求項1から3の何れかに記載の半導体装置。

【請求項 6】

前記酸化ガリウム半導体層の厚さが 2 nm 以上 30 nm 以下である、請求項 1 から 5 の何れかに記載の半導体装置。

【請求項 7】

ゲート電極、ソース電極およびドレイン電極を備え、前記ゲート電極は前記酸化ガリウム半導体層にショットキー接続されている、請求項 1 から 6 の何れかに記載の半導体装置。

【請求項 8】

ゲート電極、ソース電極およびドレイン電極を備え、前記ゲート電極は絶縁体層を介して前記酸化ガリウム半導体層に載置されている、請求項 1 から 6 の何れかに記載の半導体装置。

10

【請求項 9】

請求項 1 から 8 の何れか 1 記載の半導体装置の製造方法であって、
窒化ガリウム結晶基板を準備する基板準備工程と、
前記窒化ガリウム結晶基板上に酸化ガリウム半導体層を形成する酸化ガリウム半導体層形成工程を有する、半導体装置の製造方法。

【請求項 10】

前記窒化ガリウム結晶基板はウルツ鉱構造の単結晶である、請求項 9 記載の半導体装置の製造方法。

【請求項 11】

前記酸化ガリウム半導体層形成工程は、前記窒化ガリウム結晶基板を、硫酸、過酸化水素水、アンモニア、弗酸、塩酸、硝酸、リン酸、水酸化カリウムからなる群から選択された少なくとも 1 つを使用して表面処理するステップを含む、請求項 9 または 10 記載の半導体装置の製造方法。

20

【請求項 12】

前記酸化ガリウム半導体層形成工程は、前記窒化ガリウム結晶基板を、500 以下でプラズマ酸化、オゾン酸化の少なくとも何れか 1 の酸化処理をするステップを含む、請求項 9 または 10 記載の半導体装置の製造方法。

【請求項 13】

前記酸化ガリウム半導体層形成工程は、前記窒化ガリウム結晶基板上に、700 以下で電子ビーム蒸着、700 以下で MBE、870 以下で CVD、700 以下で HVPE、400 以下で ALD、500 以下でスパッタリングからなる群から選択された少なくとも 1 つの方法を使用して酸化物を形成するステップを含む、請求項 9 または 10 記載の半導体装置の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置および半導体装置の製造方法に係り、特にキャリアの移動度が高く、絶縁耐圧もとれる半導体装置および半導体装置の製造方法に関する。

【背景技術】

【0002】

近年、高周波対応のパワーデバイスの需要が急激に高まっている。将来的にも、高周波デバイスはポスト 5G の世界を支えるキーデバイスと位置づけられている。このため、高周波パワーデバイスの需要は今後も益々高まっていくものと考えられている。

40

【0003】

高周波デバイス用の半導体装置構造としては、通常の MISFET (Metal Insulator Semiconductor Field Effect Transistor)、MOSFET (Metal Oxide Semiconductor Field Effect Transistor) においてキャリア移動度の高い半導体層を用いたもののほか、HEMT (High Electron Mobility Transistor) 構造を採用したものがある。HEMT は、特に高い移動度を得られ、高周

50

波特性に優れた構造としてよく知られている。

【0004】

HEMT構造では、バンドギャップが異なる2種類の半導体層をヘテロ接合させ、その接合界面に生じる2次元電子ガス層を通じてキャリアである電子を移動させることによって高いキャリア移動度を得る。HEMT構造の半導体装置に関しては、例えば特許文献1および2に開示がある。

【0005】

HEMTでは、AlGaAsとGaAsの組み合わせがよく用いられている。しかしながら、この材料系はバンドギャップが狭く、その結果、絶縁耐圧が十分とれないという問題があって、基地局用途などの高周波パワーデバイスとしてはこの点の改善が必要になっている。ちなみに、GaAsのバンドギャップは1.4 eVで、臨海電界強度は0.4 MV/cmに留まっている。

10

【0006】

一方で、バンドギャップが広く、絶縁耐圧に優れる半導体材料として、 $\text{-Ga}_2\text{O}_3$ が注目されている。

$\text{-Ga}_2\text{O}_3$ は安定の結晶であり、結晶格子が $a = 1.2214 \text{ nm}$ 、 $b = 0.30371 \text{ nm}$ 、 $c = 0.57981 \text{ nm}$ 、 $\alpha = \beta = \gamma = 90^\circ$ 、 $\alpha = 108.83^\circ$ の単斜晶系結晶である。そのバンドギャップは4.8 ~ 4.9 eVであり、臨海電界強度は約8 MV/cmと見積もられている。

このように、 $\text{-Ga}_2\text{O}_3$ は高パワーデバイス用途の半導体として魅力的なポテンシャルを有しているが、高周波パワーデバイスとしてはキャリアの移動度が不足していて、十分な性能を発揮できていなかった。なお、 $\text{-Ga}_2\text{O}_3$ 半導体を用いた半導体装置に関しては、例えば特許文献3に開示がある。

20

【先行技術文献】

【特許文献】

【0007】

【文献】特開2017-85056号公報

特開2017-69565号公報

特開2016-51795号公報

【発明の概要】

30

【発明が解決しようとする課題】

【0008】

本発明が解決しようとする課題は、高周波パワーデバイスに要求される絶縁耐圧を有するキャリア移動度の高いワイドバンドギャップの半導体装置およびその半導体装置の製造方法を提供することである。

【課題を解決するための手段】

【0009】

本発明の構成を下記に示す。

(構成1)

窒化ガリウム半導体層および酸化ガリウム半導体層を有し、
前記窒化ガリウム半導体層と前記酸化ガリウム半導体層とはヘテロ接合をなし、
前記酸化ガリウム半導体層は、a軸の格子定数が0.28 nm以上0.34 nm以下の Ga_2O_3 結晶を含む、半導体装置。

40

(構成2)

窒化ガリウム半導体層および酸化ガリウム半導体層を有し、
前記窒化ガリウム半導体層と前記酸化ガリウム半導体層とはヘテロ接合をなし、
前記酸化ガリウム半導体層は、a軸の格子定数が0.28 nm以上0.34 nm以下の Ga_2O_3 結晶からなる、半導体装置。

(構成3)

前記 Ga_2O_3 結晶は、六方晶または立方晶の少なくとも何れかの結晶である、構成1ま

50

たは 2 記載の半導体装置。

(構成 4)

前記酸化ガリウム半導体層の表面粗さが 0 nm 以上 0.5 nm 以下である、構成 1 から 3 の何れかに記載の半導体装置。

(構成 5)

前記酸化ガリウム半導体層の表面粗さが 0 nm 以上 0.2 nm 以下である、構成 1 から 3 の何れかに記載の半導体装置。

(構成 6)

前記酸化ガリウム半導体層の厚さが 2 nm 以上 30 nm 以下である、構成 1 から 5 の何れかに記載の半導体装置。

10

(構成 7)

ゲート電極、ソース電極およびドレイン電極を備え、前記ゲート電極は前記酸化ガリウム半導体層にショットキー接続されている、構成 1 から 6 の何れかに記載の半導体装置。

(構成 8)

ゲート電極、ソース電極およびドレイン電極を備え、前記ゲート電極は絶縁体層を介して前記酸化ガリウム半導体層に載置されている、構成 1 から 6 の何れかに記載の半導体装置。

(構成 9)

構成 1 から 8 の何れか 1 記載の半導体装置の製造方法であって、
窒化ガリウム結晶基板を準備する基板準備工程と、

20

前記窒化ガリウム結晶基板上に酸化ガリウム半導体層を形成する酸化ガリウム半導体層形成工程を有する、半導体装置の製造方法。

(構成 10)

前記窒化ガリウム結晶基板はウルツ鉱構造の単結晶である、構成 9 記載の半導体装置の製造方法。

(構成 11)

前記酸化ガリウム半導体層形成工程は、前記窒化ガリウム結晶基板を、硫酸、過酸化水素水、アンモニア、弗酸、塩酸、硝酸、リン酸、水酸化カリウムからなる群から選択された少なくとも 1 つを使用して表面処理するステップを含む、構成 9 または 10 記載の半導体装置の製造方法。

30

(構成 12)

前記酸化ガリウム半導体層形成工程は、前記窒化ガリウム結晶基板を、500 以下でプラズマ酸化、オゾン酸化の少なくとも何れか 1 の酸化処理をするステップを含む、構成 9 または 10 記載の半導体装置の製造方法。

(構成 13)

前記酸化ガリウム半導体層形成工程は、前記窒化ガリウム結晶基板上に、700 以下で電子ビーム蒸着、700 以下で MBE、870 以下で CVD、700 以下で HVPE、400 以下で ALD、500 以下でスパッタリングからなる群から選択された少なくとも 1 つの方法を使用して酸化物を形成するステップを含む、構成 9 または 10 記載の半導体装置の製造方法。

40

【発明の効果】

【0010】

本発明によれば、高周波パワーデバイスに要求される絶縁体耐圧を有するキャリア移動度の高いワイドバンドギャップの半導体装置およびその半導体装置の製造方法が提供される。

【図面の簡単な説明】

【0011】

【図 1】本発明の半導体装置の構造を示す断面図。

【図 2】(100) 面から見た酸化ガリウムの立方晶結晶の構造図。

【図 3】(111) 面から見た酸化ガリウムの立方晶結晶の構造図。

50

【図4】立方晶の酸化ガリウムを(111)面でスライスしたときの切り口における酸素原子の配置を示す構造図。

【図5】本発明の半導体装置の製造工程を説明するための断面図。

【図6】本発明の半導体装置の製造工程を説明するための断面図。

【図7】本発明の半導体装置の製造工程を説明するための断面図。

【図8】本発明の半導体装置の製造工程を説明するための断面図。

【図9】本発明の半導体装置の製造工程を説明するための断面図。

【図10】本発明の半導体装置の製造工程を説明するための断面図。

【図11】膜の構造を示す断面TEM観察像とFFT図。

【図12】作製した酸化ガリウム膜の表面粗さのAFM測定図。

10

【発明を実施するための形態】

【0012】

発明者は、上述のように優れたポテンシャルをもつ $\text{-Ga}_2\text{O}_3$ からなる半導体層を用いたHEMT構造の半導体装置が、期待されるほどの高い移動度をもたない原因を鋭意研究した。

その結果、ヘテロ接合界面が物理的に粗面になっており、そこでキャリアの散乱が起こって移動度が高まらなくなっていることがわかった。すなわち、 $\text{-Ga}_2\text{O}_3$ 半導体層が形成される際に、 $\text{-Ga}_2\text{O}_3$ 半導体層とヘテロ接合する半導体層の界面が物理的に荒れて粗面状になっていることが、移動度が高まらない一因になっていることを突き止めた。

【0013】

20

そこで、発明者は、酸化ガリウム半導体をもつ高パワー半導体としての高いポテンシャルを活かしつつ、ヘテロ接合界面が荒れない、粗面とならないHEMT構造半導体装置の研究を重ねた。

【0014】

その結果、窒化ガリウム(GaN)結晶からなる窒化ガリウム半導体層(GaN半導体層)上に酸化ガリウムからなる半導体層(酸化ガリウム半導体層)を形成して、この2つの半導体層からなるヘテロ接合を形成し、かつ酸化ガリウム半導体層をa軸の格子定数が0.28nm以上0.34nm以下の Ga_2O_3 結晶を含むようにすれば、キャリアの界面散乱が抑制されて高い移動度が得られることを見出した。特に、酸化ガリウム半導体層をa軸の格子定数が0.28nm以上0.34nm以下の Ga_2O_3 結晶からなるようにすれば、キャリアの界面散乱が大きく抑制されて非常に高い移動度が得られることを見出した。この構成にすると、移動度に加え、酸化ガリウム半導体層は結晶欠陥も少なく、トラップサイトも少ないものになるので、絶縁耐圧等も含めて電気特性に優れた半導体装置を提供することが可能になる。

30

【0015】

<実施の形態1>

以下、本発明を実施するための形態を、図面を参照しながら説明する。

実施の形態1のHEMT構造の半導体装置1001は、図1に示すように、GaN半導体層(GaN基板)1、酸化ガリウム半導体層2、ゲート電極3、ソース電極5およびドレイン電極6を基本構成要素とする。ここで、GaN半導体層1と酸化ガリウム半導体層2との界面、すなわちヘテロ接合面には2次元電子ガス層4が発生する。

40

【0016】

GaN半導体層1は単結晶GaN(0001)であり、その結晶の構造は、安定性の高さからウルツ鉱構造が好ましい。GaN半導体層1はアンドープでよいが、 $1 \times 10^{17} / \text{cm}^3$ 以下というような微量の不純物をドーパントとして含んでいてもよい。この種のドーパントとしては、例えば、シリコン(Si)、ゲルマニウム(Ge)、酸素(O)を挙げることができる。

【0017】

酸化ガリウム半導体層2は、単結晶GaNの結晶格子と面内格子定数aがほぼ整合しているa軸の格子定数が0.28nm以上0.34nm以下のガリウム酸化物の結晶を含む

50

膜である。このようにすると、酸化ガリウム半導体層 2 の欠陥は少なくなり、トラップサイトは少ないものとなり、さらに GaN 半導体層 1 と酸化ガリウム半導体層 2 との界面粗さも極めて小さなものになることを見出した。

酸化ガリウム半導体層 2 が a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下のガリウム酸化物の結晶を含む量は、50 体積% 以上が好ましく、70 体積% 以上がより好ましく、100 体積% がさらに一層好ましい。

a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下のガリウム酸化物の結晶を含む量が多いほど好ましい。この量が増えるほど酸化ガリウム半導体層 2 の欠陥は少なくなり、トラップサイトは少ないものとなり、さらに GaN 半導体層 1 と酸化ガリウム半導体層 2 との界面粗さも少なくなる。

【0018】

酸化ガリウム半導体層 2 は、a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下の六方晶、立方晶、または六方晶および立方晶の酸化ガリウムからなることが好ましい。

ウルツ鉱構造の GaN の結晶構造は、a 軸の格子定数が 0.319 nm の六方晶であり、この構造の GaN と酸化ガリウム半導体層 2 は結晶格子の整合性が高く、その両半導体が形成するヘテロ界面は平滑度が極めて高く、粗さが極めて抑えられた界面になる。

【0019】

ここで、本発明における a 軸の格子定数とは、六方晶結晶の場合は通常の a 軸の格子定数を指し、立方晶結晶の場合は、(111) 面でスライスしたときの切り口における結晶格子の格子定数を指す。

【0020】

図 2 は、立方晶の酸化ガリウム、例えば Ga_2O_3 の結晶を (100) 面から見た図で、同図の 2001 は酸素原子 (O) を、2002 はガリウム原子 (Ga) を表す。(100) 面でスライスした面 (インプレーン) においては、六角形の酸素原子配置は認められず、この面に接する GaN 半導体とは格子整合はしない。

【0021】

図 3 は、立方晶の酸化ガリウム、例えば Ga_2O_3 の結晶を (111) 面から見た図である。ここで、図 3 の 2001 は、図 2 の場合と同様に、酸素原子 (O) を、2002 はガリウム原子 (Ga) を表す。そして、この結晶を (111) 面、かつ酸素原子 2001 がある場所でスライスしたとき、その切り口に位置する原子の配置を図 4 に示す。図 4 からわかるように、この切り口における (このインプレーンにおける) 酸素原子 2001 は六方晶と同じ結晶配置 (結晶格子 2011) をなす。

本発明では、このインプレーンでの図 4 の 2021 に示される a_1 、2022 に示される a_2 、2023 に示される a_3 を a 軸の格子定数とするが、ほぼ正六角形をなすため、 a_1 、 a_2 および a_3 の値はほぼ等しく、格子定数 a で表させる。

【0022】

発明者は、酸化ガリウム半導体層 2 が、a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下の六方晶構造の酸化ガリウムであると、GaN 半導体層 1 と酸化ガリウム半導体層 2 の格子が整合されて、酸化ガリウム半導体層 2 の結晶欠陥は小さなものとなり、トラップサイトも少ないものとなり、さらに GaN 半導体層 1 と酸化ガリウム半導体層 2 との界面の粗さも極めて小さなものになることを見出した。また、発明者は、酸化ガリウム半導体層 2 が (111) 面の立方晶の酸化ガリウムの場合、a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下において六方晶構造であるウルツ鉱構造の窒化ガリウムと格子が十分に整合されて、酸化ガリウム半導体層 2 の結晶欠陥は小さなものとなり、トラップサイトも少ないものとなり、さらに GaN 半導体層 1 と酸化ガリウム半導体層 2 との界面の粗さも極めて小さなものになることを見出した。さらに、発明者は、酸化ガリウム半導体層 2 が、a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下の六方晶構造および立方晶の酸化ガリウムであると、六方晶構造であるウルツ鉱構造の窒化ガリウムと格子が十分に整合されて、酸化ガリウム半導体層 2 の結晶欠陥は小さなものとなり、トラップサイトも少ないものとなり、さらに GaN 半導体層 1 と酸化ガリウム半導体層 2 との界面の粗さも極め

10

20

30

40

50

て小さなものになることを見出した。

【0023】

また、酸化ガリウム半導体層2は、構造の酸化ガリウム若しくは構造の酸化ガリウムから構成され、または、構造の酸化ガリウムおよび構造の酸化ガリウムの組合せから構成されてもよい。

ここで、構造の酸化ガリウムは、六方晶の結晶であり、そのa軸の結晶格子定数は0.290nmである。また、構造の酸化ガリウムは、立方晶の結晶であり、(111)面におけるそのa軸の結晶格子定数は0.291nmである。

【0024】

酸化ガリウム半導体層2は、 Ga_2O_3 を50体積%以上、好ましくは70体積%以上100体積%以下含むガリウム酸化膜が好ましい。

10

また、酸化ガリウム半導体層2は、 Ga_2O_3 を70体積%以上90体積%以下、 Ga_2O_3 を10体積%以上30体積%以下含んでよい。

そして、酸化ガリウム半導体層2の結晶面は、GaN半導体層1を構成する単結晶GaN(0001)の結晶面に揃えて配列されることが好ましい。

【0025】

酸化ガリウム半導体層2が、a軸の格子定数が0.28nm以上0.34nm以下のガリウム酸化物の結晶を50体積%以上含むガリウム酸化膜であることを満たさない場合は、酸化ガリウム半導体層2の欠陥は大きくなり、さらにGaN半導体層1と酸化ガリウム半導体層2との界面の粗さも大きなものになる。

20

また、酸化ガリウム半導体層2が、a軸の格子定数が0.28nm以上0.34nm以下の六方晶、立方晶の少なくとも何れか1の酸化ガリウムを50体積%以上含むガリウム酸化膜であることを満たさない場合は、酸化ガリウム半導体層2の欠陥は大きくなり、トラップサイトも多数発生し、さらにGaN半導体層1と酸化ガリウム半導体層2との界面の粗さも大きなものになる。

また、ガリウム酸化物結晶膜2が Ga_2O_3 または Ga_2O_3 と Ga_2O_3 を含むこと、および Ga_2O_3 または Ga_2O_3 と Ga_2O_3 を上で示した比率で含むこと、を満たさない場合は、酸化ガリウム半導体層2の欠陥は大きくなり、トラップサイトも多数発生し、さらにGaN半導体層1と酸化ガリウム半導体層2との界面の粗さも大きなものになる。

30

【0026】

ここで、酸化ガリウム半導体層2の膜厚は2nm以上30nm以下が好ましく、より好ましくは5nm以上30nm以下が好ましい。膜厚が30nmを超えると結晶が乱れやすく欠陥が発生しやすくなる。また、膜厚が2nm未満では、半導体層としての電気的特性機能が低下しやすくなる。

なお、 Ga_2O_3 および Ga_2O_3 は準安定のガリウム酸化膜と位置づけられているガリウム酸化膜の結晶構造体である。

【0027】

また、酸化ガリウム半導体層2の表面粗さは、RMS(Root Mean Square)で表して0nm以上0.5nm以下が好ましく、より好ましくは0nm以上0.2nm以下が好ましい。酸化ガリウム半導体層2の表面粗さがこの範囲にあると、GaN半導体層1と酸化ガリウム半導体層2との界面の粗さが十分に抑えられて、キャリアの散乱が少なくなり、高いキャリア移動度を得ることが可能になる。

40

【0028】

酸化ガリウム半導体層2はアンドープでよいが、 $1 \times 10^{17} / cm^3$ 以下というような微量の不純物をドーパントとして含んでいてもよい。この種のドーパントとしては、例えば、Si、Ge、Snを挙げることができる。

【0029】

ゲート電極3は、酸化ガリウム半導体層2とショットキー接触するように酸化ガリウム半導体層2に接して設けられた電極であり、その材料としては、白金(Pt)、ニッケル

50

(Ni)、金(Au)からなる群から選択された少なくとも1つを挙げることができる。また、これらの金属のほか、これらの群から選択された少なくとも1つを含む金属を積層させたもの、これらの群から選択された少なくとも1つを含む窒化物、炭化物、炭化窒化物などの化合物でもよい。

【0030】

なお、ゲート電極3は酸化ガリウム半導体層2に接して形成するのではなく、酸化アルミニウム(Al_2O_3)、酸化シリコン(SiO_2)、酸化ハフニウム(HfO_x)などの絶縁体層(ゲート絶縁膜)を介して形成されていてもよい。この場合は、ゲート電極3として、アルミニウム(Al)、チタン(Ti)、タングステン(W)、白金(Pt)、金(Au)、銀(Ag)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、ニッケル(Ni)、スズ(Sn)、亜鉛(Zn)、poly-Si(ポリシリコン)からなる群から選択された少なくとも1つを用いることができる。これらの金属のほか、これらの群から選択された少なくとも1つを含む合金、これらの群から選択された少なくとも1つを含む窒化物、炭化物、炭化窒化物などの化合物でもよい。そして、MISFETのゲート電極としての仕事関数、抵抗率、製造プロセス工程での耐熱性、汚染および加工性を鑑みてこれらの中から最適な材料が選択される。

10

【0031】

ソース電極5およびドレイン電極6は、2次元電子ガス層4にオーミック接触するように設けられた電極であり、例えば、チタン(Ti)、あるいはTiを接触面(下層)とした積層金属膜などを用いることができる。上層用の金属としては、アルミニウム(Al)、タングステン(W)、白金(Pt)、金(Au)、銀(Ag)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、ニッケル(Ni)、スズ(Sn)、亜鉛(Zn)、poly-Si(ポリシリコン)からなる群から選択された少なくとも1つを挙げることができる。また、これらの金属のほか、これらの群から選択された少なくとも1つを含む合金、これらの群から選択された少なくとも1つを含む窒化物、炭化物、炭化窒化物などの化合物でもよい。

20

なお、ソース電極5およびドレイン電極6は、酸化ガリウム半導体層2上に形成し、シタリングによる熱処理でTiなどの合金を拡散させて、2次元電子ガス層と電氣的導通がとれるように形成してもよい。

【0032】

次に、実施の形態1による半導体装置の製造工程を、製造フローを断面概要図で示した図5および6を参照しながら説明する。

30

【0033】

最初に、GaN半導体層1を準備する(図5(a))。GaN半導体層1は、GaN基板でも、GaN基板やAlGaN基板上にエピタキシャル成長法でGaN単結晶からなる半導体層を形成したもので構わない。エピタキシャル形成法によりGaN半導体層1を形成した場合は、例えば、GaN半導体層1の厚さを2 μ mとすることができる。

【0034】

次に、GaN半導体層1の主面上に酸化ガリウム半導体層2aを形成する(図5(b))。この際、2次元電子ガス層4が、半導体層間のバンドギャップの差に基づき、GaN半導体層1と酸化ガリウム半導体層2aとの界面に自動的に発生する。

40

ここで、酸化ガリウム半導体層2aは、上述のa軸の格子定数が0.28nm以上0.34nm以下の酸化ガリウムの結晶を含む膜、好ましくは、a軸の格子定数が0.28nm以上0.34nm以下の六方晶、立方晶、または六方晶および立方晶の酸化ガリウムを含む膜である。これらの酸化ガリウムの量は多いほど好ましく、これらの酸化ガリウムからなる膜が好ましい。a軸の格子定数が0.28nm以上0.34nm以下の六方晶の例としては、 β - Ga_2O_3 を、a軸の格子定数が0.28nm以上0.34nm以下の立方晶の例としては、 α - Ga_2O_3 を挙げることができる。

【0035】

一般に、酸化ガリウムの結晶は β - Ga_2O_3 構造が安定構造で、 α - Ga_2O_3 構造や γ - Ga_2O_3 構造は準安定構造とさ

50

れているが、Ga N半導体層1上に形成された構造や構造の酸化ガリウム結晶は、Ga N半導体層1の影響を受けて、半導体層として最適な欠陥もトラップサイトも少なく、かつ界面は平滑で粗さの少ないものとなる。また、通常使用の使用環境では経時変化も少ないものとなる。

【0036】

酸化ガリウム半導体層2aを形成する第1の方法は、Ga N半導体層1の表面を、硫酸、過酸化水素水、アンモニア、弗酸、塩酸、硝酸、リン酸、水酸化カリウムからなる群から選択された少なくとも1つの化学溶液によって酸化させる方法である。

この酸化方法としては、SC1 (Standard Cleaning solution 1) (NH₄OH (アンモニア水) - H₂O₂ (過酸化水素) - H₂O (水))、SC2 (Standard Cleaning solution 2) (HCl (塩酸) - H₂O₂ - H₂O)、SPM (Sulfuric acid hydrogen Peroxide Mixture) (H₂SO₄ (硫酸) - H₂O₂ - H₂O)、バッファードフッ酸溶液 (Buffered Hydrogen Fluoride: BHF) など通常は洗浄として用いられる方法を挙げることができる。バッファードフッ酸溶液は通常酸化膜を除去する方法として知られているが、除去とともに生成される酸化膜は、酸化ガリウム半導体層2aとして最適な膜となる。

【0037】

この第1の方法によると、酸化ガリウム半導体層2aの結晶面(酸化ガリウムの結晶面)はGa N半導体層1表面の結晶面に揃えて配列される。このため、トラップの少ない良質な酸化ガリウム半導体層2aを形成する上で第1の方法は特に好ましい。

【0038】

なお、この第1の方法に際し、光照射を併用してもよい(Photo-Electrochemical Oxidation)。例えば、水酸化カリウム、リン酸、グリコール、等の化学溶液にGa N半導体層1を浸し、Ga N半導体層1の表面に波長280nm以上380nm未満の紫外線(UV)光や波長190nm以上280nm未満の遠紫外光(DUV)を照射することによって、Ga N半導体層1の表面を酸化させて酸化ガリウム半導体層2aを形成してもよい。

また、第1の方法は、常温か加熱処理が加わっても280以下の処理であるため、熱酸化処理に比べて熱負荷が少ないという特徴がある。大きな熱負荷が加わると、不純物のプロファイルが変化する、応力が発生するなどの問題を生じやすい。

【0039】

酸化ガリウム半導体層2aを形成する第2の方法は、Ga N半導体層1の表面を、500以下の雰囲気においてプラズマ酸化処理することによって酸化させて酸化膜を形成する方法である。また、Ga N半導体層1の表面を、500以下の雰囲気においてオゾン酸化処理することによって酸化させて、酸化膜を形成してもよい。

【0040】

酸化ガリウム半導体層2aを形成する第3の方法は、Ga N半導体層1の表面上に、700以下の雰囲気において電子ビーム蒸着法および/または分子線エピタキシー(Molecular Beam Epitaxy: MBE)法によって酸化膜を堆積させる方法である。また、Ga N半導体層1の表面上に、870以下の雰囲気において化学的気相成長(Chemical Vapor Deposition: CVD)法によって酸化膜を堆積させる方法でもよい。また、Ga N半導体層1の表面上に、700以下の雰囲気において水素化気相成長(Hydride Vapor Phase Epitaxy: HVPE)法によって酸化膜を堆積させる方法でもよい。また、Ga N半導体層1の表面上に、500以下の雰囲気において原子層堆積(Atomic Layer Deposition: ALD)法によって酸化膜を堆積させる方法でもよい。また、Ga N半導体層1の表面上に、500以下の雰囲気においてスパッタリング法によって酸化ガリウムを堆積させ、その後アニールを行って酸化膜を堆積させる方法でもよい。

【0041】

10

20

30

40

50

なお、これらの酸化ガリウム半導体層 2 a の形成において酸素リッチな条件で成膜すると、構造の酸化ガリウムおよび/または構造の酸化ガリウムが形成される。

【0042】

酸化ガリウム半導体層 2 a を形成する第 4 の方法は、GaN 半導体層 1 の表面上に、500 以上の熱処理により酸化ガリウムを形成し、その後エッチングを行ってこの酸化ガリウムの厚さを 30 nm 以下にして、酸化ガリウム半導体層 2 a を形成する方法である。

【0043】

その後、酸化ガリウム半導体層 2 a の上にゲート電極 3 を形成する(図 5 (c))。

ゲート電極 3 は、ゲート電極を構成するゲート材料(メタル)を酸化ガリウム半導体層 2 a の全面に堆積後、所望のパターンを有するフォトレジスト層をリソグラフィによって形成し、そのフォトレジスト層をエッチングマスクにしてゲート材料をエッチングして形成する。

ゲート電極 3 の材料としては、例えば Pt、Ni、Au を挙げることができる。

ゲート電極 3 の堆積方法としては、スパッタリング法、電子線を利用した蒸着法、加熱による蒸着法、CVD 法などがある。この方法は、ゲート電極加工精度が高いという特徴がある。

また、リフトオフ用のフォトレジスト層を形成したのち、電子線を利用した蒸着方法、加熱による蒸着法、スパッタリング法、CVD 法などによりゲート材料を堆積させ、フォトレジスト層を剥離することによりゲート電極 3 を形成してもよい。この方法は、エッチングによる半導体装置へのダメージが入らないという特徴がある。

また、ゲート電極 3 を形成する場所を開口部とした層間膜を酸化ガリウム半導体層 2 a の上に形成し、ゲート電極材料を堆積させた後、CMP (Chemical Mechanical Polishing) 法やエッチバック法などでゲート絶縁材料を層間膜の開口部に埋め込んでゲート電極 3 を形成してもよい。この方法は、エッチングが難しい電極材料を用いた場合においても、十分精度の高い加工が可能になるとともに、エッチングによる半導体装置へのダメージも入りにくいという特徴がある。

【0044】

その後、ソース電極 5 およびドレイン電極 6 を形成して、半導体装置 1002 を作製する。

【0045】

ソース電極 5 およびドレイン電極 6 の形成方法としては下記の方法がある。

最初に、絶縁膜 7 a を酸化ガリウム半導体層 2 a およびゲート電極 3 の上に形成(図 5 (d))した後、リソグラフィとエッチングにより 2 次元電子ガス層 4 に達する開口を開け、ソース電極 5 およびドレイン電極 6 形成用の開口が形成された絶縁膜 7、酸化ガリウム半導体層 2、2 次元電子ガス層 4 とする(図 6 (a))。その後、開口部にメタルを形成してドレイン電極 5 およびソース電極 6 を形成して半導体装置 1002 を得る(図 6 (b))。

【0046】

ここで、絶縁膜 7 a としては、例えばシリコン酸化膜、TEOS (Tetra-ethoxy silane) 膜、SOG (Spin on Glass) 膜、リンガラス膜、ポリイミド膜を挙げることができる。

また、ソース電極 5 およびドレイン電極 6 と 2 次元電子ガス層 4 との電氣的接触においては、オーミック接触が好ましい。ソース電極 5 およびドレイン電極 6 は、Ti (チタン) および Al (アルミニウム) の積層体であってよいが、これに限るものではない。ソース電極 5 およびドレイン電極 6 としては、Al、Ti のほか、W、Pt、Au、Ag、Ru、Rh、Pd、Ni、Sn、Zn、poly-Si からなる群から選択された少なくとも 1 つから形成されていてもよい。また、これらの金属のほか、これらの群から選択された少なくとも 1 つを含む合金、これらの群から選択された少なくとも 1 つを含む窒化物、炭化物、炭化窒化物などの化合物でもよい。

【0047】

10

20

30

40

50

ソース電極 5 およびドレイン電極 6 材料の堆積方法としては、スパッタリング法、電子線を利用した蒸着法、加熱による蒸着法、CVD法などがある。この方法は、ゲート電極加工精度が高いという特徴がある。

【0048】

また、リフトオフ用のフォトリソ層を形成したのち、電子線を利用した蒸着方法、加熱による蒸着法、スパッタリング法、CVD法などによりソース電極 5 およびドレイン電極 6 材料を堆積させ、フォトリソ層を剥離することによりソース電極 5 およびドレイン電極 6 を形成してもよい。この方法は、エッチングによる半導体装置へのダメージが入らないという特徴がある。

また、ソース電極 5 およびドレイン電極 6 を形成する場所を開口部とした層間膜を酸化ガリウム半導体層 2 a の上に形成し、ソース電極 5 およびドレイン電極 6 材料を堆積させた後、CMP (Chemical Mechanical Polishing) 法やエッチバック法などでゲート絶縁材料を層間膜の開口部に埋め込んでソース電極 5 およびドレイン電極 6 を形成してもよい。この方法は、エッチングが難しい電極材料を用いた場合においても、十分精度の高い加工が可能になるとともに、エッチングによる半導体装置へのダメージも入りにくいという特徴がある。

【0049】

第 1 の実施の形態の製造方法による半導体装置 (MISFET) 1002 は、キャリアの散乱が抑制されて高い移動度をもつ HEMT 構造の半導体装置となる。また、ヘテロ接合をする GaN 半導体層 1 および酸化ガリウム半導体層 2 はともにバンドギャップが広くて (GaN 半導体層 1 は 3.4 eV、酸化ガリウム半導体層 2 は 4.8 ~ 5.0 eV) 絶縁耐圧が優れるので高パワー用途に適する。さらに、半導体層の欠陥が少なく、トラップ準位も少ない。

【0050】

<実施の形態 2>

実施の形態 2 では、図 7 から図 10 を参照して、ヘテロ接合半導体を用いた高周波用途に好適な半導体装置 (MISFET) 1020 および 1021 の製造方法について説明する。

【0051】

最初に、基板 111 を準備してその上にバッファ層 112 および電子走行層 113 を順次形成する (図 7 (a))。ここで、基板 111 としては Al₂O₃ 基板、Si 基板、GaN 基板を用いることができ、バッファ層 112 としては AlGaN を好んで用いることができる。

バッファ層 112 として AlGaN を用いたときは、Al の濃度を厚さ方向に変えることが好ましい。その濃度は、例えば、下層を平均 Al 組成 50 原子%、上層を平均 Al 組成 20 原子%とする。

電子走行層 (GaN 半導体層) 113 はバッファ層 112 上に GaN をエピタキシャル成長させて形成する。電子走行層 113 としては、アンドープの GaN または $1 \times 10^{17} / \text{cm}^3$ 以下のキャリア濃度の Si がドープされた GaN を挙げることができる。

【0052】

次に、電子走行層 113 の上に酸化ガリウム半導体からなる電子供給層 (酸化ガリウム半導体層) 114 を形成する (図 7 (b))。

電子供給層 114 は、単結晶 GaN の結晶格子と面内格子定数 a がほぼ整合している a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下のガリウム酸化物の結晶を含む膜である。このようにすると、電子供給層 114 である酸化ガリウム半導体の欠陥は少なくなり、トラップサイトは少ないものとなり、さらに電子走行層 113 と電子供給層 114 との界面粗さも極めて小さなものになることを見出した。

電子供給層 114 が a 軸の格子定数が 0.28 nm 以上 0.34 nm 以下のガリウム酸化物の結晶を含む量は、50 体積% 以上が好ましく、70 体積% 以上がより好ましく、100 体積% がさらに一層好ましい。

10

20

30

40

50

a軸の格子定数が0.28nm以上0.34nm以下のガリウム酸化物の結晶を含む量が多いほど好ましい。この量が増えるほど電子供給層114の欠陥は少なくなり、トラップサイトは少ないものとなり、さらに電子走行層113と電子供給層114との界面粗さも少なくなる。

【0053】

電子供給層114は、a軸の格子定数が0.28nm以上0.34nm以下の六方晶、立方晶、または六方晶および立方晶の酸化ガリウムからなることが好ましい。

ウルツ鉱構造のGaNの結晶構造は、a軸の格子定数が0.319nmの六方晶であり、この構造のGaNと電子供給層114は結晶格子の整合性が高く、その両半導体が形成するヘテロ界面は平滑度が極めて高く、粗さが極めて抑えられた界面になる。

ここで、電子供給層114は、アンドープまたは $5 \times 10^{18} / \text{cm}^3$ 以下のn型の不純物がドーピングされてよい。

電子供給層114は、実施の形態1で説明した酸化ガリウム半導体層2aと同じ方法で形成することができる。

なお、電子供給層114の形成に伴い、電子走行層113と電子供給層114の界面およびその近傍には2次元電子ガス層115が形成される。

【0054】

その後、電子供給層114上に、ゲート絶縁膜116aを形成する(図7(c))。ゲート絶縁膜116aは単層膜でも二層膜でも多層膜でもよい。

ゲート絶縁膜116aとしては、 Al_2O_3 、 SiO_2 、 SiN 、 SiON 、 Ta_2O_5 、 HfO_2 、 HfSiO_x などを、その形成方法としてはALD法、PE-ALD法、スパッタリング法、CVD法などを挙げるができる。

【0055】

しかる後、ゲート絶縁膜116a上にゲート電極を形成するための電極材料(導電材料)を被着させ、リソグラフィとエッチングによってゲート電極117を形成する(図8(a))。電極材料としては、Al、Ti、W、Pt、Au、Ag、Ru、Rh、Pd、Ni、Sn、Zn、poly-Siからなる群から選択された少なくとも1つ、およびこれらの群から選択された少なくとも1つを含む合金、これらの群から選択された少なくとも1つを含む窒化物、炭化物、炭化窒化物などの化合物を挙げるができる。この電極材料の被着方法としては、蒸着法、スパッタリング法、CVD法などを挙げるができる。

【0056】

その後、絶縁膜121aを形成する(図8(b))。絶縁膜121aとしては、例えば SiO_x 、 SiON 、SOG(Spin on Glass)、ポリイミドを挙げるができる。その形成法としては、例えばCVD法、スパッタリング法、塗布形成法を挙げることができる。

しかる後、ソース電極およびドレイン電極が電子供給層114と電気的接触をとるための開口122を絶縁膜121aおよびゲート絶縁膜116aにリソグラフィおよびエッチングにより開けて、開口122が形成された絶縁膜121およびゲート絶縁膜116を形成する(図8(c))。

そして、開口122に電極材料(導電材料)を被着させ、リソグラフィとエッチングを行ってソース電極118とドレイン電極119を形成して、半導体装置1020が提供される(図9)。

ここで、ソース電極118およびドレイン電極119の材料をシンタリングによる熱処理で電子供給層114に拡散させ、ソース電極118およびドレイン電極119と2次元電子供給層115が電気的に導通がとれるようにしておく(図示なし)。

電極材料としては、Al、Ti、W、Pt、Au、Ag、Ru、Rh、Pd、Ni、Sn、Zn、poly-Siからなる群から選択された少なくとも1つ、およびこれらの群から選択された少なくとも1つを含む合金、これらの群から選択された少なくとも1つを含む窒化物、炭化物、炭化窒化物などの化合物を挙げるができる。この電極材料の被着方法としては、蒸着法、スパッタリング法、CVD法などを挙げるができる。

【0057】

また、図10に示すように、裏面側から電極材料（導電材料）を被着させて、基板111に接して裏面電極120が形成された半導体装置1021を製造してもよい（図10）。このようにして製造された半導体装置1021は、裏面電極120により接地をとることが可能なので、電気動作が安定する。

ここで、電極材料としては、Al、Ti、W、Pt、Au、Ag、Ru、Rh、Pd、Ni、Sn、Zn、poly-Siからなる群から選択された少なくとも1つ、およびこれらの群から選択された少なくとも1つを含む合金、これらの群から選択された少なくとも1つを含む窒化物、炭化物、炭化窒化物などの化合物を挙げることができる。この電極材料の被着方法としては、蒸着法、スパッタリング法、CVD法などを挙げることができる。

10

【0058】

実施の形態2によって提供される半導体装置1020および1021は、キャリアの散乱が抑制されて高い移動度をもつ半導体装置となる。また、ヘテロ接合している、電子走行層113を構成する窒化ガリウム半導体と電子供給層14を構成する酸化ガリウム半導体はともにバンドギャップが広く、絶縁耐圧が優れるので高パワー用途に適する。さらに、半導体層の欠陥が少なく、トラップ準位も少ない。

【実施例】

【0059】

以下、本発明の実施例について説明する。当然ながら、本発明はこのような特定の形式に限定されるものではなく、本発明の技術的範囲は特許請求の範囲により規定されるものである。

20

【0060】

（実施例1）

実施例1ではガリウム窒化物半導体基板（GaN基板）上に形成される酸化ガリウムについて述べる。

【0061】

まず、HVPE法で作製したc-planeのGaN(0001)基板を準備し、そのGaN基板の主表面をCMPによって研磨した。GaN基板の厚さは330 μ mで、フリースタンディングであり、その結晶転移密度は $10^6/cm^2$ 台で、キャリア密度は $1.4 \times 10^{18}/cm^3$ である。ここで、このGaNはウルツ鉱構造の単結晶である。

30

そして、このGaN基板を超音波浴槽中でアセトンおよびエタノールにより有機洗浄し、その後、硫酸と過酸化水素水を体積比で1:1の比率で混合させた混合液を用いて洗浄を行ってGaN基板の表面に酸化膜を形成した。

【0062】

次に、室温23のクリンルーム中に1日放置した時点でのGaN(0001)基板上1に形成された酸化膜の状態を、断面TEMおよびそのデータを基にしたFFT(Fast Fourier Transform)解析により調べた。FFT解析により、結晶の格子整合性が調べられる。断面TEMとしてはJEM-ARM200F(JEOL製)を用い、200kVで観察した。

40

【0063】

輪帯暗照明による断面観察結果を図11に示す。同図中の(a)は[1-100]方向の断面観察図であり、(b)は(a)の断面TEM像にFFT信号解析を施した像である。同図中の(c)は[1-210]方向の断面観察図であり、(d)は(c)の断面TEM像にFFT信号解析を施した像である。図11(b)および(d)の白線は回折パターンを示す。その白線が一直線上にあると基板の結晶とその上に形成された膜の結晶格子が格子整合されていることになる。

観察の結果、白線は一直線上に並んでおり、GaN基板上に形成された膜はGaN基板の結晶と結晶格子が整合し、その結晶面は基板であるGaN(0001)基板の結晶面に揃っていることが確認された。

50

なお、ここでは、GaN基板上に形成された膜の厚さが約1nmの場合を例示したが、膜の厚さがより厚い場合（例えば3nm）でもその膜の結晶格子は整合し、また結晶面も基板であるGaN(0001)に揃っていることは確認されている。

次に、低速イオン散乱分光を行って、GaN基板上に形成された膜が6回対称性を持つガリウム酸化物であることを確認した。

【0064】

その後、GaN基板上に形成されたガリウム酸化膜の表面粗さをAFM(Atomic Force Microscope)によって測定した。ここで、AFMとしてはDNFL-trace(SII製)を用い、1 μ m \times 1 μ mの領域を測定した。

その結果を図12に示す。その表面粗さRMS(Root Mean Square)は0.087nmと大変小さいものであることが確認された。

10

GaN基板上に形成されたガリウム酸化膜の厚さは約1nmと薄いものであり、GaN基板とこのガリウム酸化膜との界面の界面粗さも同様に小さい。したがって、GaNとガリウム酸化膜からなる半導体ヘテロ接合面は極めて平滑で、そこでのキャリアの散乱は小さいものとなる。

【産業上の利用可能性】

【0065】

以上説明したように、バンドギャップが広く、電子などのキャリアの移動度が高く、かつ絶縁耐圧も優れる半導体装置が提供される。このため、本発明による半導体装置は高周波特性に優れ、ポスト5Gなどで要求されるパワーにも応えるものとなる。

20

したがって、本発明の半導体装置は、スマート社会やポスト5G世界を切り開く上でのキーデバイスに育つ可能性を秘めている。

【符号の説明】

【0066】

- 1 : GaN半導体層 (GaN基板)
- 2 : 酸化ガリウム半導体層
- 2 a : 酸化ガリウム半導体層
- 3 : ゲート電極
- 4 : 2次元電子ガス層
- 4 a : 2次元電子ガス層
- 5 : ソース電極
- 6 : ドレイン電極
- 7 : 絶縁膜
- 7 a : 絶縁膜
- 1 1 1 : 基板
- 1 1 2 : バッファ層
- 1 1 3 : 電子走行層 (GaN半導体層)
- 1 1 4 : 電子供給層 (酸化ガリウム半導体層)
- 1 1 5 : 2次元電子ガス層
- 1 1 6 : ゲート絶縁膜
- 1 1 6 a : ゲート絶縁膜
- 1 1 7 : ゲート電極
- 1 1 8 : ソース電極
- 1 1 9 : ドレイン電極
- 1 2 0 : 裏面電極 (接地電極)
- 1 2 1 : 絶縁膜
- 1 2 1 a : 絶縁膜
- 1 2 2 : 開口
- 1 0 0 1 : 半導体装置
- 1 0 0 2 : 半導体装置

30

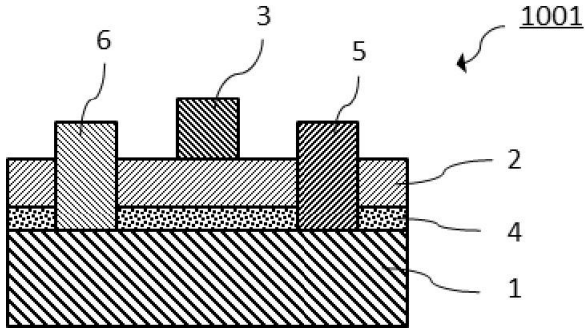
40

50

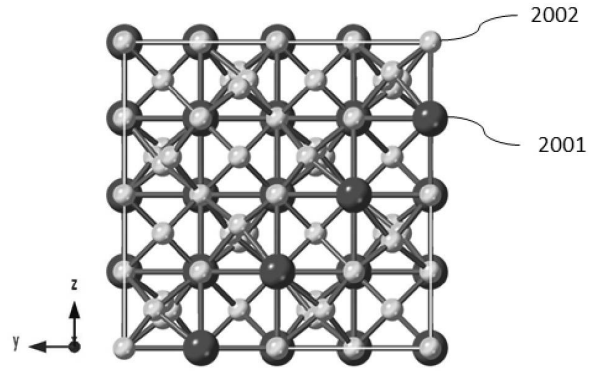
- 1 0 2 0 : 半導体装置
- 1 0 2 1 : 半導体装置
- 2 0 0 1 : 酸素原子 (O)
- 2 0 0 2 : ガリウム原子 (G a)
- 2 0 1 1 : 結晶格子
- 2 0 2 1 : 格子定数 a_1
- 2 0 2 2 : 格子定数 a_2
- 2 0 2 3 : 格子定数 a_3

【図面】

【図 1】



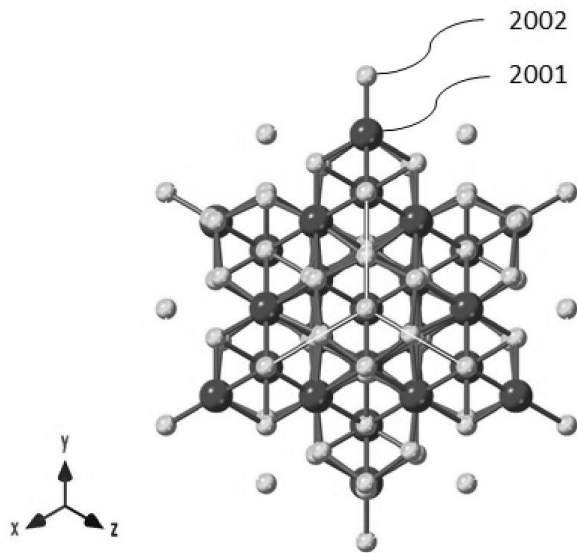
【図 2】



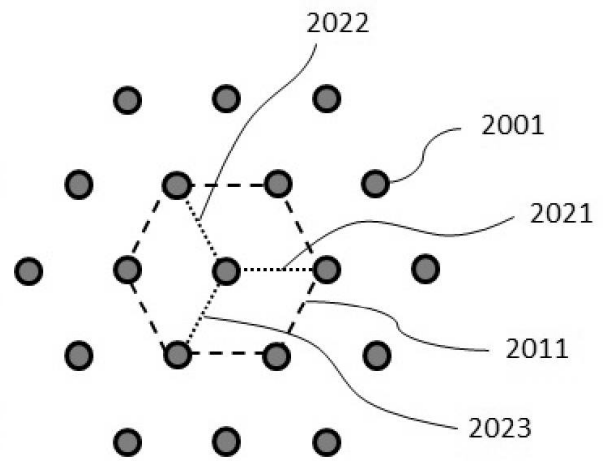
10

20

【図 3】



【図 4】

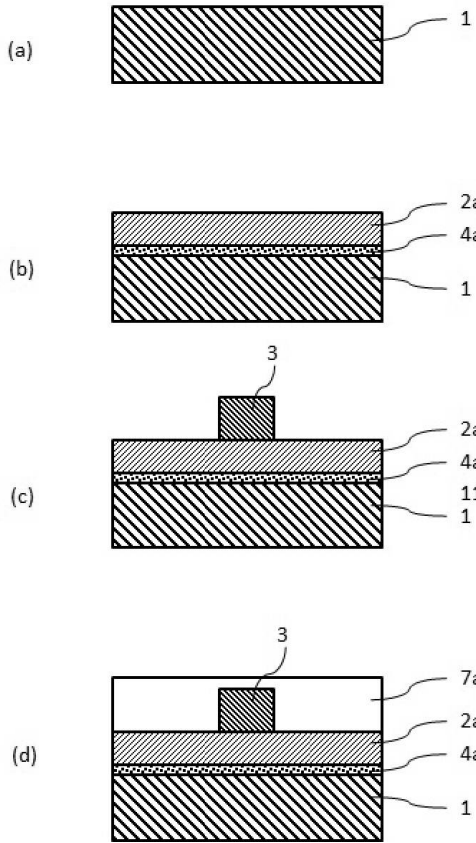


30

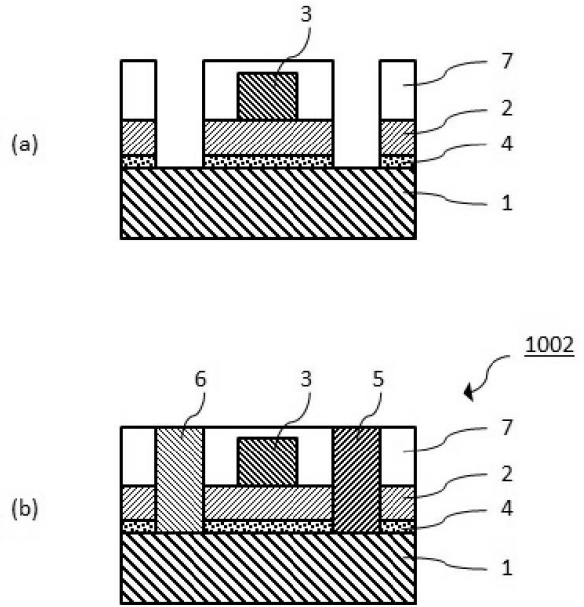
40

50

【 図 5 】



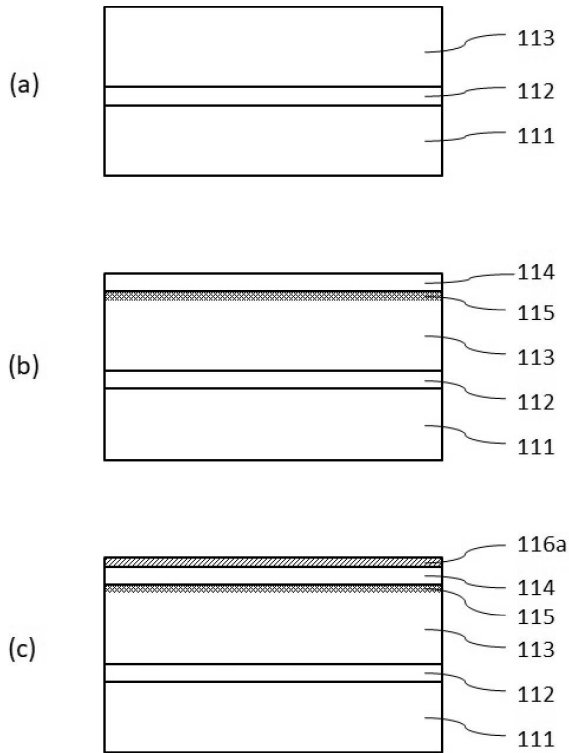
【 図 6 】



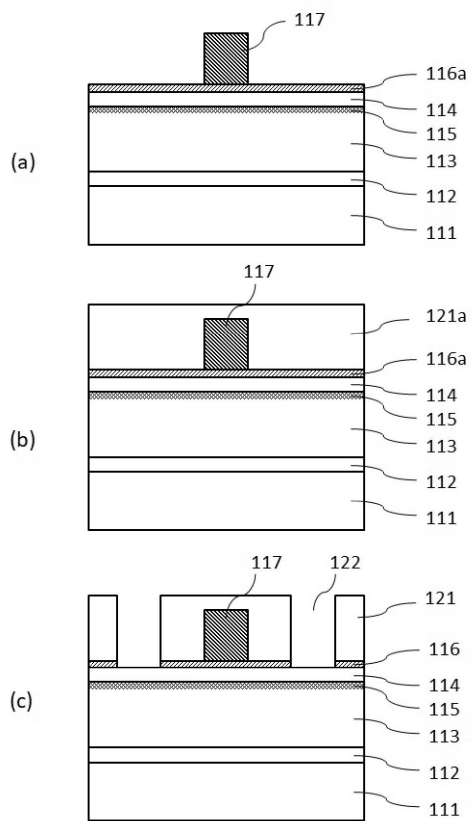
10

20

【 図 7 】



【 図 8 】

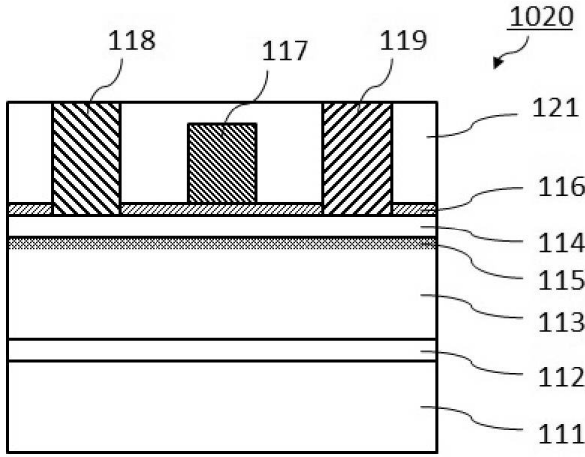


30

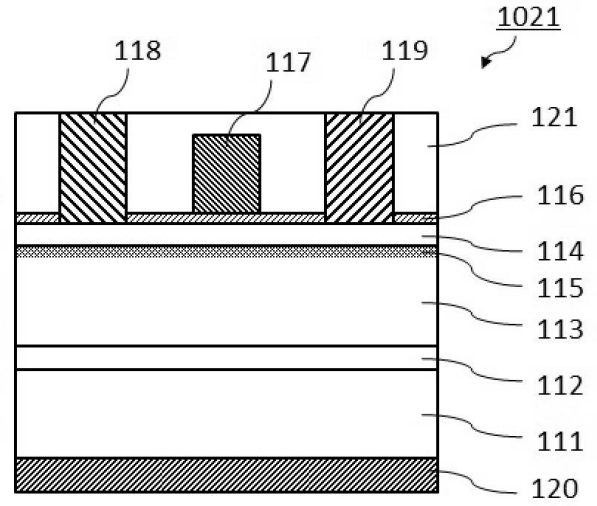
40

50

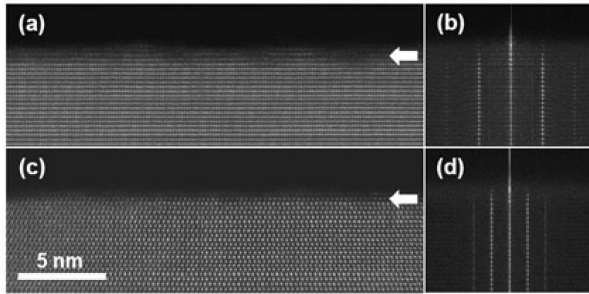
【図 9】



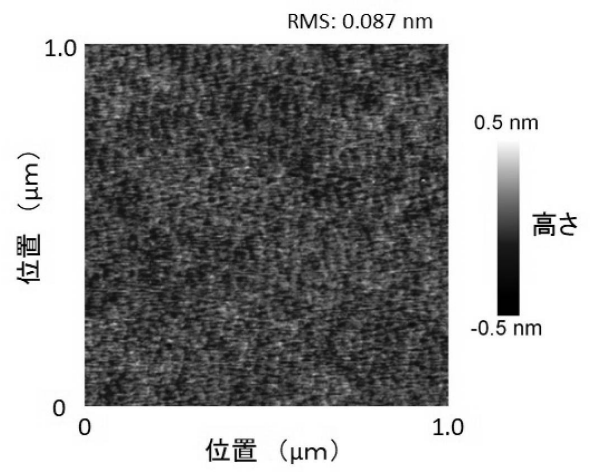
【図 10】



【図 11】



【図 12】



10

20

30

40

50

フロントページの続き

(72)発明者 小出 康夫

茨城県つくば市千現一丁目2番地1 国立研究開発法人物質・材料研究機構内

審査官 岩本 勉

(56)参考文献

特開2015-120620(JP,A)

特開2017-007871(JP,A)

米国特許出願公開第2015/0179445(US,A1)

中国特許出願公開第104726935(CN,A)

特開2016-157878(JP,A)

NISHINAKA, Hiroyuki et al., Heteroepitaxial growth of Ga_2O_3 thin films on cubic (111) MgO and (111) yttria-stabilized zirconia, Japanese Journal of Applied Physics, 日本, The Japan Society of Applied Physics, 2016年11月11日, Volume55, Number12, 1202BC-1 ~ 1202BC-4, DOI: 10.7567/JJAP.55.1202BC

(58)調査した分野 (Int.Cl., DB名)

H01L 21/338

H01L 21/336