



[12] 发明专利申请公开说明书

[21] 申请号 97100726.8

[43]公开日 1997 年 10 月 1 日

[11] 公开号 CN 1160935A

[22]申请日 97.2.26

[30]优先权

[32]96.2.28 [33]KR[31]5010 / 96

[71]申请人 LG半导体株式会社

地址 韩国忠清北道

[72]发明人 权五敬

[74]专利代理机构 中原信达知识产权代理有限责任公
司

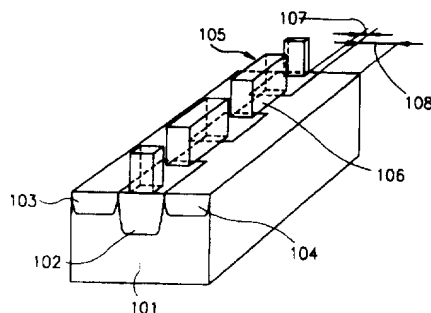
代理人 余 滕

权利要求书 1 页 说明书 6 页 附图页数 5 页

[54]发明名称 半导体器件的体接触结构

[57]摘要

一种改进的半导体器件体接触结构，能利用较小表面积形成接触部分，甚至在接触未对准时，也能获得源区和体接触扩散层间的恒定接触表面积比，并能防止寄生器件的激活，从而能使器件稳定地工作。该半导体器件接触结构包括：导电衬底；第一和第二并列的导电源区；形成于延展的源区上且被延展的源区分裂成多个部分的条形导电体接触扩散层；使每个体接触扩散层部分与邻近的体接触扩散层部分及形成于邻近体接触扩散层部分之间的延展源区连接而形成的立方形接触布线金属层。



权 利 要 求 书

1. 一种半导体器件体接触结构, 包括:

导电衬底;

第一和第二并列的导电源区;

形成于延展的源区上且被延展的源区分裂成多个部分的条形导电体接触扩散层;

使每个体接触扩散层部分与邻近的体接触扩散层部分及形成于邻近体接触扩散层部分之间的延展源区连接而形成的立方形接触布线金属层。

2. 根据权利要求 1 的半导体器件体接触结构, 其特征在于, 所述体接触扩散层部分形成于延展的源区中, 所述体接触扩散层部分交替地形成于其中。

3. 根据权利要求 1 的半导体器件体接触结构, 其特征在于, 所述体接触扩散层通过垂直于源区的纵向轴切掉其边缘部分形成, 从而形成一斜切的部分。

说明书

半导体器件的体接触结构

5 本发明涉及一种半导体器件体接触结构, 特别涉及一种改进的半导体器件体接触结构, 能利用较小表面积形成接触部分, 既使在接触没对准时, 也能得到源区与体接触扩散层间的恒定接触表面比, 并能防止寄生器件激活, 因此能使半导体器件稳定地工作。

10 通常, 制造半导体器件时, 不可避免地要形成寄生器件。

这种寄生器件在特定条件下被激活, 并使器件的特性退化。所以重要的是消除这种寄生器件的工作条件。

15 下面将参照各附图说明消除寄生器件的上述工作条件的常规方法。

图 1A 是展示 NMOSFET 的常规体接触结构的剖面图, 图 1B 是展示 NMOSFET 常规结构的等效电路图。

20 如图所示, 常规 NMOSFET 包括有沟道区 12 的 P 型衬底 11、形成于沟道区 12 上的栅氧化膜和栅极 18、N⁺型漏区 13、N⁺型源区 14、与 N⁺型源区 14 接触的 P⁺型体接触扩散层 15、及形成于 N⁺型源区 14 和 P⁺型体接触扩散层 15 上的源极 17, 源极 17 既与 N⁺型源区 14 连接, 又与 P⁺型体接触扩散层 15 连接。在图中, 参考数字 16 表示 P 型衬底 11 的 P 型衬底区, 该 P 型衬底区 16 与 N⁺型源区 14 和 P⁺型体接触扩散层 15 接触。

25 另外, 在上述常规 NMOSFET 中, 寄生 NPN 双极结晶体管 (BJT) 形成于器件的表面上。

30 在该 BJT 器件中, NMOSFET 的漏区 13、衬底 11 的沟道区 12、和源区分别作为集电极 C、基极 B、和发射极 E。如果沟道区 12 的基极 B 和源区 14 (或体接触扩散层 15) 的发射极 E 间有预定的电位差, 则 BJT 器件被激活, 无论 NMOSFET 的栅 18 的电压如何, 电流会通过

基极 B 流到发射极 E。

另外，少量电流通过与由源区 14 和体接触扩散层 15 接触构成的发射极 E 接触的 P 型衬底区 16，从由沟道区 12 构成的基极 B 流到体接触扩散层 15。衬底区 16 的电阻越高，则通过 P 型衬底区 16 从由沟道区构成的基极 B 流到体接触扩散层 15 的电流的流动通道上压降越大。此时，如果压降达到能激活寄生 BJT 器件的由沟道区 12 构成的基极 B 和由源区 14 构成的发射极 E 的程度，那么寄生 BJT 器件会被激活，因而，不管加到栅 18 上的电压如何，电流开始流动。

因此，为了防止 BJT 器件被激活，需防止电压加到寄生 BJT 器件的由沟道区 12 构成的基极 B 和由源区 14 构成的发射极 E 上。体接触扩散层 15 做得较深，能使衬底区 16 的电阻最小，并能防止寄生 BJT 器件被激活，由此可以增大安全工作区。

上述体接触扩散层 15 的作用是有效地防止寄生器件被激活，但由于体接触扩散层 15 面积增大，会使欲形成另一器件的区域增大，这样，便会减小面积利用率，不利于增大器件单位面积的导通电阻。

因此，为了防止寄生 BJT 器件被激活及半导体器件的特性退化，必须制造窄且深的体接触扩散层。

为了实现上述技术，如下所述，又公开了一种方法。

图 2A 是展示 NMOSFET 的常规体接触结构的示意图，图 2B 是展示 NMOSFET 的常规体接触结构的布局图。

如图所示，常规体接触结构包括：衬底 21，其中形成有并列的源扩散层 23 和 24；沿纵向形成于源扩散层 23 和 24 间的条形体接触扩散层 22；形成于体接触扩散层 22 及部分源扩散层 23 和 24 上的长立方形接触布线金属层 25，这样，接触部分能形成在体接触扩散层 22 及源扩散层 23 和 24 上，使体接触扩散层 22、源扩散层 23 和 24 共接。

然而，在上述结构中，形成于体接触层 22 及源区 23 和 24 上的接触布线金属层 25 必须与源区 23 和 24 的接触部分接触预定宽度。另外，接触布线层 25 必须与源区 23 和 24 局部接触预定宽度。

例如，在确定了最小尺寸 λ 后，接触布线层 25 的最小尺寸由 $\lambda \times \lambda$ 决定，接触布线层 25 形成于其中的区 27 和接触布线层 25 没形成于其中的区 28 的最小宽度分别为 $1/4\lambda$ ，所以沿沟道纵向形成的包括体接触扩散层 22 的源区 23 和 24 的宽度必须为 $3/2\lambda$ ，即其宽度为最小宽度的 1.5 倍。

另外，如果由于在源区 23 和 24 之一的衬底上对准接触掩模时产生误差而使接触孔图形未对准，由于其中未形成接触布线层 25 的区 28 的宽度小于最小宽度（ $1/4\lambda$ ），MOSFET 源区 23 和 24 不能形成所要求的体接触。

结果，由于必须基于上述条件确定宽度，那么包括体接触扩散层 22 的源区 23 和 24 的整个面积（或宽度）会增加，这是有害的。

图 3A 是展示旨在克服上述缺点的 NMOSFET 的另一常规体接触结构的示意图，图 3B 是展示该 NMOSFET 的常规体接触结构的布局图。

如图所示，体接触结构包括沿沟道区并列地形成于 P 型衬底 31 上的 N⁺型源区 33 和 34、和形成于 N⁺型源区 33 和 34 间的 P⁺型体接触扩散层 32。这里，P⁺型体接触扩散层 32 被在 N⁺型源区 33 和 34 间延展的 N⁺源区 36 分裂成多个部分。

即，由于 N⁺型源区 36 和 P⁺型体接触扩散层 32 交替地形成在 P 型衬底 31 中，接触孔 35 未与 P⁺型体接触扩散层 32 和 N⁺型源区 36 准确地接触。甚至在接触孔 35 未对准时，其中心部分的面积也恒定，这样便克服了体接触的缺点。

因此，获得了宽度为“ λ ”的包括体接触扩散层 32 的源区 33 和 34，所以能获得基于设计规则的最小宽度。

然而，如图 2A 至 3B 所示，如果形成直条形接触孔，则其余器件的接触孔形成为方形。由于在形成接触孔时腐蚀率不同，所以应先腐蚀小尺寸接触孔区，之后再腐蚀大尺寸接触孔区。这样，在形成接触孔时，如果主要对体接触区进行腐蚀，则会过腐蚀其它接触区。相反，如果主要对其它接触区进行腐蚀，则基本上没腐蚀体接触区。

因此，本发明的目的是提供一种半导体器件体接触结构，克服常规技术中存在的上述缺点。

5 本发明的另一目的是提供一种改进的半导体器件体接触结构，能利用较小的表面积形成接触部分，甚至在接触没对准时，也能获得恒定的源区与体接触扩散层的接触表面比，因而能使器件稳定地工作。

10 为了实现上述目的，提供一种半导体器件体接触结构，包括：第一导电类型的衬底；第一和第二并列的导电源区；形成于源区上且被延展的源区分裂成多个部分的条形导电体接触扩散层；使每个体接触扩散层部分与邻近的体接触扩散层部分及形成于邻近体接触扩散层部分之间的延展源区连接而形成的立方形接触布线金属层。

15 下面的说明将会使本发明的其它优点、目的和特点更清楚。

通过下面的说明和只是示意性的各附图，会更充分地理解本发明，但这些并不是对本发明的限制，其中：

20 图 1A 是展示 NMOSFET 的常规体接触结构的剖面图；
图 1B 是展示 NMOSFET 的常规体接触结构的等效电路图；
图 2A 是展示 NMOSFET 的常规体接触结构的透视图；
图 2B 是展示 NMOSFET 的常规体接触结构的布局图；
图 3A 是展示 NMOSFET 的另一常规体接触结构的透视图；
25 图 3B 是展示 NMOSFET 的另一常规体接触结构的布局图；
图 4A 是展示根据本发明第一实施例的 NMOSFET 的体接触结构的透视图；

图 4B 是展示根据本发明第一实施例的 NMOSFET 的体接触结构的布局图；

30 图 5A 是展示根据本发明第二实施例的 NMOSFET 的体接触结构的透视图；

图 5B 是展示根据本发明第二实施例的 NMOSFET 的体接触结构的布局图。

35 图 4A 是展示根据本发明第一实施例的 NMOSFET 的体接触结构的透视图，图 4B 是展示根据本发明第一实施例的 NMOSFET 的体接触结

构的布局图。

如图所示，在 P 型衬底 101 的上部，P 型体接触扩散层 102 被 N⁺型延展源区 106 相间地分裂成多个部分。并列的 N⁺型源区 103 和 104 形成于 P 型体接触扩散层部分 102 的两侧。接触布线金属层 105 形成于每个 N⁺型源区 106 及 P 型体接触扩散层部分 102 的各邻近部分上，P⁺型体接触扩散层 102 和形成于其间的 N⁺型源区 106 共接。

上述体接触结构能利用较小的面积形成接触。另外，甚至在接触区未对准时，源区和体接触扩散层的 PN 结的接触比，即源接触区和体接触区的比变为 1:1。

另外，由于接触布线区按方形形成，接触布线区和体接触扩散层之间的接触面积小，使得腐蚀率与其它区体接触结构的腐蚀率相同。

图 5A 是展示根据本发明第二实施例的 NMOSFET 的体接触结构的透视图，图 5B 是展示根据本发明第二实施例的 NMOSFET 的体接触结构的布局图。

如图所示，根据本发明第二实施例的体接触结构包括：形成于 P 型衬底 201 中的 N⁺型源区 203 和 204；相间地被分裂成多个部分的 P⁺型体接触扩散层 202，它形成于 N⁺型源区 203 和 204 中；接触布线金属层 205，它被相间地分裂成多个部分，形成该层以便使 P⁺型体接触扩散层部分 202 与邻近的 P⁺型体接触扩散层部分 202 和形成于各 P⁺型体接触扩散层 202 之间的 N⁺型延展的源区 206 共接。

这里，体接触扩散层 202 的端部相对于源区 203 和 204 被垂直且纵向切掉，所以体接触扩散层 202 没有锐边缘部分。

与本发明的第一实施例相同，只利用小面积形成上述体接触结构，甚至在接触未对准时，源区和体接触扩散层的 PN 结的接触面积比，即源接触区和体接触区的比变为 1:1。

另外，由于形成条形接触布线金属层，且接触布线金属层和体接触扩散层间的接触面积变小，所以腐蚀率变得与其它区体接触结构的腐蚀率相同。

如上所述, 根据本发明的半导体器件体接触结构包括形成于延展的源区中的体接触扩散层和形成于体接触扩散层上的体接触层, 因而体接触扩散层和形成于其间的源区可以共接, 因而甚至在对准接触掩模时产生误差, 也能获得关于源区与体接触扩散层的 1 : 1 面积比的金属接触。另外, 能形成小尺寸接触, 这样便可获得与其它区接触结构相同的预定的腐蚀率。

因此, 衬底和源间的电位差减小, 因而可以防止寄生器件的激活, 使器件更稳定地工作。

尽管为了说明的目的公开了本发明的优选实施例, 但本领域的普通技术人员明白, 在不脱离本发明所附权利要求所限定的发明范围和精神实质的情况下, 可能有各种改型、附加和替换。

图 1A

现有技术

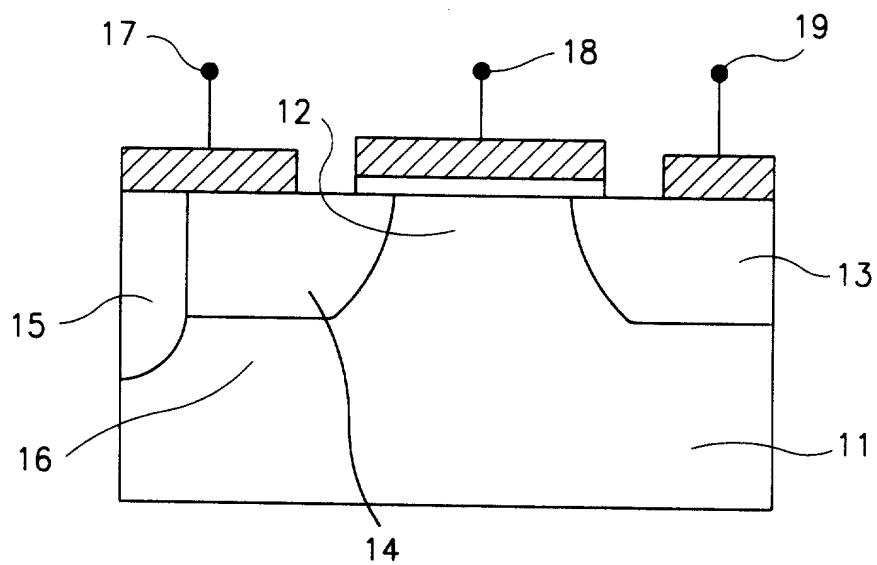


图 1B

现有技术

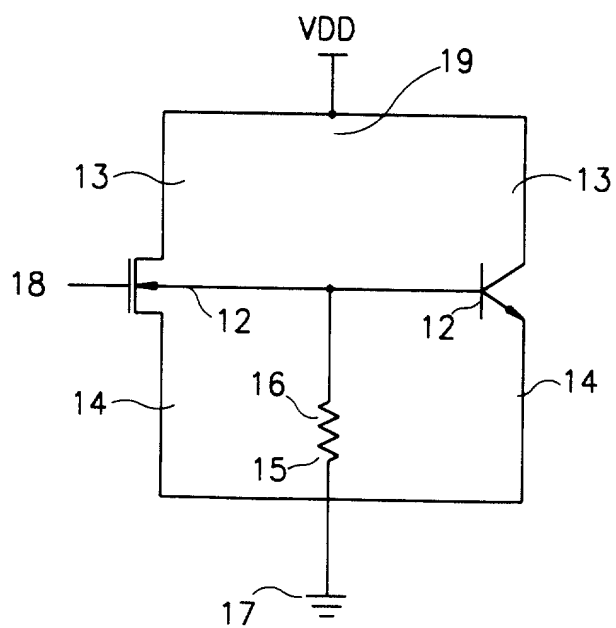


图 2A

现有技术

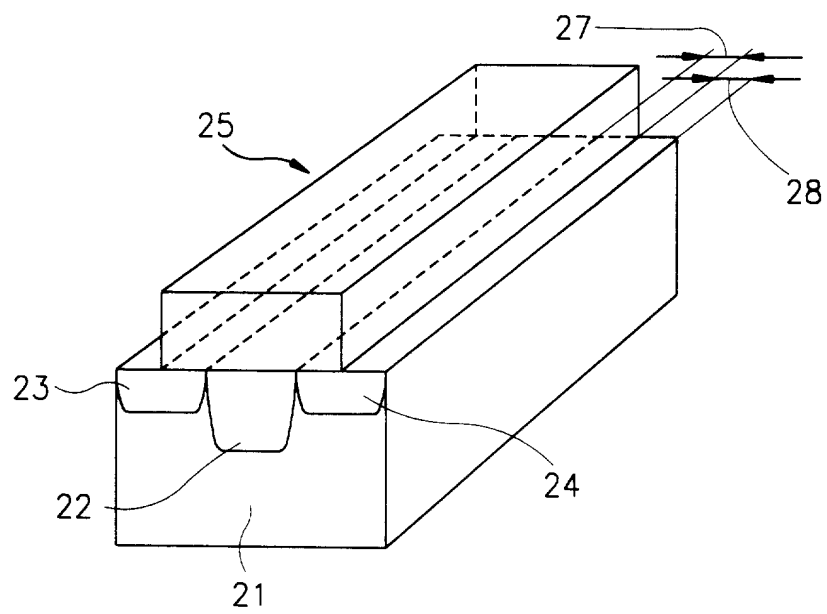


图 2B

现有技术

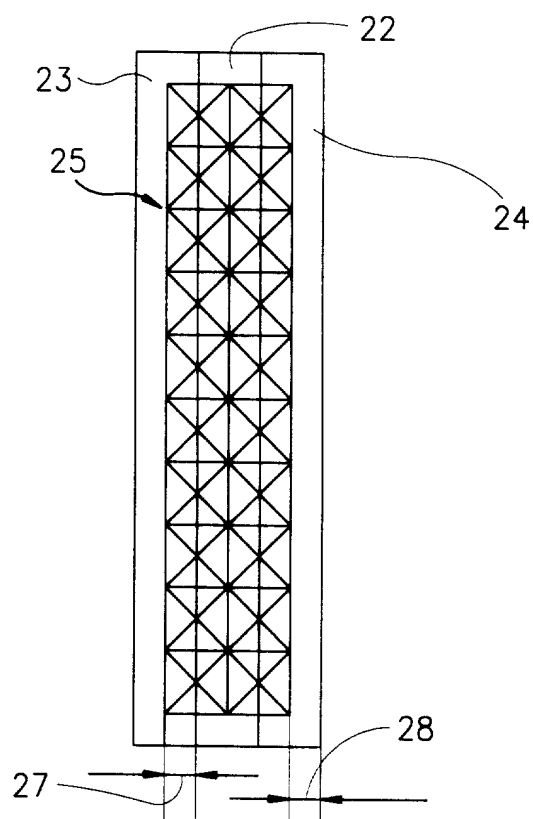


图 3A

现有技术

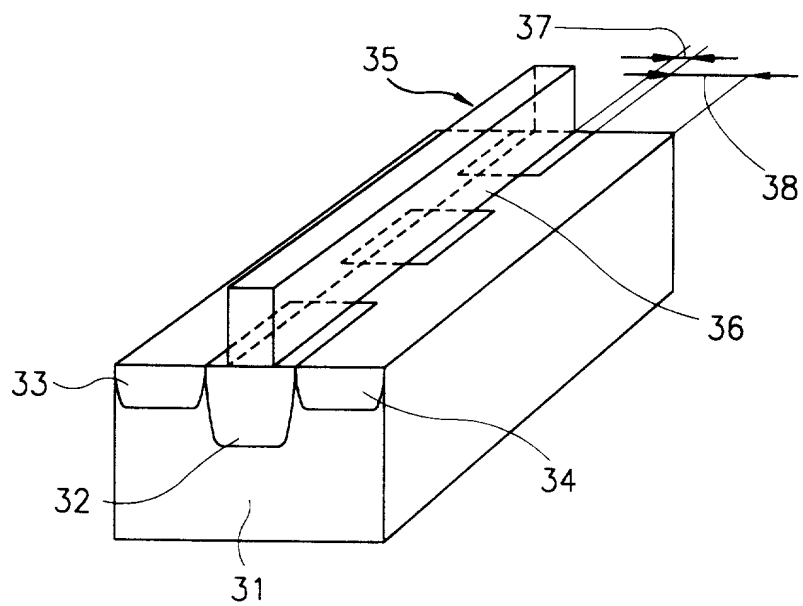


图 3B

现有技术

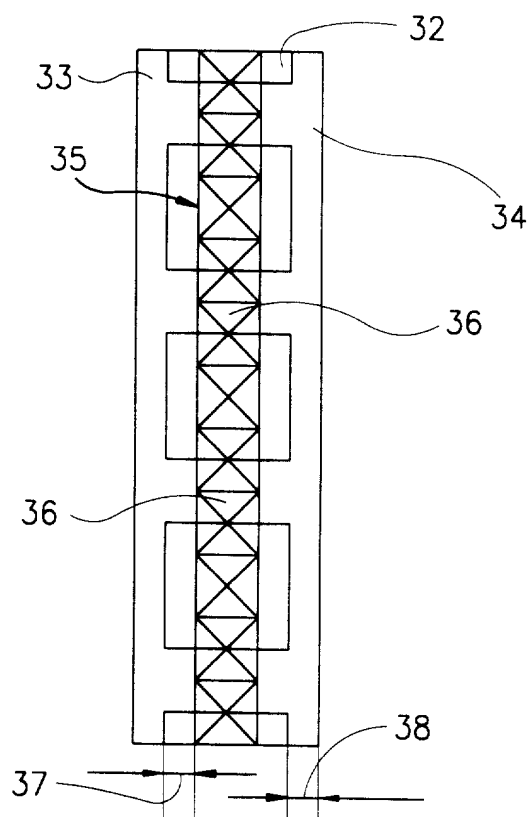


图 4A

现有技术

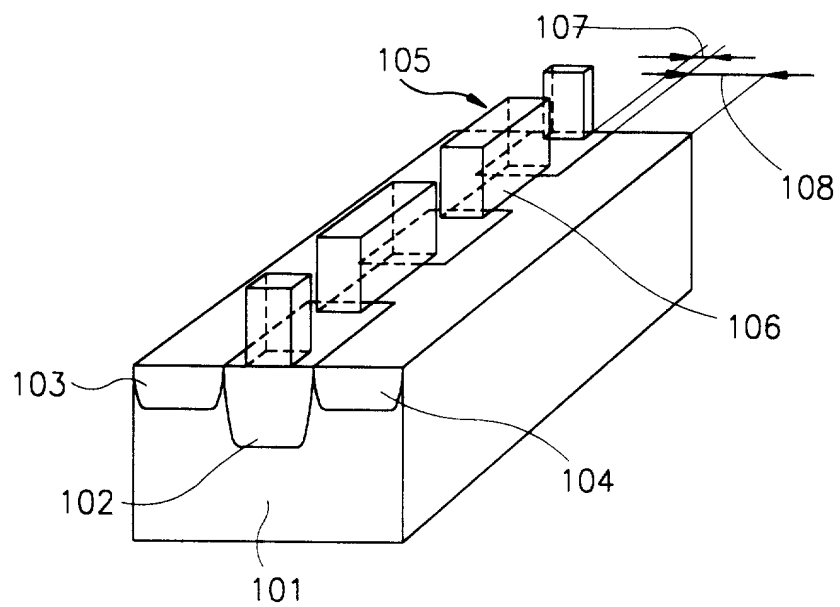


图 4B

现有技术

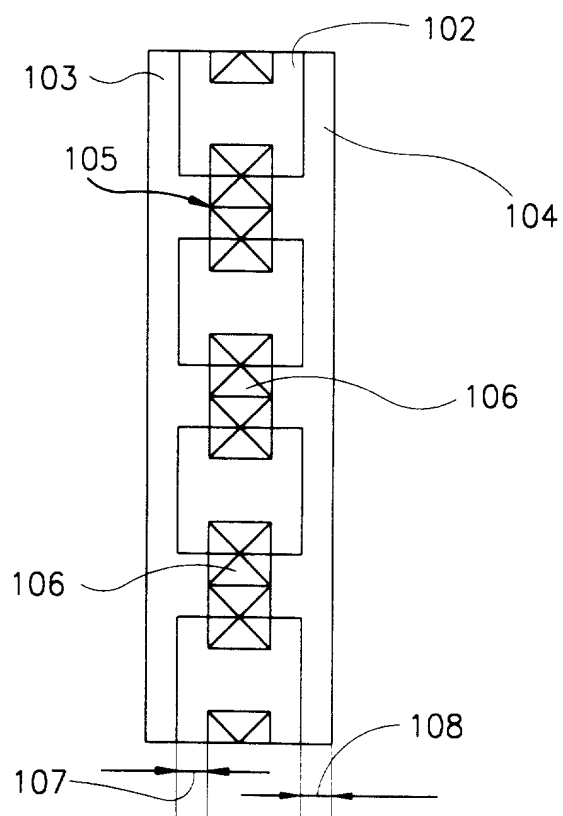


图 5A

现有技术

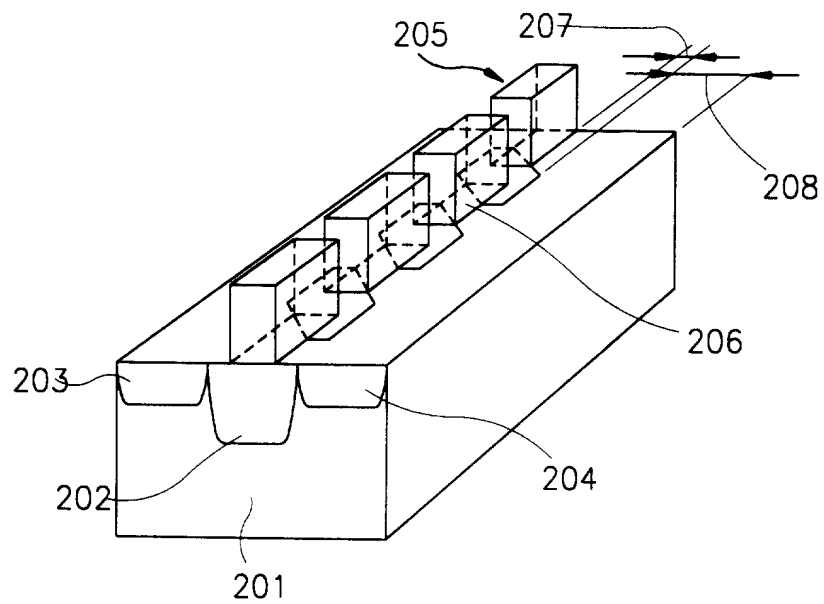


图 5B

现有技术

