公告本

申請日期	89 2 22
案號	89103038
類別	H01L 21/0

（以上各欄由本局填註）

A4
C4

451266

發明 ~~新型~~ 專利說明書

一、發明 ~~新型~~ 名稱	中文	半導體裝置之製造方法
	英文	"METHOD OF FABRICATING SEMICONDUCTOR DEVICE"
二、發明 ~~創作~~ 人	姓名	1.東 和幸　2.松永 範昭 3.豐田 啓　4.梶田 明廣 5.松田 哲朗　6.金子 尚史
	國籍	1-6.均日本
	住、居所	1. 日本國神奈川縣横濱市港北區日吉本町4-14-1東芝日吉寮B406 2. 日本國神奈川縣茅崎市中島1379-2-C407貝爾公園湘南茅崎 3. 日本國神奈川縣横濱市金澤區六浦町1948-12-4-105 4. 日本國神奈川縣横濱市榮區桂台東2-1-309 5. 日本國群馬縣多野郡吉井町南陽台3-1-4 6. 日本國神奈川縣藤澤市辻堂元町2丁目18之4
三、申請人	姓名（名稱）	日商東芝股份有限公司
	國籍	日本
	住、居所（事務所）	日本國神奈川縣川崎市幸區堀川町72番地
	代表人姓名	西室 泰三

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

裝 訂 線

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

國（地區）	申請專利，申請日期：	案號：	，□有　□無主張優先權
日本	1999年03月11日	特願平11-064593	☑有 □無主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4 規格（210 × 297 公釐）

五、發明說明（1 ）

[發明之所屬技術領域]

本發明係關於一種半導體裝置的製造方法，尤其是關於一種可提高所形成之Cu結線的耐氧化性、擴散阻障性者。

[習知之技術]

隨著半導體裝置之微細化與高積體化，所使用之金屬結線亦進行微細化與多層化。此微細金屬結線材料以往乃使用Al合金，但，結線電阻之增大或耐電子遷移性之劣化會有問題。於是，近年來Cu作爲多層結線材料乃受注意。

然而，使用Cu之結線，層間絕緣膜堆積或光阻之剝離等在氧化氣氛中易被氧化，若結線表面不被適當的阻障金屬被覆，Cu會擴散至層間絕緣膜中，若Cu擴散至層間絕緣膜中，Cu會成爲Si元件之生命期殺手，使MOS元件之特性劣化。

因此，當使用Cu之結線實用化時，爲防止Cu擴散及氧化，提出一種以保護膜被覆結線表面之方法。被覆Cu結線表面之方法，係於結線表面及絕緣膜之全面形成p-SiN、或、只在結線表面選擇性使阻障層成膜的方法。

然而，使用來作爲表面被覆之p-SiN因比介電率很大(約7)、不只形成於結線上面亦於絕緣膜全面，故於層間絕緣膜使用低介電率的材料時，亦無法減少狹窄節距之結線間容量。

另外，選擇性地只於Cu上形成阻障層時，會造成所成膜之阻障層的阻障性或均一性等問題。尤其，阻障層對結線表面移位形成時，阻障性會降低。又，選擇性地只於

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（2）

Cu上形成阻障層的製程，於Cu結線上使Al等之阻障構件成膜，藉熱處理形成反應層後，藉酸等蝕刻Cu配線上以外的Al，藉其後之熱處理，於Cu配線表面形成氧化鋁而成爲擴散阻障之方法。但，進行反應之M膜很厚時，雖顯示充分的耐酸性，但於Cu結線中亦有所謂Al會擴散而使電阻上昇之問題。又，爲防止電阻上昇，使反應Al膜薄化時，耐酸性不充分，並且與結線以外之部分的蝕刻選擇性乃得不到。

[發明欲解決之課題]

如以上說明般，以往之半導體裝置的製造方法，係被覆Cu配線上面時，形成p-SiN，或，於配線上選擇性地使阻障層成膜的方法，但，有如下問題：結線間容量會增大，所成膜之阻障層的阻障性或均一性等問題。

本發明係爲解決上述課題而形成者，其目的在於提供一種半導體裝置之製造方法，其係阻障性及均一性佳且具有可減少結線間容量及結線電阻之結果。

[爲解決課題之方法]

本發明之第1種半導體裝置之製造方法，其特徵在於具有如下步驟：於基板上形成絕緣膜；在前述絕緣膜上選擇性形成蝕刻掩模；使用蝕刻掩模選擇性除去前述絕緣膜而形成溝；使前述蝕刻掩模直接殘存而於前述溝內形成Cu結線；在前述蝕刻掩模與Cu結線上形成阻障構件；在氮氣或氧熱處理前述阻障構件，俾使前述蝕刻掩模材與該阻障構件共晶反應，同時並使Cu結線上之阻障構件進行氮化或氧

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（3）

化；選擇性除去與蝕刻掩模共晶反應之阻障構件，而於Cu結線上選擇性形成阻障層。

本發明之第2種半導體裝置之製造方法，其特徵在於具有如下步驟：於基板上形成絕緣膜；在前述絕緣膜上選擇性形成蝕刻掩模；使用蝕刻掩模選擇性除去前述絕緣膜而形成溝；使前述蝕刻掩模直接殘存而於前述溝內形成Cu結線；於蝕刻掩模與Cu結線上形成阻障構件；藉熱處理阻障構件，以使蝕刻掩模材與阻障構件共晶反應；選擇性除去與前述蝕刻掩模共晶反應之阻障構件，而於Cu結線上使阻障構件選擇性殘存；使殘存之阻障構件進行氮化或氧化，而於Cu結線上選擇性形成阻障層。

本發明之較佳形態表示於下。

(1)阻障構件爲Ti、Al或Zr。

(2)蝕刻掩模爲Si。

本發明之第4種半導體裝置之製造方法，其特徵在於具有如下步驟：於基板上形成絕緣膜；選擇性除去絕緣膜而形成溝；於溝內形成Cu結線；於Cu結線及絕緣膜上，形成一種阻障材料，其係與氧之結合力比Cu還強，且耐氧化性及耐Cu擴散阻障性很高；藉熱處理阻障材料，俾於Cu結線上形成Cu與阻障材料之合金層；藉一含阻障材料之酸處理阻障材料，俾選擇性除去Cu結線上以外之阻障材料；還原Cu且氧化阻障材料之氣體中，熱處理一殘存於Cu結線上之合金層，俾選擇性氧化合金層而形成阻障層。

本發明之較佳形態表示於下。

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（ 4 ）

(1)阻障材料之主構成元素為Al、Be、Cr、Mg、Ta、Nb、Ti、Zr、V、Sn、W、Co。

(作用)

本發明係當Cu結線形成時，使形成溝時所使用之蝕刻掩模殘留。而且，於溝中形成Cu配線，進而，在此Cu結線與蝕刻掩模上，形成一因熱處理顯示相異之共晶反應的阻障構件。繼而，在氧氣或氮氣中熱處理阻障構件，俾Cu結線與蝕刻掩模顯示相異的共晶反應，可選擇性地使Cu上之阻障構件氮化或氧化。因此，可只在此結線上選擇性形成阻障構件。因此，如以往般，不僅在Cu結線亦在絕緣膜上全面形成阻障構件時相比較，可減少結線間容量。又，此阻障構件形成之製程可自己整合地進行，故可形成阻障性良好的阻障層。進一步，Cu結線上以外之阻障構件亦很容易選擇性除去，可降低其時之碟形化等，故能夠形成一均一性良好且可防止線線電阻降低的阻障層。

又，另一之本發明，係形成Cu結線後，與氧之結合力比Cu還強，且形成耐氧化性及耐Cu擴散阻障性很高的阻障材料，藉熱處理於Cu結線上形成合金層。繼而，以含阻障材料之酸處理阻障材料，俾選擇性除去Cu結線上以外之阻障材料。此時，阻障材料之選擇除去，如上述般，以含阻障材料之酸來處理。藉此，不只可自己整合地形成阻障層。亦即，藉酸中所含有的阻障材料之存在，在反應層與未反應層會產生電極電位的差，因此，蝕刻選擇性會提高。是故，必須增加阻障材料的厚度而確保蝕刻選擇性，很薄的阻障層即

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（5 ）

阻障層即可。又，可確保與結線以外部分之蝕刻選擇性，同時並減少阻障材料的擴散，防止電阻上昇。又，因可確保蝕刻選擇性，可保持很高的阻障性。

[發明之實施形態]

以下，參照圖面同時並說明本發明之實施形態。

(第1實施形態)

圖1及圖2係本發明第1實施形態之半導體裝置的製造方法步驟斷面圖。

首先，如圖1(a)所示，以濺鍍法等於絕緣膜1上使Si金屬層2成膜作爲蝕刻掩模後，於Si金屬層2上塗布光阻劑3，藉光露光法等使此光阻3圖案化而形成光阻圖案。繼而，此光阻圖案作爲掩模使用RIE法等而於Si金屬層2加工溝圖案4。然後，藉灰化法等除去光阻劑3，如圖1(b)所示般，以Si金屬層2的難切削條件，藉RIE法加工絕緣膜1。

其次，如圖1(c)所示般，藉濺鍍法或CVD法形成TiN金屬層5作爲襯裡材後，使用濺鍍法、CVD法或電鍍法等堆積Cu金屬層6。然後，如圖1(d)所示般，使用CMP法等除去溝部分以外的Cu或TiN。

繼而，如圖2(e)所示般，於Si金屬層2及Cu金屬層6的表面以濺鍍法等堆積Ti金屬層7。此處，Ti係藉氧氣或氮氣中之熱處理，在Si金屬層2與Cu金屬層6顯示相異之共晶反應的物質。然後，在氮氣中進行熱處理，在Si金屬層2與Cu金屬層6顯示相異的共晶反應。具體上，如圖2(f)所示般，Si金屬層2上的Ti係引起Si與合金反應，形成TiSi

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（6 ）

合金層8，Cu金屬層6上的Ti被氮化，可形成有效的TiN膜9作爲Cu的擴散防止層。最後，如圖2(g)所示般，使用CDE法等選擇性除去TiSi合金層8，俾只於Cu金屬層6上可自己整合地形成TiN膜9作爲Cu擴散防止層。

此處，Cu之襯裡材即TiN金屬層5可爲TaN、WN、WSi等，Ti金屬層7爲很難於Cu中擴散之材料，亦可藉熱處理很容易與Si金屬層2引起共晶反應之材料，亦可爲Zr、Be、Cr、Mg、Ta、Nb、Ti、V、Sn、W、Co等。

如此地，在本實施形態中，只於Cu金屬層6上可選擇性形成阻障層即TiN膜9，故如習知般，不只Cu配線亦可於絕緣膜上全面地形成阻障層時相比較，可減少結線間容量。又，此TiN膜9形成之製程可自己整合地進行，故能形成阻障性良好的阻障層。又，Cu金屬層6上以外的阻障構件的選擇性除去亦變得容易，亦可降低其時之碟形化等，故能形成均一性良好且防止結線電阻減少之TiN膜9。

(第2實施形態)

圖3係本發明第2實施形態之半導體裝置製造方法的步驟斷面圖。在本實施形態之製造方法中，對與第1實施形態共通的部分賦予同一的符號，又，省略共通之圖面及詳細說明。

在本實施形態中，第1實施形態之圖1(a)~(e)所示的步驟係與第1實施形態同樣地製造。然後，在眞空中進行熱處理，如圖3(f)所示般，Si金屬層上之Ti會與Si引起合金反應，形成TiSi合金層8，Cu上之Ti不會反應而殘留。其

經濟部智慧財產局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（7 ）

次，如3(g)所示般，使用CDE法等而除去TiSi合金層8，可只於Cu金屬層6上殘留Ti金屬層7。然後，在氮氣中進行熱處理，如圖3(h)所示般，可形成有效的TiN膜9作爲Cu的擴散防止層。又，在氧氣中進行熱處理亦可形成TiO膜。

如此般若依本實施形態，可發揮與第1實施形態同樣的效果，同時進一步形成比第1實施形態更高蝕刻選擇性的阻障層。此處，使用來作爲Cu襯裡材之TiN金屬層5可爲TaN、WN等，Ti金屬層7爲在Cu中很難擴散之材料，藉熱處理很容易與Si金屬層2引起共晶反應之材料，亦可爲Al、Zr等。

(第3實施形態)

圖4及圖5係本發明第3實施形態之半導體裝置製造方法的步驟斷面圖。

首先，如圖4(a)所示，於Si基板41上形成熱氧化膜42約100 nm後，堆積30 nm之p-SiN膜43，進一步，堆積400 nm之CVD氧化膜44。然後，藉一般之PEP及氧化膜蝕刻於絕緣膜44中形成深400 nm之結果圖案溝。此圖案係L/S=0.4/0.4 μm、長度1.5 mm之結線連接於電極墊襯者。此結線圖案溝上，藉濺鍍法堆積未圖示之20 nm的TaN膜45及800 nm之Cu金屬層46，以450℃眞空中熱處理於溝內埋入Cu金屬層46，實施CMP處理以形成Cu結線。

其次，如圖4(b)所示，於Cu金屬層46及CVD氧化膜44上之全面藉濺鍍法形成Al膜47約5 nm作爲阻障材料。阻障材料即Al係與氧之結合力比Cu還強，且耐氧化性及耐

經濟部智慧財產局員工消費合作社印製

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

本紙張尺度適用中國國家標準(CNS)A4規格(210×297公釐)

五、發明說明（8 ）

Cu擴散阻障性限高的材料。

接著，此Al膜47在大氣中150℃下實施1小時熱處理。藉此熱處理，如圖4(c)所示，Cu金屬層46上之Al膜47藉反應形成$CuAl_x$層48。其次，如圖5(d)所示，爲除去Cu金屬層46上以外的Al膜47，於濃磷酸中浸漬半導體裝置。此時在濃磷酸中，以Al離子呈0.1 mol/l之方式，預先溶解使用來作爲阻障材料之Al。

又，如此地，於酸中含有Al離子之方法，係如上述般，預先溶解Al膜之方法以外，亦可同時藉由蝕刻過剩的Al膜等，發揮與上述方法相同的效果。如此地，藉含有Al離子，在反應層即$CuAl_x$層48、與、未反應層即Al膜47會產生電極電位之差，藉此，提高蝕刻選擇性。因此，不會損及Cu金屬層46上之$CuAl_x$層48，並可完全除去Cu金屬層46上以外之Al膜47。

其次，在氮氣與氫氣之混合氣體中450℃下施予回火2小時。藉此，如圖5(e)所示般，$CuAl_x$層48中之Al會選擇地被氧化而於Cu金屬層46表面形成AlO_x層49。於氣體中即使不含氫氣，若爲純氮氣、純氫氣等、非氧化氣體中，亦可得到同樣之效果。

爲研究耐氧化性，此半導體裝置在300℃、烘箱中經1小時熱處理後，看不出Cu結線之電阻上昇，顯示良好的耐氧化性。

相對地，直接使用濃磷酸，亦即不含Al離子時，在氮氣與氫氣之混合氫體中，藉回火後之烘箱試驗，觀測到電阻

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（9）

上昇20%。此係因Cu結線上之$CuAl_x$層亦被蝕刻，無法充分地形成作爲氧化防止層之AlO_x層。

又，形成厚Al膜47，俾形成厚$CuAl_x$層48亦可提昇耐氧性，但，此時擴散於Cu結線中之Al量會過剩，即使藉由氮氣與氫氣之混合氣體中的回火，選擇氧化亦無充分地進展，而使Cu結線之電阻上昇。因此，Al膜47宜在可確保蝕刻選擇性之範圍形成很薄。

如此，若依本實施形態，阻障材料即Al膜47之選擇性除去，乃藉由含有阻障材料即Al之酸來進行處理，不只可使阻障層於Cu結線上自己整合地形成，亦可提昇Cu結線與其以外部分之蝕刻選擇性。因此，不須增加阻障材料之厚度而可確保蝕刻選擇性，很薄的阻障材料即可。可確保與結線以外部分之蝕刻選擇性，同時，降低阻障材料之擴散，防止電阻上昇，且可保持高的阻障材料。

[發明之效果]

如以上詳述般，若依本發明，直接使蝕刻掩模殘存而於氧氣或氮氣中進行熱處理，俾只於Cu結線上可選擇性形成障障層。因此，可降低結線間容量，且可形成阻障性及均一性良好的阻障層，進而，可防止結線電阻的上昇。

在另一之本發明，藉含阻障構件之酸處理阻障構件，俾使阻障材料之蝕刻選擇性提昇。藉此，可減少結線間容量同時並可確保與結線外部分之蝕刻選擇性，同時並降低阻障構件之擴散，可防止電阻上昇。

[圖式之簡單說明]

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（10）

圖1係本發明第1實施形態之半導體裝置製造方法的步驟斷面圖。

圖2係本發明第1實施形態之半導體裝置製造方法的步驟斷面圖。

圖3係本發明第2實施形態之半導體裝置製造方法的步驟斷面圖。

圖4係本發明第3實施形態之半導體裝置製造方法的步驟斷面圖。

圖5係本發明第3實施形態之半導體裝置製造方法的步驟斷面圖。

[符號說明]

1…絕緣膜

2…Si金屬層

3…光阻

4…溝圖案

5…TiN金屬層

6，46…Cu金屬層

7…Ti金屬層

8…TiSi合金層

9…TiN膜

41…Si基板

42…熱氧化膜

43…p-SiN膜

44…CVD氧化膜

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

五、發明說明（11）

45…TaN膜

47…Al膜

48…$CuAl_x$層

49…AlO_x層

（請先閱讀背面之注意事項再填寫本頁）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

A5
B5

四、中文發明摘要（發明之名稱：半導體裝置之製造方法）

本發明係形成一種阻障性及均一性佳並可減少結線間容量及結線電阻之結線。

於絕緣膜1上選擇性地形成Si金屬層2作爲蝕刻掩模，使用Si金屬層2選擇性地除去絕緣膜1而形成溝圖案4，於Si金屬層2直接殘存之溝圖案內形成Cu金屬層6，在Si金屬層2與Cu金屬層6上，藉氮氣中之熱處理，以Cu與蝕刻掩模形成Ti金屬層7作爲一顯示相異共晶反應之阻障構件，以氮氣熱處理Ti金屬層7，俾選擇性地使Cu金屬層6上之Ti金屬層7氮化，選擇性除去Si金屬層2上之Ti金屬層7而於Cu金屬層6上選擇性形成TiN膜9作爲阻障層。

英文發明摘要（發明之名稱："METHOD OF FABRICATING SEMICONDUCTOR DEVICE"）

【課題】バリア性及び均一性よく配線間容量及び配線抵抗を低減させる配線を形成する。

【解決手段】絶縁膜１上に選択的にエッチングマスクとしてＳｉ金属層２を形成し、絶縁膜１をＳｉ金属層２を用いて選択的に除去して溝パターン４を形成し、Ｓｉ金属層２を残存させたまま溝パターン内にＣｕ金属層６を形成し、Ｓｉ金属層２とＣｕ金属層６上に、窒素雰囲気中での熱処理によりＣｕとエッチングマスクとで異なる共晶反応を示すバリア部材としてＴｉ金属層７を形成し、Ｔｉ金属層７を窒素雰囲気で熱処理することによりＣｕ金属層６上のＴｉ金属層７を選択的に窒化し、Ｓｉ金属層２上のＴｉ金属層７を選択的に除去してＣｕ金属層６上に選択的にバリア層としてＴｉＮ膜９を形成する。

【選択図】　図２

（請先閱讀背面之注意事項再填寫本頁各欄）

訂

線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

1. 一種半導體裝置之製造方法，其特徵在於具有如下步驟：

於基板上形成絕緣膜；

在前述絕緣膜上選擇性形成蝕刻掩模；

使用蝕刻掩模選擇性除去前述絕緣膜而形成溝；

使前述蝕刻掩模直接殘存而於前述溝內形成Cu結線；

在前述蝕刻掩模與Cu結線上形成阻障構件；

在氮氣或氧氣中熱處理前述阻障構件，俾使前述蝕刻掩模材與該阻障構件共晶反應，同時並使Cu結線上之阻障構件進行氮化或氧化；

選擇性除去與蝕刻掩模共晶反應之阻障構件，而於Cu結線上選擇性形成阻障層。

2. 一種半導體裝置之製造方法，其特徵在於具有如下步驟：

於基板上形成絕緣膜；

在前述絕緣膜上選擇性形成蝕刻掩模；

使用蝕刻掩模選擇性除去絕緣膜而形成溝；

使前述蝕刻掩模直接殘存而於前述溝內形成Cu結線；

於蝕刻掩模與Cu結線上形成阻障構件；

藉熱處理阻障構件，以使蝕刻掩模材與阻障構件共晶反應；

選擇性除去與前述蝕刻掩模共晶反應之阻障構件，而於Cu結線上使阻障構件選擇性殘存；

使殘存之阻障構件進行氮化或氧化，而於Cu結線上

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）

六、申請專利範圍

選擇性形成阻障層。

3. 根據申請專利範圍第1項之半導體裝置之製造方法，其中前述阻障構件為Ti、Al或Zr。

4. 一種半導體裝置之製造方法，其特徵在於具有如下步驟：

於基板上形成絕緣膜；

選擇性除去絕緣膜而形成溝；

於溝內形成Cu結線；

於Cu結線及絕緣膜上，形成一種阻障材料，其係與氧之結合力比Cu還強，且耐氧化性及耐Cu擴散阻障性很高；

藉熱處理阻障材料，俾於Cu結線上形成Cu與阻障材料之合金層；

藉一含阻障材料之酸處理阻障材料，俾選擇性除去Cu結線上以外之阻障材料；

還原Cu且氧化阻障材料之氣體中，熱處理一殘存於Cu結線上之合金層，俾選擇性氧化合金層而形成阻障層。

（請先閱讀背面之注意事項再填寫本頁）

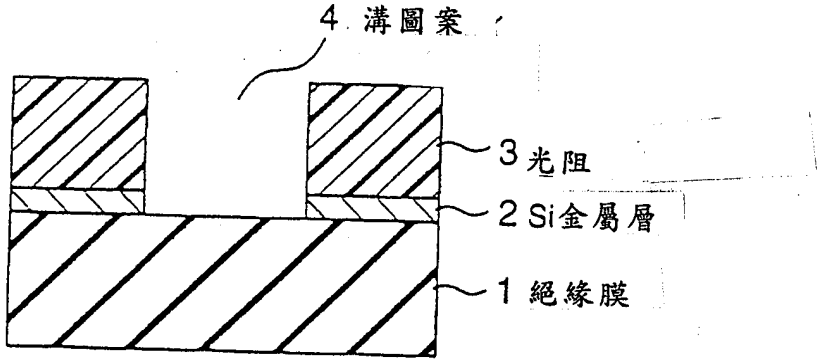
裝

訂

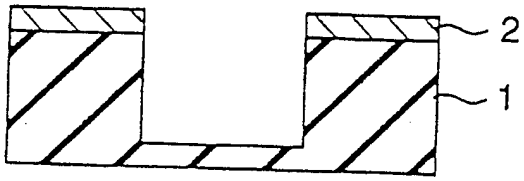
線

經濟部中央標準局員工消費合作社印製

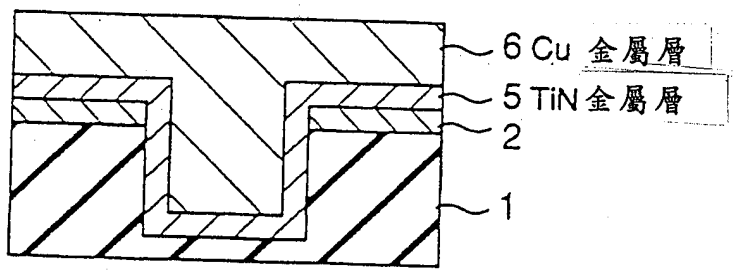
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）



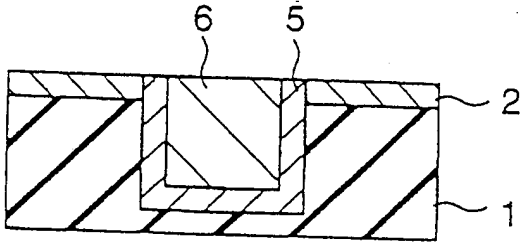
(a)



(b)

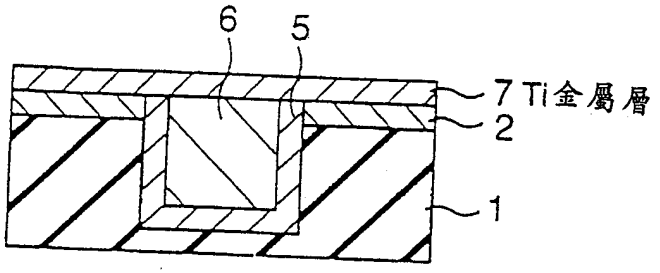


(c)

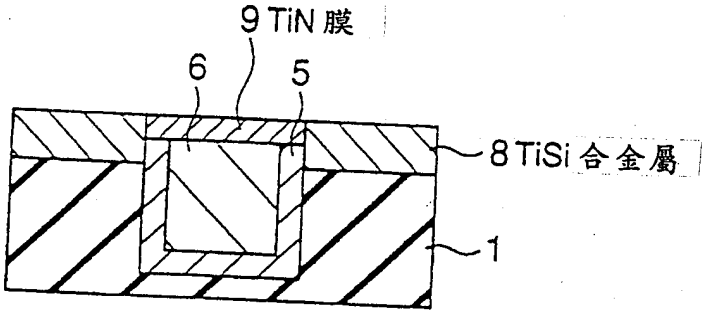


(d)

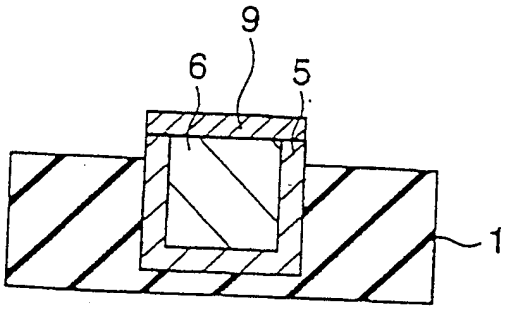
圖 1



(e)

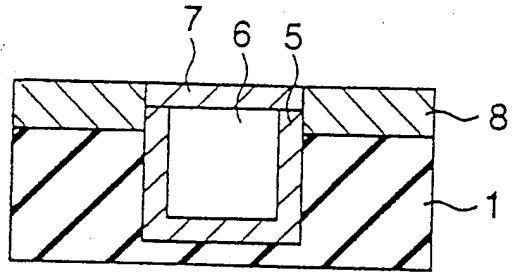


(f)

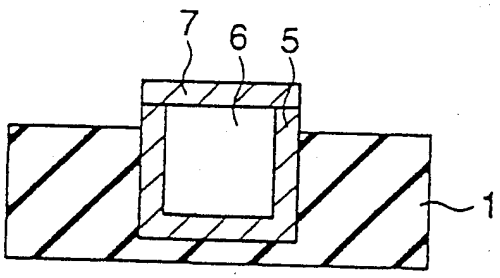


(g)

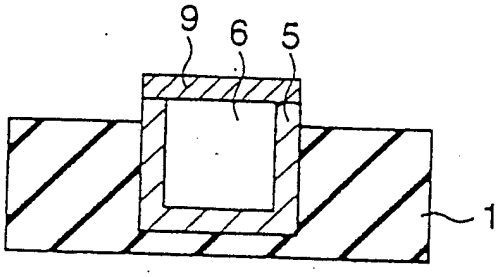
圖 2



(f)

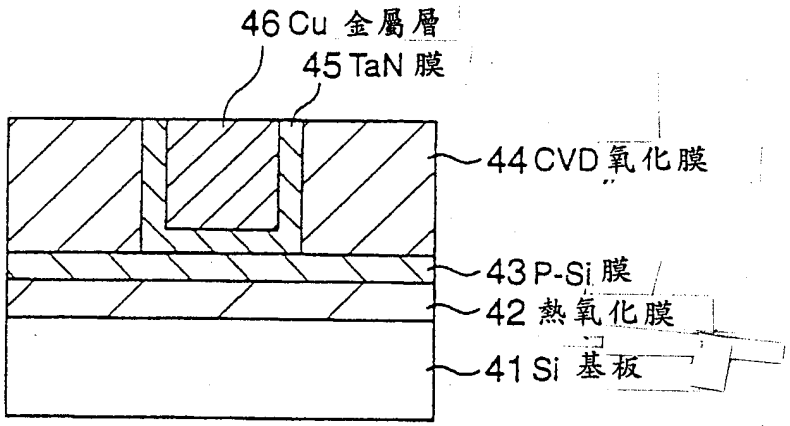


(g)

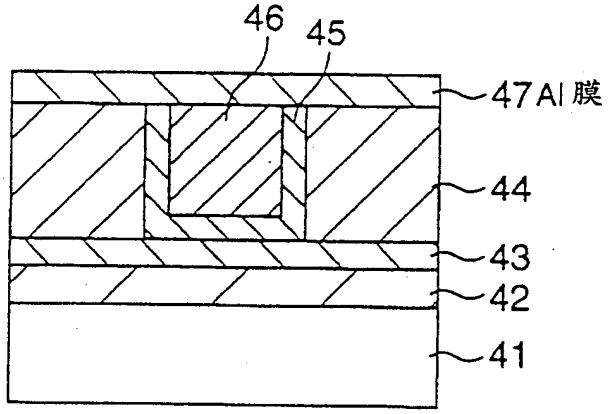


(h)

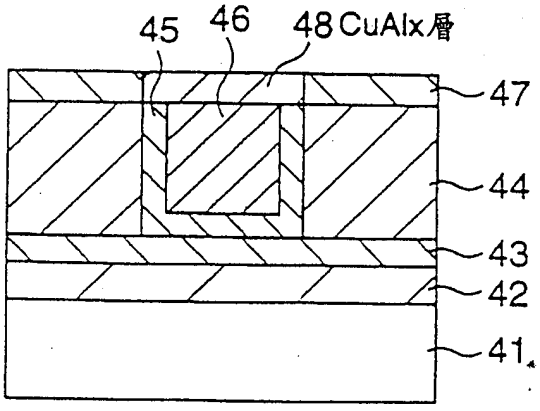
圖 3


46 Cu 金屬層
45 TaN 膜
44 CVD 氧化膜
43 P-Si 膜
42 熱氧化膜
41 Si 基板

(a)

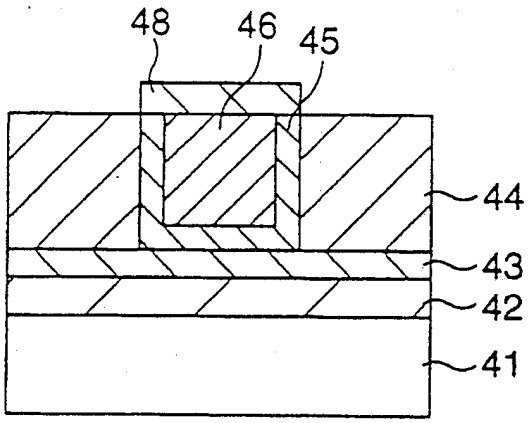

46
45
47 Al 膜
44
43
42
41

(b)

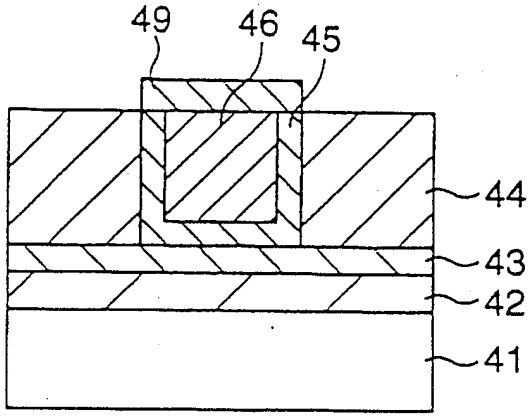

45
46
48 CuAlx層
47
44
43
42
41

(c)

圖 4



(d)



(e)

圖 5

六、申請專利範圍

1. 一種半導體裝置之製造方法，其特徵在於具有如下步驟：

於基板上形成絕緣膜；

在前述絕緣膜上選擇性形成蝕刻掩模；

使用蝕刻掩模選擇性除去前述絕緣膜而形成溝；

使前述蝕刻掩模直接殘存而於前述溝內形成Cu結線；

在前述蝕刻掩模與Cu結線上形成阻障構件；

在氮氣或氧氣中熱處理前述阻障構件，俾使前述蝕刻掩模材與該阻障構件共晶反應，同時並使Cu結線上之阻障構件進行氮化或氧化；

選擇性除去與蝕刻掩模共晶反應之阻障構件，而於Cu結線上選擇性形成阻障層。

2. 一種半導體裝置之製造方法，其特徵在於具有如下步驟：

於基板上形成絕緣膜；

在前述絕緣膜上選擇性形成蝕刻掩模；

使用蝕刻掩模選擇性除去絕緣膜而形成溝；

使前述蝕刻掩模直接殘存而於前述溝內形成Cu結線；

於蝕刻掩模與Cu結線上形成阻障構件；

藉熱處理阻障構件，以使蝕刻掩模材與阻障構件共晶反應；

選擇性除去與前述蝕刻掩模共晶反應之阻障構件，而於Cu結線上使阻障構件選擇性殘存；

使殘存之阻障構件進行氮化或氧化，而於Cu結線上

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部中央標準局員工消費合作社印製
本紙張尺度適用中國國家標準（CNS）A4規格（210×297公釐）