

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4693224号
(P4693224)

(45) 発行日 平成23年6月1日(2011.6.1)

(24) 登録日 平成23年3月4日(2011.3.4)

(51) Int.CI.

H01L 21/60 (2006.01)

F 1

H01L 21/60 311W
H01L 21/60 311R

請求項の数 6 (全 9 頁)

(21) 出願番号 特願2000-335003 (P2000-335003)
 (22) 出願日 平成12年11月1日 (2000.11.1)
 (65) 公開番号 特開2002-141377 (P2002-141377A)
 (43) 公開日 平成14年5月17日 (2002.5.17)
 審査請求日 平成19年10月23日 (2007.10.23)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康徳
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治
 (74) 代理人 100134175
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 TABテープ及び放射線撮像装置

(57) 【特許請求の範囲】

【請求項 1】

所定幅の部分を有する可撓性のベースフィルムと、
 前記ベースフィルムにおいて互いにずれて実装された第1のICチップ及び第2のICチップと、
 前記第1のICチップから前記ベースフィルムの第1の端面に延びる第1の配線と、
 前記第1のICチップから前記第2のICチップの側方を通って前記ベースフィルムの第2の端面に延びる第2の配線と、
 前記第2のICチップから前記第1のICチップの側方を通って前記第1の端面に延びる第3の配線と、
 前記第2のICチップから前記第2の端面に延びる第4の配線と、
 を有し、

前記所定幅の部分において、前記第1の配線は前記第1のICチップと前記第1の端面との間でピッチが変わるように配置され、前記第2の配線は前記第1のICチップと前記第2の端面との間でピッチが変わるように配置され、前記第3の配線は前記第2のICチップと前記第1の端面との間でピッチが変わるように配置され、前記第4の配線は前記第2のICチップと前記第2の端面との間でピッチが変わるように配置され、

前記第1の端面における前記第1の配線のピッチは、前記第1の配線と前記第1のICチップとの接続部における前記第1の配線のピッチよりも小さく、

前記第1の端面における前記第3の配線のピッチは、前記第3の配線と前記第2のIC

チップとの接続部における前記第3の配線のピッチよりも小さく、

前記第2の端面における前記第2の配線のピッチは、前記第2の配線と前記第1のIC
チップとの接続部における前記第2の配線のピッチよりも小さく、

前記第2の端面における前記第4の配線のピッチは、前記第4の配線と前記第2のIC
チップとの接続部における前記第4の配線のピッチよりも小さいことを特徴とするTAB
テープ。

【請求項2】

前記第1のICチップ及び前記第2のICチップは、同一回路構成を有することを特徴とする請求項1に記載のTABテープ。

【請求項3】

前記第1のICチップと前記第2のICチップのうち前記第1の端面に近いICチップ
に接続された前記第1の配線と前記第3の配線の一方の配線の幅は他方の配線の幅よりも
小さいことを特徴とする請求項1又は2に記載のTABテープ。

10

【請求項4】

前記第1のICチップと前記第2のICチップとは、前記第1の端面側から前記第2の端面側を見て互いに重なるように配置されていることを特徴とする請求項1に記載のTABテープ。

【請求項5】

前記第1のICチップ及び前記第2のICチップは、読み出し用アンプICであることを特徴とする請求項1～4のいずれか1項に記載のTABテープ。

20

【請求項6】

センサー基板と、請求項1に記載のTABテープを複数有し、

前記センサー基板と、前記TABテープの前記第1の配線及び前記第3の配線とが接続されていることを特徴とする放射線撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子機器等に部品実装用に用いられるTABテープ及びそれを用いた放射線撮像装置に関するものである。

【0002】

30

【従来の技術】

従来、液晶パネル、或いはX線センサーパネルに代表されるデバイスには表示画素、或いはセンサーの TFT の駆動用、読み出し用の IC が TAB 方式で実装されている。特に、X線撮像装置に於いては、光電変換素子と蛍光体が組み合わせて構成され、光電変換素子材料としては非晶質シリコン（以下 a - Si 膜と称する）が利用されている。

【0003】

特に、このような a - Si 膜は大面積ガラス基板に容易に形成することが可能であること、更には、光電変換素子としてばかりではなくスイッチ TFT の半導体材料としても用いることが可能なため、光変換素子とスイッチ TFT を同時に形成でき、光電変換素子の半導体材料として広く利用されている。

40

【0004】

図4は従来例の放射線撮像装置を示す断面図である。図4において、光電変換素子 2a を形成した基板 2b（以下、センサー基板と言う）には、半導体との化学作用が無いこと、半導体形成プロセスの温度に耐えること、寸法安定性等の必要性から硝子基板が多く用いられる。

【0005】

蛍光板 1 は金属化合物の蛍光材料を樹脂板に塗布したものが用いられる。蛍光板 1 と光電変換素子 2a の間隔は、光電変換素子 2a の画素寸法（160 μm）に比べて十分小さい値（例えば十数 μm 程度）に保持する必要があり、実際には蛍光板 1 と基板 2b を接着剤 9a で接着することが行われている。また、光電変換素子 2a に耐湿性が求められる場合

50

は、不透湿且つX線透過性フィルム（例えばA1蒸着フィルム等）の防湿フィルム6で覆い、蛍光板1と光電変換素子2aを密封している。

【0006】

更に、これらの光電変換素子2aを形成した基板端部に、図5に示すセンサー及び読み出し用のスイッチであるTFTを駆動するためのドライバー及びセンサーからの信号である電荷を読み出すためのアンプICが実装されたTABテープ5のアウターリード側が、センサー基板2bの引き出し電極に異方性導電フィルム等を用いて複数個接続されている。TABテープ5には400で示す1個のTFTドライバー或いはアンプICが実装され、IC側のインナーリードピッチ410はTABのアウターリードピッチ420より狭くなっている。

10

【0007】

また、TABテープ5のもう一方のアウターリード430はセンサー基板2bの駆動、信号処理を行う回路基板13に半田付けによって接続されている。14は、この半田付け部を示している。また、センサー基板2bを駆動、信号処理を行うための回路基板13をスペーサー17を介して基台7に接着剤層9で固定した上で、筐体8cにスペーサー3aを介して取り付け、放射線撮像装置が構成されている。従来、この種の撮像装置は、解像度が前述のように画素ピッチで160μmであったが、近年、高精度な撮影を可能にするために解像度の向上が望まれ、画素ピッチ100μmの解像度の高いX線撮像装置が求められるようになってきている。

20

【0008】

【発明が解決しようとする課題】

しかしながら、上記構成で画素ピッチを100μmとし、信号の処理ICを256bit処理とした場合、センサー基板端面の引き出し配線部は、

$$0.1\text{ mm} \times 256 = 25.6\text{ mm}$$

となり、画素と同一ピッチで引き出した場合、ICを搭載したTABテープ間のスペースを考慮するとセンサー基板端面にTABテープが並ばないことになる。従って、撮像素子を形成した基板からの引き出し、及び接続部分は85μmピッチ程度以下にしないと複数のTABテープを並べて実装する場合に、各TABテープのアウターリードのベースフィルム両サイドの余白部分が干渉し、接続がうまく出来ない問題があった。

30

【0009】

また、特に信号読み出し用のアンプICは配線抵抗を低減する為の配線幅、ノイズ、ダイナミックレンジ等の制約によりアンプ部分のサイズを小さくすることには限界がある。アンプ回路をICチップ内に並列に複数個配列し、各アンプに入力端子を1箇所配置した場合、端子は100μmピッチになり、インターリードも100μmピッチとなり、アウターリード部を100μmピッチとすると、通常のTABテープの設計ではインターリード部とアウターリード部の寸法が同程度になるため、TABテープそのものの幅が接続部寸法より大きくなり、センサー基板の端面に並ばない問題があった。

【0010】

本発明は、上記従来の問題点に鑑み、隣り合うテープキャリアどうしが干渉することなく基板端面に配列可能なTABテープ及び放射線撮像装置を提供することを目的とする。

40

【0011】

本発明の目的は、所定幅の部分を有する可撓性のベースフィルムと、前記ベースフィルムにおいて互いにずれて実装された第1のICチップ及び第2のICチップと、前記第1のICチップから前記ベースフィルムの第1の端面に延びる第1の配線と、前記第1のICチップから前記第2のICチップの側方を通って前記ベースフィルムの第2の端面に延びる第2の配線と、前記第2のICチップから前記第1のICチップの側方を通って前記第1の端面に延びる第3の配線と、前記第2のICチップから前記第2の端面に延びる第4の配線と、を有し、前記所定幅の部分において、前記第1の配線は前記第1のICチップと前記第1の端面との間でピッチが変わるように配置され、前記第2の配線は前記第1のICチップと前記第2の端面との間でピッチが変わるように配置され、前記第3の配線

50

は前記第2のICチップと前記第1の端面との間でピッチが変わるように配置され、前記第4の配線は前記第2のICチップと前記第2の端面との間でピッチが変わるように配置され、前記第1の端面における前記第1の配線のピッチは、前記第1の配線と前記第1のICチップとの接続部における前記第1の配線のピッチよりも小さく、前記第1の端面における前記第3の配線のピッチは、前記第3の配線と前記第2のICチップとの接続部における前記第3の配線のピッチよりも小さく、前記第2の端面における前記第2の配線のピッチは、前記第2の配線と前記第1のICチップとの接続部における前記第2の配線のピッチよりも小さく、前記第2の端面における前記第4の配線のピッチは、前記第4の配線と前記第2のICチップとの接続部における前記第4の配線のピッチよりも小さいことを特徴とするTABテープによって達成される。

10

【0012】

また、本発明の目的は、上記TABテープを複数有することを特徴とする放射線撮像装置によって達成される。

【0013】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。図1は本発明のTABテープの一実施形態を示す図、図2は図1のTABテープを接続するセンサー基板のレイアウト図、図3は図1のTABテープを実装した放射線撮像装置の斜視図である。

【0014】

図1に於いて、100は読み出し用アンプICであり、TABテープ上に2個実装されている。2個のアンプIC100は互いに左右上下方向にずらして配置されている。110は可撓性のTABベースフィルム、120はセンサー基板に接続されるアウターリード部で、本実施形態においては、アウターリード部120は80μmピッチで形成されている。130はテープキャリア上のICとの接続インナーリードで、本実施形態においてはIC側の配線抵抗を低減する為の配線幅、ノイズマージン、ダイナミックレンジ等の設計制約から100μmピッチで配列されている。

20

【0015】

また、接続部にはバンプが形成されている。140はアウターリードから一方のICに至る配線のピッチ変換部(80μmから100μmに変換)、145はアウターリードからもう一方のICに至る配線である。256bit読み出し用アンプICを用いた場合、センサー基板の接続部の制約からくるTABテープ幅は21.6mmとなり、TABテープの両サイドの余白を考慮するとアウターリード部を85μmピッチ以下にしないとセンサー基板端面部に並ばない。

30

【0016】

次に、図2に於いて、200はセンサー基板で、本実施形態においては硝子基板を用いている。210はセンサーで、本実施形態ではセンサー210は70μmであり、100μmピッチで配置してある。220はセンサー間を通り、基板端面まで引き出された読み出し配線で、下層のCr配線(図示せず)と上層のA1配線の間で容量を形成し、センサーからの電荷を蓄積し電圧に変換するものである。230はテープキャリアとの接続部で、本実施形態においては80μmピッチで並べられている。

40

【0017】

240はテープキャリアを接続する場合のテープキャリア間のスペースで、本実施形態においては1.2mmに設定されている。このようにテープキャリア間のスペースを設けることにより、テープキャリア相互に干渉することが無くなり容易にセンサー基板端面にテープキャリアを配置する事が可能になる。250はセンサーピッチの100μmから80μmピッチのアウターリード接続部に至るピッチ変換部である。

【0018】

また、図3に於いて、300はTABテープ、310は信号読み出し用IC、320はセンサーのTFT駆動用ドライバーである。ここで、図5に示すようなTABテープの場合、X線センサー基板に読み出し用の256bit処理のアンプICを接続すると、センサ

50

—ピッチが0.1mmのため、センサー基板端面の接続配線部はTABテープのアウターリードの余白部分を片側0.6mmずつ、隣り合うTABテープ間のスペースを片側2.5mmずつとする場合には、

$$\{ (0.1\text{mm} \times (128 \times 2 - 1) + 0.1\text{mm}) - 0.6\text{mm} \times 2 - 2.5\text{mm} \} \div 256 = 0.085\text{mm}$$

となり、センサーの接続配線部のピッチは0.085mm以下で設定することになる。

【0019】

本実施形態の場合、接続部分のピッチを0.08mmで設定し、IC側は少なくとも、IC端面から一番端部のパッド中心までの距離0.11mm、TABのデバイスホールとICチップのクリアランス0.3mm、TAB端面の余白0.6mm、アウターリード接続部両端の余白等を1.0mmと設定すると、

$$0.08\text{mm} \times (256 - 1) + 1.0\text{mm} \times 2 = 22.4\text{mm}$$

となり、0.1mmピッチで256ライン並べる幅である25.6mmより小さくなりセンサー基板端部に並べることが充分可能になる。

【0020】

また、本実施形態では、ICチップ側の入力端子ピッチを狭く出来ないため、従来256bitであったICチップを128bit用のICチップ2個に分割し、これをTABテープ上に上下、左右にずらして配置し、前記ICが左右方向で重なり合う部分を設け、TABテープの端面からの配線ピッチを変えて接続部分のピッチ変換を行うことにより、ICの端子部分のピッチを狭くできない場合でもTABテープの幅を広くすること無く、ICの実装が可能になりセンサー基板端面にTABテープを並べることができる。

【0021】

更に、本実施形態に於いては、センサー基板側のアウターリード部からICチップまでの距離が2個のチップ間で異なるため、配線抵抗を揃えるためセンサー基板側のアウターリードからの近い方のICに至るベースフィルム上の配線の配線幅を細くして配線抵抗を合わせることにより、チップ間でのノイズ等の差が無いように設定している。

【0022】

なお、X線撮像装置に限ることなく、液晶パネル、LEDパネル等で基板端面にTABテープを並べて接続する形態に於いてICの端子ピッチより基板側の表示部ピッチ或いはセンサー画素ピッチが等しいか或いは小さい場合に、本発明の複数ICを搭載したTABテープを用いることは有用である。

【0023】

【発明の効果】

以上説明したように本発明によれば、複数の同一回路構成のICを同一のテープキャリア上に搭載し、テープキャリア内で上下、左右に互いにICチップをずらし、テープキャリア全体の幅を撮像素子基板の端面に配列可能な幅を維持した状態で、ICのインナーリードの接続ピッチより撮像素子基板側のアウターリードピッチを小さくすることにより、隣り合うテープキャリアどうしが干渉することなく、撮像素子基板の端面に読み出し用ICを実装したキャリアテープを配列することができる。また、本発明のTABテープを用いることにより、放射線撮像装置においてICの設計上のノイズマージン、ダイナミックレンジ等を損ねることなく、画素ピッチをより高精細にすることが可能になる。

【図面の簡単な説明】

【図1】本発明のTABテープの一実施形態を示す平面図である。

【図2】図1のTABテープを接続したセンサー基板のレイアウトを示す図である。

【図3】図1のTABテープを用いた放射線撮像装置を示す図である。

【図4】従来例の放射線撮像装置を示す図である。

【図5】従来例のTABテープを示す図である。

【符号の説明】

1 蛍光板

2 a センサー

10

20

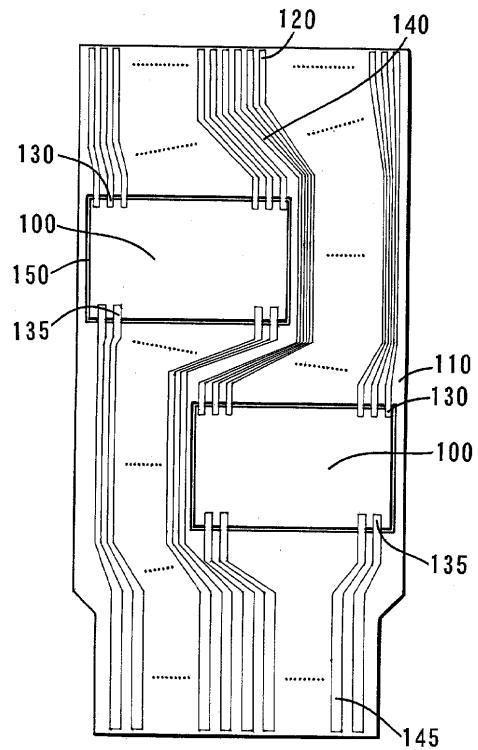
30

40

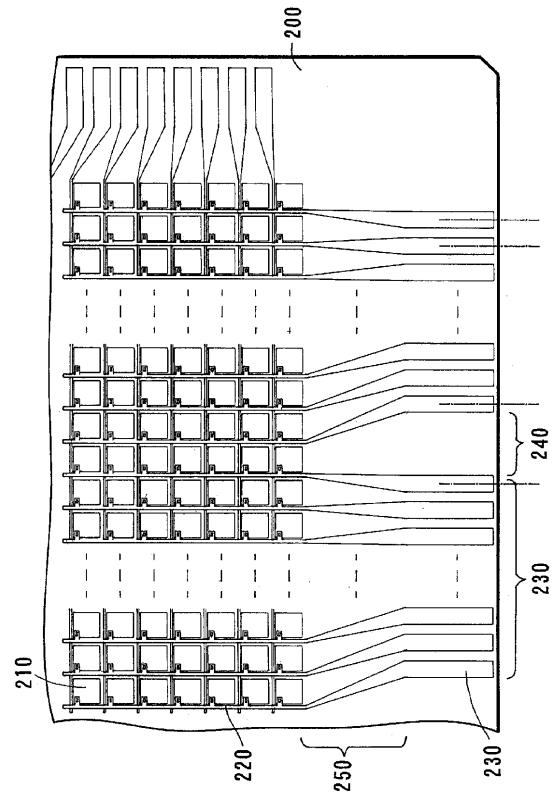
50

2 b	センサー基板	
3	センサー基板スペーサー	
5	T A B フィルム	
6	防湿フィルム	
8 a	枠体	
8 b	蓋	
8 c	筐体	
9	センサーと蛍光板の接着層	
1 3	回路基板	
1 4	テープキャリアーとの半田付け部	10
1 6	放熱部材	
1 7	回路基板のスペーサー	
1 0 0	アンプ I C	
1 1 0	ベースフィルム	
1 2 0	センサー基板とのアウターリード	
1 3 0	I C 入力側インナーリード	
1 3 5	I C 出力側インナーリード	
1 4 0	I C に至る配線のピッチ変換部	
1 4 5	回路基板との接続アウターリード	
1 5 0	デバイスホール	20
2 0 0	センサー基板	
2 1 0	センサー	
2 2 0	読み出し配線	
2 3 0	テープキャリアーとの接続部	
2 4 0	接続部間のスペース	
3 0 0	2 チップの I C を実装した T A B	

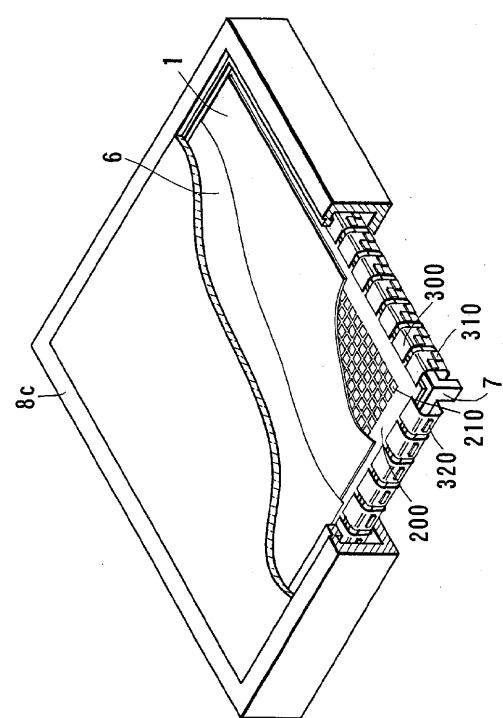
【図1】



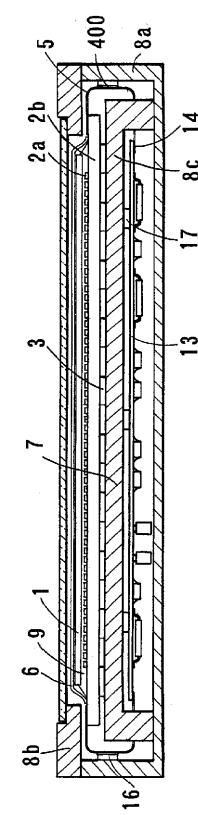
【図2】



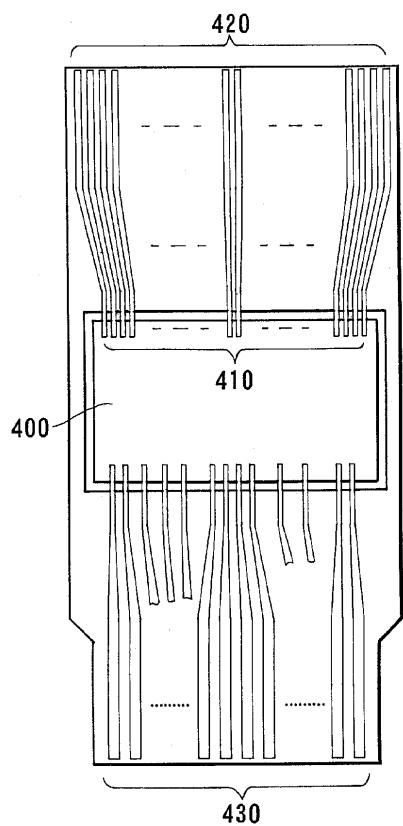
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 木谷 充志

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 日比野 隆治

(56)参考文献 特開平04-144148 (JP, A)

特開平04-259231 (JP, A)

特開平05-291357 (JP, A)

特開昭55-024478 (JP, A)

特開昭53-043475 (JP, A)

特開平06-232218 (JP, A)

特開平09-152486 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/60