(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 10 月 24 日(24.10.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/157335 A1

(51) 国際特許分類:
H01L 21/329 (2006.01) *H01L 29/868* (2006.01)
H01L 29/47 (2006.01) *H01L 29/872* (2006.01)
H01L 29/861 (2006.01)

(21) 国際出願番号: PCT/JP2013/057312

(22) 国際出願日: 2013 年 3 月 14 日(14.03.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-095159 2012 年 4 月 18 日(18.04.2012) JP

(71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田１番１号 Kanagawa (JP).

(72) 発明者: 今井　文一(IMAI, Fumikazu); 〒2109530 神奈川県川崎市川崎区田辺新田１番１号　富士電機株式会社内 Kanagawa (JP).

(74) 代理人: 酒井　昭徳(SAKAI, Akinori); 〒1006020 東京都千代田区霞が関３丁目２番５号　霞が関ビルディング２０階　酒井総合特許事務所 Tokyo (JP).

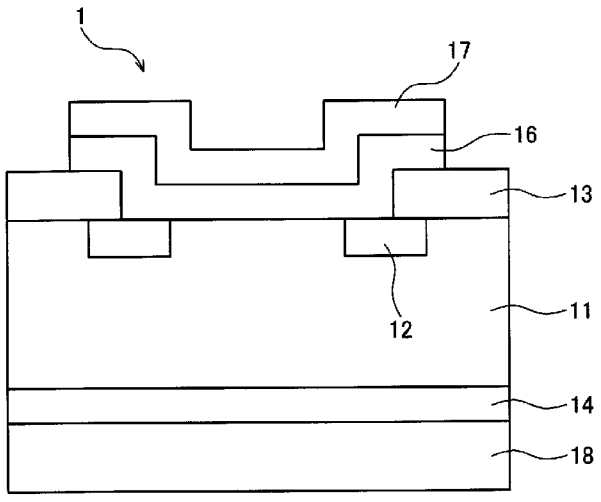
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) **Title**: METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称 : 半導体デバイスの製造方法



(57) **Abstract**: A layer including one metal from titanium, tungsten, molybdenum, and chromium is formed on the obverse surface of a SiC substrate (11) and heated, whereby a Schottky electrode (16) is formed on the SiC substrate (11). A surface electrode (17) is formed on the surface of the Schottky electrode (16) from aluminum or aluminum containing silicon. When the surface electrode (17) is formed, heating is performed at 100°C to 500°C, whereby the concave/convex features on the Schottky electrode (16) are covered by the surface electrode (17) in a satisfactory manner, and the reflectivity of the surface electrode (17) becomes suitable for image recognition by an automatic wire bonding device. It is thereby possible to form a surface electrode that covers the concave/convex features of the Schottky contact in a satisfactory manner and has the optimum reflectivity for image recognition such as for positioning.

(57) 要約: ＳｉＣ基板（１１）のおもて面に、チタン、タングステン、モリブデン、クロムのいずれか一つの金属を含む層を形成し、加熱することにより、ＳｉＣ基板（１１）上にショットキー電極（１６）を形成する。アルミニウムまたは珪素を含むアルミニウムにより、ショットキー電極（１６）の表面に表面電極（１７）を形成する。表面電極（１７）の形成時には、１００℃以上５００℃以下で加熱することにより、表面電極（１７）はショットキー電極（１６）の凹凸に対する被覆が良好となり、また、表面電極（１７）が自動ワイヤボンディング装置の画像認識に適した反射率となる。このようにして、ショットキーコンタクトの凹凸に対する被覆性が良好であり、位置決め等の画像認識に最適な反射率を有する表面電極を形成することができる。

WO 2013/157335 A1

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 半導体デバイスの製造方法

技術分野

[0001] この発明は、半導体デバイスの製造方法に関する。特に、適切な反射率を有し、鬆を生じない電極構造を有する半導体デバイスの製造方法に関する。

背景技術

[0002] 従来からパワーデバイスとして用いられている半導体デバイスは、半導体材料としてシリコン（Ｓｉ）を用いたものが主流であるが、ワイドギャップ半導体である炭化珪素（ＳｉＣ）は、シリコンと比較して熱伝導度が３倍、最大電界強度が１０倍、電子のドリフト速度２倍という物性値を有している。このため、ＳｉＣは、絶縁破壊電圧が高く低損失で高温動作可能なパワーデバイスであるため、近年、ＳｉＣを用いた応用技術が各機関により盛んに研究されている。

[0003] パワーデバイスの構造は、裏面側に低抵抗なオーミック電極を備えた裏面電極を有する縦型の半導体デバイスが主流となっている。裏面電極には、様々な材料および構造が用いられているが、その中の一つとして、チタン層とニッケル層と銀層との積層体（たとえば下記特許文献１参照。）や、チタン層とニッケル層と金層との積層体（たとえば下記特許文献２参照。）などが提案されている。

[0004] ショットキーバリアダイオードに代表されるＳｉＣを用いた縦型半導体デバイスにおいては、ＳｉＣ基板上にニッケル層を成膜後、加熱によりニッケルシリサイド層を形成して、ＳｉＣ基板とニッケルシリサイド層との間にオーミックコンタクトを形成する手法が用いられている（たとえば下記特許文献１，２参照。）。

[0005] また、オーミック電極を形成する方法として、ＳｉＣ基板上に複数の金属からなる膜を成膜後、７００℃から１１００℃で加熱処理し、最も好適には約８００℃でオーミック特性が得られることが提案されている（たとえば下

記特許文献３参照。）。さらに、レーザ光を照射することでオーミック電極を形成する技術が提案されている（たとえば下記特許文献４参照。）。

先行技術文献

特許文献

[0006] 特許文献1：特開２００７－１８４５７１号公報

特許文献2：特開２０１０－８６９９９号公報

特許文献3：特開２００５－２７７２４０号公報

特許文献4：特開２００８－１３５６１１号公報

発明の概要

発明が解決しようとする課題

[0007] ＳｉＣ基板上のおもて面側に形成する表面電極については、ショットキーコンタクトの上にアルミニウムまたはアルミニウム合金からなる金属層を成膜して電極構造を形成するが、ショットキーコンタクトが金属層に完全に被覆されていないと、鬆（ボイド）が生じ、素子不良の原因となる。

[0008] 特に、ＳｉＣ半導体の表面電極としては、ショットキーコンタクト（ショットキー電極）のパターン凹凸に対する被覆性が良好であることが求められる。加えて、この表面電極は、自動ワイヤボンディングを行う際の位置決めの画像認識に最適な反射率を有するように形成することが求められる。

[0009] 本発明は、上記課題に鑑み、ショットキーコンタクトの凹凸に対する被覆性が良好な半導体デバイスの製造方法を提供することを目的とする。また、位置決め等の画像認識に最適な反射率を有する表面電極を形成できる半導体デバイスの製造方法を提供することを目的とする。

課題を解決するための手段

[0010] 上記目的を達成するため、本発明にかかる半導体デバイスの製造方法は、炭化珪素半導体基板に電極構造を形成する半導体デバイスの製造方法であって、つぎの特徴を有する。前記炭化珪素半導体基板のおもて面に、チタン、タングステン、モリブデン、クロムのいずれか一つの金属を含むショットキ

一層を形成する。そして、前記ショットキー層を加熱することにより、前記炭化珪素半導体基板とのショットキーコンタクトを有するショットキー電極を形成する。さらに、アルミニウムまたは珪素を含むアルミニウムにより、前記ショットキー電極の表面に表面電極を形成するものである。また、前記表面電極の形成時には、当該表面電極が前記ショットキー電極の凹凸に対する被覆が良好で且つ前記表面電極が所定の反射率以下となる条件に適合した温度範囲を有して加熱する。

[0011] また、本発明にかかる半導体デバイスの製造方法は、前記表面電極は、スパッタ法によって形成し、スパッタ中の圧力が０．１Ｐａ以上１Ｐａ以下であり、前記炭化珪素半導体基板の温度が１００℃以上５００℃以下であることを特徴とする。

[0012] また、前記表面電極の反射率が８０％以下となる条件を有した温度範囲で加熱することを特徴とする。

[0013] また、前記炭化珪素半導体基板の裏面側に、チタンカーバイドを含むニッケルシリサイド層のオーミック電極と、金属層の裏面電極とからなる裏面電極構造を形成することを特徴とする。

[0014] 上記構成によれば、炭化珪素半導体基板上にチタンを含む層を形成して、さらに加熱によりショットキーコンタクトを形成後、アルミニウムまたは珪素を含むアルミニウムを表面電極として形成する。表面電極をスパッタ法で形成する場合、スパッタ圧力とスパッタ温度の関係が所定の条件のときに、ショットキー電極表面の凹凸に対して表面電極は被覆性が良好となる。同時に、表面電極は、自動ワイヤボンディングを行う際の画像認識に最適な反射率を得ることができる。

発明の効果

[0015] 本発明によれば、ショットキーコンタクトの凹凸に対する被覆性が良好な効果を奏する。また、位置決め等の画像認識に最適な反射率を有する表面電極を形成できるという効果を奏する。

図面の簡単な説明

[0016] [図1]図１は、本発明の半導体デバイスの実施の形態にかかるショットキーバリアダイオードを示す断面図である。

[図2]図２は、ショットキーバリアダイオードの製造方法を説明する断面図である（その１）。

[図3]図３は、ショットキーバリアダイオードの製造方法を説明する断面図である（その２）。

[図4]図４は、ショットキーバリアダイオードの製造方法を説明する断面図である（その３）。

[図5]図５は、ショットキーバリアダイオードの製造方法を説明する断面図である（その４）。

[図6]図６は、ショットキーバリアダイオードの製造方法を説明する断面図である（その５）。

[図7]図７は、ショットキーバリアダイオードの製造方法を説明する断面図である（その６）。

[図8]図８は、ショットキーバリアダイオードの製造方法を説明する断面図である（その７）。

[図9]図９は、ショットキーバリアダイオードの製造方法を説明する断面図である（その８）。

[図10]図１０は、本発明の実施例によるフィールドリミッティングリング構造を持つショットキーバリアダイオードを示す断面図である。

[図11]図１１は、本発明の実施例によるジャンクションバリアショットキー構造を持つショットキーバリアダイオードを示す断面図である。

[図12]図１２は、本発明による表面電極形成時の温度と反射率の関係を示す図表である。

[図13]図１３は、本発明のＳｉＣ半導体デバイスにおける表面電極の反射率と自動ワイヤボンディング装置での認識率の関係を示す図表である（その１）。

[図14]図１４は、本発明のＳｉＣ半導体デバイスにおける表面電極の反射率

と自動ワイヤボンディング装置での認識率の関係を示す図表である（その２）。

発明を実施するための形態

[0017]（実施の形態）

以下に添付図面を参照して、この発明にかかる半導体デバイスの製造方法の好適な実施の形態を詳細に説明する。本明細書および添付図面においては、ｎまたはｐを冠記した層や領域では、それぞれ電子または正孔が多数キャリアであることを意味する。また、ｎやｐに付す＋およびーは、それぞれそれが付されていない層や領域よりも高不純物濃度および低不純物濃度であることを意味する。

[0018] 本発明では、チタンカーバイドを含むニッケルシリサイド層をオーミック電極、オーミック電極の上に積層された金属層を裏面電極と呼び、オーミック電極と裏面電極とからなる構造を裏面電極構造と呼ぶ。一方、炭化珪素（ＳｉＣ）基板の裏面電極構造とは反対の面に、ＳｉＣ基板に接してショットキー電極と該ショットキー電極の表面上に金属層からなる表面電極（おもて面電極）を形成して設ける。ショットキー電極と表面電極とからなる構造を表面電極構造と呼ぶ。ニッケルおよびチタンを含む層を加熱して生成したチタンカーバイド層を含む層は、ニッケルシリサイド層との密着性、および裏面電極で使用するチタン層との密着性に優れる。

[0019] 本発明にかかる半導体デバイスとして、ＳｉＣ半導体デバイスによるショットキーバリアダイオードについて説明する。図１は、本発明の半導体デバイスの実施の形態にかかるショットキーバリアダイオードを示す断面図である。ＳｉＣ半導体デバイスとしてのショットキーバリアダイオード１は、ＳｉＣ基板１１と、ＳｉＣ基板１１のおもて面側には、ガードリング１２、絶縁層１３、ショットキー電極１６、表面電極１７が形成される。ＳｉＣ基板１１の裏面側には、チタンカーバイドを包含したニッケルシリサイド層１４、裏面電極１８が形成される。

[0020] つぎに、図２～図９は、それぞれショットキーバリアダイオードの製造方

法を説明する断面図である。以下、ショットキーバリアダイオードの各製造工程を順に説明する。図２は、ＳｉＣ基板を示す断面図である。ＳｉＣ基板１１は、図示しないがＳｉＣからなるウェーハ層と、このウェーハ層上にＳｉＣからなるエピタキシャル層を形成して構成される。図３は、ガードリングを形成する工程を示す図である。ＳｉＣ基板１１のおもて面上のエピタキシャル層の一部にイオン注入を施すことにより、ガードリング１２を形成する。

[0021] 図４は、絶縁層およびニッケルシリサイド層を形成する工程を示す断面図である。ガードリング１２の上にSiO_2からなる絶縁層１３を形成する。この後、ＳｉＣ基板１１の裏面にニッケルおよびチタンを含む層を成膜し、引き続いて行う加熱により、チタンカーバイドを包含したニッケルシリサイド層１４を形成する。

[0022] ニッケルおよびチタンを含む層は、ニッケル層、チタン層の順で、ＳｉＣ基板１１に形成することが好ましい。ニッケルとチタンの割合は、ニッケルとチタンを積層で形成する場合は、それぞれの膜厚の比を１対１から１０対１、好ましくは３対１から６対１とすることで実施できる。その際、ニッケルの膜厚は２０～１００ｎｍ、チタンの膜厚は１０～５０ｎｍであることが好ましい。このほか、ニッケル中にチタンが含まれるように合金として形成してもよい。この場合におけるニッケルとチタンの割合は、１対１から１０対１、好ましくは３対１から６対１とすることで実施できる。

[0023] ニッケル層とチタン層の形成方法は、蒸着、スパッタ等の薄膜の各種形成方法を用いることができる。薄膜形成後、アルゴン雰囲気中１０００～１２００℃で加熱して、ニッケルシリサイド層１４を得る。形成されたチタンカーバイドを包含したニッケルシリサイド層１４は、厚さ１０～１００ｎｍ、好ましくは２０～３０ｎｍである。

[0024] チタンカーバイドは、後に形成する裏面電極１８を構成している積層体のうちのチタンと良好な密着性を示すため、裏面電極１８の剥離を抑制する機能を有する。また、チタンカーバイドを包含したニッケルシリサイド層にお

いて、最表面におけるチタンカーバイドに含まれる炭素原子数が、最表面に析出した全炭素原子数の１２％以上であると、裏面電極１８との剥離が生じないのでより好ましい。なお、１２％未満であっても、裏面電極１８との剥離を抑制でき歩留まりを向上させる効果がある。

[0025] 図５は、コンタクトホールを形成する工程を示す断面図である。図５に示すように、絶縁層１３の一部をエッチングにより取り除き、コンタクトホール１３ａを形成する。図６は、ショットキー電極を形成する工程を示す断面図である。エッチングにより露出したＳｉＣ基板１１のコンタクトホール１３ａ部分に、ＳｉＣ基板１１に接触するショットキー電極１６を形成する。ショットキー電極１６としては、たとえばチタンを成膜後、引き続いて行う加熱によりショットキーコンタクトが形成される。

[0026] ショットキー電極１６に使用する金属は、チタンのほかにタングステン、モリブデン、クロムを用いてもよい。加熱温度は４００～６００℃程度である。加熱雰囲気はアルゴンまたはヘリウムである。これらの加熱条件により、ニッケルシリサイド層１４の内部に含まれる炭素の一部が、チタンカーバイドを包含したニッケルシリサイド層１４の表面（裏面側）に析出し、図６に示すように炭素層１５が形成される。炭素層１５は、数原子層であり、局所的に析出する。

[0027] 図７は、表面電極を形成する工程を示す断面図である。図７に示すように、ショットキー電極１６を、たとえばアルミニウムで覆い表面電極１７とする。アルミニウムは、スパッタ法を用いて、たとえばスパッタ中の圧力０．２Ｐａ、基板温度３００℃で成膜する。圧力が０．１Ｐａ以上で１Ｐａ以下であり、ＳｉＣ基板１１の温度が１００℃以上で５００℃以下とする条件とすればよい。また、アルミニウムの代わりに、０．１％以上であり１０％以下である珪素を含むアルミニウムを用いても、同様の効果が得られる。

[0028] 図８は、炭素層を除去する工程を示す断面図である。図８に示すように、チタンカーバイドを包含したニッケルシリサイド層１４の表面（ＳｉＣ基板１１の裏面側）に形成された炭素層１５を取り除く。図９は、金属層の積層

体を形成して裏面電極とする工程を示す断面図である。炭素層１５を取り除いた、チタンカーバイドを含むニッケルシリサイド層１４上に、チタン、ニッケル、金の順で積層した積層体からなる裏面電極１８を形成する。

[0029] 以上説明した工程の後、全ての成膜操作が完了したＳｉＣ基板１１をダイシングして、ＳｉＣショットキーバリアダイオードのチップを得ることができる。得られた半導体チップの表面電極パッドとリードフレームおよび基板上の導体の間を、自動ワイヤボンティング装置を用いてボンディングし、さらにモールドを行って、ディスクリート部品が得られる。

[0030] （実施例）

つぎに、図１～９に示した製造工程により製造したショットキーバリアダイオードの実施例について説明する。図１０は、本発明の実施例によるフィールドリミッティングリング（ＦＬＲ）構造を持つショットキーバリアダイオード（ＳＢＤ）を示す断面図である。このＦＬＲ－ＳＢＤ２０の製造工程について説明する。

[0031] はじめに、ＳｉＣ基板（高濃度ｎ型基板２２）上に、エピタキシャル層（低濃度ｎ型ドリフト層２３）を形成する。このＳｉＣ基板２２に、イオン注入によりチャンネルストッパー用のｎ型領域と、終端構造用のｐ型領域（ｐ型不純物イオン注入領域）２４と、フローティングリミッティングリング（ＦＬＲ）構造のｐ型領域２６を形成する。

[0032] その後、チャンネルストッパー用のｎ型領域を形成するために注入されたリンと、終端構造用のｐ型領域２４とＦＬＲ構造のｐ型領域２６を形成するために注入されたアルミニウムと、を活性化するために、アルゴン雰囲気中において１６２０℃で１８０秒間の活性化を行った。その後、常圧ＣＶＤ装置を用いてＳｉＣ基板２２表面側に、厚さ５００ｎｍのＳｉＯ膜を形成した。

[0033] 一方、ＳｉＣ基板２２裏面側に、スパッタ装置を用いて、基板側から順に、厚さ６０ｎｍのニッケル層、厚さ２０ｎｍのチタン層を積層して成膜した。成膜したＳｉＣ基板２２は、赤外線ランプを備えた高速アニール装置（Ｒ

ＴＡ）を用いて、アルゴン雰囲気中１０５０℃で２分間の加熱処理を行った。この加熱処理により、ＳｉＣ基板２２のシリコン原子は、ニッケルと反応してニッケルシリサイド層２１を生成し、オーミックコンタクトを得ることができた。図１０のニッケルシリサイド層２１はオーミック電極となる。

[0034] また、ＳｉＣ基板２２の炭素原子は、チタンと反応してチタンカーバイドを生成してニッケルシリサイド層２１の表面に析出する。このとき、未反応の炭素原子は、ニッケルシリサイド層２１中に残存するが、ニッケルシリサイド層２１の最表面におけるチタンカーバイドに含まれる炭素原子数は、表面に析出した全炭素原子数の１２％以上であった。ここで、炭素原子数は、ＸＰＳ分析により算出した。２８３ｅＶ付近に観察されるＣ１ｓピークにおいて、ケミカルシフトによって現れる複数のＣ１ｓピーク強度の合計値とＴｉＣ由来のピーク強度比より算出した。

[0035] そして、つぎに、フッ酸緩衝液を用いて表面側の酸化膜にコンタクトホールを形成し（対応図として図５参照）、スパッタ装置によりショットキー電極２５用のチタンを２００ｎｍ成膜後、赤外線ランプを備えた高速アニール装置（ＲＴＡ）を用いてアルゴン雰囲気中５００℃で５分間の処理を行った（図６参照）。このとき、ニッケルシリサイド層２１中の炭素が析出して、薄い炭素層が形成された。

[0036] その後、速やかにスパッタ装置を用いて、表面電極用のアルミニウムを５０００ｎｍ成膜した（図７参照）。スパッタ中の圧力は０．２Ｐａ、基板温度３００℃である。ここで、アルミニウムの代わりに、０．１％以上であり１０％以下である珪素を含んだアルミニウムを用いてもよい。

[0037] 表面電極成膜後に、ＳｉＣ基板２２を基板加熱機構を有する真空加圧容器内に裏面が曝露されるように取り付け、１％の酸素またはオゾンを含むアルゴンを導入しながら３００℃で１時間処理して、ニッケルシリサイド層２１の表面に形成された炭素層を除去した（図８参照）。逆スパッタを用いても、同様の効果を得ることができる。つぎに、蒸着装置を用いてニッケルシリサイド層２１の上に、チタン７０ｎｍ、ニッケル７００ｎｍ、金２００ｎｍ

を連続蒸着して、金属積層体の裏面電極を形成した（図８参照）。ニッケルシリサイド層（オーミック電極）２１と、このオーミック電極２１の上に積層する金属層からなる裏面電極はＦＬＲ－ＳＢＤ２０の裏面電極構造を形成する。

[0038] そして、以上の裏面電極構造が形成されたＳｉＣ基板２２をダイシングした結果、このダイシング時等において裏面電極の剥離は全く生じず、室温でのオン電圧（Ｖｆ）が１．７ＶのＳｉＣ－ＳＢＤを得ることができた。

[0039] 図１０に示したＦＬＲ構造を持つＳＢＤに限らず、ジャンクションバリアショットキー（ＪＢＳ）構造を持つＳＢＤについても同様に、裏面電極が剥離しない結果が得られた。図１１は、本発明の実施例によるジャンクションバリアショットキー（ＪＢＳ）構造を持つショットキーバリアダイオード（ＳＢＤ）を示す断面図である。ＪＢＳ－ＳＢＤ３０では、ＳｉＣ基板２２上の終端構造用のｐ型領域（ｐ型不純物イオン注入領域）２４間に、ｐ型のショットキー電極２７が形成されている。

[0040] このＪＢＳ－ＳＢＤ３０に、スパッタ圧力０．２Ｐａにおいてアルミニウムを用いて表面電極を形成した場合の、ＳｉＣ基板２２の温度と表面電極パッドの反射率の関係を示す。このとき、断面ＴＥＭ（透過型電子顕微鏡）を用いて得られたチップの断面観察を行った結果、基板温度１００℃以上でパターン凹凸に対する被覆性が良好なことが分かった。

[0041] 図１２は、本発明による表面電極形成時の温度と反射率の関係を示す図表である。表面電極１７形成時におけるＳｉＣ基板１１の温度を１００℃以上で５００℃以下とする条件とすることにより、表面電極１７は、所定の反射率を得ることができる。そして、温度が高くなるにつれて反射率を低くすることができるようになる。

[0042] 図１３および図１４は、本発明のＳｉＣ半導体デバイスにおける表面電極の反射率と自動ワイヤボンディング装置での認識率の関係を示す図表である。図１３には、複数の反射率の段階毎のサンプル数Ｎと、異なる自動ワイヤボンディング装置Ａ，Ｂ別の認識数および認識率を示している。図１４は、

横軸が反射率（％）であり、縦軸が自動ワイヤボンディング装置Ａ，Ｂ別の認識率（％）である。

[0043] これらの図に示すように、自動ワイヤボンディング装置Ａを用いた場合は、反射率６５％以下で認識率が１００％になり、他の自動ワイヤボンディング装置Ｂを用いた場合は、反射率５５％以下で認識率が１００％になった。これにより、異なる自動ワイヤボンディング装置Ａ，Ｂいずれにおいても、反射率５５％以下で認識率を１００％にすることができた。図１２に示す例で見て、表面電極形成時の温度が２５０℃以上の場合、反射率５０％以下となり、認識率を１００％にできることになる。

[0044] （比較例）

上記の実施例と対比するための比較対象として、上記製造工程の手順と同様に、ＳｉＣ半導体デバイスを製造した。製造工程のうち、表面電極の形成については、アルミニウムを室温で形成して異ならせた。得られた比較対象のＳｉＣ半導体デバイスについて、表面電極１７断面をＴＥＭ観察したところ、この表面電極１７の内部に鬆（ボイド）が認められた。すなわち、ショットキー電極１６のパターン凹凸に対して、表面電極１７が密に被覆していない箇所が生じ、ショットキー電極１６と表面電極１７からなる表面電極構造が良質ではないＳｉＣ半導体デバイスが製造された。また、表面電極１７の反射率は８２％となり、自動ワイヤボンディング装置により表面電極１７を認識することができなかった。

[0045] 以上、実施例と比較例の結果から明らかであるように、本発明のＳｉＣ半導体デバイスの表面電極によれば、パターン凹凸に対する被覆性が良好であり、且つ、この表面電極は、自動ワイヤボンディングを行う際の画像認識に最適な反射率を有するため、信頼性に優れたＳｉＣ半導体デバイスを製造できるようになる。また、表面電極の反射率を最適な値にできるため、製造したＳｉＣ半導体デバイスを自動ワイヤボンディング装置を用いて実装する際の歩留まりを向上でき、生産性を高めることができるようになる。

[0046] 上記実施の形態および実施例は、発明を理解しやすくするために記載した

ものであり、この形態に限定されるものではない。たとえば、上記ショットキーバリアダイオードについて説明したが、本発明にかかるＳｉＣ半導体デバイスは、ショットキーバリアダイオードに限定されず、ＭＯＳＦＥＴなど、ＳｉＣを用いた種々の半導体デバイスにおいても同様に適用することができる。

[0047] そして、本発明のＳｉＣ半導体デバイスによれば、高電圧、たとえば１０００Ｖ以上の高耐圧ショットキーバリアダイオードとして利用することができ、リークを抑えつつオン抵抗を下げられるため、チップ面積を小さくし製品単価を下げることができる。また、定格電圧が大きいダイオードの製造が可能となり、大電流を必要とする産業用電動機や新幹線車両などのインバータへの適用が可能になり、装置の高効率・小型化を達成できるようになる。

産業上の利用可能性

[0048] 以上のように、本発明にかかる半導体デバイスの製造方法は、たとえばパワーデバイス等の電力用半導体装置や、産業用あるいは自動車用のモーター制御やエンジン制御に使用されるパワー半導体装置に有用である。

符号の説明

[0049] １ ショットキーバリアダイオード

１１ ＳｉＣ基板

１２ ガードリング

１３ 絶縁層

１４ チタンカーバイドを包含したニッケルシリサイド層

１５ 炭素層

１６ ショットキー電極

１７ 表面電極

１８ 裏面電極

２１ オーミック電極

２２ 高濃度ｎ型基板

２３ 低濃度ｎ型ドリフト層

２４　ｐ型不純物イオン注入領域

２５　ショットキー電極

２６　ＦＬＲ構造

２７　ＪＢＳ構造

請求の範囲

[請求項1] 炭化珪素半導体基板に電極構造を形成する半導体デバイスの製造方法であって、

前記炭化珪素半導体基板のおもて面に、チタン、タングステン、モリブデン、クロムのいずれか一つの金属を含むショットキー層を形成し、

前記ショットキー層を加熱することにより、前記炭化珪素半導体基板とのショットキーコンタクトを有するショットキー電極を形成し、

アルミニウムまたは珪素を含むアルミニウムにより、前記ショットキー電極の表面に表面電極を形成するものであり、

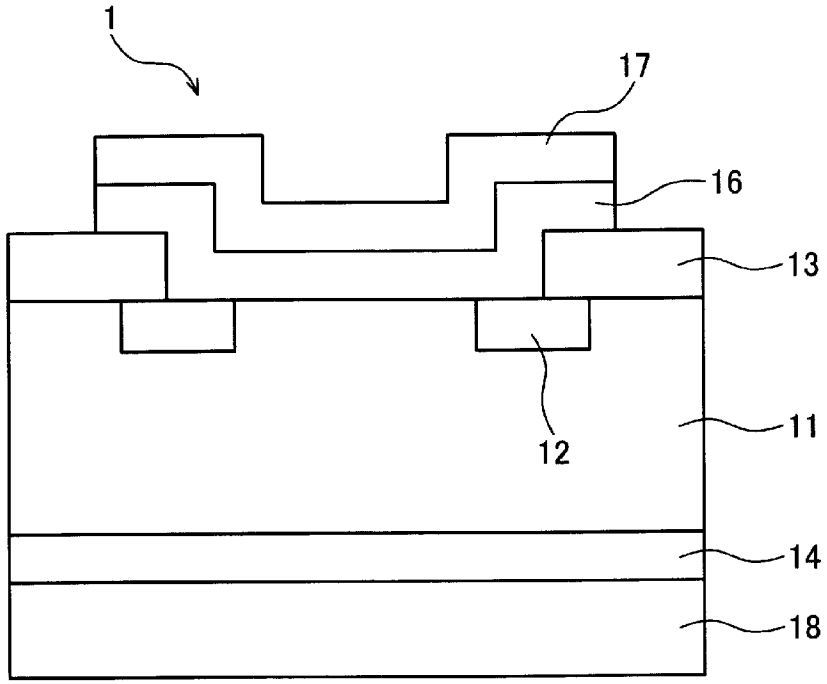
前記表面電極の形成時には、当該表面電極が前記ショットキー電極の凹凸に対する被覆が良好で且つ前記表面電極が所定の反射率以下となる条件に適合した温度範囲を有して加熱することを特徴とする半導体デバイスの製造方法。

[請求項2] 前記表面電極は、スパッタ法によって形成し、スパッタ中の圧力が０．１Ｐａ以上１Ｐａ以下であり、前記炭化珪素半導体基板の温度が１００℃以上５００℃以下であることを特徴とする請求項１に記載の半導体デバイスの製造方法。

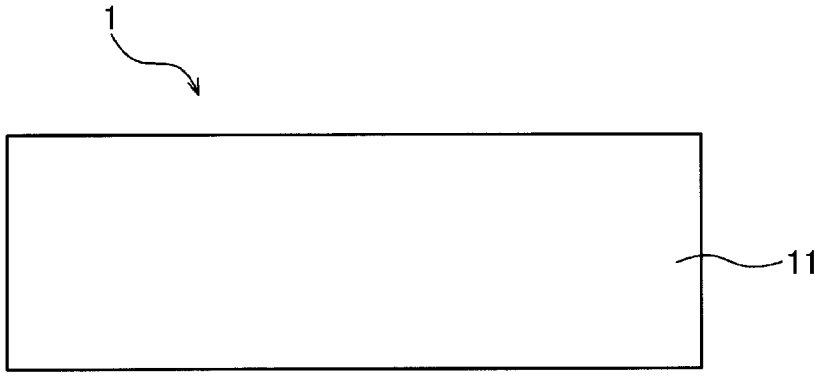
[請求項3] 前記表面電極の反射率が８０％以下となる条件を有した温度範囲で加熱することを特徴とする請求項１に記載の半導体デバイスの製造方法。

[請求項4] 前記炭化珪素半導体基板の裏面側に、チタンカーバイドを含むニッケルシリサイド層のオーミック電極と、金属層の裏面電極とからなる裏面電極構造を形成することを特徴とする請求項１～３のいずれか一つに記載の半導体デバイスの製造方法。

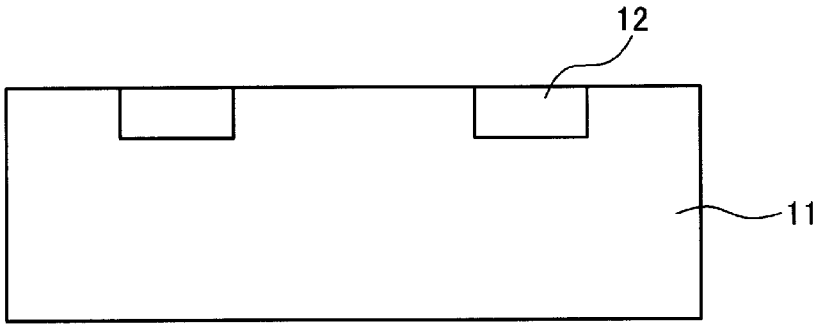
[図1]



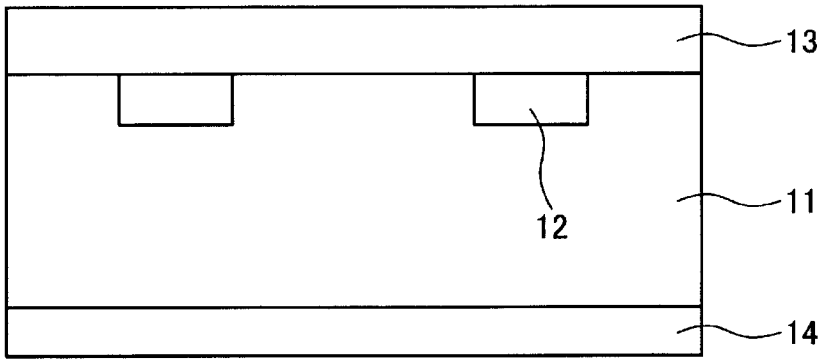
[図2]



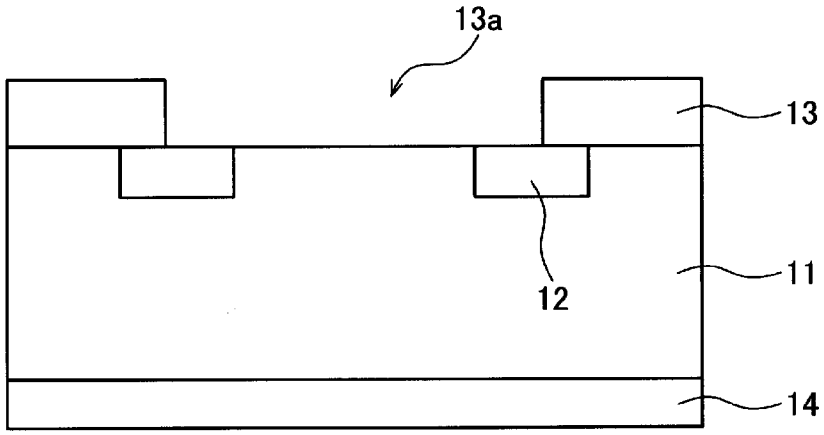
[図3]



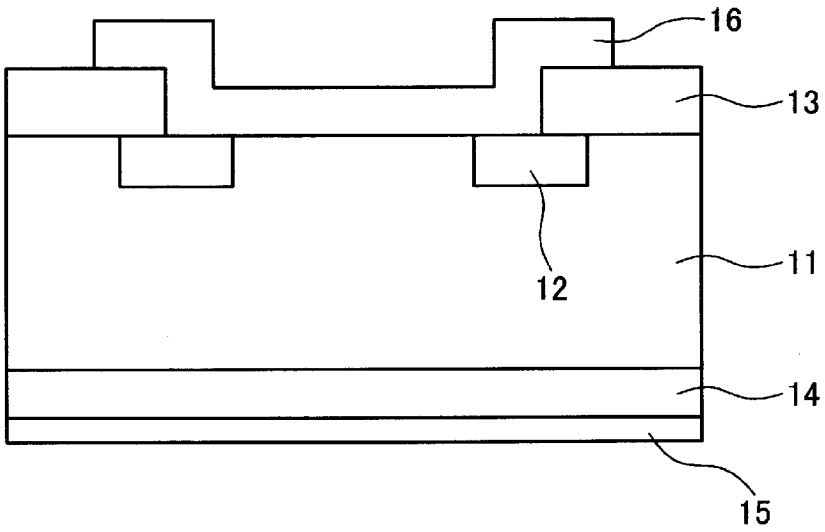
[図4]



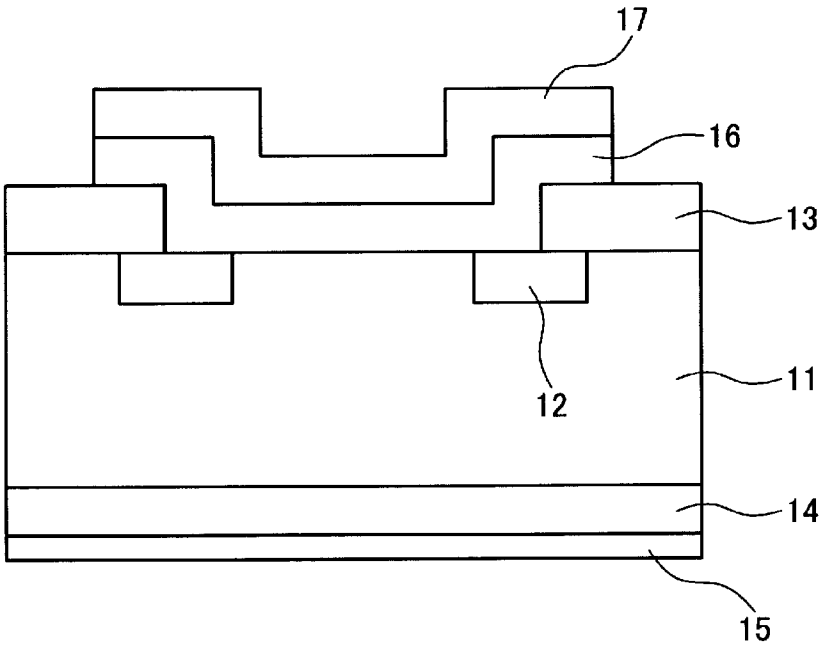
[図5]



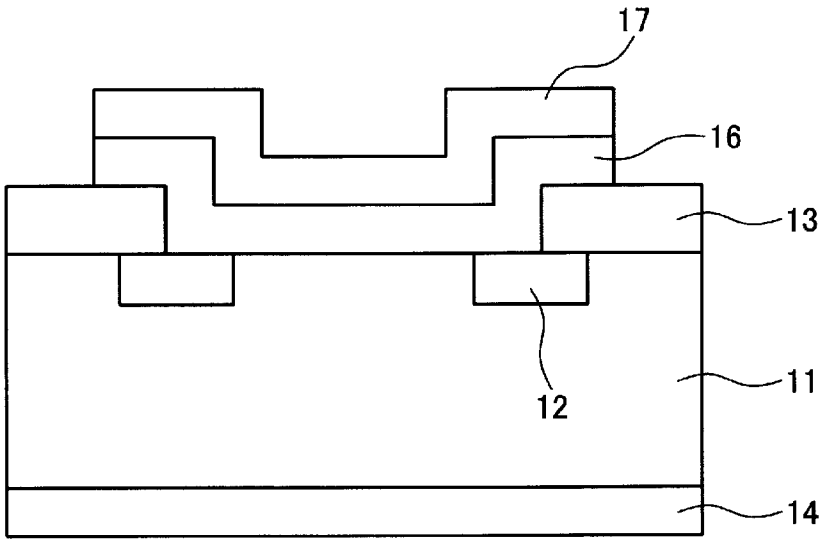
[図6]



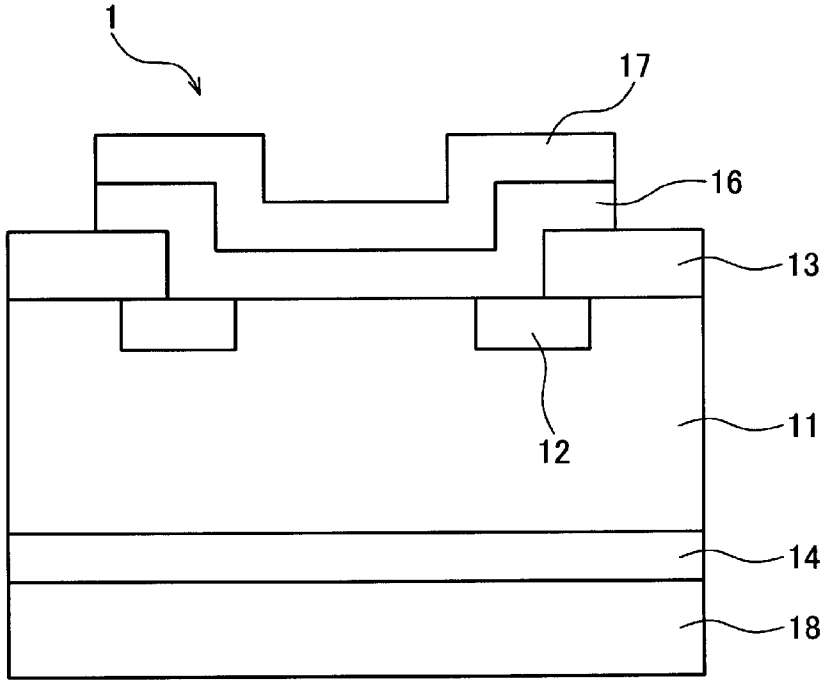
[図7]



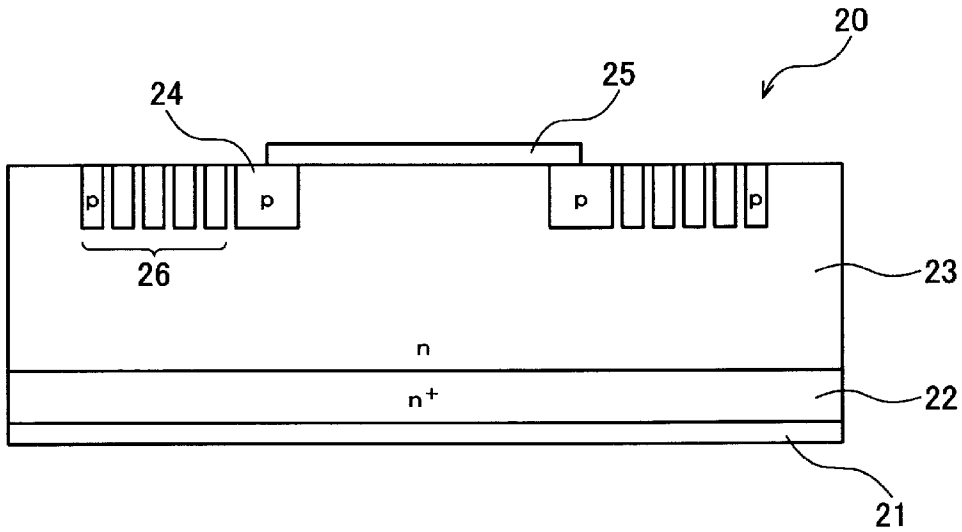
[図8]



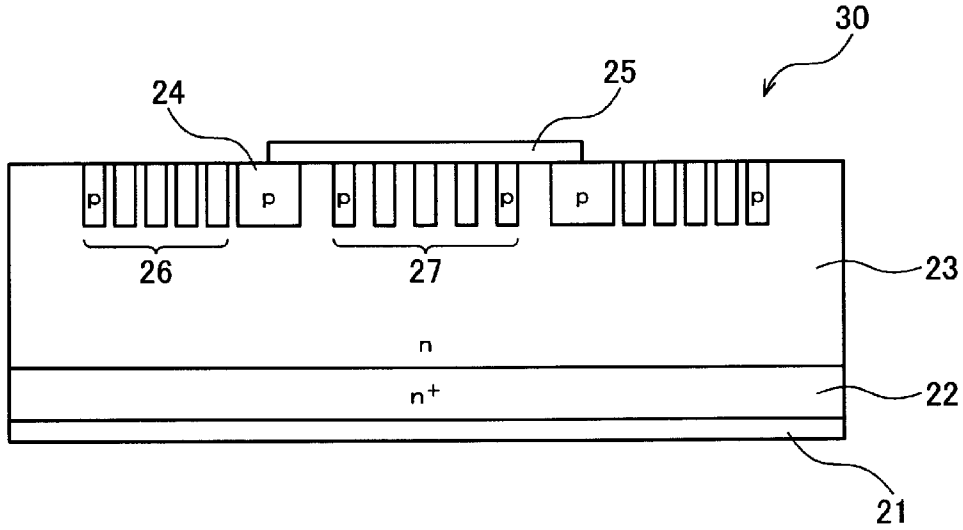
[図9]



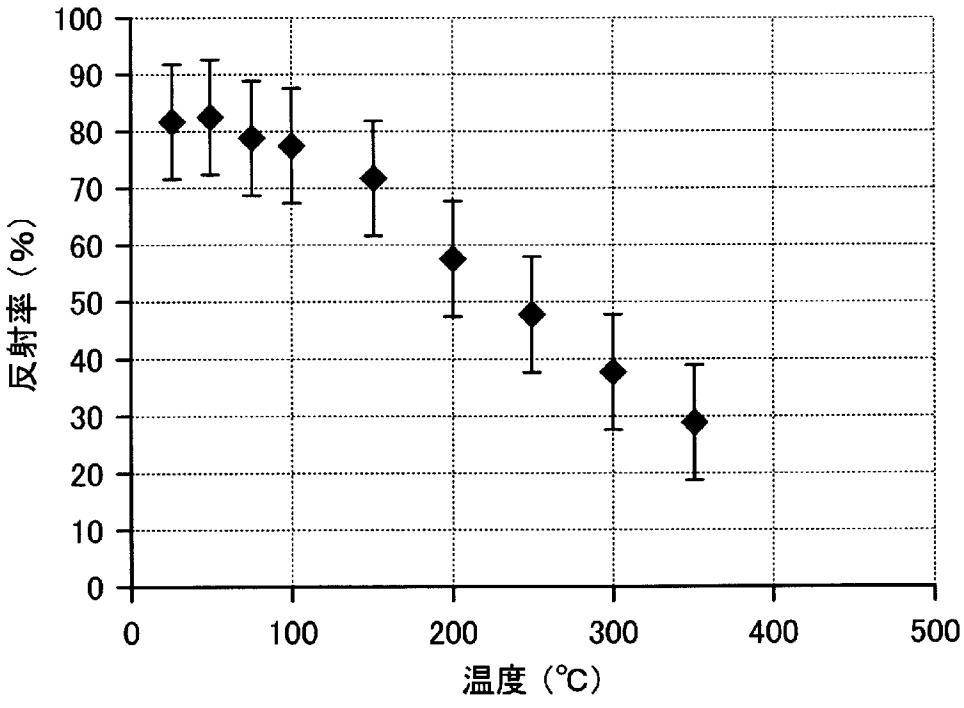
[図10]



[図11]


30
25
24
p
p
p
p
p
p
26
27
23
n
n+
22
21

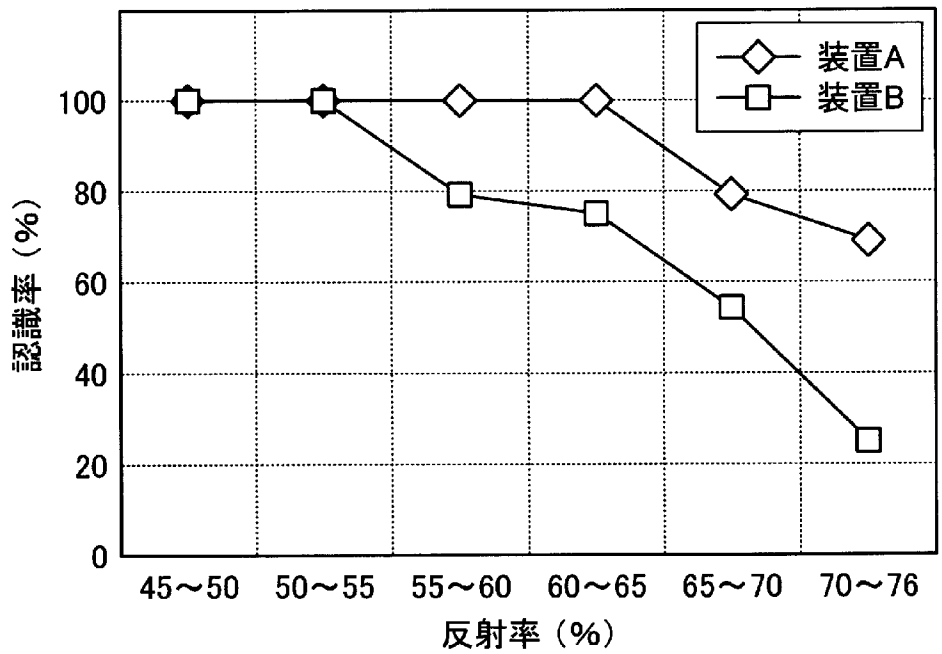
[図12]


100
90
80
70
60
50
40
30
20
10
0
反射率（%）
0
100
200
300
400
500
温度（℃）

[図13]

反射率（%）	N	認識数		認識率（%）	
		装置A	装置B	装置A	装置B
45～50	46	46	46	100	100
50～55	48	48	48	100	100
55～60	48	48	38	100	79. 2
60～65	48	48	36	100	75. 0
65～70	48	38	26	79. 2	54. 2
70～80	36	25	9	69. 4	25. 0

[図14]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/057312

A. CLASSIFICATION OF SUBJECT MATTER
H01L21/329(2006.01)i, *H01L29/47*(2006.01)i, *H01L29/861*(2006.01)i, *H01L29/868*(2006.01)i, *H01L29/872*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/329, H01L29/47, H01L29/861, H01L29/868, H01L29/872

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-120761 A (Kansai Technology Licensing Organization Co., Ltd.), 11 May 2006 (11.05.2006), paragraphs [0016] to [0028]; fig. 1, 2 & WO 2006/043346 A1	1-4
Y	JP 07-078786 A (Sony Corp.), 20 March 1995 (20.03.1995), paragraphs [0012], [0039] to [0042], [0091], [0096] (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
06 June, 2013 (06.06.13)	18 June, 2013 (18.06.13)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/057312

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 02-084719 A (NEC Corp.), 26 March 1990 (26.03.1990), page 1, right column, lines 9 to 14; page 2, upper right column, line 19 to lower left column, line 9; fig. 3 (Family: none)	1-4
Y	JP 2009-094392 A (Mitsubishi Electric Corp.), 30 April 2009 (30.04.2009), paragraphs [0026] to [0029], [0038]; fig. 1 & US 2009/0098719 A1 & DE 102008047159 A	1-4
Y	JP 2006-344688 A (Denso Corp., University of Newcastle), 21 December 2006 (21.12.2006), paragraphs [0058] to [0068], [0076] to [0084]; fig. 2, 5 & US 2006/0273323 A1 & GB 2427071 A	4

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０５７３１２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/329(2006.01)i, H01L29/47(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i, H01L29/872(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L21/329, H01L29/47, H01L29/861, H01L29/868, H01L29/872

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１３年
日本国実用新案登録公報	１９９６－２０１３年
日本国登録実用新案公報	１９９４－２０１３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2006-120761 A (関西ティー・エル・オー株式会社) 2006.05.11, 段落【0016】-【0028】, 図 1, 2 & WO 2006/043346 A1	1-4
Y	JP 07-078786 A (ソニー株式会社) 1995.03.20, 段落【0012】, 【0039】-【0042】, 【0091】, 【0096】 (ファミリーなし)	1-4

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日 ０６．０６．２０１３	国際調査報告の発送日 １８．０６．２０１３
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｏ　４５４９ 長谷川　直也 電話番号　０３－３５８１－１１０１　内線　３５５９

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 02-084719 A (日本電気株式会社) 1990.03.26, 第1頁右欄第9-14行, 第2頁右上欄第19行-左下欄第9行, 第3図 (ファミリーなし)	1-4
Y	JP 2009-094392 A (三菱電機株式会社) 2009.04.30, 段落【0026】-【0029】, 【0038】, 図1 & US 2009/0098719 A1 & DE 102008047159 A	1-4
Y	JP 2006-344688 A (株式会社デンソー, ユニバーシティ・オブ・ニューキャッスル) 2006.12.21, 段落【0058】-【0068】, 【0076】-【0084】, 図2, 5 & US 2006/0273323 A1 & GB 2427071 A	4