公告本

申請日期	90.7.6
案號	90116611
類別	

A4
C4

（以上各欄由本局填註）

發明 ~~新型~~ 專利說明書

一、發明 ~~新型~~ 名稱	中文	半導體裝置之製造方法
	英文	A METHOD OF MANUFACTURING A SEMICONDUCTOR DEVICE
二、發明 創作 人	姓名	1.角 義之 2.船木 月夫 3.菊地 廣 4.吉田 育生
	國籍	均日本
	住、居所	1. 3. 4. 均日本國東京都千代田區丸內1丁目5番1號新丸大樓 日立製作所(股)公司知的所有權本部 2. 日本國北海道龜田郡七飯町字中島145番地 日立北海道半導體(股)公司
三、申請人	姓名（名稱）	1.日商日立製作所股份有限公司 HITACHI, LTD. 2.日商日立北海半導體股份有限公司 HITACHI HOKKAI SEMICONDUCTOR, LTD.
	國籍	均日本
	住、居所（事務所）	1.日本國東京都千代田區神田駿河台四丁目6番地 2.日本國北海道龜田郡七飯町字中島145番地
	代表人姓名	1.庄山 悅彥 ETSUHIKO SHOYAMA 2.米山 貞夫 SADAO YONEYAMA

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

國（地區）　申請專利，申請日期：　　案號：　　，☐有　☐無主張優先權

日本　　2000年07月07日 特願2000-207495　☑有　☐無主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝 訂 線

經濟部智慧財產局員工消費合作社印製

本紙張尺度適用中國國家標準（CNS）A4 規格（210 × 297 公釐）

五、發明說明（1　　）

發明領域

本發明係有關於一種半導體裝置之製造技術，尤其係關於一種有效應用於一透過凸塊電極，將半導體晶片以覆晶方式構裝至電路基板上之半導體裝置的技術。

發明背景

在日本專利特開平11-297759號公報中，揭露有一種爲了在晶片之凸塊電極與基板之電極端子間發生錯位時，亦能確保該凸塊電極與電極端子間之重疊面積，而將該凸塊電極與電極端子配置成鋸齒狀，以加大各別面積的技術。

發明目的及概述

本發明者等正進行一所謂將多數LSI晶片構裝至印刷電路板上的多晶片模組開發。該多晶片模組爲了實現LSI晶片之高密度構裝，而採用一種將形成於晶片主面之Au(金)凸塊電極(以下，僅稱之爲金凸塊)連接至電路板之電極接墊(連接端子)的覆晶構裝方式。又，爲了以低價格實現高的可靠度，亦有在晶片與電路基板間之間隙中，插入一異方性導電膜(Anisotropic Conductive Film; ACF)，俾同時進行金凸塊－電極接墊間之電氣性連接、熱應力之緩和以及連接部分之保護，且其中該異方性導電膜係指將鎳Ni等之金屬粒子分散於一由環氧樹脂所成之絕緣膜中而成者。

當透過異方性導電膜將晶片構裝至電路基板上時，係將一與晶片約略相同尺寸之異方性導電膜，黏著至電路基板之電極接墊上，再開始使用導線連結，而將已形成有金凸塊的晶片，裝設在異方性導電膜上。其次，於自上方施加

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（2　　）

壓力於晶片上之狀態下，加熱電路基板，使異方性導電膜熔化、硬化，藉此而使晶片上之金凸塊與電路基板上之電極接墊，透過膜中之金屬粒子，電氣性連接，同時以硬化樹脂，來密封晶片與電路基板間之間隙。

然而，要進行一使異方性導電膜熔化、硬化之熱處理時，由於電路基板與晶片間之熱膨脹係數(矽晶片爲3 ppm，浸含玻璃纖維之環氧基板約14 ppm)差異，金凸塊與電極接墊間之位置將會發生錯位。

此時，若電極接墊之間距比較寬的話，藉由加大其寬度，即使金凸塊與電極接墊間發生錯位，亦能確保兩者間之接觸面積。然而，隨著晶片之多端子化、窄間距化，電極接墊間之間距將愈變愈窄，電極接墊之寬度即不能變大，於是當金凸塊與電極接墊間發生位置偏移時，兩者間之接觸面積將變小，連接可靠度即降低了。

作爲其對策曾考慮使用一種熱膨脹係數比樹脂還小的陶瓷，來製作印刷電路基板，以縮小一與晶片間之熱膨脹係數差，然而這卻有一增加基板製造成本之問題。

本發明之目的在於提供一種在透過凸塊電極來將晶片以覆晶方式構裝至電路基板的半導體裝置中，使晶片與電路基板間之連接可靠度提高的技術。

本發明之目的在於提供一種在一透過凸塊電極將晶片覆晶構裝至電路基板之半導體裝置中，以相當高之定位精度，來連接晶片與電路基板的技術。

本發明之其它目的在於提供一種不會招致製造成本之增

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（3　　）

加，而能達成上述目的的技術。

本說明書所揭示之各種發明之前述或其它目的與新穎特徵藉由本說明書之記載以及所附之圖式將可以更爲清楚。

茲將本案中所揭示之發明當中，具代表性者之概要簡單敘述如下。

本發明之半導體裝置製造方法，包含以下步驟：

(a)備置一半導體晶片，該晶片之主面上形成有多數凸塊電極；

(b)備置一電路基板，該基板主面上形成有多數電極接墊，且至少部分該等多數電極接墊間之間距，與前述半導體晶片主面上所形成之該等多數凸塊電極間之間距不同；

(c)一構裝步驟，將該半導體晶片覆晶構裝於該電路基板之主面上，且使各該等多數凸塊電極與各該等多數電極接墊電氣連接。

本發明之半導體裝置製造方法，爲一在該(b)步驟中所準備之該電路基板之主面上所形成之該等多數電極接墊列之一端至另一端爲止之距離，小於該步驟(a)所準備之該半導體晶片之主面上所形成之該等多數凸塊電極列之一端至另一端之距離。

本發明之半導體製造裝置之製造方法包含以下步驟：

(a)備置一第一與第二半導體晶片之步驟，該晶片上各於主面上形成有多數凸塊電極；

(b)備置一電路基板之步驟，該基板主面上形成有多數電極接墊，且至少部分該等多數電極接墊間之間距，與前述

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（4　　）

該第一或第二半導體晶片主面上所形成之該等多數凸塊電極間之間距不同；

(c)一構裝步驟，將該第一與第二半導體晶片覆晶構裝於該電路基板之主面上，且使各該等多數凸塊電極與各該等多數電極接墊電氣連接。

圖式簡單說明

圖1爲本發明之一實施態樣下之半導體裝置之平面圖。

圖2(a)爲沿圖1之A-A線截取之剖面圖；圖2(b)爲沿圖1之B-B線截取之剖面圖。

圖3爲圖2(a)之局部擴大部面圖。

圖4(a)爲一其上形成有MPU之矽晶片之主面的平面圖；圖4(b)爲沿圖4(a)之C-C線截取的剖面圖。

圖5(a)爲一其上形成有緩衝記憶體之矽晶片之主面的平面圖；圖5(b)爲沿圖5(a)之D-D線截取的剖面圖。

圖6顯示出沿該其上形成有MPU之矽晶片之其中一邊緣配置之金凸塊，與對應於該晶片之模組基板上之電極接墊間的相對位置關係。

圖7顯示出該其上形成有緩衝記憶體之矽晶片上所配置之金凸塊，與對應於該等凸塊之模組基板上之電極接墊間的相對位置關係。

圖8爲一顯示出電極接墊之佈局的模組基板之主面的平面圖。

圖9爲一顯示出本發明之一實施態樣下之半導體裝置製造方法的剖面圖。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（5　　）

圖10爲一顯示出本發明之一實施態樣下之半導體裝置製造方法的剖面圖。

圖11爲一顯示出本發明之一實施態樣下之半導體裝置製造方法的剖面圖。

圖12爲一顯示出本發明之一實施態樣下之半導體裝置製造方法的剖面圖。

圖13爲一顯示出本發明之一實施態樣下之半導體裝置製造方法的剖面圖。

圖14爲一顯示出本發明之一實施態樣下之半導體裝置製造方法的剖面圖。

圖15爲一顯示出本發明之其它實施態樣下之半導體裝置的局部剖面圖。

圖16爲一顯示出本發明之其它實施態樣下之半導體裝置的局部剖面圖。

圖17爲本發明之其它實施態樣下之矽晶片之主面的平面圖。

圖號對照說明：

1　多晶片模組	2　模組基板
3　配線	4，4a,4b 電極接墊
5　電極接墊	6A～6E　矽晶片
7　被動元件	8　焊料凸塊
9　金凸塊	10　異方性導電性樹脂
10a, 10b　異方性導電膜	11　金屬粒子
12　電路基板	13　欠填樹脂

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（6　　）

14　焊料凸塊　　15　電路基板

發明詳細說明

以下，根據圖式詳細說明本發明之實施態樣。又，在用以說明實施態樣之所有圖式中，相同構件賦以相同符號，並省略其重複說明。

圖1爲實施態樣一之半導體裝置之平面圖。圖2(a)爲沿圖1之A－A線截取之剖面圖；圖2(b)爲沿圖1之B－B線截取之剖面圖。

本實施態樣之半導體裝置爲一種搭載了一高速微處理器(MPU：超小型運算處理裝置)、主記憶體、緩衝記憶體等LSI的多晶片模組(Multi Chip Module；MCM)。

該多晶片模組1之模組基板2由含有玻璃纖維之環氧樹脂所構成。其內部形成有多層配線3，用以構成信號配線、電源配線、以及接地配線。又，在模組基板2之主面(上面)與下面，形成有多數個電極接墊4、5，其電接至上述配線3。配線3與電極接墊4、5由銅所作成，且在電極接墊4、5之表面施以鎳與金之電鍍。

模組基板2之主面上，構裝有：作爲MPU之矽晶片6A、作爲主記憶體(DRAM)之數個矽晶片6B、作爲緩衝記憶體之數個矽晶片6C、以及數個被動元件(電容、電阻元件)7等。在模組基板2之下面的電極接墊5上，則被連接有焊料凸塊8，其構成一用以將該模組基板2構裝至主機板等之外部連接端子。

上述各個矽晶片6A、6B、6C都是以覆晶之方式，被構

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（7　　）

裝至模組基板2之主面上。亦即，各個矽晶片6A、6B、6C係透過數個形成於其主面(元件形成面)的金凸塊9，而被電接至模組基板2之電極接墊4。另一方面，被動元件7則被焊接至模組基板2之主面上。

各個矽晶片6A、6B、6C會因應於形成於其主面上之LSI種類，而有不同之金凸塊數與間距。例如，在圖2所示作爲MPU之矽晶片6A的端子數(金凸塊9)較多(例如248腳)，且相鄰金凸塊9之間距較窄(例如40μm～50μm)。又，相對地，矽晶片6A之金凸塊9所要連接之模組基板2之電極接墊4的寬度，以及其與相鄰電極接墊4間之間距即變窄。

相對於此，形成有DRAM之矽晶片6B之端子(金凸塊9)數雖爲例如74腳數量少，但端子係配置於晶片中片成一行之故，相鄰的金凸塊9之間距變窄(例如40μm～50μm)。伴隨於其，連接矽晶片6B之金凸塊9之模組基板2的電極接墊4的寬度及與相鄰電極接墊4之間距變窄。

相對於此，圖2(b)所示作爲緩衝器之矽晶片6C之端子數則爲例如70腳，其由於沿主面邊緣配置，相鄰金凸塊9之間距變寬(例如100μm～110μm)。又，隨之而來的，矽晶片6C之金凸塊9所要連接之模組基板2的電極接墊4之寬度以及其與相鄰電極接墊4間之間距即變寬。

各個矽晶片6A、6B、6C與模組基板2之間，填充有異方性導電性樹脂。異方性導電性樹脂10爲一藉由將鎳等金屬粒子分散於環氧係熱硬化樹脂中而成者，其如圖3所擴大顯示者，各個矽晶片6A、6B、6C之主面上所形成之金凸塊9

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（8　　）

，以及模組基板2之相對應電極接墊4之間，透過此異方性導電性樹脂10中之金屬粒子11而電氣連接。又，藉由在矽晶片6A、6B、6C與模組基板2之間填充異方性導電性樹脂10，一方面可作爲金凸塊9與電極接墊4間之電氣性連接，另一方面可作爲連接部分之保護以及熱應力之緩和。

要組裝一如上所述般構成之多晶片模組1時，首先備置一模組基板2，以及一要構裝至其主面的主動元件(矽晶片6A、6B、6C等)以及被動元件(電容、電阻元件)7。

矽晶片6A、6B、6C上，藉由一習知之使用金線的線結法，預先形成金凸塊9。圖4(a)爲矽晶片6A之主面的平面圖；圖4(b)爲沿圖4(a)之C－C線截取的剖面圖。又，圖5(a)爲矽晶片6之主面的平面圖；圖5(b)爲沿圖5(a)之D－D線截取的剖面圖。

各金凸塊9係被連接於矽晶片6A、6C之主面週邊部，亦即形成於元件形成區域外側之圖中未示之連結接墊上，且沿晶片6A、6C之各邊成一列相互等間隔之間距配置。金凸塊9之直徑約爲例如50μm～55μm。又，如前所述，矽晶片6A之金凸塊9係以一約40μm～50μm之窄間距被配置，矽晶片6C之金凸塊9係以一約100μm～110μm之寬間距被配置。圖示雖省略，然在作爲主記憶體(DRAM)之矽晶片6B之主面上，亦以同於上述之方法，形成金凸塊9。矽晶片6B之金凸塊9以一與矽晶片6A之金凸塊9約略相同之40μm～50μm的窄間距，呈一列約略配置於晶片主面之中央部位。圖示之金凸塊之數量與實際物品相較有略爲省略。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝　訂　線

五、發明說明（9　　）

接著，就矽晶片6A、6B、6C上所形成之金凸塊9的間距，以及模組基板2上所形成之電極接墊4的間距間之關係作一說明。圖6所示的爲沿一作爲MPU之矽晶片6A之一邊呈一列配置之金凸塊9，與相對應於該晶片之模組基板2之電極接墊4a間的相對位置關係。

如圖所示，配置於矽晶片6A之一邊之其中一端(左端)的金凸塊9，與配置於另一端(右端)之金凸塊9兩者間之間距(以下，將該間距稱之爲總間距)A，在常溫或半導體裝置動作之際的溫度範圍下，會比二個各別對應於這兩金凸塊9、9的電極接墊4a、4a的總間距B還寬(A＞B)。又，矽晶片6A之各相鄰金凸塊9間之間距，比模組基板2上之對應電極接墊4a間之間距還大。

因此，各金凸塊9，以及和其相對應之電極接墊4a間之偏移量(a)，在假設位於矽晶片6A之一邊中央部位的金凸塊9和與其相對應之電極接墊4a間之偏移量設爲0時，將隨著離該電極接墊4a愈遠愈大($0<a_1<a_2<a_3<a_4<a_5$以及$0<a'_1<a'_2<a'_3<a'_4<a'_5$)。圖中雖省略，可知配置於矽晶片6A之其它三邊上的金凸塊9，與和其相對應之電極接墊4a間之位置關係，亦和上述一樣。

另一方面，圖7所示的是沿一作爲緩衝器之矽晶片6C之一邊呈一列配置之金凸塊9，與和其相對應之模組基板2之電極接墊4c間的相對位置關係。

如圖所示，配置於矽晶片6C之一邊之其中一端(左端)的

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（10　）

金凸塊9，與配置於另一端(右端)之金凸塊9兩者間之總間距C，相等於二個各別對應於這兩金凸塊9、9的電極接墊4c、4c的總間距D(C＝D)。

而且，矽晶片6C之金凸塊9，配置成與相鄰金凸塊9間之間距完全相等，且這些金凸塊9所要連接之電極接墊4c亦是與其相鄰電極接墊4c間之間距都相等。因此，當任意金凸塊9，與和其相對應之電極接墊4c間之偏移量爲0時，其它之金凸塊9，與和其相對應之電極接墊4c間之偏移量，亦都爲0。

進一步，矽晶片6C之金凸塊9所要連接之電極接墊4c的寬度，比前述矽晶片6A之金凸塊9所要連接之電極接墊4a之寬度還寬。例如，當電極接墊4a、4b之寬度爲20μm～25μm時，電極接墊4c之寬度爲50μm～55μm。又，矽晶片6C之其它三邊上所配置之金凸塊9，與和其相對應之電極接墊4c間之位置關係亦和上述一樣。

圖中雖省略，然可知作爲DRAM之矽晶片6B之金凸塊9，與和其相對應之電極接墊4b間之相對應位置關係，與前述圖6所示之矽晶片6A之位置關係相同。亦即，沿矽晶片6B之各邊呈一列配置之金凸塊9之總間距，比相對應之電極接墊4b之總間距還寬。此外，矽晶片6B之各相鄰金凸塊9間之間距，將比模組基板2之相對應電極接墊4b間之間距還大。具體而言，若以位於最靠近模組基板2之中心部位位置的電極接墊4b爲基準點，離該電極接墊4b愈遠的話，亦即愈靠近模組基板2之週邊部位的話，金凸塊9與電極接墊4b

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝　訂　線

五、發明說明（11　　）

間之偏移量將愈大。

像這樣，在本實施態樣中，要將金凸塊9間之間距較窄的矽晶片6A、6B，構裝於模組基板2時，亦將相對應電極接墊4之總間距，作得比金凸塊之總間距還窄。此時，電極接墊4之總間距，將依據該構成晶片之矽與該構成模組基板2之樹脂材料(在本實施例中爲環氧樹脂)兩者間之熱膨脹係數差、金凸塊9之總間距、模組基板2上之電極接墊4之位置、以及後述在晶片構裝時之熱處理溫度等參數，而被算出。

圖8爲一模組基板2之主面平面圖，其顯示上述矽晶片6A、6B、6C之金凸塊所要連接之電極接墊4(4a、4b、4c)之佈局。又，被動元件所要連接之電極接墊4，以及用以連接電極接墊4間之接線3，在圖中予以省略。

如圖所示，矽晶片6C之金凸塊9所要連接之電極接墊4c由於金凸塊9間之間距相當寬，因而其寬度與間距都較寬。相對於此，矽晶片6A、6B之金凸塊9所要連接之電極接墊4a、4b則由於金凸塊9之間距較窄，其寬度與間距都較窄。

其次，說明一將矽晶片6A、6B、6C構裝於模組基板2上之步驟。

要將金凸塊9之間距較窄的矽晶片6A，構裝於模組基板2上時，首先如圖9所示，將異方性導電膜10a黏著在模組基板2之電極接墊4a上。異方性導電膜10a爲一將摻雜有鎳等金屬粒子之未硬化環氧樹脂加工成薄膜狀者，將其裁成與矽晶片6A相同程度之大小，並使用接著劑等，來將其貼至

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（12）

電極接墊4a上。

其次，如圖10所示，將矽晶片6A裝設於異方性導電膜10a上面。此時，要使位置之配合作成位於同圖所示矽晶片6A之一邊中央部位位置的金凸塊9，與和其相對應之電極接墊4a間之圖中剖面方向的偏差量約略等於零。

其次，藉由從上方壓住加壓工具(圖中未顯示)，而自矽晶片6A上方，施加一約10～20 kg/cm^{2}的壓力，共在該狀態下，將模組基板2加熱至180℃左右，而使異方性導電膜10a暫時熔化後，再使其硬化。藉此，如圖11所示，矽晶片6A與模組基板2間之間隙即爲異方性導電性樹脂10所充填，且透過樹脂中之金屬粒子，金凸塊9與電極接墊4a電接在一起。

又，在進行上述加熱處理時，矽晶片6A與模組基板2將分別熱膨脹。於是，配置於矽晶片6A其中一邊兩端的二個金凸塊9、9的總間距A'將變廣(A'＞A)，且這兩個金凸塊9、9所各別對應之二個電極接墊4a、4a間之總間距B'亦變廣(B'＞B)。

在此情形下，由於矽晶片6A之熱膨脹係數爲3 ppm，以環氧樹脂爲主體之模組基板2之熱膨脹係數爲14 ppm，因而模組基板2之尺寸變動量，比矽晶片6A還大。亦即，加熱處理時之總間距，以及加熱處理前之總間距，兩者間之差(A'-A、B'-B)將是模組基板2這一方比矽晶片6A還大((A'-A)＜(B'-B))。因此，若要進行上述加熱處理，電極接墊4a與金凸塊9間之相對偏位量，與加熱處理前相比，

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

五、發明說明（13）

將是愈靠近電極接墊4a列之兩端部的電極接墊4a，其偏位量愈大。

但是，如前述圖6所示，在本實施態樣中，由於電極接墊4a之總間距B，已經預先作成比金凸塊9之總間距A還窄，且電極接墊4a與金凸塊9間之偏位量，愈靠近電極接墊4a列之兩端部愈大，因而進行上述加熱處理時，隨著溫度之上升，金凸塊9與和其相對應之電極接墊4a間將相互接近，且異方性導電膜10a在達到熔化、硬化溫度時，兩者間之偏位量，對於所有的電極接墊4a而言都將約等於0。

又，在進行上述加熱處理而使異方性導電膜10a熔化、硬化，且在矽晶片6A與模組基板2間之間隙中，充填有異方性導電性樹脂10後，由於金凸塊9與電極接墊4a爲異方性導電性樹脂10所密封，因而在矽晶片6A與模組基板2在回到室溫之過程中收縮時，金凸塊9與電極接墊4a間將不會再發生位置偏移之情形。

相對於此，當預先使電極接墊4a之總間距B，與金凸塊9之總間距A一致，並在加熱處理前，使金凸塊9與和其相對應之電極接墊4a間之偏位量對於所有的電極接墊4a都爲0的話，如圖12所示，於進行上述加熱處理之際，電極接墊4a與金凸塊9間之偏位量，將變成愈靠近電極接墊4a列之兩端部，其偏位量愈大，而無法確保兩者間之接觸面積。

另一方面，要將具有較寬之金凸塊9間距的矽晶片6C，構裝於模組基板2上時，首先如圖13所示，於將異方性導電膜10b黏貼至模組基板2之電極接墊4c上後，即將矽晶片

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（14）

6C按裝至其上面，且使所有金凸塊9與和其相對應之電極接墊4c間之位置匹配，對合成偏位量約等於0。

其次，從上方對一加壓工具(圖中未示)施壓，而將一約10～20 kg/cm^{2}之壓力，施加至矽晶片6C上面，再於此狀態下，將模組基板2加熱至180℃左右，藉以使異方性導電膜10b熔化、硬化。藉此，如圖14所示，矽晶片6C與模組基板2間之間隙，爲異方性導電性樹脂10所填充，且金凸塊9與電極接墊4c透過樹脂中之金屬粒子，而電連接在一起。

進行上述加熱處理時，模組基板2與矽晶片6C會熱膨脹，配置於矽晶片6C其中一邊兩端之兩金凸塊9、9間之總間距C'將變廣(C'>C)，同時與該兩金凸塊9、9各別相對應之二個電極接墊4c、4c間之總間距D'亦變廣(D'>D)。此時，由於熱膨脹係數較大之模組基板2將熱膨脹得比矽晶片6C還多，相鄰電極接墊4c間之間距，將隨著愈靠近電極接墊4c列兩端部而愈廣，且其與金凸塊9間之偏位量，比加熱處理前更大。

然而，在本實施例中，由於預先將電極接墊4c之寬度變大，即使因上述加熱處理，而產生電極接墊4c與金凸塊9間之偏位，亦能充分確保兩者之接觸面積。

又，本實施例中之多晶片模組1爲一將四個矽晶片6B構裝至模組基板2者(參考圖1)，因而在實際製造步驟中，係在將異方性導電膜10b黏貼至模組基板2之電極接墊4b上後，將四個矽晶片6B裝設至其上面，再從上方同時以一加壓

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

五、發明說明（15）

工具按壓於這些矽晶片6B上，且加熱模組基板2。在此場合，異方性導電膜10b亦可以使用一裁成一可覆蓋該四個矽晶片6B之整個構裝區域的尺寸者。

又，當矽晶片6B之厚度與矽晶片6A之厚度相同時，亦可以同時一起構裝這些矽晶片6A、6B。而當矽晶片6A、6B之厚度不同時，藉由先開始構裝較薄的晶片(亦即構裝高度較低之晶片)，在以加壓工具施壓於晶片上時，將可以避免加壓工具接觸先構裝完之晶片等不當情事。

又，圖中雖省略，然矽晶片6B亦以一同於前述將矽晶片6A構裝於模組基板2之方法，被構裝至模組基板2上。如前所述，金凸塊9之間距較窄的矽晶片6B，與前述矽晶片6A一樣，由於已預先將電極接墊4b之總間距，作得比金凸塊9之總間距還窄，因而當進行一用以將異方性導電性樹脂充填於其與模組基板2間之間隙的加熱處理時，金凸塊9與電極接墊4b間之偏位量，對於所有的電極接墊4b而言，將都約略等於0。

在上述方法中，藉由依序或一次將矽晶片6A、6B、6C構裝至模組基板2上，再於之後或其之前，用習知之回流法，將被動元件7構裝至模組基板2之主面上，即可完成一如圖1所示之多晶片模組1。又，當該用以將異方性導電性樹脂10充填於矽晶片6A、6B、6C與模組基板2間之間隙的加熱處理溫度，高於焊料回流溫度時，藉由在構裝完矽晶片6A、6B、6C後，才構裝被動元件，將可以防止一所謂焊料在矽晶片6A、6B、6C之構裝步驟中再度熔化之不當

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（16　）

情形。

像這樣，在本實施例中，係於將金凸塊之間距較窄之矽晶片6A、6B，構裝至模組基板2時，考慮到矽晶片6A、6B與模組基板2間之熱膨脹係數差，而將電極接墊4之總間距，作得比金凸塊9之總間距還窄。藉此，由於可以防止在加熱處理時，金凸塊9與電極接墊4間之位置偏離，並能確保兩者之接觸面積，因而即使不使用高價的陶瓷基板，亦能使矽晶片6A、6B與模組基板2間之連接可靠度提高，並能提供一種便宜之適於高密度構裝的多晶片模組1。

在前述第1實施例中，係就一適用於一透過異方性導電性樹脂，來將矽晶片構裝於模組基板上之多晶片模組製造方法之情形作說明，然而本發明並不限定於此，其亦可廣泛應用於一在一將矽晶片覆晶構裝至電路基板之步驟中，會進行高溫熱處理的半導體裝置上。

例如，作爲一實施態樣，圖15爲一將形成於矽晶片6D之主面(元件形成面)的多數個金凸塊，電連接至電路基板12之電極接墊4，並於矽晶片6D與電路基板12間之間隙中，充填一欠填(underfill)樹脂(密封樹脂)的半導體裝置。該欠填樹脂13可以由例如含有矽鐵之環氧系熱硬化性樹脂構成，而電路基板12則例如可由含浸有玻璃纖維之環氧樹脂所構成。

要在矽晶片6D與電路基板12間之間隙間，充填欠填樹脂13時，首先，將矽晶片6D之金凸塊9，電接至電路基板12之電路接墊4；接著，使用調合器等，將液狀之欠填樹脂

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝　訂　線

五、發明說明（17）

13供應至矽晶片6D外圍；然後，將電路基板12加溫至70℃左右，以提高欠填樹脂13之流動性。藉此，欠填樹脂13將因毛細管現象，而被充填於矽晶片6D與電路基板12間之間隙之間。之後，在150℃下熱處理電路12，使欠填樹脂13硬化。

用以充填於矽晶片6D與電路基板12之間隙間的欠填樹脂13，亦可以使用一種將未硬化之環氧系樹脂加工成薄膜狀者，來取代液狀者。在此場合，與前述第一實施例一樣，係將一被裁成與矽晶片6D約同大小之薄膜，放在金凸塊9與電極接墊4之間，再於該狀態下將電路基板12加熱至150℃，而使薄膜熔化、硬化。

在上述半導體裝置中，當矽晶片6D上所形成之金凸塊9較窄，且電路基板12之電極接墊4之間距與寬度隨之變窄時，亦考慮到矽晶片6D與電路基板12間之熱膨脹係數差，而預先將電極接墊4之總間距，作得比金凸塊9之總間距還窄。藉此，當進行加熱處理時，將可以防止金凸塊9與電極接墊4間之錯位，並確保兩者間之接觸面積，進而即使不使用高價之陶瓷基板，亦可以使矽晶片6D與電路基板12間之連接可靠度提高。

又，圖16爲一種將形成於矽晶片6E之主面(元件形成面)之複數個焊料凸墊14，電連接至電路基板15之電極接墊4的半導體裝置。如圖17所示，焊料凸墊14可以由例如一含有3%重量百分比之銀的錫銀合金(熔點221℃)等熔點較低之焊料所構成。又，電路基板13由例如含浸玻璃纖維之環

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（18）

氧樹脂所構成。

在如上所述之半導體裝置中，由於亦藉由一使焊料凸塾14回流(reflow)之步驟，來進行高溫熱處理。因而當矽晶片6E上所形成之焊料凸塾14之間距較窄、且電路基板15之電極接塾4之間距與寬度隨之變窄時，亦考慮矽晶片6E與電路基板15間之熱膨脹係數差，而預先將電極接塾4之總間距，作得比焊料凸塾14之總間距還窄。藉此，將可以確保兩者之接觸面積，且即使不使用高價之陶瓷基板，亦可以使矽晶片6E與電路基板15間之連接可靠度提高。又，在該加熱處理後，爲了防止焊料凸塾14隨著半導體裝置之冷卻而變形或破損，最好在矽晶片6E與電路基板15之間隙間，充填欠填樹脂(密封樹脂)加以固定之。此時，爲了縮小焊料凸塾14中所生之變形或內部應力，最好是在一於比一般溫度還高之溫度、更好是接近前述回流步驟之熱處理溫度中，加熱該電路基板15或半導體晶片6E之狀態下，使該欠填樹脂固定，而使矽晶片6E與電路基板15固定。具體而言，在進行欠填樹脂之硬化步驟時，最好是在一比半導體元件之動作溫度還高之高溫，但比焊料凸塾之熔點還低之溫度下，使硬化性或熱可塑性樹脂凝固於該矽晶片6E與電路基板15間之間隙。

以上，雖已根據前述實施例，具體說明本發明所作發明，然而本發明並不限於前述實施態樣，而是在不脫其要旨之範圍內的種種可能變更。

本發明亦可以適用於一將兩種晶片混合構裝在同一電路

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

五、發明說明（19　）

基板上的多晶片模組，亦即一種是透過異方性導電性樹脂來將金凸塊連接至電極接墊上者，另一種是直接將金凸塊或焊料凸墊連接至電極接墊上者。又，上述任何一種方法，都可適用於一用以構裝單晶片之封裝。

本發明不止適用於要將具有窄凸塊電極間距之晶片，覆晶構裝至電路基板上之情形，亦可適用於要將大面積之晶片覆晶構裝至電路基板上之場合。大面積之晶片由於其凸塊電極之總間距，以及電路基板側之電極接墊的總間距較廣，因而即使凸塊電極之間距較寬，在晶片構裝步驟中，被進行熱處理時，凸塊電極與電極接墊間之錯位量亦相當大。因此，藉由應用本發明，將可以使凸塊電極與電極接墊間之連接可靠度提高。

在本申請案所揭示之發明中，其代表性效果可簡單說明如下。

根據本發明，當要將凸塊電極間距較窄之晶片，構裝至電路基板上時，考慮晶片與電路基板間之熱膨脹係數差，預先將電極接墊之總間距作得比凸塊電極之總間距還窄，將可以防止晶片與電路基板間因熱膨脹係數差所引起之凸塊電極與電極接墊間之錯位，並能確保兩者間之接觸面積。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝　訂　線

A5
B5

四、中文發明摘要（發明之名稱：　半導體裝置之製造方法　）

當要將其中金凸塊間距相當窄之矽晶片6A，構裝至模組基板2上時，考量矽晶片6A與模組基板2間之熱膨脹係數差，而預先將模組基板2之電極接墊4a之總間距，作得比金凸塊9之總間距還窄，藉此將可以防止加熱處理時金凸塊9與電極接墊4a間之錯位(位置偏移)，並能確保兩者之接觸面積。

英文發明摘要（發明之名稱：　A METHOD OF MANUFACTURING A SEMICONDUCTOR DEVICE　）

Ａｕバンプ９のピッチが狭いシリコンチップ６Ａをモジュール基板２に実装する際、シリコンチップ６Ａとモジュール基板２との熱膨張係数差を考慮し、あらかじめシリコンチップ６Ａの電極パッド４ａのトータルピッチをＡｕバンプ９のトータルピッチよりも狭くしておくことによって、加熱処理時におけるＡｕバンプ９と電極パッド４ａとの位置ずれを防止し、両者の接触面積を確保する。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

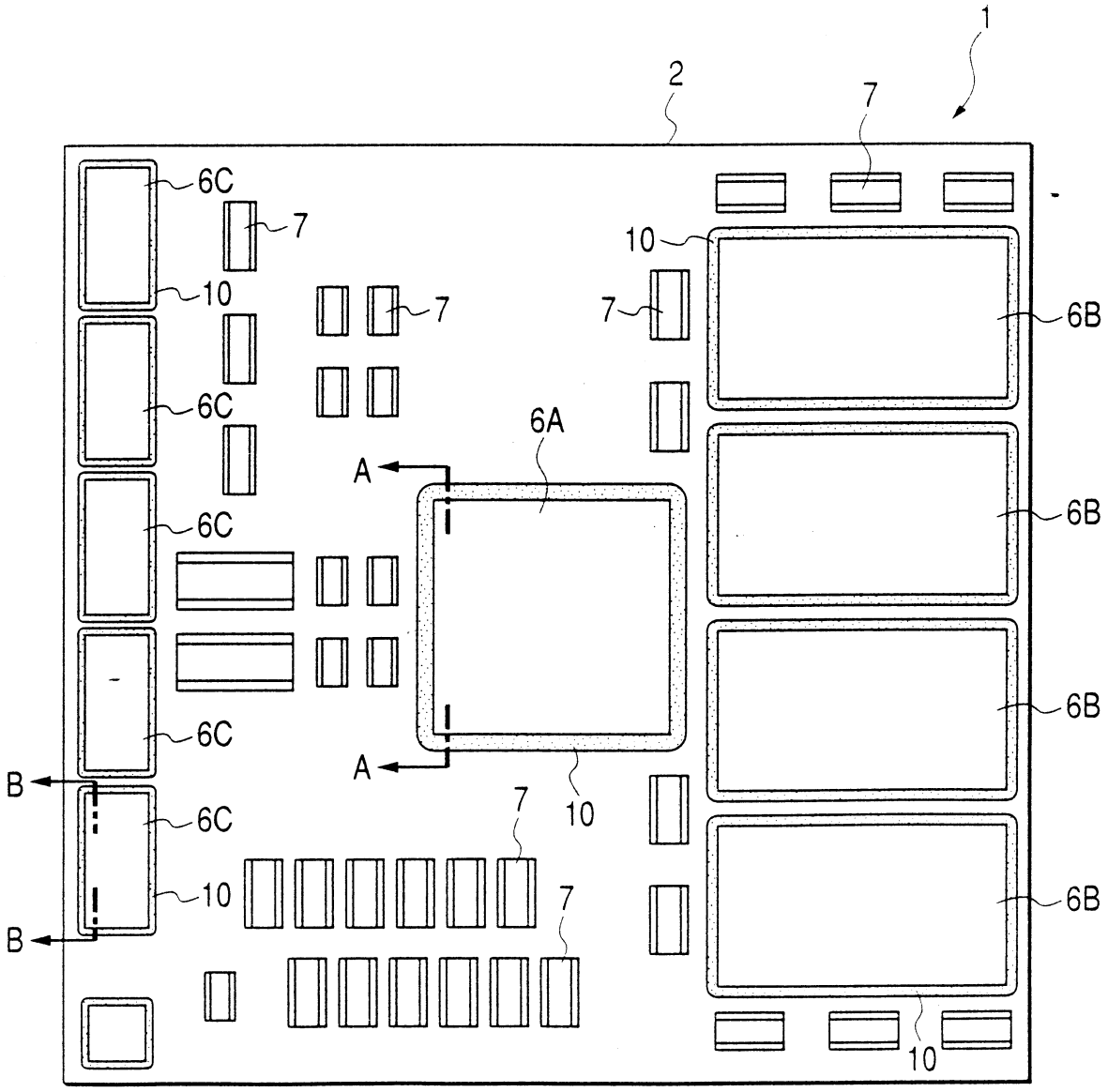


圖 1

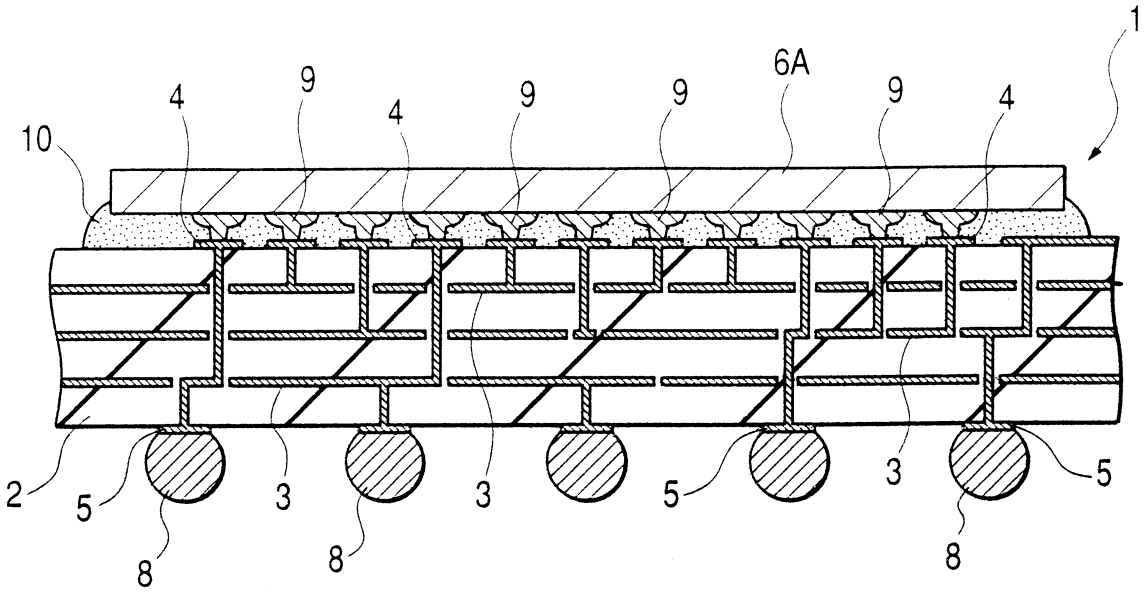


圖　2(a)

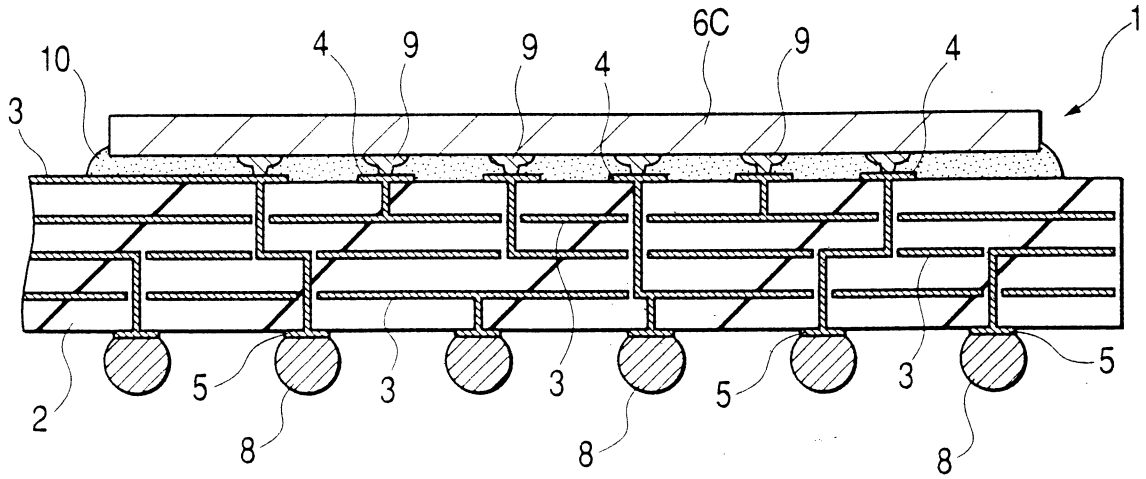


圖　2(b)

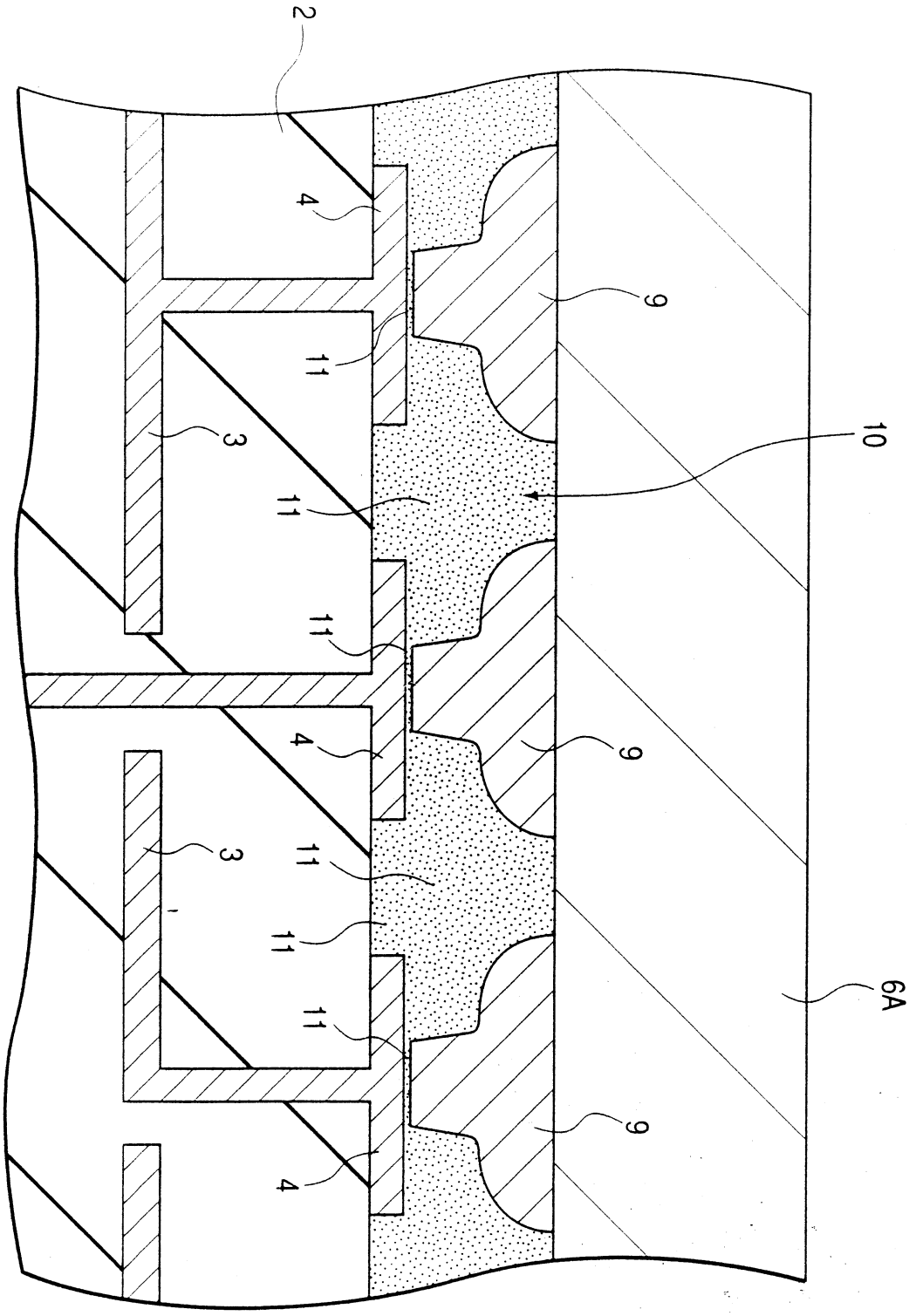


圖 3

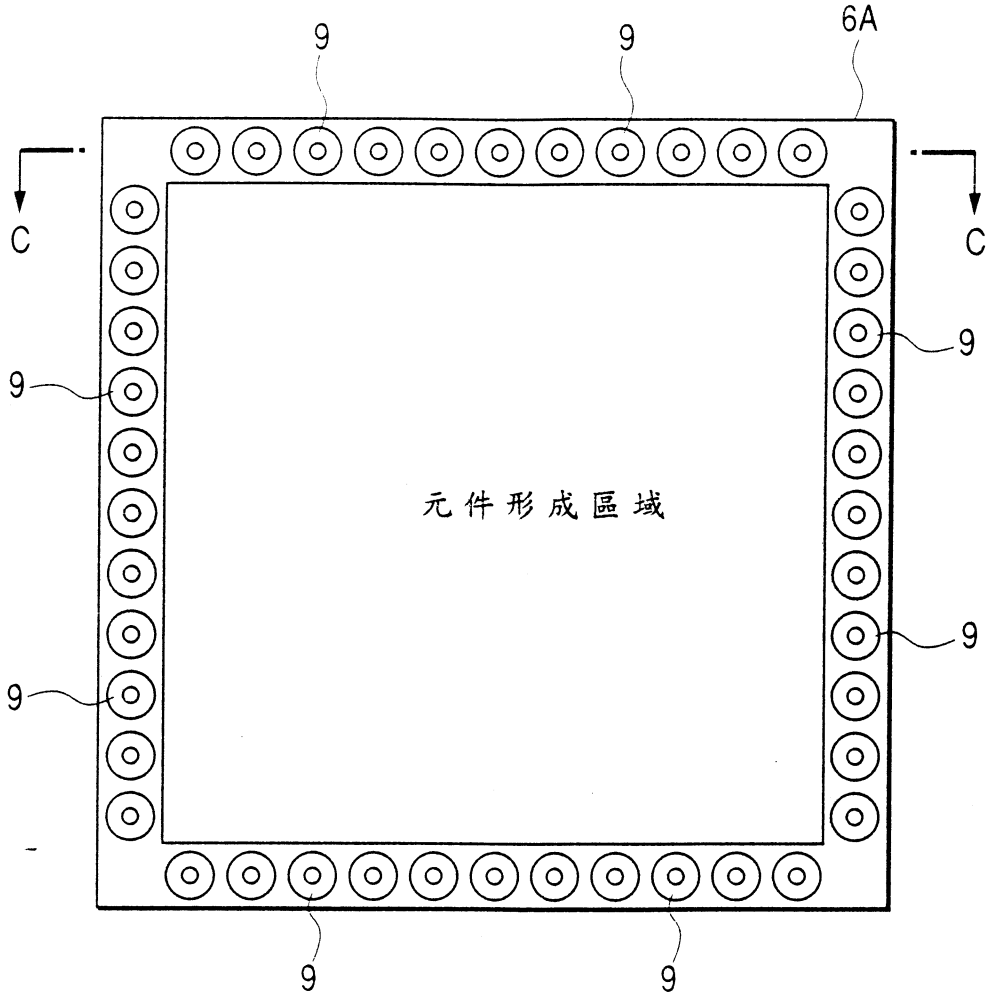


圖 4(a)

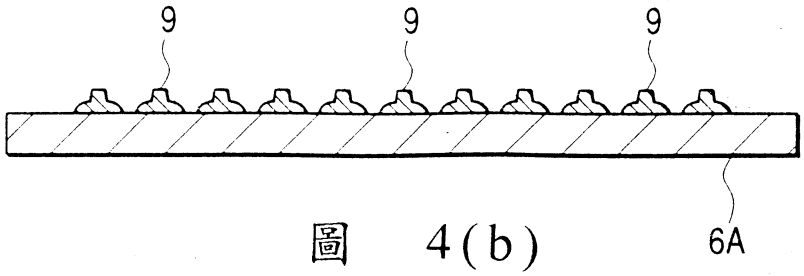


圖 4(b)

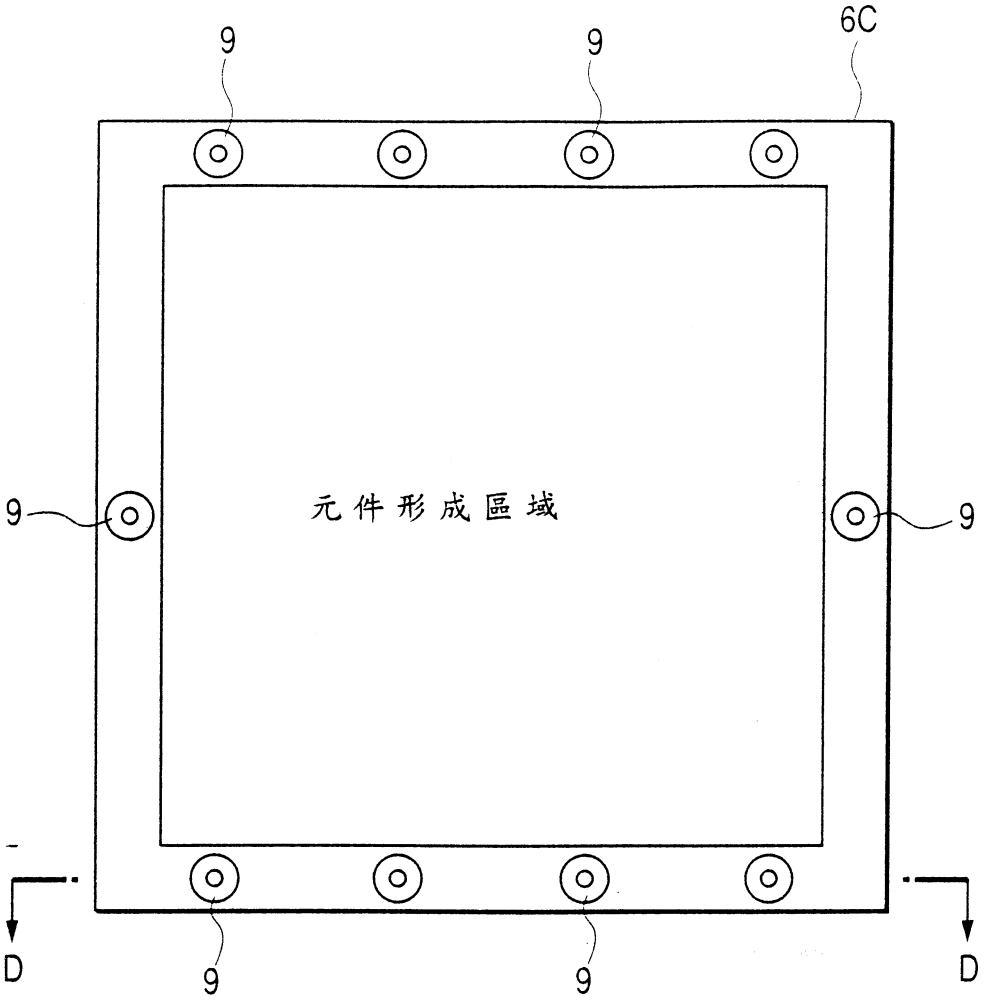


圖　5(a)

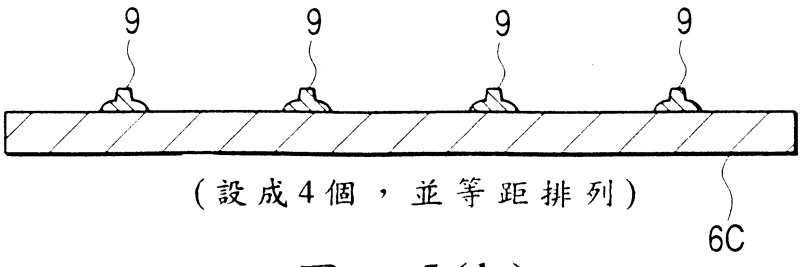


圖　5(b)

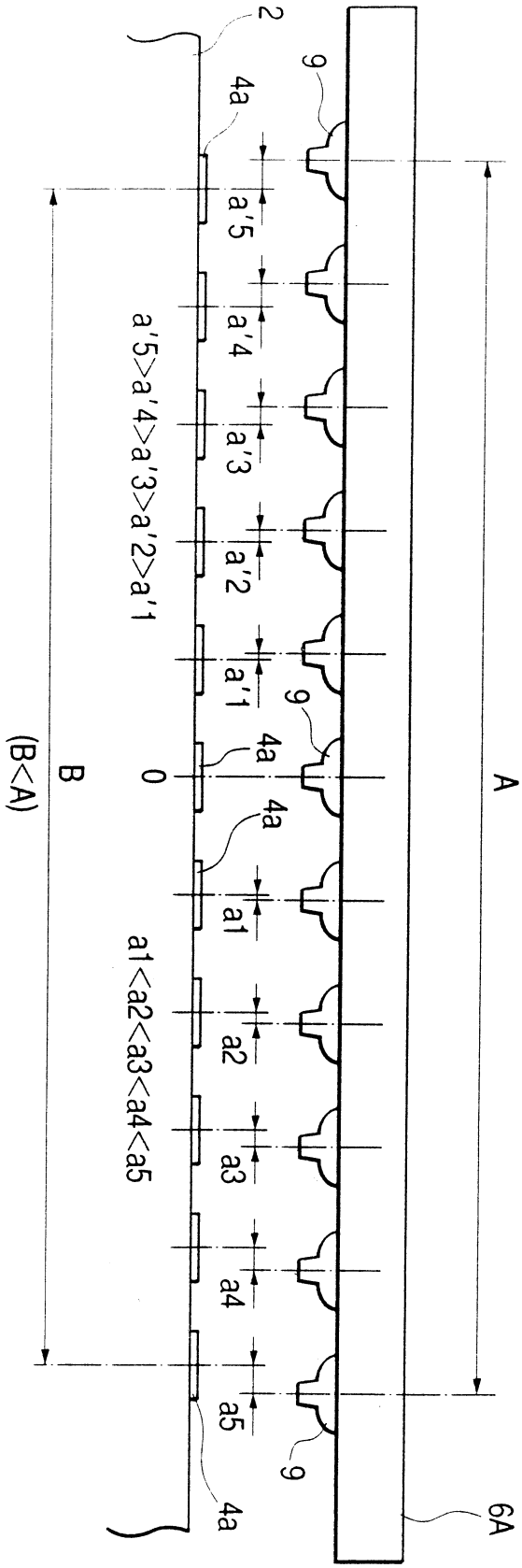

2
9
4a
a'5
a'4
a'3
a'2
a'1
a'5>a'4>a'3>a'2>a'1
9
4a
0
4a
a1
a2
a3
a4
a5
a1<a2<a3<a4<a5
B
(B<A)
A
9
4a
6A

圖 6

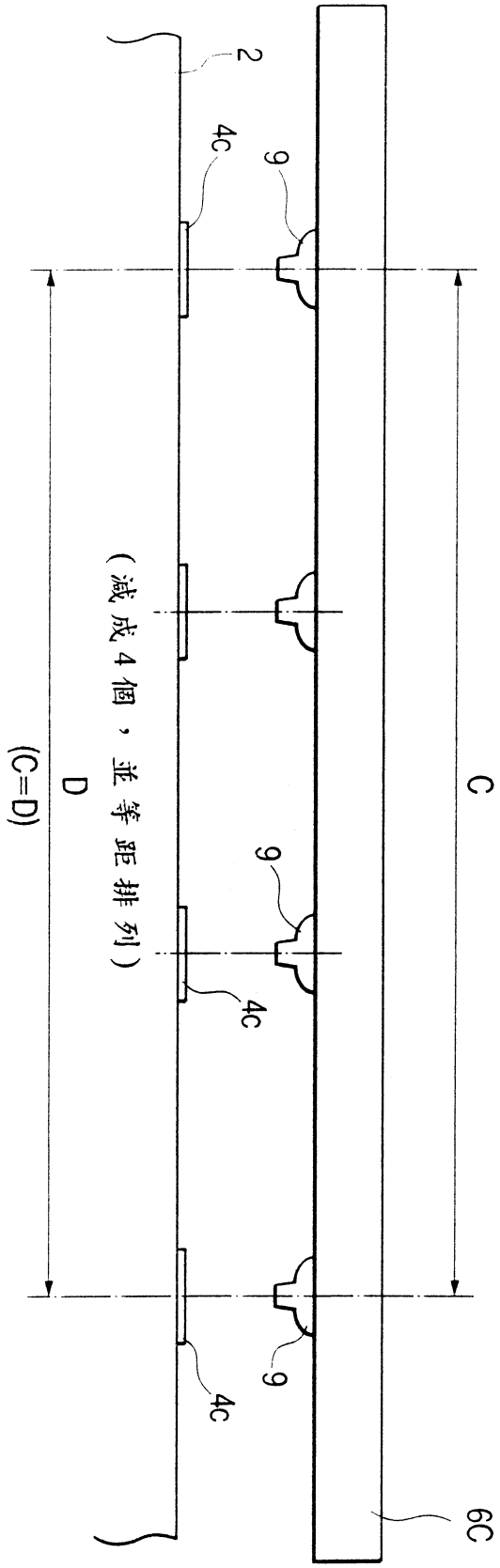


圖 7

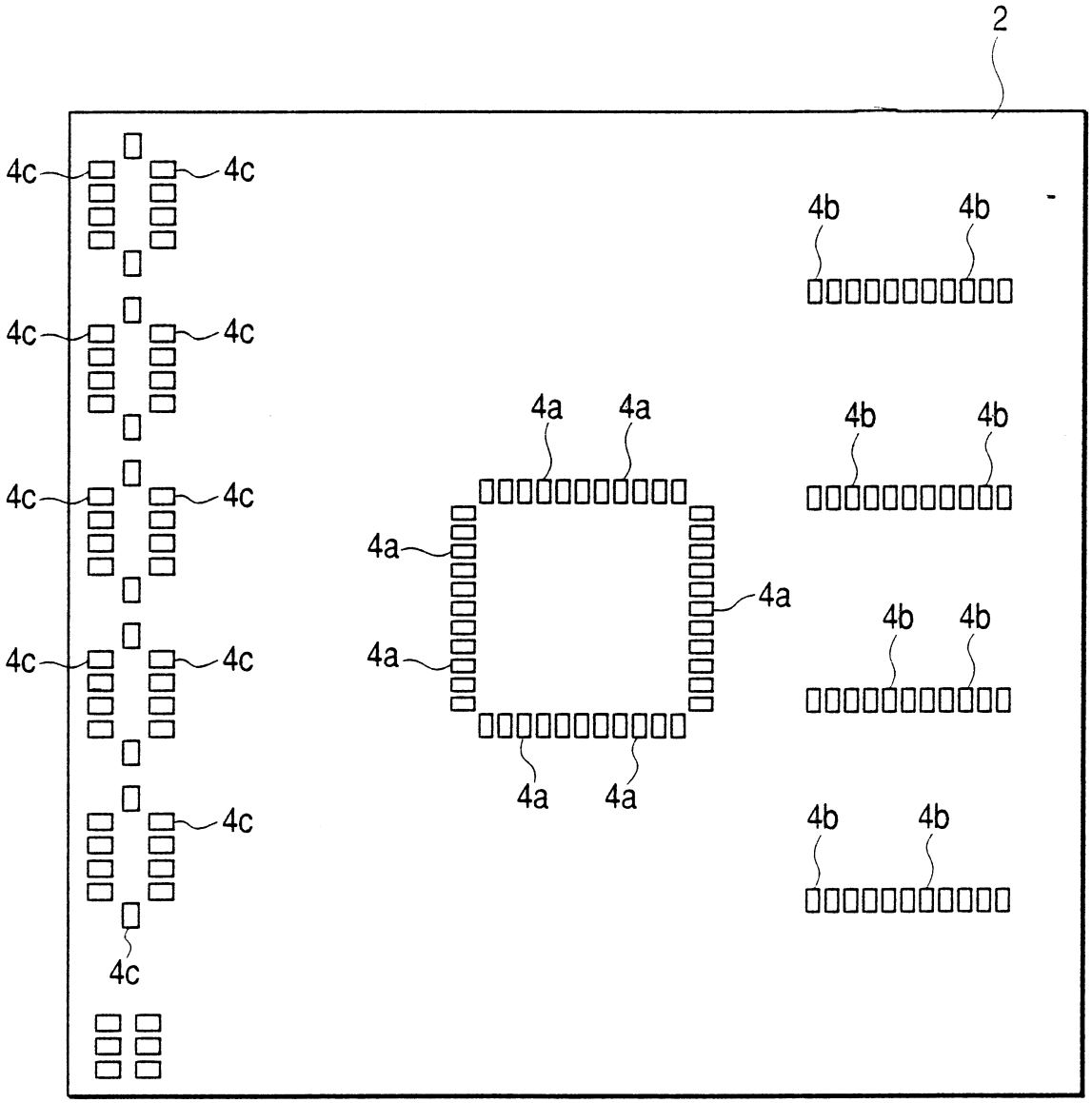

2
4c
4c
4c
4c
4c
4c
4c
4c
4c
4c
4a
4a
4a
4a
4a
4a
4b
4b
4b
4b
4b
4b
4b
4b
4b
4b

圖 8

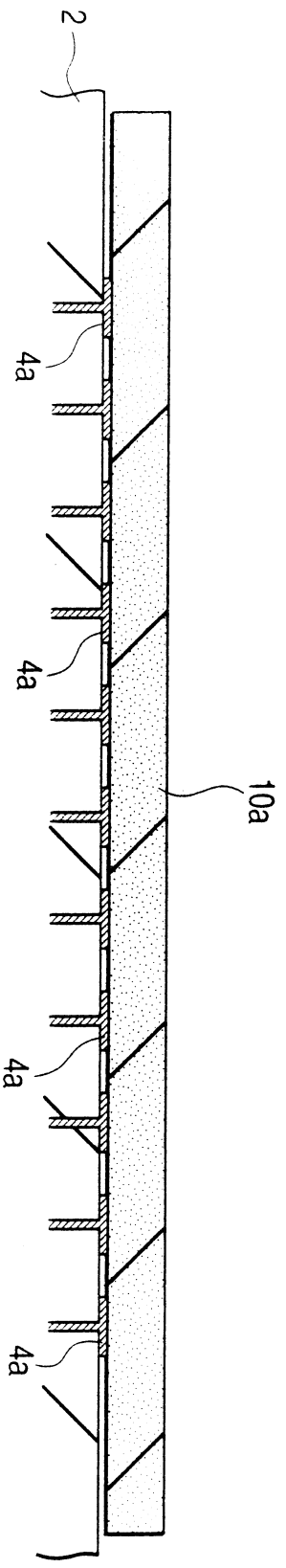


圖 9

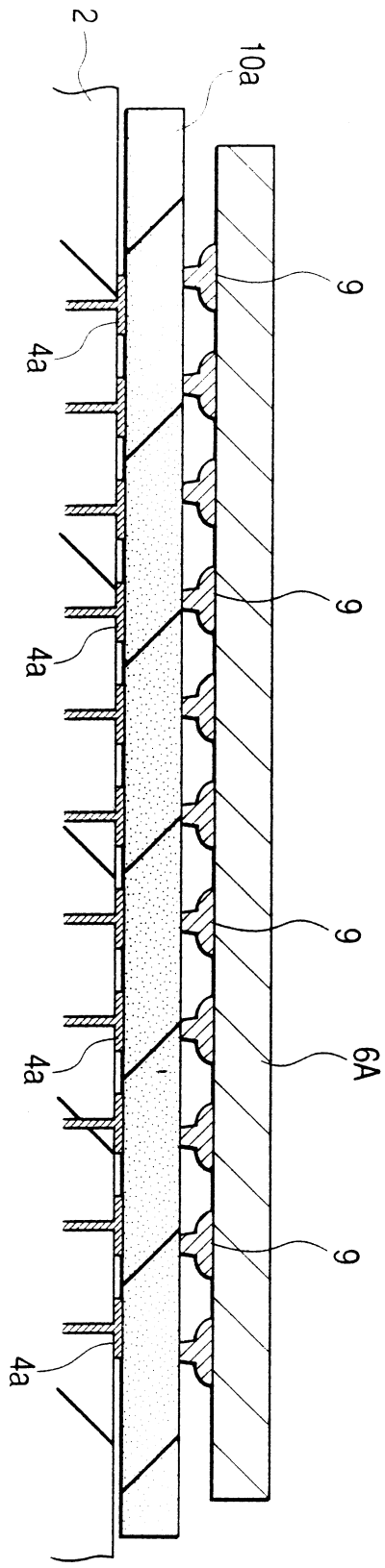


圖 10

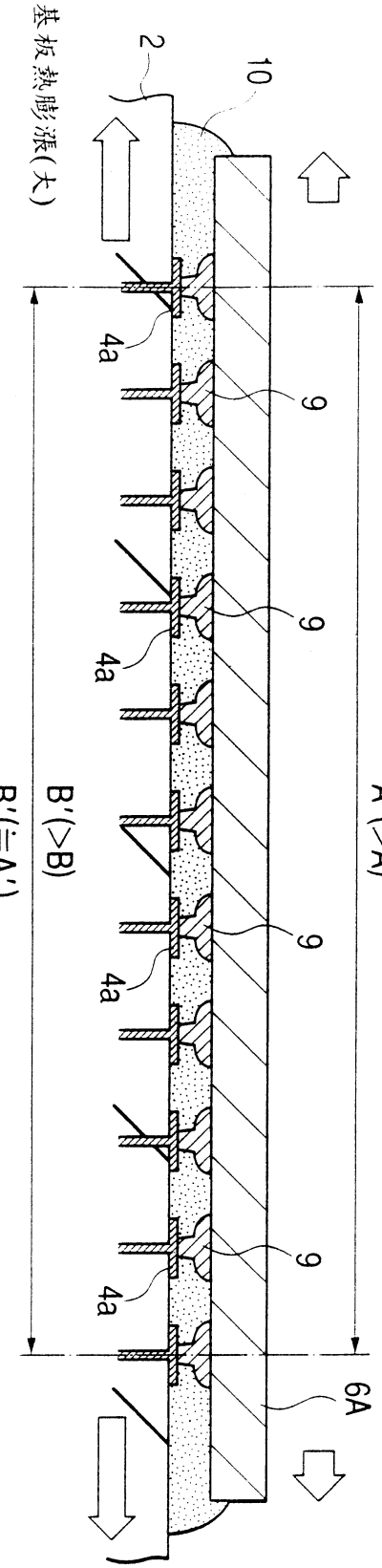


圖 11

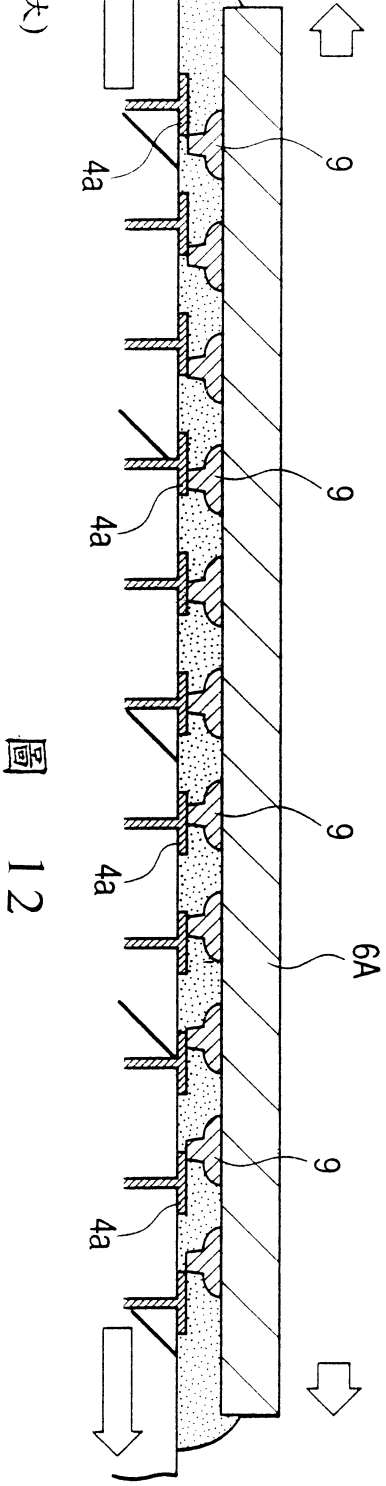


圖 12

(減成4個，並比例編排)

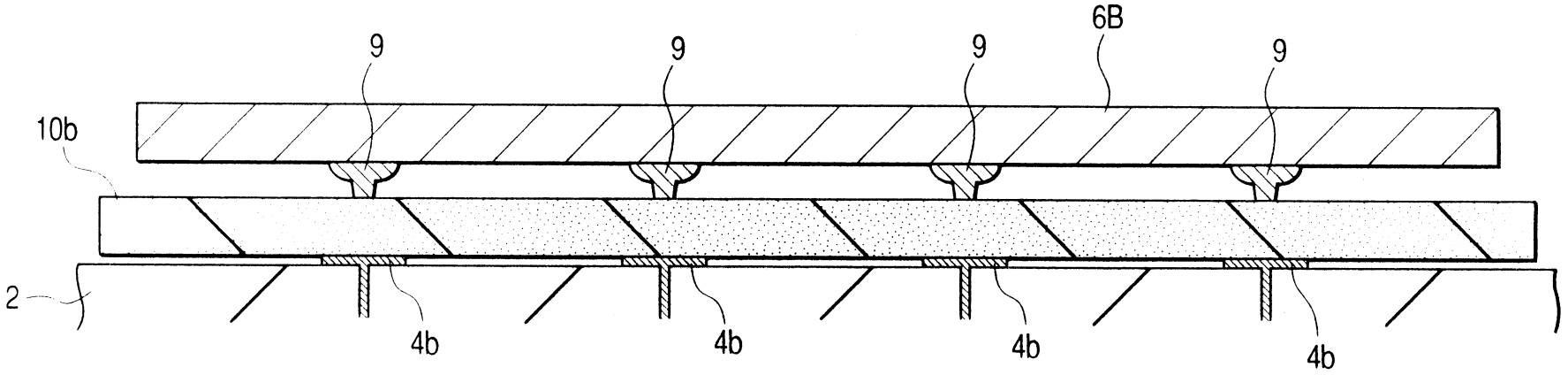
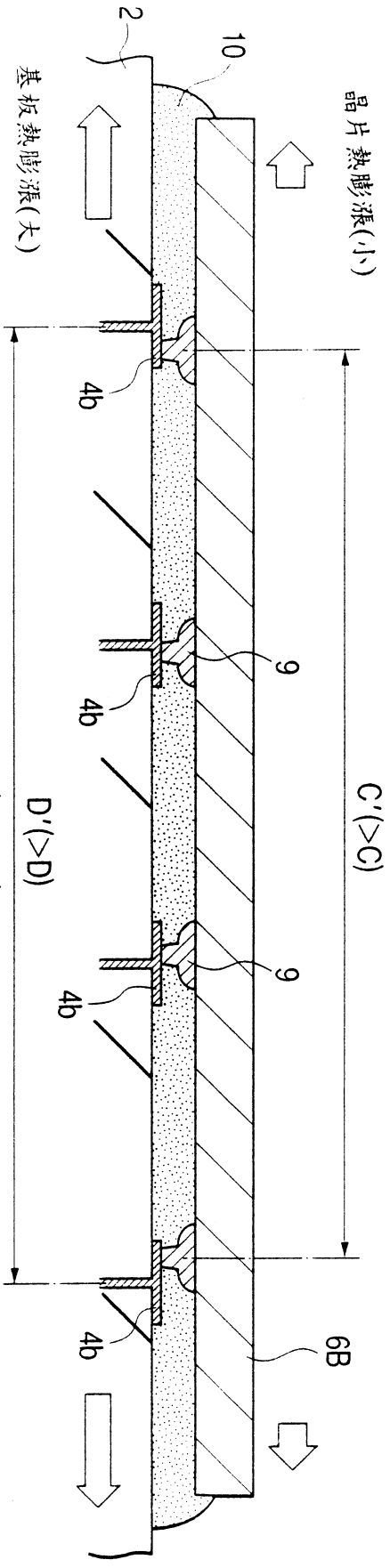


圖　13

I261354



（減成4個，並重排）

圖 14

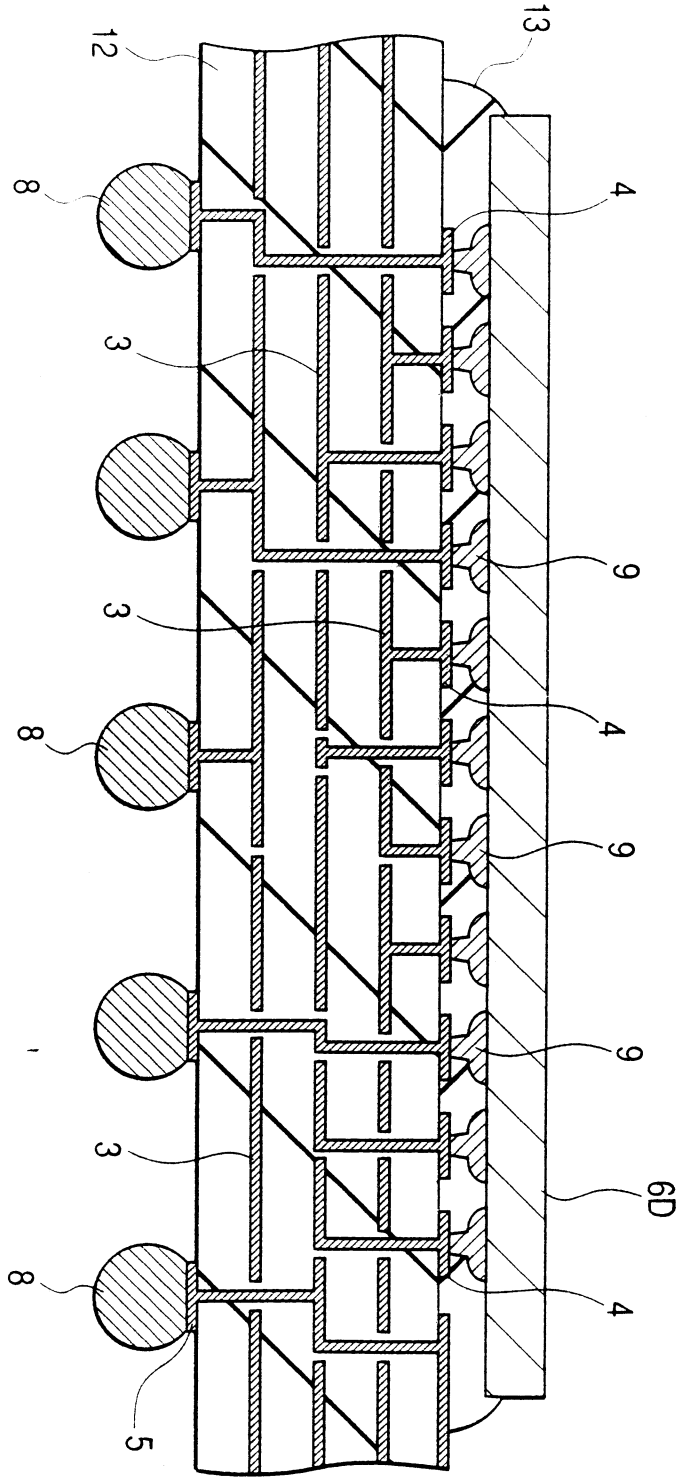


圖 15

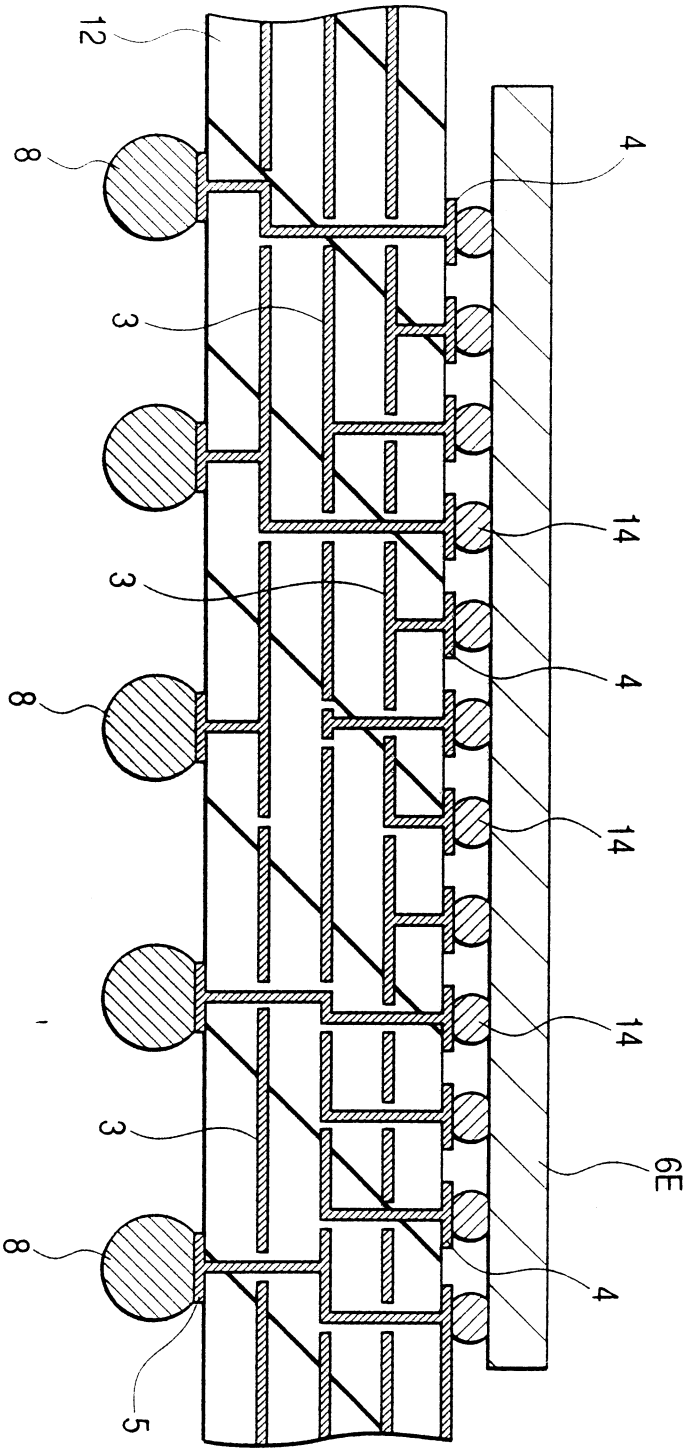


圖 16

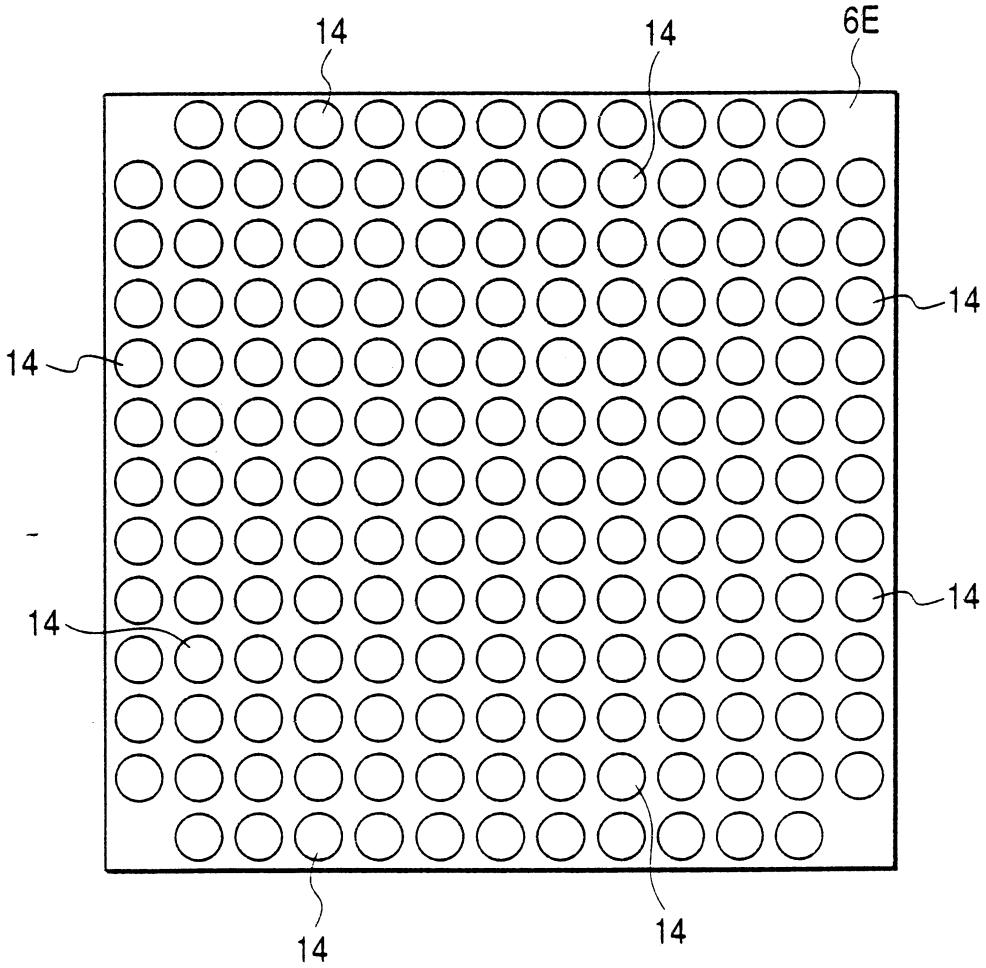


圖 17

六、申請專利範圍

年 月 日修(更)正本

1. 一種半導體裝置之製造方法，包含以下步驟：

(a)備置一半導體晶片，該晶片之主面上形成有多數凸塊電極；

(b)備置一電路基板，該基板主面上形成有多數電極接墊，且至少部分該等多數電極接墊間之間距，與前述半導體晶片主面上所形成之該等多數凸塊電極間之間距不同；

(c)一構裝步驟，將該半導體晶片覆晶構裝於該電路基板之主面上，且使各該等多數凸塊電極與各該等多數電極接墊電氣連接。

2. 如申請專利範圍第1項所述之半導體裝置之製造方法，其中步驟(c)包含：

(c-1)使一異方性導電膜置於各個該等多數凸塊電極與各個該等多數電極接墊之間的步驟；以及

(c-2)藉由加熱該電路基板，使該異方性導電膜熔化、硬化，而以異方性導電性樹脂，密封該電路基板與該半導體晶片間之間隙，並透過該異方性導電性樹脂中之金屬粒子，電氣連接各別該等多數凸塊電極與各別該等多數電極接墊。

3. 如申請專利範圍第1項所述之半導體裝置之製造方法，其中該步驟(c)包含：

(c-1)在各別該等多數凸塊電極與各別該等多數電極接墊之間，中置一絕緣膜；以及

(c-2)藉由加熱該電路基板，使該絕緣膜熔化、硬化，

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

而以絕緣膜，密封該電路基板與該半導體晶片。

4. 如申請專利範圍第1項之半導體裝置之製造方法，其中在該步驟(c)之後，還包含步驟：

(d)將液狀絕緣性樹脂，供應至該電路基板之主面上；

(e)藉由加熱該電路基板，使該絕緣性樹脂熔化、硬化，而以絕緣性樹脂，密封該電路基板與該半導體晶片。

5. 如申請專利範圍第1至第4項之任一項所述之半導體裝置之製造方法，其中該半導體晶片之主面上所形成之該等多數凸塊電極為金凸塊。

6. 如申請專利範圍第5項所述之半導體裝置之製造方法，其中該金凸塊被配置於該半導體晶片之主面周邊部位。

7. 如申請專利範圍第1項所述之半導體裝置之製造方法，其中該等形成於該半導體晶片主面上之多數凸塊電極為焊料凸塊，且該步驟(c)還包含一加熱該電路基板，而使該焊料凸塊回流之步驟。

8. 如申請專利範圍第7項之半導體裝置之製造方法，其特徵在卡該焊料凸塊呈矩陣狀被配置於該半導體晶片之主面上。

9. 如申請專利範圍第1至4項中之任一項所述之半導體裝置之製造方法，其特徵在於該(b)步驟中所準備之該電路基板之主面上所形成之該等多數電極接墊列之一端至另一端為止之距離，小於該步驟(a)所準備之該半導體晶片之主面上所形成之該等多數凸塊電極列之一端至另一端之距離。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

10. 如申請專利範圍第1至4項之任一項所述之半導體裝置之製造方法，其特徵在於該電路基板之熱膨脹係數比該半導體晶片之熱膨脹係數還大。

11. 如申請專利範圍第10項所述之半導體裝置之製造方法，其特徵在於該電路基板含有一作為主成分之合成樹脂。

12. 一種半導體裝置之製造方法，包含以下步驟：

(a)備置一第一與第二半導體晶片之步驟，該等晶片之主面上形成有多數凸塊電極；

(b)備置一電路基板之步驟，該電路基板主面上形成有多數電極接墊，且至少部分該等多數電極接墊間之間距，與前述該第一或第二半導體晶片主面上所形成之該等多數凸塊電極間之間距不同；

(c)一構裝步驟，將該第一與第二半導體晶片覆晶構裝於該電路基板之主面上，且使各該等多數凸塊電極與各該等多數電極接墊電氣連接。

13. 如申請專利範圍第12項所述之半導體裝置之製造方法，其特徵在於該步驟(b)所準備之該電路基板主面上所形成之該等多數電路接墊中，形成於該第一半導體晶片所要構裝之區域上的該等多數電極接墊列之其中一端至另一端之距離，比該第一半導體晶片主面上所形成之該等多數凸塊電極列之其中一端至另一端之距離還小，且該形成於該第二半導體晶片所要構裝之區域上的該等多數電極接墊列之其中一端至另一端之距離，等於該第二半導體晶片主面上所形成之該等多數凸塊電極列之其中一

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

端至另一端之距離。

14. 如申請專利範圍第13項所述之半導體裝置之製造方法，其特徵在於該第一半導體晶片主面上所形成之該等多數凸塊電極間之間距，比該第二半導體晶片主面上所形成之該等多數凸塊電極間之間距還小。

15. 如申請專利範圍第13項所述之半導體裝置之製造方法，其特徵在於該第一半導體晶片之面積比該第二半導體晶片之面積還大。

16. 如申請專利範圍第12至15項之任一項所述之半導體裝置之製造方法，其特徵在於該步驟(c)還包含：

(c-1)使一異方性導電膜中置於各別該等多數凸塊電極與各別該等多數電極接墊之間之步驟；及

(c-2)藉由加熱該電路基板，使該異方性導電膜熔化、硬化，而以異方性導電樹脂，密封該電路基板與該第一和第二半導體晶片間之間隙，並透過該異方性導電性樹脂中之金屬粒子，電接各別該等多數凸塊電極與各別該等多數電極接墊之步驟。

17. 如申請專利範圍第12至15項之任一項所述之半導體裝置之製造方法，其特徵在於該第一與第二半導體晶片主面上所形成之該等多數凸塊電極為金凸塊。

18. 如申請專利範圍第17項所述之半導體裝置之製造方法，其特徵在於還包含一透過多數焊料凸塊，將一第三半導體晶片覆晶構裝於該電路基板主面上之步驟。

19. 如申請專利範圍第12至15項之任一項所述之半導體裝置

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

之製造方法，其特徵在於該電路基板之熱膨脹係數比該第一與第二半導體晶片之熱膨脹係數還大。

20. 如申請專利範圍第19項所述之半導體裝置之製造方法，其特徵在於該電路基板含有一作為主成分之合成樹脂。

21. 一種半導體裝置之製造方法，包含以下步驟：

(a)備置一半導體晶片，其具有一主面，以及形成於該主面上之多數凸塊電極；

(b)備置一電路基板，其具有一主面，以及形成於該主面上之多數電極；

(c)一固定步驟，將該半導體晶片配置於該電路基板主面上，並使該半導體晶片之多數凸塊電極，與該電路基板上之多數電極一個一個面對面接合後，再使樹脂凝固於該電路基板主面與該半導體晶片主面之間，而固定該電路基板與該半導體晶片；

其中，該電路基板之熱膨脹係數比該半導體晶片之熱膨脹係數還大，且在該電路基板與該半導體晶片要藉由該步驟(c)固定之前，於該步驟(c)中，於一使樹脂凝固之際，在一比該電路基板和半導體晶片所分別要遭受之溫度還低之溫度下，該半導體晶片之多數凸塊電極的間距，比該電路基板上多數電極之相對應間距還大。

22. 如申請專利範圍第21項所述之半導體裝置製造方法，其中在該步驟(c)中於使樹脂凝固之際之一比該電路基板所要遭受之溫度還低之溫度下，該電路基板與該半導體晶片藉由該步驟(c)被固定後之該電路基板上之多數電極的

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

間距，比該電路基板與該半導體晶片藉由該步驟(c)而被固定前之該電路基板上的多數電極之間距還大。

23. 一種半導體裝置之製造方法，包含以下步驟：

(a)備置一半導體晶片，其具有一主面，以及形成於該主面上之多數凸塊電極；

(b)備置一電路基板，其具有一主面，以及形成於該主面上之多數電極；

(c)一固定步驟，將該半導體晶片配置於該電路基板主面上，並使該半導體晶片之多數凸塊電極，與該電路基板上之多數電極一個一個面對面接合後，再使樹脂凝固於該電路基板主面與該半導體晶片主面之間，而固定該電路基板與該半導體晶片；

其中，該電路基板之熱膨脹係數比該半導體晶片之熱膨脹係數還大，且在該電路基板與該半導體晶片要藉由該步驟(c)固定之前，在一比該樹脂在該步驟(c)中凝固時之溫度還低之溫度下，該半導體晶片之多數凸塊電極的間距，比該電路基板上多數電極之相對應間距還大。

24. 如申請專利範圍第23項所述之半導體裝置製造方法，其中在一比該步驟(c)中樹脂要凝固時之溫度還低之溫度下，該電路基板與該半導體晶片藉由該步驟(c)被固定後之該電路基板上之多數電極的間距，比該電路基板與該半導體晶片藉由該步驟(c)而被固定前之該電路基板上的多數電極之間距還大。

25. 一種半導體裝置之製造方法，包含以下步驟：

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

(a)備置一半導體晶片，其具有一主面，以及形成於該主面上之多數凸塊電極；

(b)備置一電路基板，其具有一主面，以及形成於該主面上之多數電極；

(c)一配置步驟，將該半導體晶片配置於該電路基板上，並使該電路基板之主面與該半導體晶片之主面面對面，而在該電路基板之主面與該半導體晶片主面中間，中置一熱硬化性樹脂；

(d)一固定步驟，在該步驟(c)之後，使該半導體晶片之多數凸塊電極，與該電路基板上之多數電極一個一個面對面連接後，再加熱該熱硬化性樹脂，使之硬化，而固定該電路基板與該半導體晶片；

其中，該電路基板之熱膨脹係數比該半導體晶片之熱膨脹係數還大，且在該電路基板與該半導體晶片要藉由該步驟(d)固定之前，於該步驟(d)中，在一比該電路基板和該半導體晶片因該加熱所要遭受之溫度還低之溫度下，該半導體晶片之多數凸塊電極的間距，比該電路基板上多數電極之相對應間距還大。

26. 如申請專利範圍第25項所述之半導體裝置製造方法，其中在該步驟(d)中，在一比該電路基板因該加熱所遭受之溫度還低之溫度下，該電路基板與該半導體晶片藉由該步驟(d)被固定後之該電路基板上之多數電極的間距，比該電路基板與該半導體晶片藉由該步驟(d)而被固定前之該電路基板上的多數電極之間距還大。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

27. 一種半導體裝置之製造方法，包含以下步驟：

(a)備置一半導體晶片，其具有一主面，以及形成於該主面上之多數凸塊電極；

(b)備置一電路基板，其具有一主面，以及形成於該主面上之多數電極；

(c)一固定步驟，將該半導體晶片配置於該電路基板主面上，並使該半導體晶片之多數凸塊電極，與該電路基板上之多數電極一個一個面對面接合後，再藉熱處理使樹脂凝固於該電路基板主面與該半導體晶片主面之間，而固定該電路基板與該半導體晶片；

其中，該電路基板之熱膨脹係數比該半導體晶片之熱膨脹係數還大，且在步驟(c)前之步驟(b)中，在一比該熱處理之溫度低之溫度下，該半導體晶片之多數凸塊電極的間距，比該電路基板上多數電極之相對應間距還大。

28. 如申請專利範圍第27項所述之半導體裝置之製造方法，其中該半導體晶片之主面上所形成之該等多數凸塊電極為金凸塊。

29. 如申請專利範圍第27項所述之半導體裝置之製造方法，其中該等多數凸塊電極被配置於該半導體晶片之主面周邊部位。

30. 如申請專利範圍第27項所述之半導體裝置之製造方法，其在步驟(c)中，藉由一加壓工具對該半導體晶片施加壓力。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線

六、申請專利範圍

31. 一種半導體裝置之製造方法，包含以下步驟：

(a)備置一半導體晶片，其具有一主面，以及形成於該主面上之多數凸塊電極；

(b)備置一電路基板，其具有一主面，以及形成於該主面上之多數電極；

(c)一固定步驟，將該半導體晶片配置於該電路基板主面上，並使該半導體晶片之多數凸塊電極，與該電路基板上之多數電極一個一個面對面接合後，再藉熱處理使樹脂凝固於該電路基板主面與該半導體晶片主面之間，而固定該電路基板與該半導體晶片；

其中，該電路基板之熱膨脹係數比該半導體晶片之熱膨脹係數還大，且在步驟(b)中形成於電路基板之主面上之多數電極之矩陣之一端到另一端之距離，比在步驟(a)中形成於半導體晶片之主面上之多數凸塊電極電路之矩陣之一端到另一端之距離還大。

32. 如申請專利範圍第31項所述之半導體裝置之製造方法，其中該半導體晶片之主面上所形成之該等多數凸塊電極為金凸塊。

33. 如申請專利範圍第31項所述之半導體裝置之製造方法，其中該等多數凸塊電極被配置於該半導體晶片之主面周邊部位。

34. 如申請專利範圍第31項所述之半導體裝置之製造方法，其在步驟(c)中，藉由一加壓工具對該半導體晶片施加壓力。

本紙張尺度適用中國國家標準(CNS) A4規格(210×297公釐)

裝 訂 線