

FEDERÁLNÍ ÚŘAD  
PRO VYNÁLEZY

# POPIS VYNÁLEZU

## K AUTORSKÉMU OSVĚDČENÍ

272 285

(11)

(13) B1

(51) Int. Cl.<sup>5</sup>

G 01 S 13/58

(21) PV 7978-86.G

(22) Přihlášeno 03 11 86

(40) Zveřejněno 13 10 89

(45) Vydáno 30 06 92

(89) 1094450, 28 02 83, SU

(75) Autor vynálezu

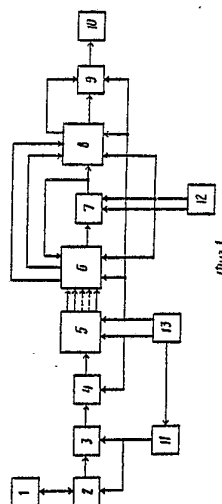
KONDRATĚJEV JURIJ ALEXANDROVIČ,  
KSENZENKO ALEXANDR JAKOVLEVIČ, MOSKVA (SU)

(54)

Zařízení pro dálkové měření rychlosti pohybujících  
se objektů

(57)

Řešení se týká radiotechniky a může být využito u přístrojů pro měření parametrů pohybu pohyblivých objektů, například rychlosti pohybu dopravních prostředků, založených na radiovlnovém způsobu kontroly s využitím Dopplerova efektu a umožňuje zvýšit spolehlivost měření v podmínkách působení rušivých faktorů. Zařízení pro dálkové měření rychlosti pohybujících se objektů obsahuje posloupně spojené přijímací a vysílací anténu (1), mikrovlnný /UHF/ cirkulátor (2), směšovač (3), zesilovač (4), mikrovlnný generátor (11), čítač impulsů (7), generátor etalonového intervalu (12), dekodér (9), indikátor (10) a napájecí blok (13), přitom jsou do něho zavedeny posloupně spojené blok analogového zpracování (5) a blok číslicového zpracování (6), paměť (8) a také je zavedena řada nových spojení.



## УСТРОЙСТВО ДЛЯ ДИСТАНЦИОННОГО ИЗМЕРЕНИЯ СКОРОСТИ ДВИЖУЩИХСЯ ОБЪЕКТОВ

Изобретение относится к радиотехнике и может использоваться в приборах для измерения параметров движения подвижных объектов, например, скорости движения транспортных средств, основанных на радиоволновом методе контроля с использованием эффекта Доплера.

Известно устройство для дистанционного измерения скорости движущихся объектов, состоящее из последовательно соединенных приемопередающей антенны, сверхвысокочастотного (СВЧ) циркулятора, смесителя и усилителя, СВЧ-генератора, счетчика импульсов, генератора мерного интервала, дешифратора, индикатора и блока питания (1).

Однако, известное устройство не может обеспечить высокой достоверности результата измерения в условиях воздействия на них помех и наводок различного происхождения, а также мешающих сигналов от посторонних подвижных объектов, находящихся в зоне действия устройства. Гарантированная достоверность результата измерения обеспечивается только на небольшой дальности действия устройств. Причина указанных недостатков кроется в том, что в этих устройствах отсутствуют системы обработки сигнала, учитывающие априорные сведения об измеряемой информации.

Наиболее близким техническим решением к данному изобретению является устройство для дистанционного измерения скорости движущихся объектов, содержащее последовательно соединенные приемопередающую антенну, СВЧ-циркулятор, смеситель и усилитель, СВЧ-генератор, выход которого соединен с вторым входом смесителя и вторым плечом СВЧ-циркулятора, счетчик импульсов, генератор мерного интервала, первый выход которого подключен к входу сброса счетчика импульсов, дешифратор, индикатор, вход которого соединен с выходом дешифратора, и блок питания, первый выход кото-

рого подключен к входу СВЧ-генератора, второй выход - к вспомогательному входу усилителя, третий выход - к вспомогательным входам счетчика импульсов и дешифратора и второму выходу генератора мерного интервала.

Однако, в данном устройстве также отсутствуют блоки защиты от воздействия помех и шумов, как приходящих через приемный тракт, так и возникающих внутри устройства в процессе его работы, отсутствуют блоки обработки информации, алгоритм работы которых основан на использовании априорных и статистических характеристик измеряемого параметра как процесса. Поэтому данное устройство также обладает низкой достоверностью результата измерения скорости движения объекта в условиях воздействия на устройство мешающих факторов: помех, наводок, сигналов от других подвижных объектов и так далее. По этой причине подобные устройства не могут быть использованы без участия оператора, на которого возлагается функция принятия окончательного решения о выдаче измеренного значения скорости. Такие измерители скорости не могут быть использованы в качестве датчиков скорости, например, в полностью автоматических системах регулирования дорожного движения автомобильного транспорта.

Цель изобретения - повышение достоверности измерения в условиях воздействия мешающих факторов.

Для этого в устройство для дистанционного измерения скорости движущихся объектов, содержащее последовательно соединенные приемопередающую антенну, сверхвысокочастотный циркулятор, смеситель и усилитель, СВЧ-генератор, выход которого соединен с вторым входом смесителя и вторым плечом СВЧ-циркулятора, счетчик импульсов, генератор мерного интервала, первый выход которого подключен к входу сброса счетчика импульсов, дешифратор, индикатор, вход которого соединен с выходом дешифратора, и блок питания, первый выход которого подключен к входу СВЧ-генератора, второй выход - к вспомогательному входу усилителя, третий выход - к вспомогательным входам счетчика импульсов и дешифратора и второму выходу генератора мерного интервала, отличающееся тем, что с целью повышения достовер-

ности измерения в условиях воздействия мешающих факторов, в него введен последовательно соединенные блок аналоговой обработки и блок цифровой обработки, включенные между выходом усилителя и информационным входом счетчика импульсов, и блок памяти, информационный вход которого соединен с выходом счетчика импульсов, а информационный и управляющий выходы блока памяти соединены соответственно с информационным входом и входом разрешения индикации дешифратора, первый и второй управляющие выходы блока цифровой обработки соединены соответственно с первым и вторым управляющими входами блока памяти, дополнительный вход блока цифровой обработки соединен с выходом счетчика импульсов, синхронизирующие входы блока цифровой обработки и блока памяти объединены и подключены к первому выходу генератора мерного интервала, первый вспомогательный вход блока аналоговой обработки соединен с вторым выходом блока питания, третий выход которого подключен к второму вспомогательному входу блока аналоговой обработки и к вспомогательным входам блока цифровой обработки и блока памяти, блок аналоговой обработки содержит усилитель с автоматической регулировкой усиления и подключенные к его выходу  $n$  идентичных каналов обнаружения (где  $n \geq 2$ ), каждый из которых состоит из последовательно соединенных полосового фильтра, блока порогового обнаружения и элемента И, а также формирователя импульсов, вход которого подключен к выходу полосового фильтра, а выход соединен с вторым входом элемента И, выходы элементов И каждого канала обнаружения являются выходами блока аналоговой обработки, вспомогательные входы полосовых фильтров, блока порогового обнаружения и формирователей импульсов каждого начала обнаружения объединены с вспомогательным входом усилителя с автоматической регулировкой усиления и являются первым вспомогательным входом блоков аналоговой обработки, а вспомогательные входы элементов И каждого канала обнаружения соединены вместе и являются вторым вспомогательным входом блока аналоговой обработки, блок цифровой обработки содержит последовательно соединенные блок приоритета, блок дифференцирования, трехуровневый цифровой блок сравнения и

регистр хранения результата анализа величины ускорения и замедления скорости, матрицу хранения кода максимально возможного ускорения скорости и матрицу хранения кода максимально возможного замедления скорости, выходы которых подключены к входам трехуровневого цифрового блока сравнения, элемент И, один из входов которого соединен с выходом блока приоритета, а второй вход подключен к второму входу блока дифференцирования, последовательно соединенные матрицу хранения кода минимально возможной скорости, цифровой блок сравнения и регистр хранения результата анализа величины скорости по минимуму, информационные входы блока приоритета и выход элемента И являются соответственно информационными входами и выходами блока цифровой обработки, выходы регистра хранения результата анализа величины ускорения и замедления скорости и регистра хранения результата анализа величины скорости по минимуму являются соответственно первым и вторым управляющими выходами блока цифровой обработки, второй вход цифрового блока сравнения является дополнительным входом блока цифровой обработки, вторые входы элемента И и блока дифференцирования объединены и являются синхронизирующим входом блока цифровой обработки, вспомогательным входом которого являются объединенные между собой вспомогательные входы блока приоритета, элемента И, блока дифференцирования, матриц хранения кода максимально возможного ускорения и максимально возможного замедления скорости, трехуровневого цифрового блока сравнения, регистра хранения результата анализа величины ускорения и замедления скорости, регистра хранения результата анализа величины скорости по минимуму, цифрового блока сравнения и матрицы хранения кода минимально возможной скорости, блок дифференцирования выполнен в виде мультиплексора, реверсивного счетчика - дифференцирующей цепи, вход мультиплексора является информационным входом блока дифференцирования, а первый и второй выходы мультиплексора подключены соответственно к суммирующему и вычитающему входам реверсивного счетчика, выход которого является выходом

блока дифференцирования, управляющий вход мультиплексора соединен с входом дифференцирующей цепи и является синхронизирующим входом блока дифференцирования, выход дифференцирующей цепи соединен с входом сброса реверсивного счетчика, а вспомогательные входы мультиплексора и реверсивного счетчика объединены и являются вспомогательным входом блока дифференцирования, блок памяти содержит последовательно соединенные инвертор, первый элемент И, счетчик, RS -триггер, и второй элемент И, третий элемент И, регистр на D-триггерах и дифференцирующую цепь, вход инвертора объединен с первым входом третьего элемента И и является первым управляющим входом блока памяти, второй управляющий вход которого подключен к второму входу второго элемента И, выход которого является управляющим выходом блока памяти, второй вход третьего элемента И подключен к второму входу первого элемента И и к выходу дифференцирующей цепи, вход которой является синхронизирующим входом блока памяти, выход третьего элемента И подключен к входу установки в "0" счетчика, второму входу RS -триггера и к входу С регистра на D-триггерах, D-вход которого является информационным входом, а Q -выход - информационным выходом блока памяти, вспомогательные входы дифференцирующей цепи, элементов И, инвертора, счетчика, RS -триггера и регистра на D-триггерах объединены и являются вспомогательным входом блока памяти, а блок питания выполнен в виде батареи аккумуляторов, выход которой соединен с входом программируемого стабилизатора напряжения питания, с первым входом компаратора с гистерезисом и с входом импульсного стабилизатора напряжения, второй вход компаратора с гистерезисом подключен к выходу блока хранения информации о доступном уровне питающего напряжения, выход компаратора с гистерезисом соединен с управляющим входом программирующего стабилизатора напряжения, выход которого является первым выходом блока питания, выход батареи аккумуляторов является вторым выходом блока питания, третьим выходом которого является выход импульсного стабилизатора напряжения.

На фиг.1 представлена структурная электрическая схема предложенного устройства для дистанционного измерения скорости движущихся объектов; на фиг.2 - структурная электрическая схема блока аналоговой обработки; на фиг.3 - структурная электрическая схема блока цифровой обработки; на фиг.4 - структурная электрическая схема блока дифференцирования; на фиг.5 - структурная электрическая схема блока памяти; на фиг.6 - вариант выполнения блока питания.

Устройство (фиг.1) содержит приемопередающую антенну 1, СВЧ-циркулятор 2, смеситель 3, усилитель 4, блок 5 аналоговой обработки, блок 6 цифровой обработки, счетчик 7 импульсов, блок 8 памяти, дешифратор 9, индикатор 10, СВЧ-генератор 11, генератор 12 мерного интервала и блок 13 питания.

Блок 5 аналоговой обработки (фиг.2) содержит усилитель 14 с автоматической регулировкой усиления, идентичные  $n$  каналов 15 обнаружения (где  $n \geq 2$ ), каждый из которых состоит из полосового фильтра 16, блока 17 порогового обнаружения и элемента И 18, также формирователя 19 импульсов.

Блок 6 цифровой обработки (фиг.3) содержит блок 20 приоритета, блок 21 дифференцирования, трехуровневый цифровой блок 22 сравнения, регистр 23 хранения результата анализа величины ускорения и замедления скорости, матрицу 24 хранения кода максимально возможного ускорения скорости, матрицу 25 хранения кода максимально возможного замедления скорости, элемент И 26, матрицу 27 хранения кода минимально возможной скорости, цифровой блок 28 сравнения и регистр 29 хранения результата анализа величины скорости по минимуму.

Блок 21 дифференцирования (фиг.4) содержит мультиплексор 30, реверсивный счетчик (31 и дифференцирующую цепь 32).

Блок 8 памяти (фиг.5) содержит инвертор 33, первый элемент И 34, счетчик 35, RS-триггер 36 и второй элемент И 37, третий элемент И 38, регистр 39 на D-триггерах и дифференцирующую цепь 40.

Блок 13 питания (фиг.6) содержит батарею аккумуляторов 41, программируемый стабилизатор 42 напряжения питания, компа-

ратор 43 с гистерезисом, импульсный стабилизатор 44 напряжения и блок 45 хранения информации о допустимом уровне питающего напряжения.

Устройство для дистанционного измерения скорости движущихся объектов работает следующим образом.

Высокочастотные колебания, источником которых является СВЧ-генератор 11, проходят через СВЧ-циркулятор 2 и излучаются в пространство в направлении контролируемого движущегося объекта с помощью приемопередающей антенны 1. Отраженный сигнал, принятый антенной 1, поступает через СВЧ-циркулятор 2 на смеситель 3, куда подается часть СВЧ-мощности от СВЧ-генератора 11. С выхода смесителя 3 напряжение разностной частоты, несущее информацию о скорости контролируемого объекта (в соответствии с эффектом Доплера), подается на вход усилителя 4, где осуществляется предварительное усиление сигнала доплеровской частоты и далее - на блок 5 аналоговой обработки, где с помощью усилителя 14 производится основное усиление с применением автоматической регулировки усиления, которая предотвращает возникновение в тракте усиления ложных сигналов с частотами высших гармоник обрабатываемого сигнала в случае его больших величин. Усиленный сигнал доплеровской частоты подается одновременно на входы идентичных  $n$  каналов 15 обнаружения ( $n \geq 2$ ).

На входе каждого из каналов 15 стоит полосовой фильтр 16, полоса пропускания которого соответствует части спектра доплеровских частот, а в сумме полосы фильтров образуют непрерывную полосу пропускания всего диапазона ожидаемых доплеровских частот. Сигнал проходит только через тот фильтр, в полосе пропускания которого оказалась частота обрабатываемого сигнала. В случае одновременного прихода нескольких сигналов, отраженных от объектов, движущихся с различными скоростями, эти сигналы могут появиться на выходах нескольких полосовых фильтров 16 с частотами настройки, соответствующими скоростям объектов. Благодаря такому разде-

лению на несколько узких полос существенно улучшилось соотношение сигнал/шум в каждом канале. С выхода каждого полосового фильтра 16 сигнал подается на блок 17 порогового обнаружения, представляющего собой последовательно включенные детектор, интегратор и компаратор (на фиг.2 не показаны), предназначенные для выработки сигнала, свидетельствующего о факте превышения напряжения полезного сигнала над сопутствующим шумовым напряжением в заданное число раз. Напряжение с выхода полосового фильтра 16 также подается на формирователь 19 импульсов, который формирует из синусоидального напряжения доплеровской частоты нормализованную последовательность прямоугольных импульсов с той же частотой, удобную для последующей цифровой обработки на логических элементах. В случае наличия сигнала на выходе блока 17 порогового обнаружения последовательность импульсов с доплеровской частотой проходит через элемент И 18 и поступает на один из входов блока 20 приоритета, входящего в состав блока 6 цифровой обработки. Блок 20 приоритета имеет несколько входов по числу каналов обнаружения и один выход и представляет собой комбинационную логическую схему, которая в случае наличия сигнала только на одном из ее входов беспрепятственно передает этот сигнал на свой выход, а в случае одновременного присутствия сигналов на нескольких входах пропускает на свой выход сигнал только из того канала, номер которого выбирается по определенному правилу, например, приоритет отдается каналу с сигналом, имеющим наибольшую частоту по сравнению с сигналами, имеющимися в других каналах. Далее сигнал, представляющий собой последовательность импульсов доплеровской частоты, с выхода блока 20 приоритета поступает на первый вход элемента И 26, на второй вход которого поступают импульсы с выхода генератора 12 мерного интервала, при этом из непрерывной последовательности импульсов доплеровской частоты получают пакеты импульсов. Напряжение на выходе генератора 12 мерного интервала представляет собой "меандр", длительность которого выбрана таковой, чтобы число импульсов было равно численному значению

измеряемой скорости. Таким образом, с выхода элемента И 26 выдается униполярный код измеряемой частоты, который поступает в счетчик 7 импульсов, где производится подсчитывание числа импульсов в пачке; при этом с выхода счетчика 7 информация об измеряемой скорости подается в параллельном позиционном коде на входы регистра 39 на D-триггерах, с выхода которого информация поступает на вход дешифратора 9, где преобразуется в управляющие сигналы, необходимые для нормальной работы индикатора 10, который обеспечивает визуализацию измеренного значения скорости. Сброс счетчика 7 производится фронтом импульса мерного интервала.

Для существенного увеличения вероятности правильного измерения скорости движения объекта, выбранного для контроля, используется обработка сигнала, основанная на использовании априорных сведений об измеряемом процессе  $V/t$  (где  $V$  - измеряемая скорость объекта,  $t$  - время), в частности, на оценке скорости изменения измеряемого параметра  $V'/t$  (где  $V'$  - первая производная измеряемой скорости). Исследования показали, что усредненные значения максимально возможного ускорения и замедления реальных контролируемых объектов, например, транспортных средств, ограничены конкретными величинами, которые предварительно записываются в матрицу 24 хранения кода максимально возможного замедления скорости. Присутствие в принятом сигнале помех от других движущихся объектов, а также наличие мешающих шумов и наводок приводит к увеличению скорости изменения измеряемого процесса, для вычисления первой производной которого используется блок 21 дифференцирования. Его работа заключается в подсчитывании реверсивным счетчиком 31 числа импульсов доплеровской частоты за время положительной части импульса "меандра" генератора 12 мерного интервала и последующего вычитания числа импульсов доплеровской частоты за время отрицательной части импульсов "меандра". Если измеряемая скорость меняется, то на выходе реверсивного счетчика 31 в результате такого вычитания будет остаток,

пропорциональный величине ускорения или замедления. Мультиплексор 30 переключает последовательность импульсов доплеровской частоты поочередно на суммирующий и вычитающий счетные входы реверсивного счетчика 31. Управление мультиплексором 30 производится импульсами генератора 12 мерного интервала, фронтом которых, получаемых на выходе дифференцирующей цепи 32, осуществляется сброс реверсивного счетчика 31 после каждого цикла сравнения. Трехуровневый цифровой блок 22 сравнения производит анализ и сравнение цифрового сигнала, пропорционального ускорению или замедлению скорости контролируемого объекта, с уставками, хранящимися в матрицах 24 и 25. Результат этого сравнения представляет собой информацию о том, является ли измеряемый процесс изменяющейся скоростью контролируемого объекта или этот процесс есть помеха. Полученный результат записывается и хранится в регистре 23 и затем используется в управлении работой блока 8 памяти.

Для использования априорных сведений о диапазоне возможных скоростей, в частности, о минимально возможной скорости контролируемого объекта, предлагаемое техническое решение содержит цифровой блок 28 сравнения, на один из входов которого подается информация об измеренной счетчиком 7 скорости, а на другой вход - информация с матрицы 27 хранения кода минимально возможной скорости. С выхода блока 28 результат сравнения поступает для записи и хранения в регистр 29, затем оттуда поступает в блок 8 памяти для управления его работой.

Блок 8 памяти работает следующим образом. Если ускорение контролируемого объекта находится в пределах, установленных матрицами 24, 25, управляющий сигнал с выхода регистра 23 разрешает прохождение через элемент И 38 фронта импульса мерного интервала, поступающего с выхода дифференцирующей цепи 40. Этот фронт с выхода элемента И 38, воздействуя на вход С регистра 39 на D-триггерах, записывает в этот регистр информацию об измеренной скорости. Кроме того, импульс с выхода элемента И 38 поступает на второй вход (R - вход)

RS -триггера 36, на выходе которого появляется сигнал, поступающий на первый вход второго элемента И 37, на второй вход которого подается управляющий сигнал с выхода регистра 29. При наличии управляющего сигнала на выходе элемента И 37 появляется сигнал разрешения индикации, поступающий на вход дешифратора 9 и разрешающий индикацию измеренного значения скорости на табло индикатора 10.

Таким образом, обновление информации в регистре 39 происходит каждый период частоты следования импульсов генератора 12 мерного интервала.

В случае кратковременного пропадания отраженного сигнала в результате интерференционных замираний, обусловленных влиянием поверхности земли, а также из-за многолепестковой структуры вторичной диаграммы рассеяния контролируемого движущегося объекта, в предлагаемом устройстве предусмотрен переход на более низкую частоту обновления информации в регистре 39. Происходит это следующим образом. При отсутствии сигнала на первом входе третьего элемента И 38 информация в регистре 39 не обновляется, и на табло высвечивается значение скорости, измеренной за время предыдущего цикла. На выходе инвертора 33 появляется разрешающий сигнал, который допускает прохождение импульса, поступающего с выхода дифференцирующей цепи 40, через первый элемент И 34. Этот импульс подается на счетный вход счетчика 35, который является таймером задержания. По прошествии нескольких периодов частоты генератора 12 мерного интервала на выходе счетчика 35 появляется импульс, который переводит RS -триггер 36 в состояние, при котором на выходе его появляется сигнал, препятствующий формированию сигнала разрешения индикации, поступающего с выхода второго элемента И 37, и индикации ранее измеренного значения скорости прекращается. Если же время отсутствия отраженного сигнала длится меньше периода задержки, сформированного счетчиком 35, то при появлении сигнала на входе элемента И 38 и на входе инвертора 33 происходит описанное

выше обновление информации регистра 39, а также сброс счетчика 35 и запрещение подачи импульсов счета на счетный вход счетчика 35.

Электропитание устройства осуществляется от блока 13 питания. Первичным источником напряжения питания является батарея аккумуляторов 41, обеспечивающая электропитание части устройства, выполненного на аналоговых усилительных элементах, программируемого стабилизатора 42 напряжения питания и импульсного стабилизатора 44 напряжения. При уменьшении напряжения батареи аккумуляторов 41 ниже уровня, гарантирующего надежную работу устройства, хранящегося в блоке 45, а также при помехах в первичной цепи питания, ведущих к сбоям в работе устройства, на выходе компаратора 43 появляется сигнал, запрещающий выдачу питающего напряжения с выхода стабилизатора 42 на вход чувствительного СВЧ-элемента генератора 11, сбой в работе которого приводит к заведомо ошибочной информации, выдаваемой для дальнейшей обработки. Для устранения "дребезга" при работе компаратора 43 последний выполнен по схеме с гистерезисом. Электропитание элементов обработки дискретной информации производится импульсным стабилизатором 44 напряжения, обладающим высокой экономичностью.

Введение блока аналоговой обработки благодаря наличию усилителя с автоматической регулировкой усиления препятствует возможности возникновения в тракте усиления ложных сигналов с частотами высших гармоник обрабатываемого сигнала; благодаря разделению спектра доплеровских частот на несколько примыкающих полос обеспечивается существенное улучшение соотношения сигнал/помеха; благодаря наличию порогового обнаружения в каждом канале обеспечивается возможность приема сигнала только с амплитудой, гарантирующей достаточную достоверность принимаемого сигнала.

Введение блока цифровой обработки обеспечивает определение уровня достоверности обрабатываемого сообщения, сравнение этого уровня с допустимым и принятие решения о возможности

выдачи измеренной информации на табло. В качестве критерия при определении уровня достоверности приняты априорные сведения о диапазоне возможных измеряемых скоростей и диапазоне возможных положительных и отрицательных ускорений контролируемого объекта. Для точной оценки величины этих ускорений используется вычисленное блоком дифференцирования значение первой производной измеряемого процесса. Кроме того, входящий в состав блока цифровой обработки блок приоритета позволяет реализовать определенное правило выбора номера канала для дальнейшей обработки сигнала в случае одновременного обнаружения сигналов в нескольких каналах. Например, может быть принято правило выбора номера канала, в соответствии с которым для дальнейшей обработки выбирается лишь сигнал, соответствующий объекту, движущемуся с наибольшей скоростью.

Введение блока памяти обеспечивает хранение измеренной информации для последующей визуализации на табло индикатора и для организации переменной частоты обновления записываемой в память информации в зависимости от уровня достоверности принимаемого сигнала, чем обеспечивается исключение возможности пропадания информации на табло индикатора в моменты кратковременного пропадания отраженного сигнала, вызванного спецификой условий работы данного класса измерителей скорости.

Предложенное исполнение блока питания таково, что при наличии сильных помех по цепям питания, могущих привести к сбоям, а также при снижении напряжения аккумуляторов ниже допустимого уровня в результате их разряда подача напряжения питания на чувствительную СВЧ-часть устройства автоматически запрещается, что исключает возможность выдачи с нее заведомо искаженного сигнала, благодаря чему достигается увеличение достоверности результата измерения.

В результате проведенных испытаний опытных образцов описанного выше устройства для дистанционного измерения скорости автотранспорта получены следующие параметры: дальность

действия по легковому автомобилю не менее 450 м в диапазоне измеряемых скоростей от 20 до 199 км/ч, причем предел допустимой основной погрешности не превышает  $+(1 \text{ км/ч} + 1 \text{ единица счета})$ . По сравнению с базовым объектом - устройством для дистанционного измерения скорости автотранспорта в предлагаемом устройстве дальность действия увеличена более чем на 50%, точность измерения улучшена вдвое, а достоверность измерения такова, что на 100 измерений на пределе чувствительности заявляемое устройство дает не более одного сбоя, против 18...19 ложных показаний табло у базового объекта при таких же условиях.

Положительный эффект от применения предложенного устройства выражается в увеличении достоверности результатов измерения скорости движения транспорта в условиях наличия мешающих факторов: посторонних движущихся объектов и других, причем существенно снижена вероятность грубых ошибок измерения, что обеспечивает эффективный контроль скоростного режима на улицах и дорогах страны.

#### ФОРМУЛА ИЗОВРЕТЕНИЯ

1. Устройство для дистанционного измерения скорости движущихся объектов, содержащее последовательно соединенные приемопередающую антенну, сверхвысокочастотный (СВЧ) циркулятор, смеситель и усилитель, СВЧ-генератор, выход которого соединен с вторым входом смесителя и вторым плечом СВЧ-циркулятора, счетчик импульсов, генератор мерного интервала, первый выход которого подключен к входу сброса счетчика импульсов, дешифратор, индикатор, вход которого соединен с выходом дешифратора, и блок питания, первый выход которого подключен к входу СВЧ-генератора, второй выход - к вспомогательному входу усилителя, третий выход - к вспомогательным входам счетчика импульсов и дешифратора и второму

выходу генератора мерного интервала, отличающееся тем, что, с целью повышения достоверности измерения в условиях воздействия мешающих факторов, в него введены последовательно соединенные блок аналоговой обработки и блок цифровой обработки, включенные между выходом усилителя и информационным входом счетчика импульсов, и блок памяти, информационный вход которого соединен с выходом счетчика импульсов, а информационный и управляющий выходы блока памяти соединены соответственно с информационным входом а входом разрешения индикации дешифратора, первый и второй управляющие выходы блока цифровой обработки соединены соответственно с первым и вторым управляющими входами блока памяти, дополнительный вход блока цифровой обработки соединен с выходом счетчика импульсов, синхронизирующие входы блока цифровой обработки и блока памяти объединены и подключены к первому выходу генератора мерного интервала, первый вспомогательный вход блока аналоговой обработки соединен с вторым выходом блока питания, третий выход которого подключен к второму вспомогательному входу блока аналоговой обработки и к вспомогательным входам блока цифровой обработки и блока памяти.

2. Устройство по п.1, отличающееся тем, что блок аналоговой обработки содержит усилитель с автоматической регулировкой усиления и подключенные к его выходу  $n$  идентичных каналов обнаружения (где  $n \geq 2$ ), каждый из которых состоит из последовательно соединенных полосового фильтра, блока порогового обнаружения и элемента И, а также формирователя импульсов, вход которого подключен к выходу полосового фильтра, а выход соединен с вторым входом элемента И, выходы элементов И каждого блока обнаружения являются выходами блока аналоговой обработки, вспомогательные входы полосовых фильтров, блока порогового обнаружения и формирователей импульсов каждого канала обнаружения объединены с вспомогательным входом усилителя с автоматической регулировкой усиления и являются первым вспомогательным входом блока аналоговой обработки, а вспомогательные входы элементов И каждого канала обнаружения соединены

вместе и являются вторым вспомогательным входом блока аналоговой обработки.

3. Устройство по п.1, отличающееся тем, что блок цифровой обработки содержит последовательно соединенные блок приоритета, блок дифференцирования, трехуровневый цифровой блок сравнения и регистр хранения результата анализа величины ускорения и замедления скорости, матрицу хранения кода максимально возможного ускорения скорости и матрицу хранения кода максимально возможного замедления скорости, выходы которых подключены к входам трехуровневого цифрового блока сравнения, элемент И, один из входов которого соединен с выходом блока приоритета, а второй вход подключен к второму входу блока дифференцирования, последовательно соединенные матрицу хранения кода минимально возможной скорости, цифровой блок сравнения и регистр хранения результата анализа величины скорости по минимуму, информационные входы блока приоритета и выход элемента И являются соответственно информационными входами и выходом блока цифровой обработки, выходы регистра хранения результата анализа величины ускорения и замедления скорости и регистра хранения результата анализа величины скорости по минимуму являются соответственно первым и вторым управляющими выходами блока цифровой обработки, второй вход цифрового блока сравнения является дополнительным входом блока цифровой обработки, вторые входы элемента И и блока дифференцирования объединены и являются синхронизирующим входом блока цифровой обработки, вспомогательным входом которого являются объединенные между собой вспомогательные входы блока приоритета, элемента И, блока дифференцирования, матриц хранения кода максимально возможного ускорения и максимально возможного замедления скорости, трехуровневого цифрового блока сравнения, регистра хранения результата анализа величины ускорения и замедления скорости, регистра хранения результата анализа величины скорости по минимуму, цифрового блока сравнения и матрицы хранения кода минимально возможной скорости.

4. Устройство по п.3, отличающееся тем, что блок дифференцирования выполнен в виде мультиплексора, реверсивного счетчика и дифференцирующей цепи, вход мультиплексора является информационным входом блока дифференцирования, а первый и второй выходы мультиплексора подключены соответственно к суммирующему и вычитающему входам реверсивного счетчика, выход которого является выходом блока дифференцирования, управляющий вход мультиплексора соединен с входом дифференцирующей цепи и является синхронизирующим входом блока дифференцирования, выход дифференцирующей цепи соединен с входом сброса реверсивного счетчика, а вспомогательные входы мультиплексора и реверсивного счетчика объединены и являются вспомогательным входом блока дифференцирования.

5. Устройство по п.1, отличающееся тем, что блок памяти содержит последовательно соединенные инвертор, первый элемент И, счетчик, RS-триггер и второй элемент И, третий элемент И, регистр на D-триггерах и дифференцирующую цепь, вход инвертора объединен с первым входом третьего элемента И и является первым управляющим входом блока памяти, второй управляющий вход которого подключен к второму входу второго элемента И, выход которого является управляющим выходом блока памяти, второй вход третьего элемента И подключен к второму входу первого элемента И и к выходу дифференцирующей цепи, вход которой является синхронизирующим входом блока памяти, выход третьего элемента И подключен к входу установки в ноль счетчика, второму входу RS-триггера и к входу С регистра на D-триггерах, D-вход которого является информационным входом, а Q-выход - информационным выходом блока памяти, вспомогательные входы дифференцирующей цепи, элементов И, инвертора, счетчика, RS-триггера и регистра на D-триггерах объединены и являются вспомогательным входом блока памяти.

6. Устройство по п.1, отличающееся тем, что блок питания выполнен в виде батареи аккумуляторов, выход которой соединен с входом программируемого стабилизатора напряжения питания, с первым входом компаратора с гистерезисом и с входом импульсного стабилизатора напряжения, второй вход компа-

ратора с гистерезисом подключен к выходу блока хранения информации о допустимом уровне питающего напряжения, выход компаратора с гистерезисом соединен с управляющим входом программируемого стабилизатора напряжения, выход которого является первым выходом блока питания, выход батареи аккумуляторов является вторым выходом блока питания, третьим выходом которого является выход импульсного стабилизатора напряжения.

Источники информации, принятые во внимание при экспертизе

1. US, A, 3422429

## Р Е Ф Е Р А Т

### УСТРОЙСТВО ДЛЯ ДИСТАНЦИОННОГО ИЗМЕРЕНИЯ СКОРОСТИ ДВИЖУЩИХСЯ ОБЪЕКТОВ

Изобретение относится к радиотехнике, может быть использовано в приборах для измерения параметров движения подвижных объектов, например, скорости движения транспортных средств, основанных на радиоволновом методе контроля с использованием эффекта Доплера и позволяет повысить достоверность измерения в условиях воздействия мешающих факторов.

Устройство для дистанционного измерения скорости движущихся объектов содержит последовательно соединенные приемопередающую антенну 1, сверхвысокочастотный (СВЧ) циркулятор 2, смеситель 3, усилитель 4, СВЧ-генератор 11, счетчик 7 импульсов, генератор 12 мерного интервала, дешифратор 9, индикатор 10 и блок 13 питания, при этом в него введены последовательно соединенные блок 5 аналоговой обработки и блок 6 цифровой обработки, блок 8 памяти, а также введен ряд новых связей.

Фиг.1

## PŘEDMĚT VYNÁLEZU

1. Zařízení pro dálkové měření rychlosti pohybujících se objektů, obsahující posloupně spojené přijímací a vysílací anténu, mikrovlnný (UHF) cirkulátor, směšovač a zesilovač, mikrovlnný generátor, jehož výstup je spojen s druhým vstupem směšovače a druhým ramenem mikrovlnného (UHF) cirkulátoru, čítač impulsů, generátor etalonového intervalu, jehož první výstup je připojen ke vstupu nulování čítače impulsů, dekodér, indikátor, jehož vstup je spojen s výstupem dekodéru, a napájecí blok, jehož první výstup je připojen ke vstupu mikrovlnného (UHF) generátoru, druhý výstup - k pomocnému vstupu zesilovače, třetí výstup - k pomocným vstupům čítače impulsů a dekodéru, a ke druhému výstupu generátoru etalonového intervalu, v y z n a č u j í c í se tím, že za účelem zvýšení spolehlivosti měření v podmínkách působení rušivých faktorů, jsou do zařízení zavedeny posloupně spojené blok analogového zpracování a blok číslicového zpracování, zapojené mezi výstupem zesilovače a informačním vstupem čítače impulsů, a paměť, jejíž informační vstup je spojen s výstupem čítače impulsů, a informační výstup a řídicí výstup paměti jsou spojeny odpovídajícím způsobem s informačním vstupem a vstupem povolení indikace dekodéru, první a druhý řídicí výstupy bloku číslicového zpracování jsou odpovídajícím způsobem spojeny s prvním a druhým řídicími vstupy paměti, doplňkový vstup bloku číslicového zpracování je spojen s výstupem čítače impulsů, synchronizující vstupy bloku číslicového zpracování a paměti jsou sdruženy a připojeny k prvnímu výstupu generátoru etalonového intervalu, první pomocný vstup bloku analogového zpracování je spojen s druhým výstupem napájecího bloku, jehož třetí výstup je připojen ke druhému pomocnému vstupu bloku analogového zpracování a k pomocným vstupům bloku číslicového zpracování a paměti.

2. Zařízení podle bodu 1, v y z n a č u j í c í se tím, že blok analogového zpracování obsahuje zesilovač s automatickou

regulací zesílení a připojené k jeho výstupu identických kanálů detekce, (kde  $\geq 2$ ), z nichž každý se skládá z posloupně spojených pásmového filtru, bloku prahové detekce a součinnového členu, a také tvarovače impulsů, jehož vstup je připojen k výstupu pásmového filtru, a výstup je spojen se druhým vstupem součinnového členu, výstupy součinnových členů každého kanálu detekce jsou výstupy bloku analogového zpracování, pomocné vstupy pásmových filtrů, bloku prahové detekce a tvarovačů impulsů každého kanálu detekce jsou sdruženy s pomocným vstupem zesilovače s automatickou regulací zesílení a jsou prvním pomocným vstupem bloku analogového zpracování, a pomocné vstupy součinnových členů každého kanálu detekce jsou spolu spojeny a jsou druhým pomocným vstupem bloku analogového zpracování.

3. Zařízení podle bodu 1, v y z n a č u j í c í se tím, že blok číslicového zpracování obsahuje posloupně spojené blok priority, blok derivování, tříúrovňový číslicový koincidenční blok a registr ukládání výsledku analýzy hodnoty zrychlení a zpomalení rychlosti, matici uložení kódu maximálně možného zrychlení rychlosti a matici uložení kódu maximálně možného zpomalení rychlosti, jejichž výstupy jsou připojeny ke vstupům tříúrovňového číslicového koincidenčního bloku, součinnový člen, jehož jeden ze vstupů je spojen s výstupem bloku priority, a druhý vstup je připojen ke druhému vstupu bloku derivování, posloupně spojené maticí ukládání kódu minimální možné rychlosti, číslicový koincidenční blok a registr uložení výsledku analýzy hodnoty rychlosti podle minima, informační vstupy bloku priority a výstup součinnového členu jsou odpovídajícím způsobem informačními vstupy a výstupem bloku číslicového zpracování, výstupy registru uložení výsledku analýzy hodnoty zrychlení a zpomalení rychlosti a registru uložení výsledku analýzy, hodnoty rychlosti podle minima jsou odpovídajícím způsobem prvním řídicím výstupem a druhým řídicím výstupem bloku číslicového zpracování, druhý vstup číslicového koincidenčního bloku je doplňkovým vstupem bloku číslicového zpracování, druhé vstupy součinnového členu

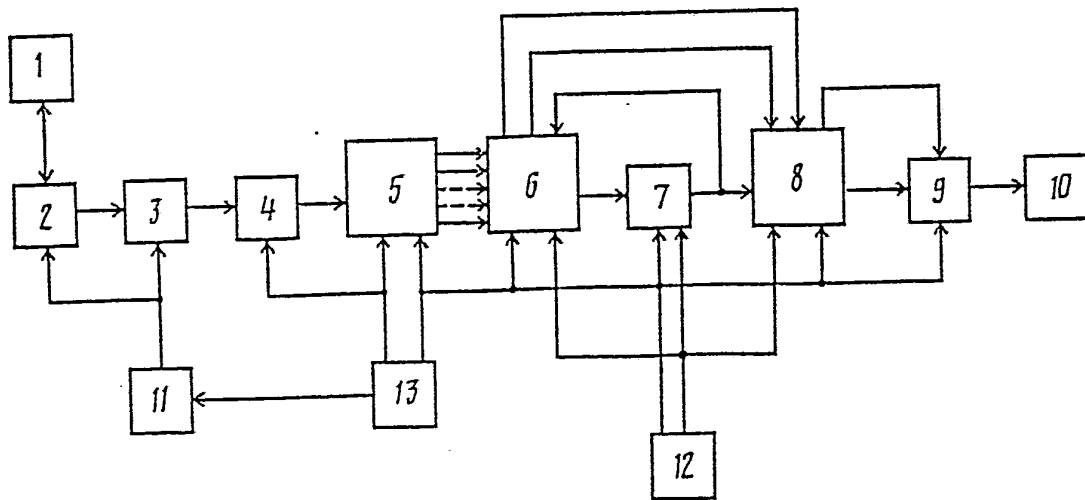
a bloku derivování jsou sdruženy a jsou synchronizačním vstupem bloku číslicového zpracování, jehož pomocným vstupem jsou sdružené mezi sebou pomocné vstupy bloku priority, součinného členu, bloku derivování, matic uložení kódu maximálně možného zrychlení a maximálně možného zpomalení rychlosti, tříúrovňového číslicového koincidenčního bloku, registru uložení výsledku analýzy hodnoty zrychlení a zpomalení rychlosti, registru uložení výsledku analýzy hodnoty rychlosti podle minima, číslicového koincidenčního bloku a matice uložení kódu minimálně možné rychlosti.

4. Zařízení podle bodu 3, v y z n a č u j í c í se tím, že blok derivování je proveden ve formě multiplexoru, reverzibilního čítače a derivačního obvodu, vstup multiplexoru je informačním vstupem bloku derivování, a první výstup a druhý výstup multiplexoru jsou připojeny odpovídajícím způsobem k sčítacímu vstupu a odečítacímu vstupu reverzibilního čítače, jehož výstup je výstupem bloku derivování, řídicí vstup multiplexoru je spojen se vstupem derivačního obvodu a je synchronizačním vstupem bloku derivování, výstup derivačního obvodu je spojen se vstupem nulování reverzibilního čítače, a pomocné vstupy multiplexoru a reverzibilního čítače jsou sdruženy a jsou pomocným vstupem bloku derivování.

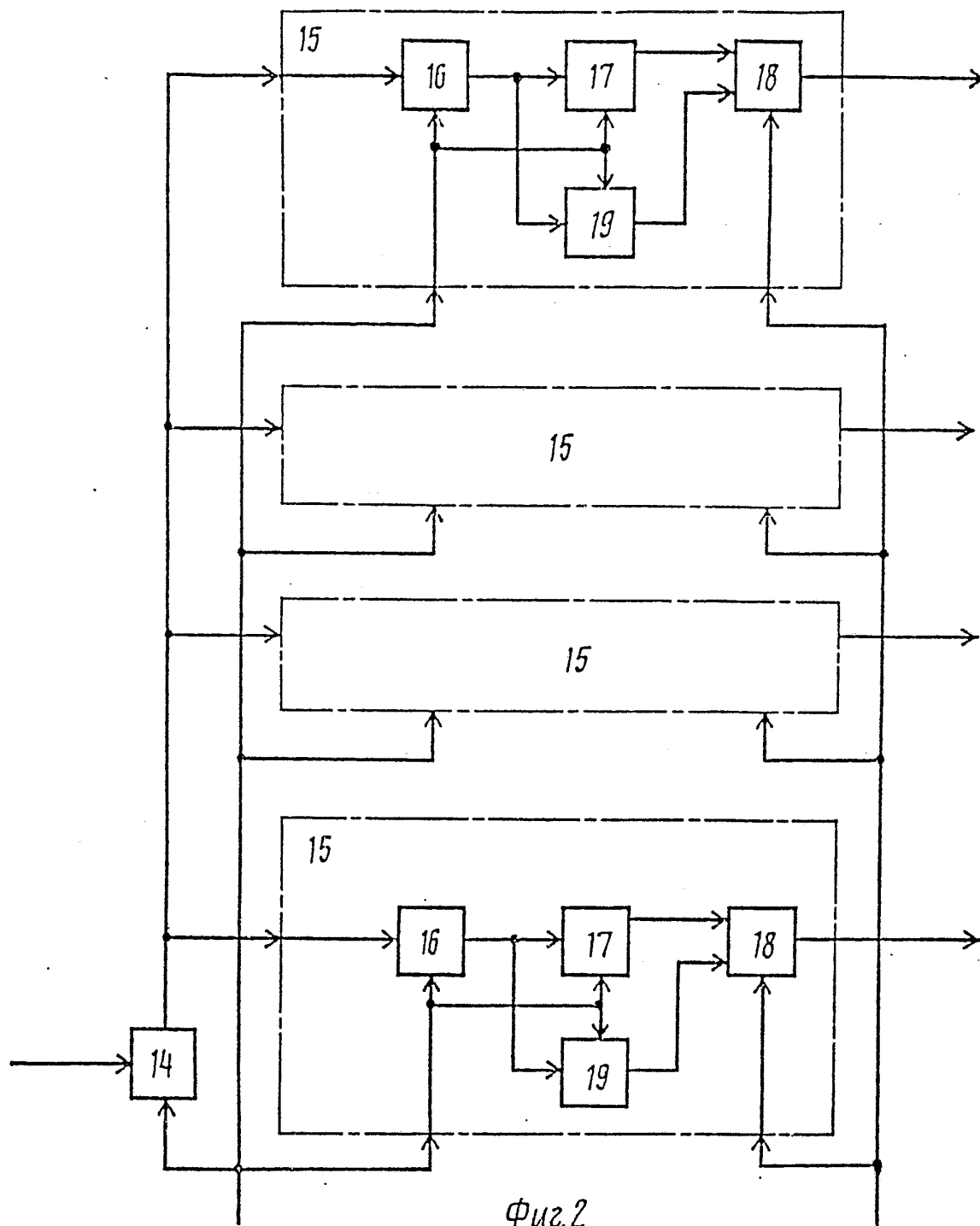
5. Zařízení podle bodu 1, v y z n a č u j í c í se tím, že paměť obsahuje posloupně spojené invertor, první součinný člen, čítač, RS - klopný obvod a druhý součinný člen, třetí součinný člen, registr na D-klopných obvodech a derivační obvod, vstup invertoru je sdružen s prvním vstupem třetího součinného členu a je prvním řídicím vstupem paměti, jejíž druhý řídicí vstup je připojen ke druhému vstupu druhého součinného členu, jehož výstup je řídicím výstupem paměti, druhý vstup třetího součinného členu je připojen ke druhému vstupu prvního součinného členu a k výstupu derivačního obvodu, jehož vstup je synchronizačním vstupem paměti, výstup třetího součinného členu je

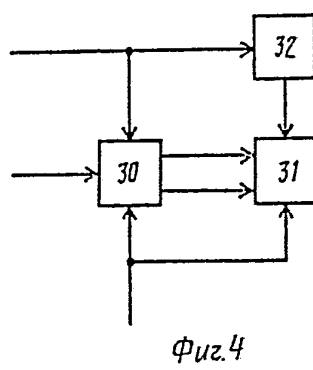
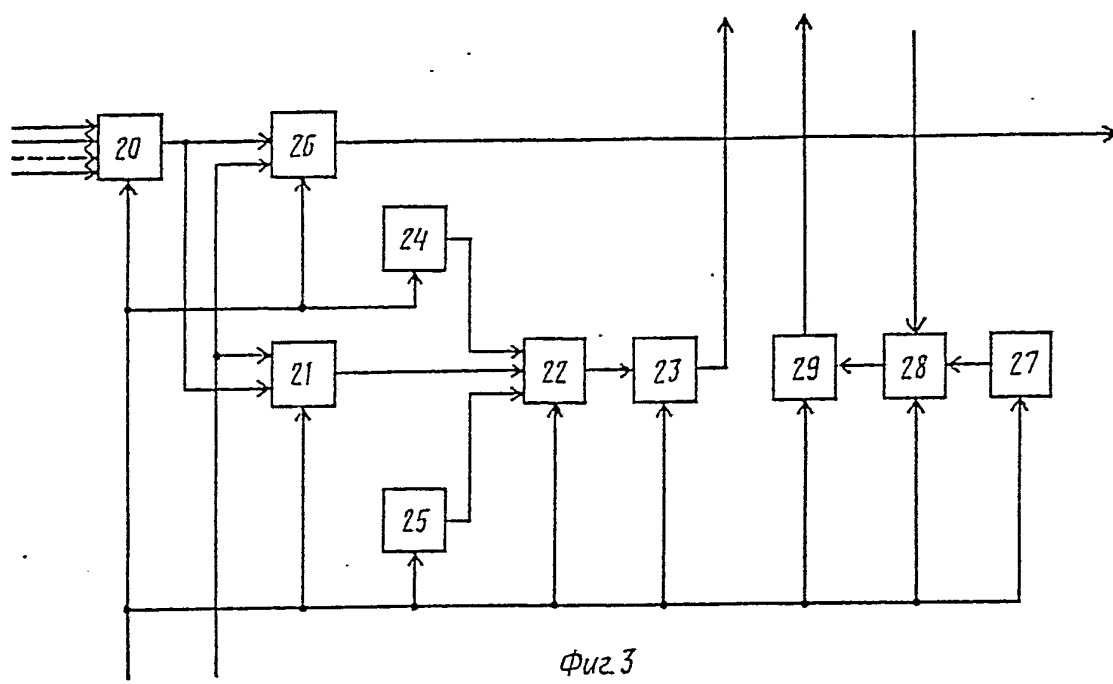
připojen ke vstupu nastavení čítače na nulu, druhému vstupu RS-klopného obvodu a ke vstupu C registru na D-klopných obvodech, jehož D-vstup je informačním vstupem, a Q-výstup je informačním výstupem paměti, pomocné vstupy derivačního obvodu, součinných členů, invertoru, čítače, RS-klopného obvodu a registru na D-klopných obvodech jsou sdruženy a jsou pomocným vstupem paměti.

6. Zařízení podle bodu 1, v y z n a č u j í c í se tím, že napájecí blok je proveden ve formě baterie akumulátorů, jejíž výstup je spojen se vstupem programovaného stabilizátoru napájecího napětí, s prvním vstupem komparátoru a hysterezí a se vstupem impulsního stabilizátoru napětí, druhý vstup komparátoru s hysterezí je připojen k výstupu bloku uložení informace o dovolené úrovni napájecího napětí, výstup komparátoru s hysterezí je spojen s řídicím vstupem programovaného stabilizátoru napětí, jehož výstup je prvním výstupem napájecího bloku, výstup baterie akumulátorů je druhým výstupem napájecího bloku, jehož třetím výstupem je výstup impulsního stabilizátoru napětí.



Фиг.1





272285

