



**ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ**

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(21)(22) Заявка: 2011142852/08, 22.03.2010

(24) Дата начала отсчета срока действия патента:
22.03.2010

Приоритет(ы):

(30) Конвенционный приоритет:
27.03.2009 **СН** 484/09

(43) Дата публикации заявки: 10.05.2013 Бюл. № 13

(45) Опубликовано: 10.02.2015 Бюл. № 4

(56) Список документов, цитированных в отчете о
поиске: **RU 2139620 C1**, 10.10.1999, (см. прод.)

(85) Дата начала рассмотрения заявки РСТ на
национальной фазе: 27.10.2011

(86) Заявка РСТ:
СН 2010/000078 (22.03.2010)

(87) Публикация заявки РСТ:
WO 2010/108292 (30.09.2010)

Адрес для переписки:
191002, Санкт-Петербург, а/я 5, ООО "Ляпунов
и партнеры"

(72) Автор(ы):

**БИЛА Йюрген (СН),
КОЛАР Иоганн В. (СН),
АГТЕЛЕР Даниель (СН)**

(73) Патентообладатель(и):

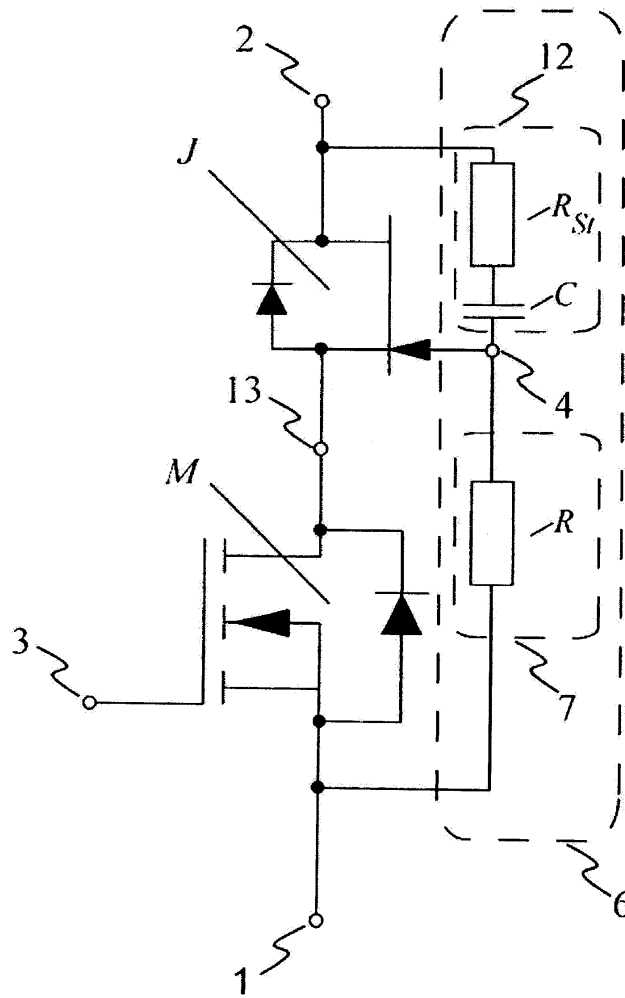
ЭТХ ЦЮРИХ (СН)

(54) ПЕРЕКЛЮЧАЮЩЕЕ УСТРОЙСТВО С КАСКОДНОЙ СХЕМОЙ

(57) Реферат:

Изобретение относится к области электронной схемотехники, в частности к переключающему устройству. Достижимый технический результат - ограничение скорости изменения напряжения на переключателях или задание определенного уровня этого напряжения. Переключающее устройство для переключения тока между первым выводом (1) и вторым выводом (2) содержит каскодную схему с последовательным включением первого полупроводникового переключателя (М) и второго полупроводникового переключателя (J), оба полупроводниковых переключателя (М, J) соединены друг с другом через общую точку (13), при этом управление первым

полупроводниковым переключателем (М) производится посредством первого управляющего входа в соответствии с напряжением между первым управляющим входом и первым выводом (1), а управление вторым полупроводниковым переключателем (J) производится посредством второго управляющего входа (4) в соответствии с напряжением между вторым управляющим входом (4) и общей точкой (13), а между вторым выводом (2) и по меньшей мере одним из управляющих входов подключена управляющая схема, оснащенная емкостью (С), выполненной с возможностью предварительной установки ее величины. 12 з.п. ф-лы. 7 ил.



ФИГ. 3

(56) (продолжение):

WO 200249215 A1, 20.06.2002, RU 2020740 C1, 30.09.1944, WO 2002056472 A1, 18.07.2002



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY

(12) **ABSTRACT OF INVENTION**(21)(22) Application: **2011142852/08, 22.03.2010**(24) Effective date for property rights:
22.03.2010

Priority:

(30) Convention priority:
27.03.2009 CH 484/09(43) Application published: **10.05.2013** Bull. № 13(45) Date of publication: **10.02.2015** Bull. № 4(85) Commencement of national phase: **27.10.2011**(86) PCT application:
CH 2010/000078 (22.03.2010)(87) PCT publication:
WO 2010/108292 (30.09.2010)

Mail address:

**191002, Sankt-Peterburg, a/ja 5, OOO "Ljapunov i
partnery"**

(72) Inventor(s):

**BILA Jjurgen (CH),
KOLAR Iogann V. (CH),
AGGELER Daniel' (CH)**

(73) Proprietor(s):

EhTKh TsJuRIKh (CH)(54) **SWITCHING DEVICE WITH CASCODE CIRCUIT**

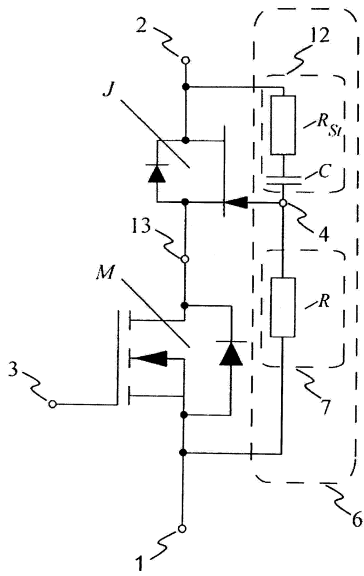
(57) Abstract:

FIELD: physics.

SUBSTANCE: invention relates to electronic circuitry, particularly a switching device. A switching device for switching current between a first lead (1) and a second lead (2) comprises a cascade circuit with series-connection of a first semiconductor switch (M) and a second semiconductor switch (J), both semiconductor switches (M, J) being connected to each other through a common point (13), wherein the first semiconductor switch (M) is controlled through a first control input according to the voltage between the first control input and the first lead (1), and the second semiconductor switch (J) is controlled through a second control input (4) according to voltage between the second control input (4) and the common point (13), and a control circuit is connected between the second lead (2) and at least one of the control inputs, said control circuit being provided with a capacitor (C) whose value can be preset.

EFFECT: limiting the rate of change of voltage

across switches or a defined level of said voltage.
13 cl, 7 dwg



ФИГ. 3

Изобретение относится к области электронной схемотехники, в частности к переключающему устройству с каскодной схемой по ограничительной части п.1 формулы изобретения.

УРОВЕНЬ ТЕХНИКИ

5 Электронные устройства для быстрого переключения электрических токов при высоких рабочих напряжениях, в частности при незначительных потерях на диэлектрическую проводимость, реализованы в соответствии с патентными документами DE 19610135 C1 или US 6157049. В этом случае электронное устройство основано на специальном соединении полевого МОП-транзистора (МОП-транзистора) М и полевого
10 транзистора с управляющим р-п-переходом (ПТУП) J, которое показано на Фиг.1, управление обоими переключателями, расположенными между первым выводом 1 и вторым выводом 2, производится через вывод затвора 3 МОП-транзистора М.

Описание уровня техники, а затем и описание изобретения, приведены ниже на примере полумостовой схемы с индуктивной нагрузкой, как показано на Фиг.2.
15 Полумостовая схема с силовыми электронными переключателями М, J, М₁, J₁ и индуктивной нагрузкой L, подключенной между третьим выводом 5 и вторым выводом 2, имеет типовое устройство, встречающееся во многих силовых электронных системах. Нижняя каскодная схема между первым выводом 1 и вторым выводом 2 образована нижним МОП-транзистором М и нижним ПТУП J. Верхняя каскодная схема между
20 вторым выводом 2 и третьим выводом 5 образована верхним МОП-транзистором М₁ и ПТУП J₁. При этом третий вывод 5 расположен, например, в точке с напряжением промежуточной цепи, первый вывод 1 - в противоположной точке с напряжением промежуточной цепи или в нулевой точке многофазной системы. В этом случае вместо
25 верхней каскодной схемы возможно применение диода с катодной связью на третьем выводе 5.

Если каскодная схема включена, то есть проводит ток, то независимый от нагрузки, подводимый к катушке индуктивности L ток течет от второго вывода 2 к первому выводу 1. При выключении нижнего МОП-транзистора М к последовательно
30 включенному нижнему ПТУП J приложено отрицательное напряжение отсечки, запирающее нижний ПТУП J. При этом происходит переключение тока с нижней каскодной схемы на верхнюю каскодную схему. После этого ток течет через катушку индуктивности L и от второго вывода 2 через внутренние диоды верхнего МОП-транзистора М₁ и верхнего ПТУП J₁ к третьему выводу 5. На чертежах внутренние
35 диоды включены встречно-параллельно соответствующему переключателю. Таким образом, они действуют как встречно включенные гасящие диоды.

Из-за паразитных емкостей переключателей, возникающих вследствие конструкции этих переключателей, время переноса заряда или время создания для переключателя запирающего напряжения зависит от тока. При большем токе через катушку
40 индуктивности L быстрее происходит переключение, что приводит к более быстрому образованию запирающего напряжения на соответствующем переключателе. Это ведет к возникновению очень больших значений изменения напряжения (du/dt), которые сильно влияют на характеристику электромагнитной совместимости (ЭМС).

Очень большое значение du/dt при включении специального соединения МОП-транзистора и ПТУП, возникающее, в частности, когда нижней каскодной схемой
45 произведено переключение тока верхних гасящих диодов, не зависит от рабочего тока. Однако не исключена вероятность сильного влияния получающихся при включении очень крутых фронтов импульсов напряжения на ЭМС.

Поэтому в различных случаях применения необходимо управлять скоростью переключения как при включении, так и при выключении и, следовательно, обеспечивать способ управления фронтами импульсов напряжения независимо от рабочего тока, с целью снижения или устранения наведенных помех. Поэтому в известных способах для

5 отдельных дискретных транзисторов, помимо других изменений, внесены изменения в схему управления затвором, в результате чего обеспечено достаточно эффективное управление переключением - как при включении, так и при выключении транзисторов.

Другой известный пример использования отдельного МОП-транзистора для оказания воздействия на управляемость du/dt состоит в том, что за счет увеличения

10 соответствующей емкости затвор - сток, обеспечено продление эффекта Миллера, ограничивающего ток затвора. Благодаря дополнительной емкости затвор - сток увеличены отрицательная обратная связь от стока к затвору и, в частности, продолжительность включения и выключения. Соответственно, этот случай характеризуется уменьшением значений du/dt .

15 Однако в специальных соединениях МОП-транзистора М и ПТУП J известные способы, в частности, изменение схемы управления затвором, неприменимы, так как они приводят лишь к изменению характеристики МОП-транзистора, а не характеристики ПТУП, на который подано высокое рабочее напряжение.

КРАТКОЕ ИЗЛОЖЕНИЕ СУЩНОСТИ ИЗОБРЕТЕНИЯ

20 В связи с вышеизложенным, цель изобретения заключается в обеспечении такого переключающего устройства и такого способа управления характеристикой du/dt вышеназванного типа, которые предусматривают устранение вышеназванных недостатков. В частности, цель изобретения заключается в ограничении скорости изменения напряжения на переключателях или в задании определенного уровня этого

25 напряжения, не оказывающего негативное влияние на другие важные свойства переключающего устройства.

Эта задача решена благодаря переключающему устройству с последовательным включением МОП-транзистора и ПТУП с признаками по п.1 формулы изобретения.

Итак, переключающее устройство для переключения тока между первым выводом

30 и вторым выводом содержит каскодную схему с последовательным включением первого полупроводникового переключателя и второго полупроводникового переключателя, причем оба полупроводниковых переключателя соединены друг с другом через общую точку, и

- управление первым полупроводниковым переключателем производится при помощи

35 первого управляющего входа в соответствии с напряжением между первым управляющим входом и первым выводом, и

- управление вторым полупроводниковым переключателем производится при помощи второго управляющего входа в соответствии с напряжением между вторым управляющим входом и общей точкой.

40 При этом между вторым выводом и по меньшей мере одним из управляющих входов включена управляющая схема, оснащенная емкостью, выполненной с возможностью предварительной установки ее величины.

Благодаря этой емкости, включенной параллельно внутренней емкости переключателя сток - затвор, увеличено значение емкости сток - затвор, при этом предпочтительно с

45 помощью демпфирующего сопротивления производится гашение возникающих колебаний с одновременным ограничением зарядного/разрядного тока для емкости. Таким образом, в общем, управляющий выключатель предпочтительно представляет собой RC-звено.

Чем большее значение выбрано для емкости, тем сильнее отрицательная обратная связь на управляющем входе и тем сильнее эффект Миллера, приводящий к уменьшению скорости включения или выключения и, таким образом, уменьшению крутизны характеристики изменений напряжения до незначительных значений.

5 В предпочтительном варианте осуществления изобретения первый полупроводниковый переключатель представляет собой полевой транзистор с изолированным затвором (ПТИЗ), в частности МОП-транзистор, второй полупроводниковый переключатель представляет собой ПТУП. С целью упрощения ниже речь будет идти только либо о МОП-транзисторе, либо соответственно
10 о ПТУП, причем сказанное, в общем, относится и к первому и ко второму полупроводниковым переключателям, взаимодействующим в каскодной схеме. В данной заявке под понятием «МОП-транзистор» также имеются ввиду полупроводниковые элементы, подпадающие под общее обозначение МДП-транзистор, то есть «полевой транзистор со структурой металл - диэлектрик - полупроводник», или элементы,
15 включенные в расширенное понятие ПТИЗ.

В еще одном предпочтительном варианте осуществления изобретения между вторым управляющим входом и первым выводом включена резистивная схема. Эта схема предназначена для замедления процесса заряда внутренней емкости между управляющим входом и выводом второго полупроводникового переключателя, соединенным со
20 вторым выводом.

Резистивная схема, например отдельный добавочный резистор, представляет собой сопротивление для ПТУП во включенном состоянии. В частности вместе с емкостью затвор - исток ПТУП это сопротивление образует дополнительное RC-звено, и с его помощью замедляет процесс заряда или разряда емкости затвор - исток ПТУП до
25 напряжения отсечки или, соответственно, до напряжения включения 0 вольт.

Кроме того, ток заряда или разряда емкости управляющей схемы ограничен благодаря добавочному резистору, причем также следует учитывать демпфирующее сопротивление. Вследствие тока заряда или разряда емкости на добавочном резисторе в течение короткого времени действует напряжение, повышающее, или, соответственно,
30 понижающее потенциал четвертого вывода или второго управляющего входа на выводе затвора ПТУП и, следовательно, оказывающее противодействие выключению или, соответственно, включению ПТУП.

В еще одном варианте осуществления изобретения перед выводом затвора ПТУП, то есть между выводом затвора и четвертым выводом, включен последовательно
35 дополнительный ограничительный резистор, чтобы, таким образом, обеспечить оптимальное управление ПТУП и, в частности, индивидуальное задание скорости переключения.

В другом предпочтительном варианте изобретения предусмотрено независимое друг от друга задание характеристик переключения при включении и выключении с
40 обеспечением разных или синхронизированных значений du/dt посредством включения дополнительной цепи между четвертым и первым выводом. Для этой цепи, содержащей диоды и различные демпфирующие резисторы, предусмотрена возможность расчета и оптимизации отдельно для включения или выключения ПТУП.

В частности, управляющая схема из RC-звена между четвертым и вторым выводом представляет собой либо параллельное включение либо параллельное включение с
45 адаптируемыми демпфирующими резисторами для включения или выключения, или параллельное включение с возможностью индивидуальной адаптации как демпфирующих резисторов, так и емкостей в соответствии с характеристиками

включения или выключения.

В еще одном предпочтительном варианте осуществления изобретения между третьим выводом или первым управляющим входом и вторым выводом установлена емкость. В этом случае первый управляющий вход тождественен выводу затвора МОП-транзистора. В результате, отрицательная обратная связь второго вывода воздействует на вывод затвора МОП-транзистора и, из-за необходимости в дополнительных носителях заряда, не обеспеченных схемой управления затвором, происходит усиление эффекта Миллера с удлинением горизонтального участка характеристики или «плато Миллера» и снижение, таким образом, скорости переключения как при включении, так и при выключении.

В частности, предусмотрено также включение емкости между вторым и третьим выводом перед неинвертирующей усилительной схемой, и в этом случае усилительная схема соединена с третьим выводом.

Остальные предпочтительные варианты осуществления изобретения следуют из зависимых пунктов формулы изобретения.

КРАТКОЕ ОПИСАНИЕ ЧЕРТЕЖЕЙ

Далее предмет изобретения подробно пояснен на основе примеров предпочтительных исполнений изобретения, которые представлены в следующих условных изображениях на приложенных чертежах.

Фиг.1. Схема последовательного включения МОП-транзистора и полевого транзистора с р-п-переходом в соответствии с известным уровнем техники;

Фиг.2. Пример использования показанной на Фиг.1 схемы в соответствии с известным уровнем техники;

Фиг.3. Первый вариант осуществления изобретения;

Фиг.4. Второй вариант осуществления изобретения;

Фиг.5. Третий вариант осуществления изобретения с разными вариантами управляющей схемы;

Фиг.6. Четвертый вариант осуществления изобретения;

Фиг.7. Пятый вариант осуществления изобретения.

В основном, одинаковые детали на чертежах указаны одними и теми же ссылочными обозначениями.

ПУТИ ОСУЩЕСТВЛЕНИЯ ИЗОБРЕТЕНИЯ

На Фиг.3 показан первый вариант осуществления изобретения: отдельное переключающее устройство, например, часть более широкого переключающего устройства, в частности, инвертора, содержит каскодную схему, содержащую первый и второй полупроводниковый переключатель. В этом и в следующих примерах речь идет о переключателях на основе ПТУП и МОП-транзистора, а на чертежах показаны полупроводниковые элементы с каналом n-типа. Однако это не исключает вариантов осуществления изобретения аналогичным образом на элементах с каналом р-типа и обратной полярностью, а также с биполярными транзисторами.

Предусмотрена возможность увеличения числа переключающих устройств, показанных на Фиг.3 и Фиг 4-7, до требуемого количества, с использованием их в одном или нескольких плечах моста в соответствии с конфигурацией, изображенной на Фиг.2.

Итак, с одной стороны, переключающее устройство согласно изобретению имеет два полупроводниковых переключателя, которые в показанных вариантах осуществления изобретения представляют собой ПТУП J и МОП-транзистор M (или ПТИЗ), включенные по каскодной схеме. В частности, МОП-транзистор M в качестве первого полупроводникового переключателя включен между первым выводом 1 и

общим выводом 13, а ПТУП J в качестве второго полупроводникового переключателя включен между общим выводом 13 и вторым выводом 2. Управление МОП-транзистором производится через вывод 3 его затвора, используемый в качестве первого управляющего входа 3. Управление ПТУП J производится через вывод его затвора. В каскодной схеме, соответствующей существующему уровню техники, вывод затвора ПТУП J соединен непосредственно с первым выводом, и управление ПТУП J производится в соответствии с напряжением затвор - исток.

В одном из вариантов осуществления изобретения между вторым управляющим входом 4 и вторым выводом 2 включена управляющая схема 12, содержащая емкость C, выполненную с возможностью предварительной установки ее величины. Второй управляющий вход 4 соединен либо непосредственно с выводом затвора ПТУП J, то есть, с точки зрения электроники, с выводом затвора, как показано на Фиг.3, либо, через ограничительный резистор R_g , выполненный с возможностью предварительной установки его величины, с ПТУП J, как показано на Фиг.4.

Управляющая схема 12 в первом варианте согласно Фиг.3 и 4 содержит последовательно включенные емкость C и демпфирующий резистор R_{St} . Дополнительно к управляющей схеме между вторым управляющим входом 4 и первым выводом 1 предусмотрено включение резистивной схемы 7. Из объединения резистивной схемы 7 и управляющей схемы 12 образована схема 6 для второго управляющего выхода 4. Схема 6 обеспечивает управляемое воздействие на значения времени переключения каскодной схемы. Это происходит следующим образом.

- Емкость C служит для увеличения емкости Миллера для ПТУП J и, соответственно, всей каскодной схемы.

- Демпфирующий резистор R_{St} обеспечивает предотвращение колебаний, возникающих за счет емкости C.

- Резистивная схема 7, как вариант, содержащая добавочный резистор R, обеспечивает замедление процесса заряда внутренней емкости между затвором и стоком ПТУП J.

- Последовательный резистор R_g , имеющийся в некоторых вариантах исполнения, вызывает замедление реакции запираения или включения ПТУП J, кроме того, вместе с добавочным резистором R он служит для увеличения времени заряда и, соответственно, разряда внутренней емкости между затвором и истоком ПТУП J.

Вследствие сравнительно небольшого запирающего напряжения на первом полупроводниковом переключателе влияние на время переключения каскодной схемы последовательно включенного резистора R_g по сравнению с влиянием добавочного резистора R относительно невелико. Несмотря на это предпочтительно осуществлять целенаправленный выбор последовательного резистора R_g для регулировки времени переключения. Однако, в целях ограничения тепловой нагрузки между истоком и затвором ПТУП в лавинном режиме паразитного диода между истоком и затвором, следует соблюдать осторожность, во избежание слишком большого значения общего сопротивления в результате последовательного включения добавочного резистора R и резистора R_g . Поэтому, независимо от скорости переключения и рабочего напряжения, значение последовательного сопротивления R_g по сравнению с добавочным резистором R необходимо выбирать сравнительно небольшое, лежащее в диапазоне низких значений сопротивлений.

В частности, на скорость переключения оказывают воздействие при помощи емкости C управляющей схемы или добавочного резистора R. Сочетание обоих параметров следует выбирать, в частности, с учетом геометрических ограничительных условий и

вышеописанного ограничения допустимого значения добавочного резистора R с точки зрения тепловыделения. Остальные параметры являются вторичными, их выбор определен токоограничительными условиями или разрядом емкостей.

Ниже приведен пример выбора управляющих схем и резистивной схемы для обеспечения требуемой скорости переключения каскодной схемы согласно Фиг.3. При напряжении промежуточной цепи 400 В и коммутационном токе 4 А влияние на отношение du/dt осуществлено следующим образом. В случае параметров $C=100$ пФ и $R_{St}=100$ Ом для управляющей схемы 12 и сопротивления $R=47$ Ом для резистивной схемы 7 скорость изменений напряжения du/dt составляет 3,8 кВ/мкс вместо 32 кВ/мкс без этой схемы.

На Фиг.5 показан третий вариант осуществления изобретения с различными вариантами управляющей схемы 8, 9, 10, 12 и еще одним вариантом резистивной схемы 7. Показанный на чертеже вариант резистивной схемы 7 содержит диоды выбора: Don , $Doff$, обеспечивающие возможность выбора дополнительных резисторов R_{on} , R_{off} с разным значением сопротивления в соответствии с направлением тока через резистивную схему 7. Благодаря этому один добавочный резистор R_{on} задействован при включении, а другой добавочный резистор R_{off} - при выключении. Другими вариантами 8, 9, 10 управляющей схемы являются:

- второй вариант 8 с параллельным включением емкости C и демпфирующего резистора R_{St} ;
- третий вариант 9 с емкостью C , включенной последовательно с двумя параллельными демпфирующими резисторами R_{St} , с возможностью выбора каждого из них в соответствии с направлением тока при помощи встречно включенных диодов D , и предпочтительно имеющими разные значения сопротивления;
- четвертый вариант 10 с двумя параллельными ветвями, с возможностью выбора каждой из них в соответствии с направлением тока посредством встречно включенных диодов D , причем каждая из этих ветвей содержит демпфирующий резистор R_{St} , включенный последовательно с параллельным включением емкости C и еще одного демпфирующего резистора R_{St}' . При этом варианте, как и в третьем варианте, предусмотрена возможность раздельного задания времени переключения и крутизны изменения напряжения для процесса включения и выключения, с возможностью раздельного выбора емкости C для включения и выключения. Дополнительные демпфирующие резисторы R_{St}' также предназначены для разряда емкостей C , так как в этой схеме разряд через диоды D возможен не в каждом случае.

На Фиг.6 показан четвертый вариант осуществления изобретения, в котором управляющая схема 11 включена между вторым выводом 2 и первым управляющим входом 3 первого полупроводникового переключателя, то есть МОП-транзистора M или ПТИЗ, причем первый управляющий вход 3 тождественен выводу затвора МОП-транзистора.

В этом варианте изобретения выходное сопротивление схемы, выдающей управляющий сигнал на управляющем входе 3, вместе с управляющей схемой 11 и емкостью затвор - исток МОП-транзистора в каждом случае образует RC-звено. Оба этих возникающих RC-звена обеспечивают управляемое воздействие на значения времени переключения каскодной схемы. Это происходит следующим образом.

- За счет выходного сопротивления происходит увеличение постоянных времени обоих RC-звеньев.
- RC-звено вместе с паразитной емкостью МОП-транзистора оказывает воздействие

на характеристику МОП-транзистора при включении или выключении, причем паразитная емкость обусловлена конструкцией транзистора. Чем больше выходное сопротивление, тем больше постоянная времени заряда или разряда емкости по закону $\tau=RC$. В специальной каскодной схеме последовательный резистор большего сопротивления вызывает большую задержку до момента полного запуска процесса переключения.

- RC-звено вместе с управляющей схемой 11 и последовательным резистором оказывает воздействие на скорость переключения каскодной схемы после начала процесса переключения. Предусмотрена возможность оптимизации RC-звена в соответствии с использованием переключающего устройства и для обеспечения требуемой скорости переключения. Благодаря выходному сопротивлению ограничен ток, который требуется из-за отрицательной обратной связи через емкость Миллера.

На Фиг.7 показан пятый вариант осуществления изобретения, в котором управляющая схема 11 включена между вторым выводом 2 и первым управляющим входом 3' нижнего полупроводникового переключателя, то есть МОП-транзистора М или ПТИЗ, причем в этом случае для управления выводом затвора МОП-транзистора М первый управляющий вход 3' соединен с неинвертирующим входом усилителя-формирователя V.

В вариантах осуществления изобретения согласно Фиг.6 и 7 вследствие обратной связи на первом управляющем входе также возникает эффект Миллера, а вместе с тем и требуемая задержка, с возможностью задания ее значения, процессов переключения каскодной схемы. В показанном на чертеже примере управляющая схема 11 представляет собой отдельную емкость C, но применимы также и другие варианты 8, 9, 10 управляющей схемы, например, вариант, изображенный на Фиг.5, обеспечивающие регулировку демпфирования и оказывающие независимо друг от друга воздействие на процессы включения и выключения.

Разумеется, во всех случаях упоминания в тексте соединения двух элементов имеется в виду электрическое соединение этих элементов.

Формула изобретения

1. Переключающее устройство для переключения тока между первым выводом (1) и вторым выводом (2), содержащее каскодную схему с последовательным включением первого полупроводникового переключателя (М) и второго полупроводникового переключателя (J), причем оба этих полупроводниковых переключателя (М, J) соединены друг с другом через общую точку (13), при этом управление первым полупроводниковым переключателем (М) производится посредством первого управляющего входа (3, 3') в соответствии с напряжением между первым управляющим входом (3, 3') и первым выводом (1), а управление вторым полупроводниковым переключателем (J) производится посредством второго управляющего входа (4) в соответствии с напряжением между вторым управляющим входом (4) и общей точкой (13), отличающееся тем, что между вторым выводом (2) и по меньшей мере одним из управляющих входов (3, 3', 4) подключена управляющая схема (8, 9, 10, 11, 12), оснащенная емкостью (C), выполненной с возможностью предварительной установки ее величины.

2. Устройство по п.1, отличающееся тем, что управляющая схема (8, 9, 10, 12) подключена между вторым выводом (2) и вторым управляющим входом (4).

3. Устройство по п.1 или 2, отличающееся тем, что второй управляющий вход (4) тождественен выводу затвора или выводу базы второго полупроводникового

переключателя (J) или второй управляющий вход (4) через последовательный резистор (R_g), выполненный с возможностью предварительной установки его величины, соединен с выводом затвора или выводом базы второго полупроводникового переключателя (J).

4. Устройство по п.1, отличающееся тем, что управляющая схема (11) подключена между вторым выводом (2) и первым управляющим входом (3, 3').

5. Устройство по п.4, отличающееся тем, что первый управляющий вход (3, 3') тождественен выводу (3) затвора или выводу базы первого полупроводникового переключателя (M) или тождественен неинвертирующему входу (3') усилителя-формирователя (V) для управления выводом (3) затвора или выводом базы первого полупроводникового переключателя (M).

6. Устройство по любому из пп.1, 2, 4, 5, отличающееся тем, что управляющая схема (8, 9, 10, 11, 12) содержит емкость (C), включенную последовательно с демпфирующим резистором (R_{St}) или параллельно демпфирующему резистору (R_{St}).

7. Устройство по любому из пп.1, 2, 4, 5, отличающееся тем, что управляющая схема (8, 9, 10, 11, 12) имеет две параллельные ветви с емкостями (C) и/или демпфирующими резисторами (R_{St}), причем обе ветви имеют встречно включенные диоды (D), так что в зависимости от полярности напряжения на управляющей схеме ток течет по одной или другой из этих двух ветвей.

8. Устройство по любому из пп.1, 2, 4, 5, отличающееся тем, что между вторым управляющим входом (4) и первым выводом (1) установлена резистивная схема (7).

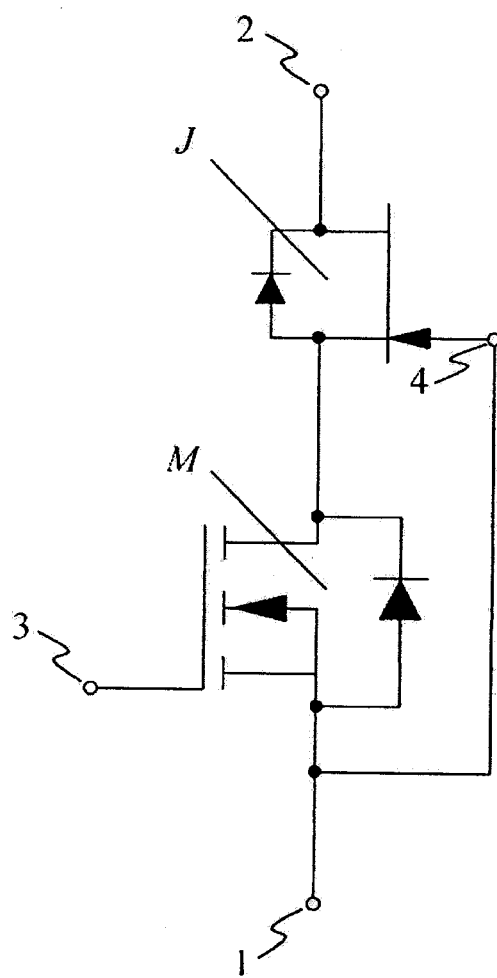
9. Устройство по п.8, отличающееся тем, что резистивная схема (7) имеет отдельный резистор в качестве добавочного резистора (R).

10. Устройство по п.8, отличающееся тем, что резистивная схема (7) содержит параллельное включение, в каждом случае состоящее из последовательного включения диода (D_{ON} , D_{OFF}) выбора и дополнительного добавочного резистора (R_{ON} , R_{OFF}), причем оба диода включены встречно-параллельно друг другу.

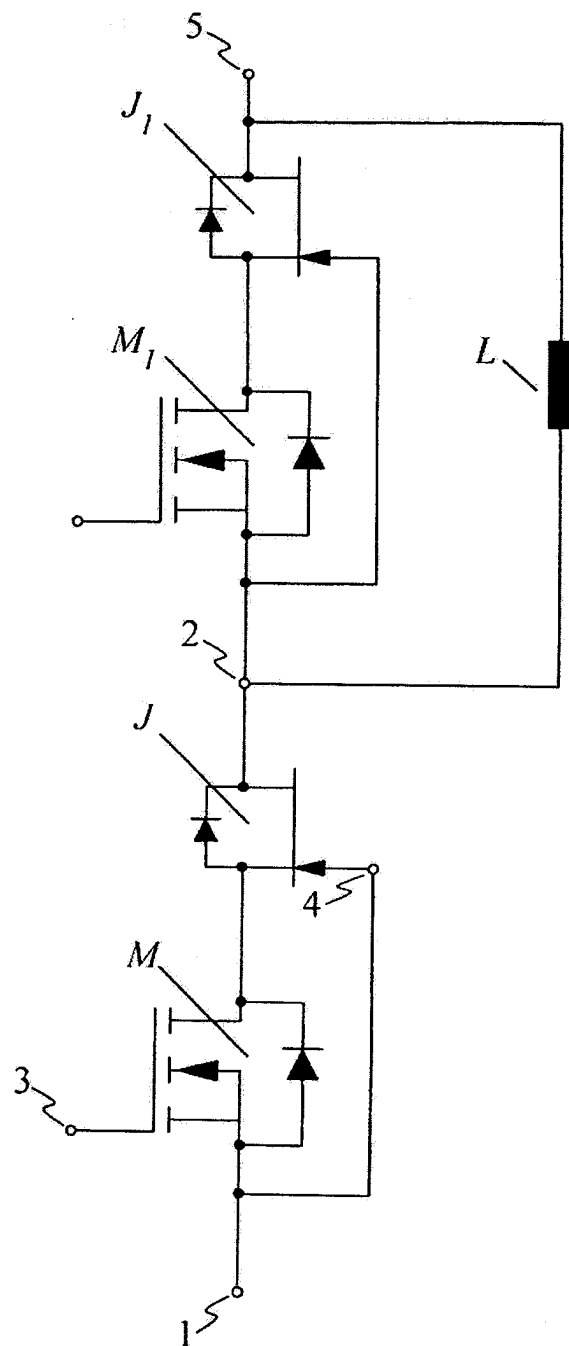
11. Устройство по любому из пп.1, 2, 4, 5, 9, 10, отличающееся тем, что первый полупроводниковый переключатель (M) представляет собой ПТИЗ (полевой транзистор с изолированным затвором), в частности МОП-транзистор.

12. Устройство по любому из пп.1, 2, 4, 5, 9, 10, отличающееся тем, что второй полупроводниковый переключатель (J) представляет собой ПТУП (полевой транзистор с управляющим переходом).

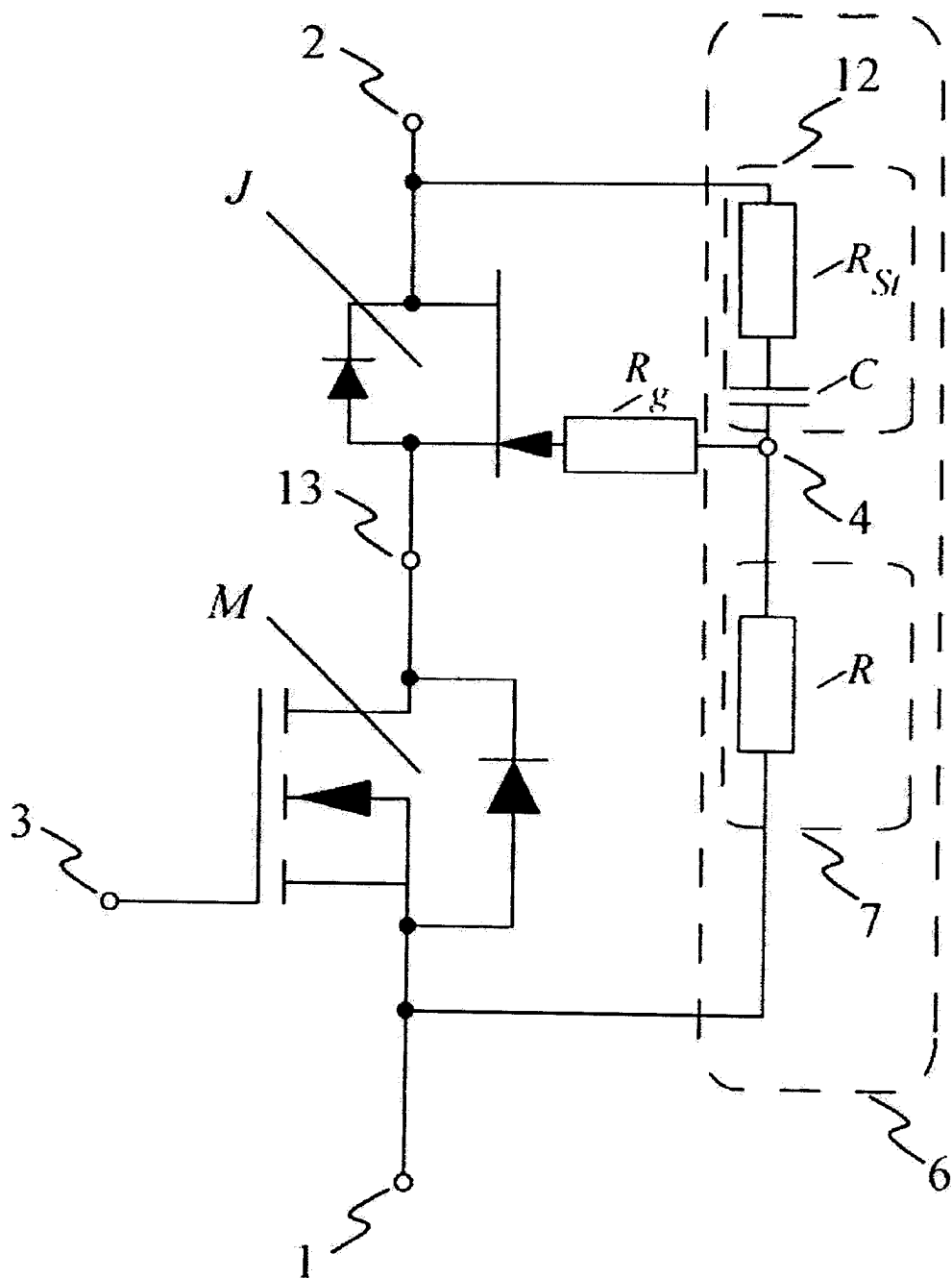
13. Устройство по любому из пп.1, 2, 4, 5, 9, 10, отличающееся тем, что управляющая схема (8, 9, 10, 11, 12) и дополнительные элементы (7) схемы (6) параметризованы таким образом, что при включении и/или выключении управляющей схемы скорость изменения напряжения на переключающем устройстве по меньшей мере в два, пять или десять раз меньше по сравнению с переключающим устройством без схемы (6).



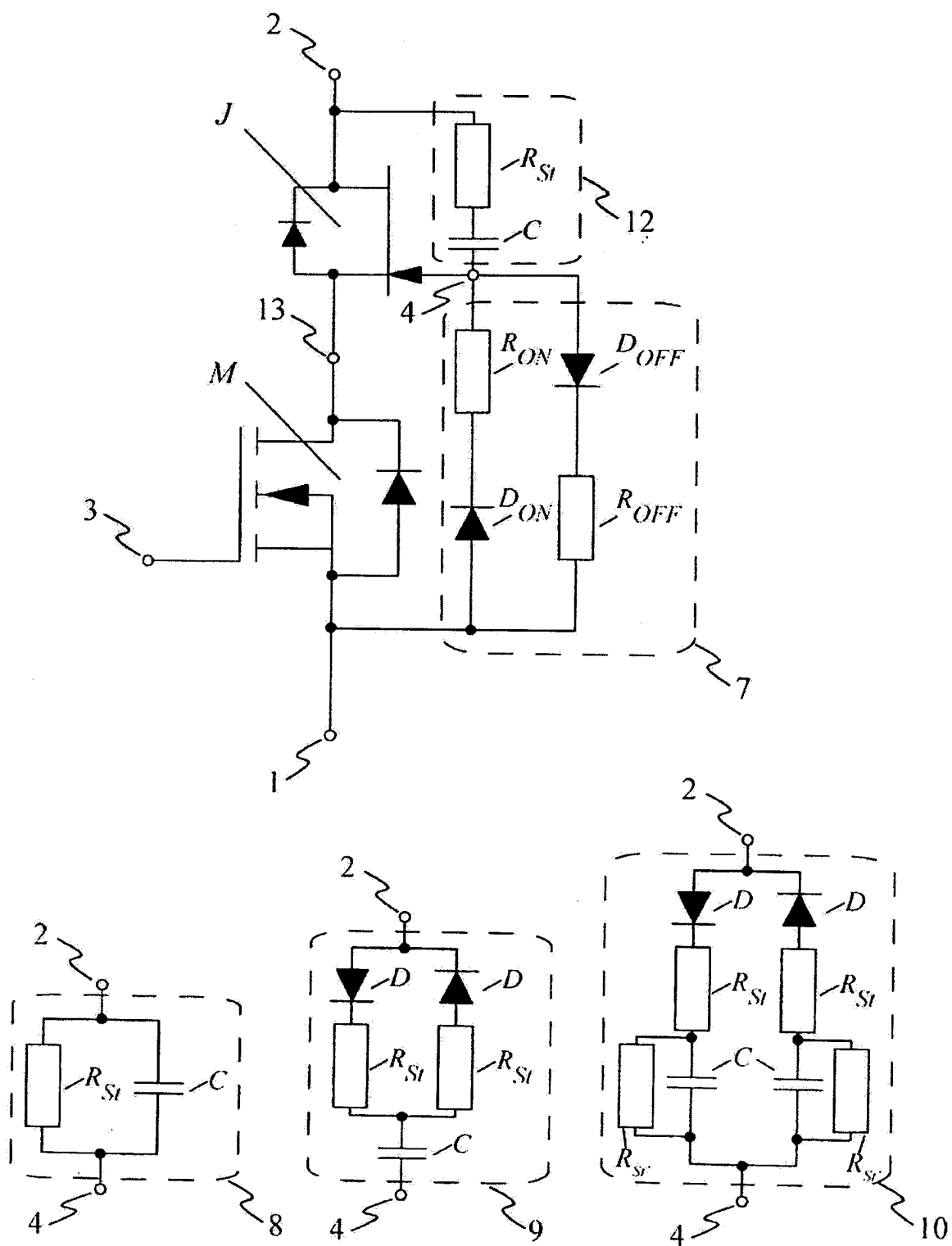
Фиг. 1



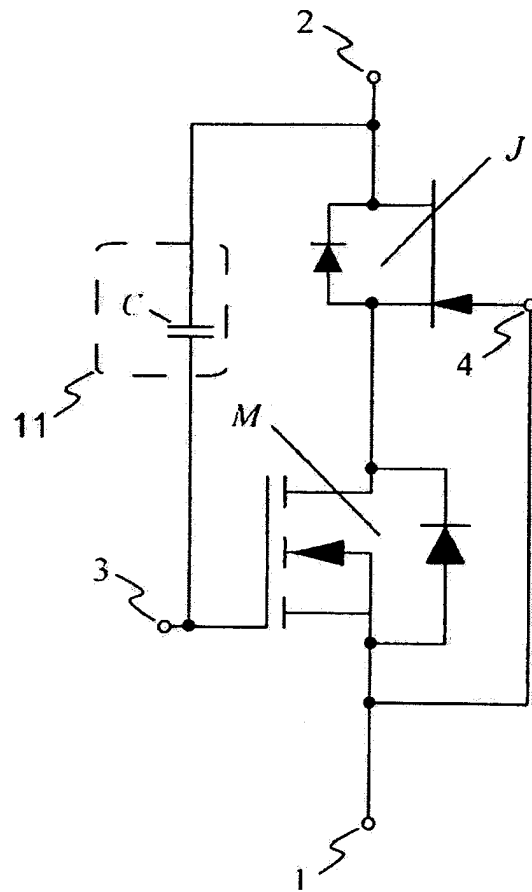
Фиг. 2



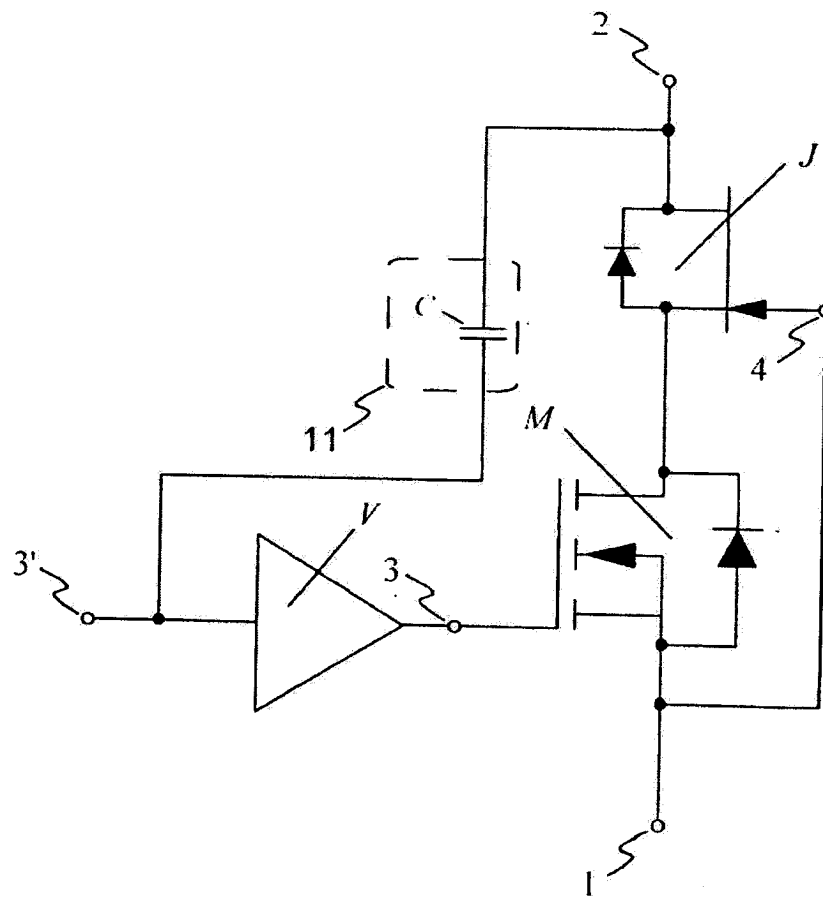
Фиг. 4



Фиг. 5



Фиг. 6



Фиг. 7