

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-130761
(P2008-130761A)

(43) 公開日 平成20年6月5日(2008.6.5)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 1 8 B	5 F 1 1 0
HO 1 L 51/05 (2006.01)	HO 1 L 29/28 1 0 0 A	
HO 1 L 51/30 (2006.01)	HO 1 L 29/28 2 5 0 E	
HO 1 L 51/40 (2006.01)	HO 1 L 29/28 3 1 0 E	
HO 1 L 29/06 (2006.01)	HO 1 L 29/78 6 1 9 A	

審査請求 未請求 請求項の数 17 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2006-313283 (P2006-313283)
(22) 出願日 平成18年11月20日 (2006.11.20)

(71) 出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(74) 代理人 100080816
弁理士 加藤 朝道
(72) 発明者 本郷 廣生
東京都港区芝五丁目7番1号 日本電気株式会社内
Fターム(参考) 5F110 AA08 BB03 CC01 CC03 DD01
DD04 DD05 DD13 DD14 EE02
EE03 EE14 FF01 FF02 FF03
FF27 FF28 FF29 GG01 GG05
GG28 GG42 GG44 HK02 HK03
NN02 NN05 NN23 NN24 NN34
NN35

(54) 【発明の名称】 半導体装置及びその製造方法

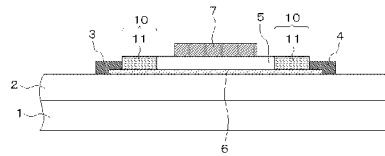
(57) 【要約】

【課題】チャンネル部分にカーボンナノチューブを用いた半導体装置において、伝導型や閾値を制御すること。

【解決手段】チャンネルとなるカーボンナノチューブ6と、カーボンナノチューブ6の両端部と接続されるソース電極3、ドレイン電極4と、カーボンナノチューブ6の中間部分にて接するように配設されたゲート絶縁膜5と、カーボンナノチューブ6の上にてゲート絶縁膜5を介して配設されたゲート電極7と、を備える。カーボンナノチューブ6は、ゲート絶縁膜5とソース電極3の間の領域、及び、ゲート絶縁膜5とドレイン電極4の間の領域のそれぞれの領域にて、ゲート絶縁膜5とは異なる材料よりなる絶縁膜11と接する。

【選択図】 図1

(実施形態1)



【特許請求の範囲】

【請求項 1】

チャンネルと、
前記チャンネルの両端部と接続されるソース電極、ドレイン電極と、
前記チャンネルの中間部分に接するように配設されたゲート絶縁膜と、
前記チャンネルの上又は下にて前記ゲート絶縁膜を介して配設されたゲート電極と、
を備え、

前記チャンネルは、前記ゲート絶縁膜と前記ソース電極の間の領域、及び、前記ゲート絶縁膜と前記ドレイン電極の間の領域のそれぞれの領域の全部又は一部にて、前記ゲート絶縁膜とは異なる材料よりなる第 1 絶縁膜と接することを特徴とする半導体装置。

10

【請求項 2】

前記チャンネルに用いられる材料は、カーボンナノチューブであることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

前記カーボンナノチューブは、前記ソース電極から前記ドレイン電極の間を一本で接続するように構成されることを特徴とする請求項 2 記載の半導体装置。

【請求項 4】

前記カーボンナノチューブは、前記ソース電極から前記ドレイン電極の間の距離よりも短いカーボンナノチューブ同士が複数本重なりあって接続するように構成されることを特徴とする請求項 2 記載の半導体装置。

20

【請求項 5】

前記チャンネルに用いられる材料は、有機半導体であることを特徴とする請求項 1 記載の半導体装置。

【請求項 6】

前記ゲート絶縁膜は、シリコン酸化膜であり、
前記第 1 絶縁膜は、シリコン窒化膜であることを特徴とする請求項 1 乃至 5 のいずれかに記載の半導体装置。

【請求項 7】

前記ゲート絶縁膜は、シリコン窒化膜であり、
前記第 1 絶縁膜は、シリコン酸化膜であることを特徴とする請求項 1 乃至 5 のいずれかに記載の半導体装置。

30

【請求項 8】

前記チャンネルの前記ゲート絶縁膜が配設された領域の外周面の全体は、前記ゲート絶縁膜と、前記ゲート絶縁膜と同様な材料よりなる絶縁膜とで覆われていることを特徴とする請求項 1 乃至 7 のいずれかに記載の半導体装置。

【請求項 9】

前記チャンネルの前記第 1 絶縁膜が配設された領域の外周面の全体は、前記第 1 絶縁膜と、前記第 1 絶縁膜と同様な材料よりなる絶縁膜とで覆われていることを特徴とする請求項 1 乃至 7 のいずれかに記載の半導体装置。

【請求項 10】

前記ゲート電極は、前記チャンネルの下にて前記ゲート絶縁膜を介して配設されるとともに、前記ソース電極、前記ドレイン電極と同様な材料よりなることを特徴とする請求項 1 記載の半導体装置。

40

【請求項 11】

前記チャンネルと同様な材料よりなる第 2 チャンネルと、
前記第 2 チャンネルの両端部と接続されるとともに、前記ソース電極、前記ドレイン電極と異なる材料よりなる第 2 ソース電極、第 2 ドレイン電極と、
前記第 2 チャンネルの中間部分に接するように配設されるとともに、前記第 1 絶縁膜と同様な材料よりなる第 2 ゲート絶縁膜と、
前記第 2 チャンネルの上又は下にて前記第 2 ゲート絶縁膜を介して配設された第 2 ゲート

50

電極と、
を備え、

前記第 2 チャンネルは、前記第 2 ゲート絶縁膜と前記第 2 ソース電極の間の領域、及び、前記第 2 ゲート絶縁膜と前記第 2 ドレイン電極の間の領域のそれぞれの領域の全部又は一部に配設されるとともに、前記ゲート絶縁膜と同様な材料よりなり、前記第 2 絶縁膜と接し、

前記第 2 ソース電極は、前記ドレイン電極と電氣的に接続され、

前記第 2 ゲート電極は、前記ゲート電極と電氣的に接続されることを特徴とする請求項 1 記載の半導体装置。

【請求項 1 2】

10

基板上にチャンネルを形成する工程と、

前記チャンネルの両端部にソース電極、ドレイン電極を形成する工程と、

前記チャンネル上であって中央部分を除く前記ソース電極と前記ドレイン電極の近傍に第 1 絶縁膜を形成する工程と、

前記チャンネル上であって中央部分にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上にゲート電極を形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 1 3】

基板上にチャンネルを形成する工程と、

前記チャンネルの両端部にソース電極、ドレイン電極を形成する工程と、

20

前記チャンネル上であって中央部分にゲート絶縁膜を形成する工程と、

前記チャンネル上であって前記ゲート絶縁膜と前記ソース電極の間の領域、及び、前記ゲート絶縁膜と前記ドレイン電極の間の領域に第 1 絶縁膜を形成する工程と、

前記ゲート絶縁膜上にゲート電極を形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 1 4】

基板上にソース電極、ドレイン電極を形成する工程と、

前記基板上であって前記ソース電極と前記ドレイン電極の間の領域に前記ソース電極と前記ドレイン電極と接続されるチャンネルを形成する工程と、

前記チャンネル上であって前記ソース電極と前記ドレイン電極の間の領域に第 1 絶縁膜を形成する工程と、

30

前記チャンネル上の中央部分の前記第 1 絶縁膜を選択的に除去する工程と、

前記チャンネル上の中央部分にゲート絶縁膜を形成する工程と、

前記ゲート絶縁膜上にゲート電極を形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 1 5】

基板上にソース電極、ドレイン電極を形成する工程と、

前記基板上であって前記ソース電極と前記ドレイン電極の間の領域に前記ソース電極と前記ドレイン電極と接続されるチャンネルを形成する工程と、

前記チャンネル上であって前記ソース電極と前記ドレイン電極の間の領域にゲート絶縁膜を形成する工程と、

40

前記ソース電極、前記ドレイン電極の近傍の前記ゲート絶縁膜を選択的に除去する工程と、

前記チャンネル上の前記ソース電極、前記ドレイン電極の近傍に第 1 絶縁膜を形成する工程と、

前記ゲート絶縁膜上にゲート電極を形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 1 6】

基板上にソース電極、ドレイン電極、ゲート電極を形成する工程と、

前記ゲート電極を覆うゲート絶縁膜を形成する工程と、

50

前記ゲート絶縁膜を含む基板上であって前記ソース電極と前記ドレイン電極の間の領域に前記ソース電極と前記ドレイン電極と接続されるチャンネルを形成する工程と、

前記チャンネル上に第1絶縁膜を形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項17】

基板上に第1チャンネル、第2チャンネルを形成する工程と、

前記第1チャンネルの両端部に第1ソース電極、第1ドレイン電極を形成する工程と、

前記第2チャンネルの両端部に第2ソース電極、第2ドレイン電極を形成する工程と、

前記第1チャンネル上であって中央部分を除く前記第1ソース電極と前記第1ドレイン電極の近傍に第1絶縁膜を形成すると同時に前記第2チャンネル上であって中央部分に第2ゲート絶縁膜を形成する工程と、

前記第1チャンネル上であって中央部分に第1ゲート絶縁膜を形成すると同時に前記第2チャンネル上であって中央部分を除く前記第2ソース電極と前記第2ドレイン電極の近傍に第2絶縁膜を形成する工程と、

前記第1ゲート絶縁膜上に第1ゲート電極を形成する工程と、

前記第2ゲート絶縁膜上に第2ゲート電極を形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及びその製造方法に関し、特に、チャンネル部分にカーボンナノチューブや有機半導体を用いた半導体装置及びその製造方法に関する。

【背景技術】

【0002】

従来の半導体装置においては、電界効果トランジスタのチャンネル部分に、半導体基板を用いたり、CVD (Chemical Vapor Deposition) 法、PVD (Physical Vapor Deposition) 法により形成された膜が用いられてきた。一方で、印刷・塗布法などの方法により形成された膜も、近年用いられつつある。

【0003】

印刷・塗布法を用いたチャンネル部分を有するトランジスタの製造方法は、次のような工程で行なわれる。例えば、図13を参照すると、(1)基板101となるものに絶縁膜102を成膜する。なお、基板101が絶縁性である場合は、基板101をそのまま用いることも可能である。(2)チャンネル部分となるチャンネル材料106を印刷・塗布する。(3)ソース・ドレインとなる電極103、104を形成する。(4)ゲート絶縁膜105を形成する。(5)ゲート電極107を形成する。別の方法として、(1) (5) (4) (2) (3)のような順番で形成したのも可能である(図14参照)。その後、保護膜などを形成する。以上が最も基本的な工程の構成である。

【0004】

ここで、チャンネル材料は、ゲート電圧による変調が可能であれば何でも用いることができる。印刷・塗布で製造する場合は、半導体の微細な粉体、有機物などを溶剤に溶かしたものが用いられ、印刷・塗布法に限らない場合は、通常シリコンやガリウム砒素などのバルク半導体を用いられる。また、近年、チャンネル材料にカーボンナノチューブを用いたものも開示されている(例えば、特許文献1~3参照)。

【0005】

チャンネル部分にカーボンナノチューブを用いた一般的なトランジスタについて説明する。図13を参照すると、基板101上に絶縁膜102が形成されており、絶縁膜102上の所定の領域にチャンネル部分となるカーボンナノチューブ106が形成されている。基板101の材質は、あまり重要ではなく、絶縁膜102でソース・ドレインが短絡しなければよい。そのため、基板101は、シリコン酸化膜に限らず、広く絶縁性が良好であればプラスチックなども用いることができる。カーボンナノチューブ106の両端部分には

10

20

30

40

50

、ソース電極 103 とドレイン電極 104 が形成されている。カーボンナノチューブ 106 の中央部分上にはゲート絶縁膜 105 が形成されており、ゲート絶縁膜 105 上にゲート電極 107 が形成されている。ゲート絶縁膜 105 は、一般的に、シリコン酸化膜やシリコン窒化膜が用いられる。ゲート電極 107 とカーボンナノチューブ 106 は、ゲート絶縁膜 105 を介して容量（コンデンサ）を構成する。ゲート電極 107 の電圧によってチャンネル部の一部分の電圧（あるいは電位、ポテンシャル）を変化させることができる。チャンネル部分の電位を変化させることで、チャンネル内の電荷濃度または障壁を変化させることができる。こうしてチャンネル内の電流量をゲート電圧によって制御する。また、図 13 においては、チャンネル上にゲート絶縁膜 105 で覆われておらず、かつ、ゲート電極 107 と容量的に結合していないエクステンション部分 110 が存在する。

10

【0006】

ところで、印刷・塗布型の電界効果トランジスタの多くは、ゲート電圧を印加しない状態でオン動作する。この理由は、チャンネル部分およびソース・ドレイン部分の伝導型が制御されていないからである。

【0007】

また、チャンネル部分にシリコンなどを用いた一般的な電界効果トランジスタにおいては、ソース・チャンネル・ドレインは、通常 n チャンネル型の場合は n - p - n、p チャンネル型の場合は p - n - p のように伝導型をドーピングすることで変調している。こうすることで、ゲート電圧が印加されない状態でもチャンネル部分はソース・ドレインとは相補的な伝導型になっており、これが障壁となり電流が流れない。このため、ゲート電圧が印加されていない状態ではオフとなる。

20

【0008】

以上の電界効果トランジスタは、一般的にデプレッション型トランジスタと呼ばれるものである。一方で、エンハンスメント型と呼ばれるものもあり、それはチャンネル部分にも、ソース・ドレインと同じ型にドーピングを施すことで、意図的に障壁を小さくしたものである。このため、エンハンスメント型のトランジスタはゲート電圧を印加しない状態でもオン状態となる。

【0009】

【特許文献 1】特開 2003 - 17508 号公報

【特許文献 2】特開 2006 - 222279 号公報

【特許文献 3】特開 2006 - 245127 号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0010】

ところが、上記印刷・塗布型では、基本的にチャンネル材料を塗布後に、そのまま電極を形成している。また、上記チャンネル部分にドーピングする場合でも、チャンネル部分全体をドーピングしている。そのため、従来の電界効果トランジスタでは伝導型を制御していないため、チャンネル全体の伝導型は制御できても、オン動作するゲート電圧（閾値）の制御ができていないという問題がある。

【0011】

40

本発明の主な課題は、伝導型や閾値を制御できる半導体装置を提供することである。

【課題を解決するための手段】

【0012】

本発明の第 1 の視点においては、半導体装置において、チャンネルと、前記チャンネルの両端部と接続されるソース電極、ドレイン電極と、前記チャンネルの中間部分に接するように配設されたゲート絶縁膜と、前記チャンネルの上又は下にて前記ゲート絶縁膜を介して配設されたゲート電極と、を備え、前記チャンネルは、前記ゲート絶縁膜と前記ソース電極の間の領域、及び、前記ゲート絶縁膜と前記ドレイン電極の間の領域のそれぞれの領域の全部又は一部にて、前記ゲート絶縁膜とは異なる材料よりなる第 1 絶縁膜と接することを特徴とする。

50

【0013】

本発明の前記半導体装置において、前記チャンネルに用いられる材料は、カーボンナノチューブであることが好ましい。

【0014】

本発明の前記半導体装置において、前記カーボンナノチューブは、前記ソース電極から前記ドレイン電極の間を一本で接続するように構成されることが好ましい。

【0015】

本発明の前記半導体装置において、前記カーボンナノチューブは、前記ソース電極から前記ドレイン電極の間の距離よりも短いカーボンナノチューブ同士が複数本重なりあって接続するように構成されることが好ましい。

10

【0016】

本発明の前記半導体装置において、前記チャンネルに用いられる材料は、有機半導体であることが好ましい。

【0017】

本発明の前記半導体装置において、前記ゲート絶縁膜は、シリコン酸化膜であり、前記第1絶縁膜は、シリコン窒化膜であることが好ましい。

【0018】

本発明の前記半導体装置において、前記ゲート絶縁膜は、シリコン窒化膜であり、前記第1絶縁膜は、シリコン酸化膜であることが好ましい。

【0019】

本発明の前記半導体装置において、前記チャンネルの前記ゲート絶縁膜が配設された領域の外周面の全体は、前記ゲート絶縁膜と、前記ゲート絶縁膜と同様な材料よりなる絶縁膜とで覆われていることが好ましい。

20

【0020】

本発明の前記半導体装置において、前記チャンネルの前記第1絶縁膜が配設された領域の外周面の全体は、前記第1絶縁膜と、前記第1絶縁膜と同様な材料よりなる絶縁膜とで覆われていることが好ましい。

【0021】

本発明の前記半導体装置において、前記ゲート電極は、前記チャンネルの下にて前記ゲート絶縁膜を介して配設されるとともに、前記ソース電極、前記ドレイン電極と同様な材料よりなることが好ましい。

30

【0022】

本発明の前記半導体装置において、前記チャンネルと同様な材料よりなる第2チャンネルと、前記第2チャンネルの両端部と接続されるとともに、前記ソース電極、前記ドレイン電極と異なる材料よりなる第2ソース電極、第2ドレイン電極と、前記第2チャンネルの中間部分に接するように配設されるとともに、前記第1絶縁膜と同様な材料よりなる第2ゲート絶縁膜と、前記第2チャンネルの上又は下にて前記第2ゲート絶縁膜を介して配設された第2ゲート電極と、を備え、前記第2チャンネルは、前記第2ゲート絶縁膜と前記第2ソース電極の間の領域、及び、前記第2ゲート絶縁膜と前記第2ドレイン電極の間の領域のそれぞれの領域の全部又は一部に配設されるとともに、前記ゲート絶縁膜と同様な材料よりなり、前記第2絶縁膜と接し、前記第2ソース電極は、前記ドレイン電極と電氣的に接続され、前記第2ゲート電極は、前記ゲート電極と電氣的に接続されることが好ましい。

40

【0023】

本発明の第2の視点においては、半導体装置の製造方法において、基板上にチャンネルを形成する工程と、前記チャンネルの両端部にソース電極、ドレイン電極を形成する工程と、前記チャンネル上であって中央部分を除く前記ソース電極と前記ドレイン電極の近傍に第1絶縁膜を形成する工程と、前記チャンネル上であって中央部分にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、を含むことを特徴とする。

【0024】

本発明の第3の視点においては、半導体装置の製造方法において、基板上にチャンネルを

50

形成する工程と、前記チャンネルの両端部にソース電極、ドレイン電極を形成する工程と、前記チャンネル上であって中央部分にゲート絶縁膜を形成する工程と、前記チャンネル上であって前記ゲート絶縁膜と前記ソース電極の間の領域、及び、前記ゲート絶縁膜と前記ドレイン電極の間の領域に第1絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、を含むことを特徴とする。

【0025】

本発明の第4の視点においては、半導体装置の製造方法において、基板上にソース電極、ドレイン電極を形成する工程と、前記基板上であって前記ソース電極と前記ドレイン電極の間の領域に前記ソース電極と前記ドレイン電極と接続されるチャンネルを形成する工程と、前記チャンネル上であって前記ソース電極と前記ドレイン電極の間の領域に第1絶縁膜を形成する工程と、前記チャンネル上の中央部分の前記第1絶縁膜を選択的に除去する工程と、前記チャンネル上の中央部分にゲート絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、を含むことを特徴とする。

10

【0026】

本発明の第5の視点においては、半導体装置の製造方法において、基板上にソース電極、ドレイン電極を形成する工程と、前記基板上であって前記ソース電極と前記ドレイン電極の間の領域に前記ソース電極と前記ドレイン電極と接続されるチャンネルを形成する工程と、前記チャンネル上であって前記ソース電極と前記ドレイン電極の間の領域にゲート絶縁膜を形成する工程と、前記ソース電極、前記ドレイン電極の近傍の前記ゲート絶縁膜を選択的に除去する工程と、前記チャンネル上の前記ソース電極、前記ドレイン電極の近傍に第1絶縁膜を形成する工程と、前記ゲート絶縁膜上にゲート電極を形成する工程と、を含むことを特徴とする。

20

【0027】

本発明の第6の視点においては、半導体装置の製造方法において、基板上にソース電極、ドレイン電極、ゲート電極を形成する工程と、前記ゲート電極を覆うゲート絶縁膜を形成する工程と、前記ゲート絶縁膜を含む基板上であって前記ソース電極と前記ドレイン電極の間の領域に前記ソース電極と前記ドレイン電極と接続されるチャンネルを形成する工程と、前記チャンネル上に第1絶縁膜を形成する工程と、を含むことを特徴とする。

【0028】

本発明の第7の視点においては、半導体装置の製造方法において、基板上に第1チャンネル、第2チャンネルを形成する工程と、前記第1チャンネルの両端部に第1ソース電極、第1ドレイン電極を形成する工程と、前記第2チャンネルの両端部に第2ソース電極、第2ドレイン電極を形成する工程と、前記第1チャンネル上であって中央部分を除く前記第1ソース電極と前記第1ドレイン電極の近傍に第1絶縁膜を形成すると同時に前記第2チャンネル上であって中央部分に第2ゲート絶縁膜を形成する工程と、前記第1チャンネル上であって中央部分に第1ゲート絶縁膜を形成すると同時に前記第2チャンネル上であって中央部分を除く前記第2ソース電極と前記第2ドレイン電極の近傍に第2絶縁膜を形成する工程と、前記第1ゲート絶縁膜上に第1ゲート電極を形成する工程と、前記第2ゲート絶縁膜上に第2ゲート電極を形成する工程と、を含むことを特徴とする。

30

【発明の効果】

40

【0029】

本発明によれば、以下のような効果を奏する。

【0030】

第1に、絶縁膜を変調することで、チャンネル部分の伝導型が変調されるので、閾値を制御することができる。そのため、ゲート電圧が印加されていない状態（ゲート電圧がゼロ）で、トランジスタがオフ状態、すなわち電流が流れない状況にできることから、印刷・塗布で作製した集積回路での消費電力を低減できる。

【0031】

第2に、別にドーピング工程を導入することなく、保護膜を形成すると同時に伝導型を制御することが可能であることから、製造工程を短くすることができ、製造コストを削減

50

することができる。

【発明を実施するための最良の形態】

【0032】

(実施形態1)

本発明の実施形態1に係る半導体装置について図面を用いて説明する。図1は、本発明の実施形態1に係る半導体装置の構成を模式的に示した部分断面図である。

【0033】

実施形態1に係る半導体装置は、チャンネル部分にカーボンナノチューブや有機半導体を用いた半導体装置であり、例えば、演算回路、記憶回路に使用される。

【0034】

半導体装置においては、基板1上に絶縁膜2が形成されており、絶縁膜2上の所定の領域にチャンネル部分となるカーボンナノチューブ6が形成されている。カーボンナノチューブ6の両端部分には、ソース電極3とドレイン電極4が形成されている。カーボンナノチューブ6の中央部分上にはゲート絶縁膜5が形成されており、ゲート絶縁膜5の上にゲート電極7が形成されている。ゲート電極7とカーボンナノチューブ6は、ゲート絶縁膜5を介して容量(コンデンサ)を構成する。チャンネル上であって、ゲート絶縁膜5で覆われておらず、かつ、ゲート電極7とも容量的に結合していないエクステンション部分10上には、絶縁膜11が形成されている。

【0035】

基板1は、絶縁膜2でソース・ドレインが短絡しなければどのような材料であってもよい。広く絶縁性が良好であればシリコン酸化膜、プラスチックなども用いることができる。基板1には、例えば、酸化シリコン、窒化シリコン、酸化アルミニウム、酸化チタン、フッ化カルシウム、アクリル樹脂、エポキシ樹脂、ポリイミド、テフロン(登録商標)等の絶縁性基板、シリコン、ゲルマニウム、ガリウム砒素、窒化ガリウム、酸化亜鉛、インジウム燐、炭化シリコン等の半導体基板を用いることができる。基板1の表面は、平坦であることが好ましい。なお、基板1は、1種を単独で用いてもよく、2種以上を任意の組み合わせ及び比率で併用してもよい。

【0036】

絶縁膜2は、ソース・ドレイン間で短絡しないようにするための絶縁膜である。なお、絶縁膜2は、基板1にて絶縁性が確保されていれば省略することができる。

【0037】

ソース電極3およびドレイン電極4は、チャンネル部分となるカーボンナノチューブ6の両端部に接触して形成された導体よりなる電極である。ソース電極3およびドレイン電極4の材料は、チャンネルの伝導型に応じて選択され、例えば、p型チャンネルにする場合、金(Au)を用いることができ、n型チャンネルにする場合、アルミニウムを用いることができる。ソース電極3およびドレイン電極4の厚さは、断線しない程度の厚さがあればよい。一般的に、10nmより厚ければ、連続した膜を保証される。ソース電極3およびドレイン電極4の幅(図1の左右方向の幅)は、例えば、0.6μm(ミクロン)である。ソース電極3-ドレイン電極4間の距離(チャンネル長として参照する距離)は、例えば、1μm(ミクロン)である。

【0038】

ゲート絶縁膜5は、チャンネル部分となるカーボンナノチューブ6の中央部分上であってゲート電極7の直下に配設された絶縁膜である。ゲート絶縁膜5は、漏れ電流がないことと、電界効果が効果的であることが必要である。漏れ電流が少ない絶縁膜については、例えば、シリコン酸化膜、シリコン窒化膜、パリレン(正確にはポリバラキシリレン)膜、ポリイミド膜、HSQ(hydrogensilsesquioxane)膜、SOG(spin on glass)膜などを用いることができる。電界効果を効果的にするには、チャンネル長よりもゲート絶縁膜5の膜厚を小さくすることが必要である。一般的に、ショートチャンネル効果とよばれる減少を防ぐ手法を使うことができる。最低限でも、ゲート絶縁膜5の膜厚は、チャンネル長の10分の1よりも小さいことが必要である。例えば、1μmのチャンネル長に対して、ゲート

10

20

30

40

50

絶縁膜 5 の膜厚は、100 nm 以下が望ましい。ゲート絶縁膜 5 は、カーボンナノチューブ 6 の外周面に沿って覆う形で形成することが望ましい。

【0039】

カーボンナノチューブ 6 は、ソース・ドレイン間のチャネル部分に形成されたチャネル材料であり、トランジスタのキャリア（電子あるいは正孔）が流れる部分である。カーボンナノチューブ 6 には、例えば、CVD 法により成長したものをを用いることができる。カーボンナノチューブ 6 は、ソース・ドレイン間を一本で接続してもよい。ソース・ドレイン間の距離よりも短いカーボンナノチューブ 6 同士が複数重なりあって接続していてもよい。カーボンナノチューブ 6 の代わりに有機材料を用いてもよい。チャネル長は、カーボンナノチューブ 6 の形態によって調整する。CVD 法で触媒から成長させ一本のカーボンナノチューブ 6 でソース・ドレイン間を接続する場合は、カーボンナノチューブ 6 の長さよりも短くする必要がある。一方、印刷または塗布で製造し複数本のカーボンナノチューブ 6 を介してソース・ドレイン間を接続する場合は、カーボンナノチューブの平均長よりも長くすることが望ましい。カーボンナノチューブ 6 は、中央部分の外周面のうち下側部分を除く部分がゲート絶縁膜 5 で覆われている。カーボンナノチューブ 6 は、エクステンション部分 10 の外周面のうち下側部分を除く部分が絶縁膜 11 で覆われている。

10

【0040】

ゲート電極 7 は、ゲート絶縁膜 5 の中央部分上に形成された導体である。ゲート電極 7 には、例えば、アルミニウムの上に厚さ 50 nm（ナノメートル）の金を積層したものをを用いる。ゲート電極 7 の厚さは、断線しない程度の厚さがあればよい。一般的に 10 nm より厚ければ、連続した膜を保証される。ゲート長は、例えば、0.8 μm（ミクロン）である。

20

【0041】

絶縁膜 11 は、チャネル部分となるカーボンナノチューブ 6 上のゲート絶縁膜 5 とソース電極 3 の間の領域、およびゲート絶縁膜 5 とドレイン電極 4 の間の領域の両方の領域（エクステンション部分 10）に形成された絶縁膜である。絶縁膜 11 には、例えば、シリコン酸化膜を用いる。絶縁膜 11 の厚さは、例えば、8 nm（ナノメートル）である。

【0042】

以上のような半導体装置の構造では、素子によって若干のばらつきがあるが、ソース・ドレイン間電圧を 0.1 V、ゲート電圧を 0 V 印加した状態でのチャネルを流れる電流（ドレイン電流）は、 $10^{-14} \sim 10^{-10}$ A となる。また、ゲート電圧を -2 V にするとドレイン電流は、 $10^{-7} \sim 10^{-4}$ A となる。なお、ゲート絶縁膜 5 と絶縁膜 11 の材質を同じシリコン酸化膜で製造した従来型の素子構造においては、ゲート電圧を +2 V にしなければドレイン電流が 10^{-10} 以下とならない。すなわち、ゲート電圧が 0 V の時のドレイン電流は、ゲート電圧が -2 V の時のドレイン電流と同じ桁である。

30

【0043】

ところで、ゲート絶縁膜 5 にシリコン酸化膜を用いると、カーボンナノチューブ 6 は p 型チャネルとして動作し、また、ゲート絶縁膜 5 にシリコン窒化膜を用いると n 型チャネルとして動作することが知られている。このことを考慮すれば、カーボンナノチューブ 6 上の絶縁膜をゲート絶縁膜 5 と絶縁膜 11 とに分け、ゲート絶縁膜 5 にカーボンナノチューブ 6 の伝導型を n 型にする作用を持つシリコン窒化膜を用い、かつ、エクステンション部分 10 の絶縁膜 11 にカーボンナノチューブ 6 の伝導型を p 型にする作用を持つシリコン酸化膜を用いることで、上記の例のように、ゲート電圧が 0 V でドレイン電流を大幅に抑えることができる。

40

【0044】

さらに、ゲート電極 7 として仕事関数の小さいアルミニウムを用い、かつ、ソース電極 3 およびドレイン電極 4 として正孔を注入しやすい（仕事関数大きい）金を電極として用いることで、それぞれの伝導型での動作を強調することができる。すなわち、チャネルにおけるゲート電極 7 下の領域のみが n 型になり、それ以外の領域は p 型になる。これは、ゲート電圧を印加しない状態では、ゲート電極 7 下のみの伝導型がそれ以外の伝導型と

50

は反転しており、電流についての障壁が存在している状態が実現されるためである。

【0045】

以上に示したことから、実施形態1では、エクステンション部分10の絶縁膜11を、ゲート絶縁膜5とは異なる材質の絶縁膜で覆うことが重要である。すなわち、絶縁膜11は、ゲート絶縁膜5が決定するカーボンナノチューブ6の伝導型と相補的な関係の伝導型になるように選ぶ。例えば、ゲート絶縁膜5をシリコン窒化膜にし、絶縁膜11をシリコン酸化膜にする。こうすることで、p-n-p型の伝導型になる。こうしてチャンネル部分の伝導型を制御する。

【0046】

例えば、n型チャンネルのトランジスタを製造する場合、ソース電極3・ドレイン電極4の材質は、上記でのアルミニウムのように、電子をカーボンナノチューブ6に注入しやすいものを選ぶのが望ましい。具体的に、ソース電極3・ドレイン電極4には、アルミニウムのほかにもカルシウムなど仕事関数が小さいものを使用することができる。一般的に、仕事関数が小さい金属は大気中で不安定なものが多く、その場合は、大気中で安定な金属で覆うとよい。

10

【0047】

また、p型チャンネルのトランジスタを製造する場合、ソース電極3・ドレイン電極4の材質は、上記での金のように、正孔をカーボンナノチューブ6に注入しやすいものを選ぶのが望ましい。具体的に、ソース電極3・ドレイン電極4には、金の他にも、パラジウムなど仕事関数が大きいものを使用することができる。

20

【0048】

次に、本発明の実施形態1に係る半導体装置の動作について説明する。ゲート電極7の電圧によってチャンネルの一部分の電圧(あるいは電位、ポテンシャル)を変化させる。チャンネル部分の電位を変化させることで、チャンネル内の電荷濃度または障壁が変化する。こうして、チャンネル内の電流量をゲート電圧によって制御する。

【0049】

次に、本発明の実施形態1に係る半導体装置の製造方法について図面を用いて説明する。図2は、本発明の実施形態1に係る半導体装置の製造方法を模式的に示した工程断面図である。

【0050】

まず、基板1上に絶縁膜2を形成した後、絶縁膜2上の所定の領域にカーボンナノチューブ6を形成する(ステップA1;図2(A)参照)。ここで、カーボンナノチューブ6は、例えば、CVD法により形成することができる。CVD法では、絶縁膜2上の所定の領域に触媒を配置した後、炭素材料となるメタンガス雰囲気、温度約800の条件下でカーボンナノチューブ6を成長させる。成長時間は、約10分である。触媒には、厚さ8nmのアルミニウム膜上に成膜した厚さ0.6nmの鉄を用いる。なお、図2では触媒の構造は省略している。また、カーボンナノチューブ6の形成は、CVD成長温度が400以上と高いことから、ソース電極3、ドレイン電極4の形成よりも先に行うことが望ましい。

30

【0051】

次に、カーボンナノチューブ6の両端部分にソース電極3およびドレイン電極4を形成する(ステップA2;図2(B)参照)。ここで、ソース電極3およびドレイン電極4は、例えば、電子ビーム露光でパターン形成したPMMレジストを形成した後、蒸着により金等の金属を成膜し、その後、リフトオフで不要な部分を除去することにより形成することができる。ソース電極3およびドレイン電極4の他の形成方法として、通常の半導体装置の製造方法で一般的に使われている技術を用いることもできる。例として、まず、カーボンナノチューブ6を含む絶縁膜2の全面に金属を成膜した後、リソグラフィを用いてレジストパターンを形成し、当該レジストパターンをマスクとしてエッチングする方法が挙げられる。さらに、また別の方法として、電導性の有機物などをインク化して、印刷する方法も可能である。

40

50

【 0 0 5 2 】

次に、カーボンナノチューブ 6 のエクステンション部分 1 0 上に絶縁膜 1 1 を形成する (ステップ A 3 ; 図 2 (C) 参照)。ここで、絶縁膜 1 1 は、例えば、シランガスと酸素ガスを用いる常圧の熱 C V D 法で成膜することができる。なお、カーボンナノチューブ 6 は、高温かつ酸素雰囲気下では欠陥が導入されたり燃えたりするため、約 3 7 0 と比較的低温で成膜することが望ましい。成膜時間は、3 0 秒程度である。低温での成膜は温度の均質性が重要であり、反応管を十分に予熱する。その後、電子ビーム露光法でゲート絶縁膜 5 を形成する場所をパターン形成し、緩衝弗化水素酸でその部分を除去する。また、絶縁膜 1 1 の成膜には、上記以外にも、一般的に製造方法として用いられている蒸着法、熱気相成長法、有機絶縁膜を加熱・活性化し堆積する方法などを用いることができる。

10

【 0 0 5 3 】

次に、カーボンナノチューブ 6 の中央部分上にゲート絶縁膜 5 を形成する (ステップ A 4 ; 図 2 (D) 参照)。ここで、ゲート絶縁膜 5 は、例えば、スパッタ成膜したシリコン窒化膜とすることができる。この場合、ターゲットには窒化シリコンを用い、プラズマガスにはアルゴンガスを用いる。また、膜質を改善するために、流量 2 0 s c c m の窒素も同時に導入することが望ましい。圧力は、約 2 P a である。また、ゲート絶縁膜 5 の成膜には、上記以外にも、一般的に製造方法として用いられている蒸着法、熱気相成長法、有機絶縁膜を加熱・活性化し堆積する方法などを用いることができる。

【 0 0 5 4 】

次に、ゲート絶縁膜 5 上の所定の領域にゲート電極 7 を形成する (ステップ A 5 ; 図 2 (E) 参照)。ここで、ゲート電極 7 は、ソース電極 3 およびドレイン電極 4 の形成と同様な方法により形成することができる。例えば、まず、アルミニウムを電子ビーム蒸着し、連続して金を電子ビーム蒸着する。その後、図では省略しているが結線するためのパッド電極を形成する。ゲート電極 7 で金を蒸着しているのは、アルミニウム剥き出しでは表面が酸化し、パッド電極との接続の時に意図しない抵抗成分が入るのを防ぐためである。

20

【 0 0 5 5 】

その後、層間絶縁膜やビア、配線を形成することになる。

【 0 0 5 6 】

実施形態 1 によれば、以下のような効果を奏する。

【 0 0 5 7 】

第 1 に、閾値を制御し、ゲート電圧が印加されていない状態 (ゲート電圧がゼロ) で、トランジスタがオフ状態、すなわち電流が流れない状況にすることができることから、印刷・塗布で作製した集積回路での消費電力を低減できる。

30

【 0 0 5 8 】

第 2 に、ドーピング工程を導入することなく、保護膜を形成することができ、チャンネルの伝導型を制御することが可能であることから、製造工程を短くすることができ、製造コストを削減できる。

【 0 0 5 9 】

なお、実施形態 1 では、チャンネル材料の伝導型を変えるためだけのドーピングの工程を含んでいないが、閾値を微調整する場合には、ドーピングを行う。例えば、p - n - p 型の伝導型となるように絶縁膜 1 1 を形成する時は、p となる部分にはフラーレン (C 6 0)、p - クロロニル (テトラクロロ - p - ベンゾキノン ; Tetrachloro-p-benzo quinone)、T C N Q (7, 7, 8, 8 - テトラシアキノジメタン ; 7,7,8,8-Tetracyano quinodimethane)、D D Q (2,3-Dichloro-5,6-dicyano-p-benzo quinone)、F 4 T C N Q (Tetrafluorotetracyano-p-quinodimethane)、C 6 0 F 3 6 (フッ化フラーレン ; Fluorofullerene) など電子親和力が大きいものを表面に吸着させる。一方、n 型とする部分には、T T F (Tetrathiafulvalene)、T M T S F (Tetramethyltetraselena fulvalene)、T M P D (N,N,N',N'-Tetramethyl-p-phenylenediamine)、T D A E (Tetrakis(dimethylamino)ethylene)、decamethylnickelocene (Bis(pentamethylcyclopentadienyl)nickel) カリウム、セシウムなどイオン化ポテンシャルが大きいものを表面に吸着させる。吸着の工程

40

50

は、絶縁膜 1 1、ゲート絶縁膜 5 を形成する前に行う。吸着は、ドーピング材料の飽和溶液に数十秒から一時間浸す、あるいはドーピング材料を蒸着することにより行う。

【0060】

(実施形態 2)

本発明の実施形態 2 に係る半導体装置について図面を用いて説明する。図 3 は、本発明の実施形態 2 に係る半導体装置の構成を模式的に示した部分断面図である。

【0061】

実施形態 2 に係る半導体装置は、カーボンナノチューブ 6 と絶縁膜 2 の間にも絶縁膜 5 a、絶縁膜 1 1 a を追加した点が実施形態 1 と異なる。その他の構成は、実施形態 1 と同様である。

【0062】

カーボンナノチューブ 6 は、ソース・ドレイン間のチャネル部分に形成されたチャネル材料であり、トランジスタのキャリア（電子あるいは正孔）が流れる部分である。カーボンナノチューブ 6 には、例えば、CVD 法により成長したものをを用いることができる。カーボンナノチューブ 6 は、ソース・ドレイン間を一本で接続してもよい。ソース・ドレイン間の距離よりも短いカーボンナノチューブ 6 同士が複数重なりあって接続していてもよい。カーボンナノチューブ 6 の代わりに有機材料を用いてもよい。チャネル長は、カーボンナノチューブ 6 の形態によって調整する。CVD 法で触媒から成長させ一本のカーボンナノチューブ 6 でソース・ドレイン間を接続する場合、チャネル長は、カーボンナノチューブ 6 の長さよりも短くする必要がある。一方、印刷または塗布で製造し複数本のカーボンナノチューブ 6 を介してソース・ドレイン間を接続する場合、チャネル長は、カーボンナノチューブの平均長よりも長くすることが望ましい。

【0063】

カーボンナノチューブ 6 は、中央部分の外周面のうち、下側部分が絶縁膜 5 a で覆われており、その他の部分がゲート絶縁膜 5 b で覆われている。絶縁膜 5 a は、ゲート絶縁膜 5 b と同様の材料（実施形態 1 のゲート絶縁膜 5 と同様な材料；例えば、シリコン窒化膜）よりなる。また、カーボンナノチューブ 6 は、エクステンション部分 1 0 の外周面のうち、下側部分が絶縁膜 1 1 a で覆われており、その他の部分が絶縁膜 1 1 b で覆われている。絶縁膜 1 1 a は、絶縁膜 1 1 b と同様の材料（実施形態 1 の絶縁膜 1 1 と同様な材料；例えば、シリコン酸化膜）よりなる。

【0064】

実施形態 2 によれば、カーボンナノチューブ 6 の中央部分とエクステンション部分 1 0 の外周全面が同質の材料で覆われるため、実施形態 1 よりもさらにチャネルの伝導型を制御することが可能である。

【0065】

(実施形態 3)

本発明の実施形態 3 に係る半導体装置について図面を用いて説明する。図 4 は、本発明の実施形態 3 に係る半導体装置の構成を模式的に示した部分断面図である。

【0066】

実施形態 3 に係る半導体装置は、カーボンナノチューブ 6 の外周面のうちエクステンション部分 1 0 の一部に絶縁膜 1 1 a、1 1 b を覆ったものである。その他の構成は、実施形態 2 と同様である。図 4 のカーボンナノチューブ 6 の外周面において、エクステンション部分 1 0 のうち絶縁膜 1 1 a、1 1 b で覆われていない部分には、絶縁膜 5 a、ゲート絶縁膜 5 b、絶縁膜 1 1 a、1 1 b の材料と異なる材料からなる絶縁膜 1 2 a、1 2 b で覆われている。なお、絶縁膜 1 2 a、1 2 b は、素子の構成に応じて形成しないようにすることも可能である。

【0067】

ここで、図 4 において、絶縁膜 5 a、ゲート絶縁膜 5 b にシリコン窒化膜を用い、絶縁膜 1 1 a、1 1 b にシリコン酸化膜を用い、かつ、ソース電極 3 およびドレイン電極 4 にアルミニウムを用いた場合、ドレイン電流が全般的に減少することが予想される。これは

10

20

30

40

50

、エクステンション部分 10 のカーボンナノチューブ 6 が p 型であるのに対して、ソース電極 3 が電子を注入しやすい材料となっているためである。

【0068】

また、図 4 において、絶縁膜 5 a、ゲート絶縁膜 5 b と絶縁膜 11 a、11 b の材料を入れ替え、すなわち絶縁膜 5 a、ゲート絶縁膜 5 b にシリコン酸化膜を用い、絶縁膜 11 a、11 b にシリコン窒化膜を用いた場合、ソース電極 3 およびドレイン電極 4 にはアルミニウムを用い、ゲート電極 7 には金を用いる。金の下には密着性を改善させるための非常に薄いチタン膜（膜厚 0.5 nm）を介在させる。この構造によって、素子の若干のばらつきがあるが、ソース・ドレイン間の電圧を 0.1 V、ゲート電圧を 0 V 印加した状態でチャンネルを流れる電流（ドレイン電流として参照する）が $10^{-14} \sim 10^{-11}$ A の範囲にある特性が得られる。また、ゲート電圧を掃引し +2 V にすると、ドレイン電流が $10^{-8} \sim 10^{-6}$ となる。

10

【0069】

実施形態 3 によれば、実施形態 2 と同様な効果を奏する。

【0070】

（実施形態 4）

本発明の実施形態 4 に係る半導体装置について図面を用いて説明する。図 5 は、本発明の実施形態 4 に係る半導体装置の構成を模式的に示した部分断面図である。

【0071】

実施形態 4 に係る半導体装置は、カーボンナノチューブ 6 を塗布した場合の例であり、カーボンナノチューブ 6 よりも先にソース電極 3 とドレイン電極 4 を形成したものである。その他の構成は実施形態 1 と同様である。

20

【0072】

半導体装置においては、基板 1 上に絶縁膜 2 が形成されており、絶縁膜 2 上の所定の領域にソース電極 3 とドレイン電極 4 が形成されている。ソース電極 3 とドレイン電極 4 の間の領域にチャンネル部分となるカーボンナノチューブ 6 が形成されている。カーボンナノチューブ 6 の両端部分は、ソース電極 3 とドレイン電極 4 の上の一部にも形成されている。カーボンナノチューブ 6 は、ソース・ドレイン間の距離よりも短いカーボンナノチューブ 6 同士が複数重なりあって接続している。カーボンナノチューブ 6 の中央部分にはゲート絶縁膜 5 が形成されており、ゲート絶縁膜 5 の上にゲート電極 7 が形成されている。カーボンナノチューブ 6 の隙間はゲート絶縁膜 5 が充填された状態となっている。カーボンナノチューブ 6 の上端部からゲート電極 7 の底面の間の部分には、ゲート絶縁膜 5 のみが配されている。ゲート電極 7 とカーボンナノチューブ 6 は、ゲート絶縁膜 5 を介して容量（コンデンサ）を構成する。チャンネル上であって、ゲート絶縁膜 5 で覆われておらず、かつ、ゲート電極 7 とともに容量的に結合していないエクステンション部分 10 上には、絶縁膜 11 が形成されている。カーボンナノチューブ 6 の隙間は絶縁膜 11 が充填された状態となっている。カーボンナノチューブ 6 の上端部から上の部分には絶縁膜 11 のみが配されている。

30

【0073】

次に、本発明の実施形態 4 に係る半導体装置の製造方法について図面を用いて説明する。図 6、図 7 は、本発明の実施形態 4 に係る半導体装置の製造方法を模式的に示した工程断面図である。

40

【0074】

まず、基板 1 上に絶縁膜 2 を形成した後、絶縁膜 2 上の所定の領域にソース電極 3、ドレイン電極 4 を形成する（ステップ B1；図 6（A）参照）。ここで、ソース電極 3 およびドレイン電極 4 は、例えば、電子ビーム露光でパターン形成した PMMA レジストを形成した後、蒸着により金等の金属を成膜し、その後、リフトオフで不要な部分を除去することにより形成することができる。この場合、ソース電極 3 およびドレイン電極 4 の厚さは、約 50 nm である。この場合は、ソース電極 3 およびドレイン電極 4 と、下地となる絶縁膜 2 との密着性を向上するために、チタン膜を約 1 nm 挿入することが好ましい。こ

50

の場合のチャンネル長は、5 ~ 300 μm である。なお、チャンネル長が長く、素子のサイズが大きくなることから、長い距離に渡って断線しないことを保証するために、ソース電極3およびドレイン電極4の金属の厚さは若干厚目にする。

【0075】

次に、ソース電極3およびドレイン電極4上の一部と、ソース電極3とドレイン電極4の間の領域とを含む領域に、チャンネル部分となるカーボンナノチューブ6を配設する（ステップB2；図6（B）参照）。ここで、カーボンナノチューブ6は、レーザー蒸発法で合成したものをジクロロエタンに溶かし分散させたものをスピコートして配設する。なお、スピコートしたままでは、不要な部分にもカーボンナノチューブが分散され、意図しない短絡を引き起こすため、不要部分を除去する。これには、まずLOR（lift off resist）層とPMA（poly-methyl methacrylate）層を積層し、電子ビーム露光法でPMA層をパターン形成した後にLOR層にパターンを転写する。その上にカーボンナノチューブ6をスピコートして分散する。その後、TMAH（Tetra-Methyl-Ammonium-Hydroxide）でLORごとに不要なカーボンナノチューブを除去する。この方法以外にも、上記（1）での製法と同様に、リソグラフィとエッチングを用いる方法、印刷による方法などを用いることもできる。

10

【0076】

次に、カーボンナノチューブ6のチャンネル部分全般に絶縁膜11を形成する（ステップB3；図6（C）参照）。ここで、絶縁膜11は、例えば、シリコン酸化膜を用いてスパッタ法により成膜する。ステップA4で用いたスパッタ法と同様な条件で、成膜することができる。絶縁膜11の厚さは、約100 nmである。絶縁膜11が厚いのは、カーボンナノチューブ6を塗布で分散するため、カーボンナノチューブ6の厚さが数十nmあり、これらを覆う必要があるためである。

20

【0077】

次に、絶縁膜11の中央部分（ゲート絶縁膜（図7（B）の5）を形成する領域）に、カーボンナノチューブ6を残しつつ窓部を形成する（ステップB4；図7（A）参照）。ここで、この窓の形成では、電子ビーム露光法でマスクパターン形成し、緩衝弗化水素酸でゲート絶縁膜5を形成するための部位を窓開けする。他にもエッチングは液体を用いるもの、気体を用いるものなどを用いることができる。なお、エッチングの際にはカーボンナノチューブ6を損傷しないことが必要である。

30

【0078】

次に、絶縁膜11の窓部にゲート絶縁膜5を形成する（ステップB5；図7（B）参照）。ここで、ゲート絶縁膜5は、例えば、シリコン窒化膜を用いてスパッタ法（ステップA4と同様な条件）で形成することができる。ゲート絶縁膜5の厚さは、約10 nmである。

【0079】

次に、ゲート絶縁膜5上の所定の領域にゲート電極7を形成する（ステップB6；図7（C）参照）。ここで、ゲート電極7は、例えば、アルミニウムと金を連続して電子ビーム蒸着して形成することができる。アルミニウムと金の厚さは、それぞれ50 nmである。

40

【0080】

その後、層間絶縁膜やビア、配線を形成することになる。

【0081】

実施形態4によれば、実施形態1と同様な効果を奏する。

【0082】

（実施形態5）

本発明の実施形態5に係る半導体装置について図面を用いて説明する。図8は、本発明の実施形態5に係る半導体装置の構成を模式的に示した部分断面図である。

【0083】

実施形態5に係る半導体装置は、ゲート電極7がカーボンナノチューブ6よりも下側に

50

ある場合の例であり、ソース電極 3 とドレイン電極 4 とゲート電極 7 を同時に形成したものである。その他の構成は実施形態 1 と同様である。

【0084】

半導体装置においては、基板 1 上に絶縁膜 2 が形成されており、絶縁膜 2 上の所定の領域にソース電極 3 とドレイン電極 4 とゲート電極 7 が形成されている。ゲート電極 7 の上面ないし側面は、ゲート絶縁膜 5 で覆われている。ソース電極 3 とドレイン電極 4 の間の領域にチャンネル部分となるカーボンナノチューブ 6 が形成されている。カーボンナノチューブ 6 の両端部分は、ソース電極 3 とドレイン電極 4 の上の一部にも形成されている。カーボンナノチューブ 6 の中央部分は、ゲート絶縁膜 5 上に形成されている。カーボンナノチューブ 6 は、ソース・ドレイン間の距離よりも短いカーボンナノチューブ 6 同士が複数重なりあって接続している。素子部全般上には絶縁膜 11 が形成されている。カーボンナノチューブ 6 の隙間は絶縁膜 11 が充填された状態となっており、エクステンション部分 10 にも絶縁膜 11 が形成されている。ゲート電極 7 とカーボンナノチューブ 6 は、ゲート絶縁膜 5 を介して容量（コンデンサ）を構成する。カーボンナノチューブ 6 の上端部から上の部分には絶縁膜 11 のみが配されている。

10

【0085】

次に、本発明の実施形態 5 に係る半導体装置の製造方法について図面を用いて説明する。図 9 は、本発明の実施形態 5 に係る半導体装置の製造方法を模式的に示した工程断面図である。

【0086】

まず、基板 1 上に絶縁膜 2 を形成した後、絶縁膜 2 上の所定の領域にゲート電極 7、ソース電極 3、及びドレイン電極 4 を形成する（ステップ C 1；図 9（A）参照）。ここで、ゲート電極 7、ソース電極 3、及びドレイン電極 4 の厚さは、約 50 nm であり、簡便のため材質はすべて金である。なお、図 9 では省略してあるが、パッド電極は、この後に形成する。

20

【0087】

次に、ゲート電極 7 の上面ないし側面にゲート絶縁膜 5 を形成する（ステップ C 2；図 9（B）参照）。ここで、ゲート絶縁膜 5 は、例えば、スパッタ法を用いてシリコン窒化膜を成膜することにより形成することができる。予め、電子ビーム露光法を用いて、LOR（lift off resist）と PMMA（poly-methyl methacrylate）の積層膜をパターン形成しておき、リフトオフでゲート電極近傍のみを残して、他を除去する。ゲート絶縁膜 5 の厚さは、約 20 nm である。

30

【0088】

次に、ソース電極 3 およびドレイン電極 4 上の一部と、ソース電極 3 とドレイン電極 4 の間の領域と、ゲート絶縁膜 5 上を含む領域に、チャンネル部分となるカーボンナノチューブ 6 を配設する（ステップ C 3；図 9（C）参照）。なお、カーボンナノチューブ 6 は、ステップ B 2 と同様に、カーボンナノチューブを塗布・分散する。余分な部分のカーボンナノチューブは除去する。

【0089】

次に、素子部全般上に絶縁膜 11 を形成する（ステップ C 4；図 9（D）参照）。ここで、絶縁膜 11 は、例えば、シリコン酸化膜を用いてスパッタ法により形成することができる。絶縁膜 11 の厚さは、約 100 nm である。

40

【0090】

その後、層間絶縁膜やビア、配線を形成することになる。

【0091】

実施形態 5 によれば、実施形態 1 と同様な効果を奏するとともに、ゲート電極 7 がソース電極 3 およびドレイン電極 4 と同時に形成することができ、工数を低減できる。

【0092】

（実施形態 6）

本発明の実施形態 6 に係る半導体装置について図面を用いて説明する。図 10 は、本発

50

明の実施形態 6 に係る半導体装置の構成を模式的に示した部分断面図である。

【0093】

実施形態 6 に係る半導体装置は、チャンネル部分にカーボンナノチューブを用いた電界効果トランジスタ X、Y を相補的に製造した例である。ここでは、絶縁膜 2、電界効果トランジスタ X の絶縁膜 11、及び電界効果トランジスタ Y のゲート絶縁膜 15 をシリコン酸化膜とし、電界効果トランジスタ X のゲート絶縁膜 5、電界効果トランジスタ Y の絶縁膜 21 をシリコン窒化膜としたものである。また、この例では、電界効果トランジスタ X のドレイン電極 4 と電界効果トランジスタ Y のソース電極 13 とをビア 23c、配線 24c、ビア 23d を介して電氣的に接続し、また両電界効果トランジスタ X、Y のゲート電極 7、17 をビア 23b、配線 24b、ビア 26a、配線 27、ビア 26b、配線 24d、ビア 23e を介して電氣的に接続したものであり、シリコン半導体装置でのいわゆる CMOS NOT ゲートと同様な構成としたものである。その他の構成は、実施形態 1 と同様である。

10

【0094】

次に、本発明の実施形態 6 に係る半導体装置の製造方法について図面を用いて説明する。図 11 は、本発明の実施形態 6 に係る半導体装置の製造方法を模式的に示した工程断面図である。

【0095】

まず、基板 1 上に熱酸化膜よりなる絶縁膜 2 を形成した後、絶縁膜 2 上の所定の領域にカーボンナノチューブ 6、16 を形成する（ステップ D1；図 11（A）参照）。ここで、カーボンナノチューブ 6、16 は、例えば、CVD 法により形成することができる。CVD 法では、絶縁膜 2 上の所定の領域に触媒を配置した後、炭素材料となるメタンガス雰囲気、温度約 800 の条件下でカーボンナノチューブ 6、16 を成長させる。成長時間は、約 10 分である。触媒には、厚さ 8 nm のアルミニウム膜上に成膜した厚さ 0.6 nm の鉄を用いる。基板 1 には、シリコンウェハを用いる。絶縁膜 2 の膜厚は、約 100 nm である。

20

【0096】

次に、カーボンナノチューブ 6、16 の両端部分にソース電極 3、13、ドレイン電極 4、14 を形成する（ステップ D2；図 11（B）参照）。ここで、電界効果トランジスタ X のソース電極 3、ドレイン電極 4 には金を用い、電界効果トランジスタ Y のソース電極 13、ドレイン電極 14 にはアルミニウムを用いる。そのため、電子ビーム露光でパターン形成した PMMA レジストに蒸着で成膜した後、リフトオフで不要な部分を除去する工程を二回に分けて行う。その他の手法として、通常の半導体装置の製造方法で一般的に使われている技術を用いこともできる。例として、まず、カーボンナノチューブ 6、16 を含む絶縁膜 2 の全面に金属膜を成膜し、その後、リソグラフィを用いてレジストパターンを形成し、当該レジストパターンをマスクとしてエッチングする方法も挙げることができる。アルミニウムの場合、この方法の方がシリコンなどの半導体装置の製造では、より一般的である。さらに、また別の方法として、電導性の有機物などをインク化して、印刷する方法も使用可能である。

30

【0097】

次に、電界効果トランジスタ X の絶縁膜 11、および電界効果トランジスタ Y のゲート絶縁膜 15 を形成する（ステップ D3；図 11（C）参照）。ここで、絶縁膜 11 とゲート絶縁膜 15 は、同時に形成する。絶縁膜 11 とゲート絶縁膜 15 は、例えば、シランガスと酸素ガスを用いる常圧の熱 CVD 法で成膜することができる。カーボンナノチューブ 6、16 は、高温では酸素雰囲気では欠陥が導入されたり、燃えたりするため、370 と比較的低温で成膜する。成膜時間は、30 秒程度である。低温での成膜は、温度の均質性が重要であり、反応管を十分に予熱する。その後、電子ビーム露光法で電界効果トランジスタ X のゲート絶縁膜 5、および電界効果トランジスタ Y の絶縁膜 21 を形成する場所をパターン形成し、緩衝弗化水素酸でその部分を除去する。

40

【0098】

50

次に、電界効果トランジスタXのゲート絶縁膜5、および電界効果トランジスタYの絶縁膜21を形成する(ステップD4;図11(D)参照)。ここで、ゲート絶縁膜5と絶縁膜21は、同時に形成したものであり、スパッタ成膜したシリコン窒化膜である。ターゲットは窒化シリコン、プラズマのガスにはアルゴンガスを用いる。膜質を改善するために20sccmの窒素も同時に導入する。圧力は2Paである。ゲート絶縁膜5と絶縁膜21の成膜には、上記以外にも、一般的に製造方法として用いられている蒸着法、熱気相成長法、有機絶縁膜を加熱・活性化し堆積する方法などを用いることができる。

【0099】

次に、ゲート絶縁膜5、15上の所定の領域にゲート電極7、17を形成する(ステップD5;図11(E)参照)。ここで、ゲート電極7、17の形成は、ソース電極3、13およびドレイン電極4、14の形成と同様である。電界効果トランジスタXのゲート電極7にはアルミニウムと金の積層膜を用い、電界効果トランジスタYのゲート電極17には薄く蒸着したチタンと金を用いる。ゲート電極7、17の厚さは、約100nmである。各電界効果トランジスタにおいて、ゲート電極7、17に用いる金属が異なるため、パターン形成と蒸着は二回に分けて行う。例えば、電界効果トランジスタXのゲート電極7では、電子ビーム露光法でパターン形成した後にアルミニウムを電子ビーム蒸着し、連続して金を電子ビーム蒸着する。その後、リフトオフで不要な部分を除去する。同様の工程を経て、電界効果トランジスタYのゲート電極17では、チタンおよび金を連続して蒸着する。同様にリフトオフして、その後は結線するためのパッド電極を形成する。電界効果トランジスタXのゲート電極7で金を蒸着しているのは、アルミニウム剥き出しでは表面が酸化し、パッド電極との接続の時に意図しない抵抗成分が入るのを防ぐためである。

【0100】

その後、層間絶縁膜22、25やビア23a~23f、26a~26b、配線24a~24e、27を形成することになる(図10参照)。

【0101】

実施形態6によれば、実施形態1と同様な効果を奏するとともに、待機電力を大幅に減らすことができる。

【0102】

(実施形態7)

本発明の実施形態7に係る半導体装置について図面を用いて説明する。図12は、本発明の実施形態7に係る半導体装置の構成を模式的に示した部分断面図である。

【0103】

実施形態7に係る半導体装置では、実施形態6の絶縁膜(図10の2)に対応する絶縁膜32に別の材料を用いた場合の例である。また、実施形態7に係る半導体装置のチャネル材料36、46は、カーボンナノチューブに限定されるものではない。絶縁膜32との組み合わせで伝導型が変化できるならば、チャネル材料36、46には、どのような有機半導体も使用できる。例えば、チャネル材料36、46には、ポリチオフェンも用いることができる。また、低分子型の骨格を側鎖に有するペンダント型の高分子材料、例えば、ペンタセン、C60、C70などのフラーレン、フタロシアニン誘導体、-NPDなどのトリフェニルアミン誘導体も用いることができる。なお、チャネル材料36、46は、これらの半導体材料に限定されるものではない。その他の構成は、実施形態6と同様である。

【0104】

実施形態7によれば、実施形態6と同様な効果を奏するとともに、絶縁膜32に応じてチャネル材料36、46を選択することができる。

【図面の簡単な説明】

【0105】

【図1】本発明の実施形態1に係る半導体装置の構成を模式的に示した部分断面図である。

【図2】本発明の実施形態1に係る半導体装置の製造方法を模式的に示した工程断面図で

ある。

【図 3】本発明の実施形態 2 に係る半導体装置の構成を模式的に示した部分断面図である。

【図 4】本発明の実施形態 3 に係る半導体装置の構成を模式的に示した部分断面図である。

【図 5】本発明の実施形態 4 に係る半導体装置の構成を模式的に示した部分断面図である。

【図 6】本発明の実施形態 4 に係る半導体装置の製造方法を模式的に示した第 1 の工程断面図である。

【図 7】本発明の実施形態 4 に係る半導体装置の製造方法を模式的に示した第 2 の工程断面図である。

10

【図 8】本発明の実施形態 5 に係る半導体装置の構成を模式的に示した部分断面図である。

【図 9】本発明の実施形態 5 に係る半導体装置の製造方法を模式的に示した工程断面図である。

【図 10】本発明の実施形態 6 に係る半導体装置の構成を模式的に示した部分断面図である。

【図 11】本発明の実施形態 6 に係る半導体装置の製造方法を模式的に示した工程断面図である。

【図 12】本発明の実施形態 7 に係る半導体装置の構成を模式的に示した部分断面図である。

20

【図 13】従来例 1 に係る半導体装置の構成を模式的に示した部分断面図である。

【図 14】従来例 2 に係る半導体装置の構成を模式的に示した部分断面図である。

【符号の説明】

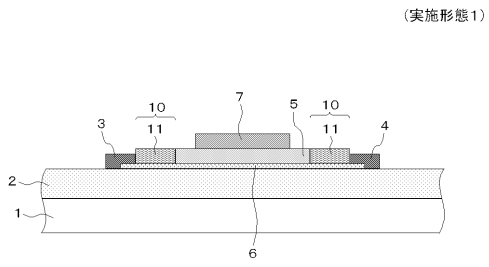
【0106】

- 1、101、201 基板
- 2、102、202 絶縁膜
- 3、13、103、203 ソース電極
- 4、14、104、204 ドレイン電極
- 5、15、5b、105、205 ゲート絶縁膜
- 5a 絶縁膜
- 6、16 カーボンナノチューブ
- 7、17、107、207 ゲート電極
- 10、110、210 エクステンション部分
- 11、11a、11b、21 絶縁膜
- 12、12a、12b 絶縁膜
- 15 ゲート絶縁膜
- 21 絶縁膜
- 22 層間絶縁膜
- 23a ~ 23f ビア
- 24a ~ 24e 配線
- 25 層間絶縁膜
- 26a、26b ビア
- 27 配線
- 32 絶縁膜
- 36、46 チャンネル材料
- 106、206 チャンネル材料(カーボンナノチューブ)

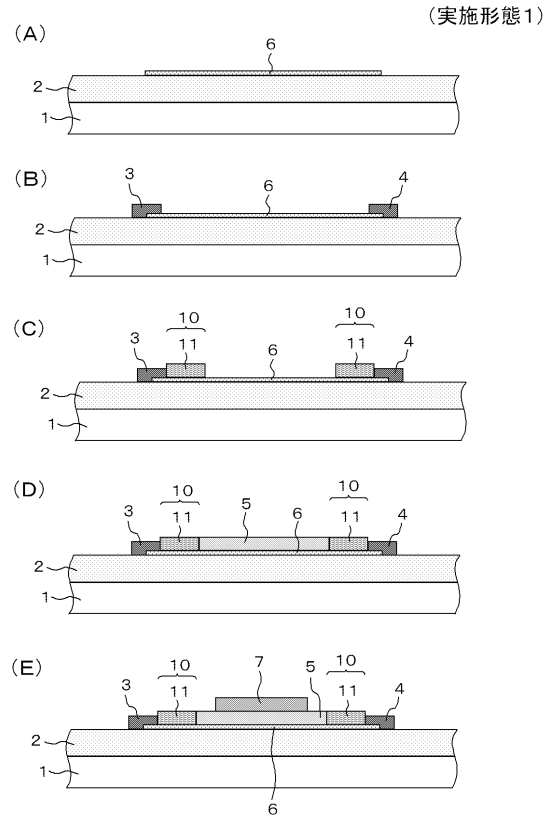
30

40

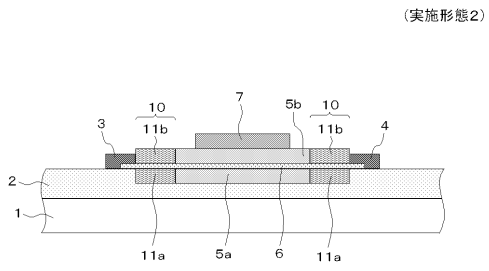
【 図 1 】



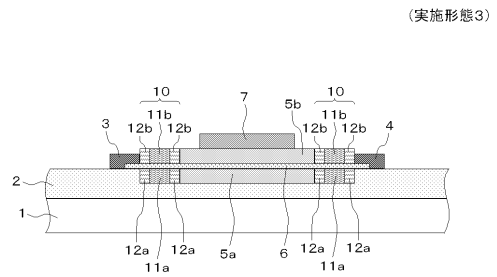
【 図 2 】



【 図 3 】

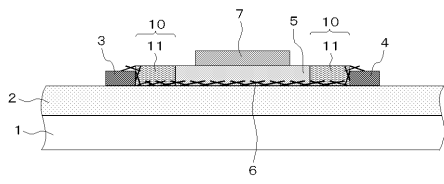


【 図 4 】



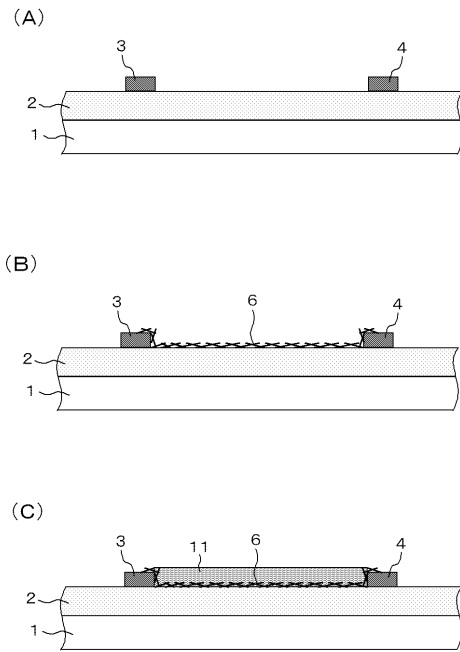
【 図 5 】

(実施形態4)



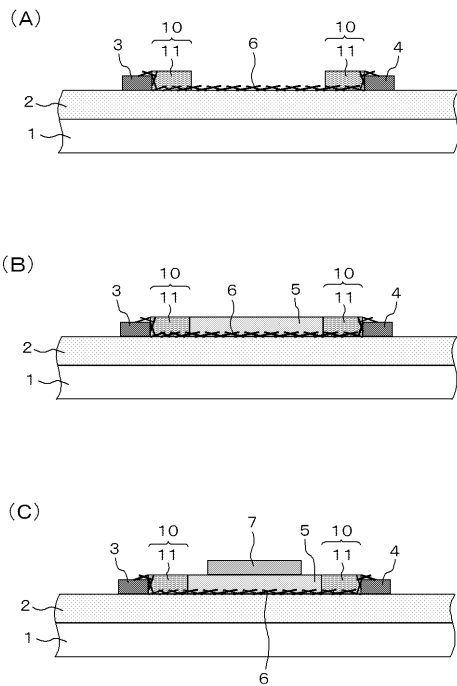
【 図 6 】

(実施形態4)



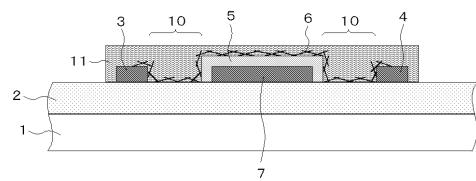
【 図 7 】

(実施形態4)



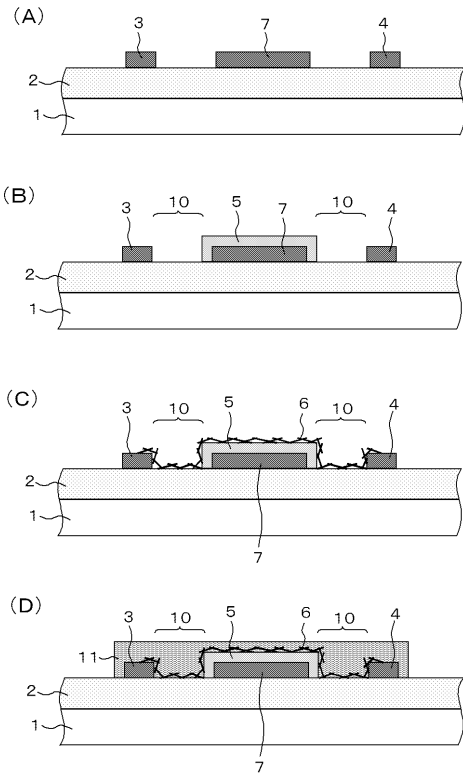
【 図 8 】

(実施形態5)



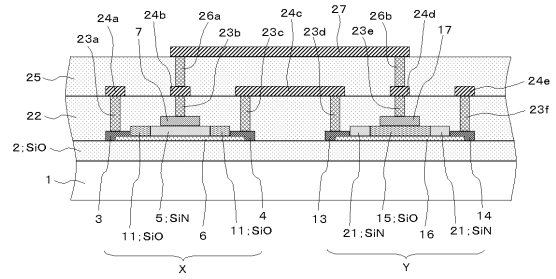
【 図 9 】

(実施形態5)



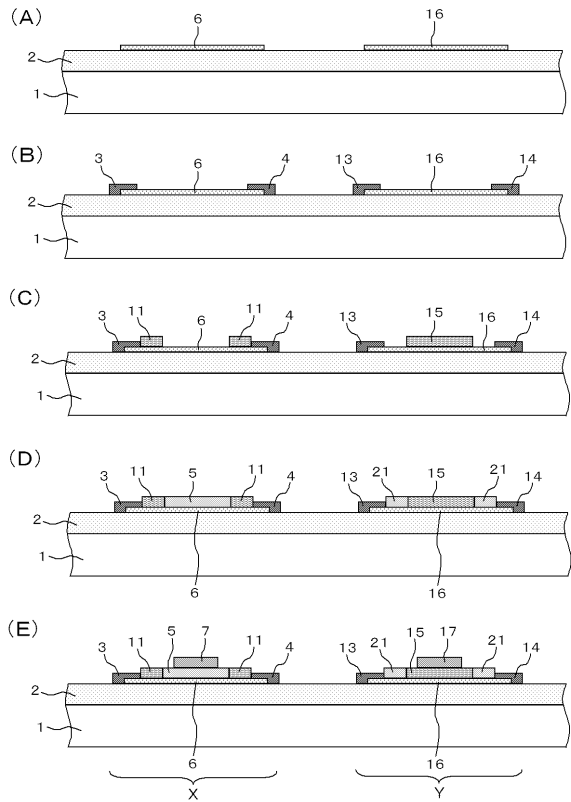
【 図 1 0 】

(実施形態6)



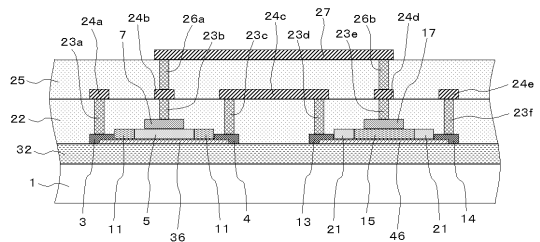
【 図 1 1 】

(実施形態6)



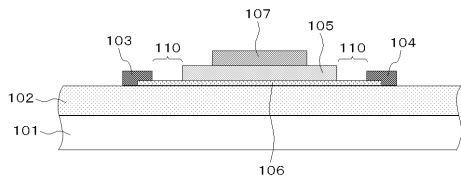
【 図 1 2 】

(実施形態7)



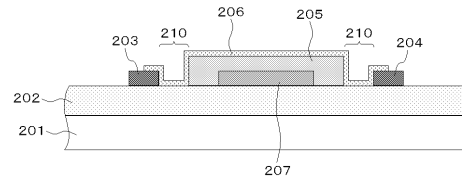
【図 13】

(従来例1)



【図 14】

(従来例2)



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 L 29/78 6 1 7 T

H 0 1 L 29/06 6 0 1 N