(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [6]
H02M 3/00

(45) 공고일자 2002년12월11일
(11) 등록번호 10-0351214
(24) 등록일자 2002년08월21일

(21) 출원번호 10-1993-0015238
(22) 출원일자 1993년08월06일

(65) 공개번호 특1994-0004920
(43) 공개일자 1994년03월16일

(30) 우선권주장 9201428 1992년08월10일 네덜란드(NL)

(73) 특허권자 코닌클리케 필립스 일렉트로닉스 엔.브이.
네델란드왕국, 아인드호펜, 그로네보드스베그 1

(72) 발명자 안토니우스아드리아누스마리아마리누스
네덜란드,아인드호펜,그로네보드세베그1

(74) 대리인 이병호

심사관 : 김용주

(54) 전원공급회로,이회로에사용하기위한제어회로,및화상표시장치

요약

안정된 전원을 발생하는 전원 공급 회로는 일반적으로 변압기의 1 차 권선과 스위치의 직렬 배열을 구비하고 있다. 상기 스위치는 제어 회로에 의해 제어되며, 상기 제어 회로의 입력은 상기 전원 공급 회로의 출력 전압에 관련된 신호를 수신한다. 상기 제어 회로는 상기 스위치의 듀티 사이클을 결정한다. 상기 전원 공급 회로의 출력에 연결된 부하의 전력 소비에 따라 상기 듀티 사이클은 증가 또는 감소된다. 상기 듀티 사이클은 스위치 온 및 스위치 오프시 상기 스위치의 불활성에 의해 야기되는 소정의 최소값을 가지고 있다. 특히, 상기 전원 공급 회로가 대기 모드를 사용하는 장치에서 동작할 때 상기 최소 듀티 사이클에 도달될 수 있다. 상기 부하에 공급되는 전력 및/또는 듀티 사이클에 관하여, 본 발명에 따른 전원 공급 회로는 상기 제어 회로에 의해 발생되는 상기 제어 신호의 주파수가 다른 고정 주파수로 전환되는 순간을 결정한다.

대표도

도 1

명세서

도면의 간단한 설명

제 1 도는 전원 공급 회로의 전체 회로도.

제 2A 도 및 제 2C 도는 본 발명에 따른 전원 공급 회로에 사용하기 위한 제어 회로의 제 1 실시예를 나타낸 도면.

제 3A 도 및 제 3B 도는 본 발명에 따른 전원 공급 회로에 사용하기 위한 제어 회로의 제 2 실시예를 나타낸 도면.

* 도면의 주요 부분에 대한 부호의 설명

3 : 정류기 5 : 버퍼 커패시터

7 : 1 차 권선 9 : 트랜지스터

19 : 검출 회로 21 : 제어 회로

23 : 차동 증폭기 25 : 비교기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 입력 전압을 수신하기 위한 입력 단자와 출력 전압을 공급하기 위한 출력 단자를 가지고 있는 전원 공급 회로에 관한 것으로, 이 전원 공급 회로는 상기 입력 단자에 병렬 연결된, 변압기의 1 차 권선과 스위치의 직렬 배열과; 상기 출력 단자에 연결된 상기 변압기의 2 차 권선과; 상기 출력 단자에 연결된 입력 및 상기 스위치에 제어 신호를 공급하는 출력을 가지고 있는 제어 회로로서, 소정의 주파수를 가진 펄스 폭 변조 제어 신호를 발생하는 발진기 회로를 구비한 제어 회로를 구비하고 있다.

본 발명은 또한 이와 같은 전원 공급 회로에 사용하기 위한 제어 회로, 화상 표시 장치에 관한 것이다.

이 종류의 전원 공급 회로는 독일 특허 명세서 DE-C-3444035호에 공지되어 있다.

부하 변동에 관계없이 출력 전압이 변하지 않는 것을 보장하기 위하여, 듀티 사이클 제어라고도 하는 펄스 폭 변조(pulse width modulation; PWM)가 일반적으로 사용되고 있다. 펄스 폭 변조(듀티 사이클 제어)의 단점은 펄스의 폭이 최소 값을 가지고 있다는 점이다. 부하가 감소하면, 출력 전압을 동일하게 유지하기 위하여 상기 펄스의 폭이 감소된다. 예컨대 스위치로서 동작하는 트랜지스터의 제어 전극에 상기 펄스가 인가되므로, 상기 펄스의 개시 순간부터 상기 스위치가 도통 상태로 되기까지 약간의 시간이 걸리게 된다. 또한, 상기 펄스의 끝에서 상기 스위치가 비도통 상태로 되기까지 약간의 시간이 걸리게 된다. 소정의 펄스 폭에서 상기 스위치는 소정의 최소 시간 기간 동안에 도통되게 되며, 상기 스위치가 더 이상 도통 상태로 되지 않을 정도로 상기 펄스의 폭이 좁아질 때까지 상기 펄스 폭의 추가적인 감소는 상기 스위치의 도통 시간에 영향을 주지 않는다.

특히, 텔레비젼 수상기와 같은 장치는 대부분의 시간 동안에 대기 모드에 있다. 이 시간 동안에, 상기 장치의 일부, 예컨대 원격 제어 유닛의 수신부에만 전원이 공급된다. 일반적인 목적은 대기 모드에서 상기 장치가 최소량의 에너지를 소비하는 것을 보장하는 것이다. 이 목적 때문에, 펄스 폭 변조를 사용할 때, 대기 모드에서 펄스 폭이 점점 좁아지며, 이에 따라 위에서 언급된 문제가 발생되거나 더욱 악화된다. 또한, (메인 공급) 장치가 상기 시간의 소정의 부분 동안에

적은 양의 전원을 필요로 하는 응용(위에서 언급한 대기 모드일 필요는 없음)에서도, 위에서 언급한 문제가 발생된다. 이 문제는 위에서 언급한 독일 특허 명세서에서 부하가 소정의 값 이하인 것으로 검출된 후에 펄스 폭 변조로부터 펄스 패킷 제어로 전환함으로써 해결되었다. 상기 펄스 패킷 제어는 복수의 펄스들이 동일 간격 및 고정된 폭(최소 폭보다 넓음)으로 연속해서 스위치에 인가된 후에, 소정의 시간기간 동안에 펄스가 발생되지 않음을 내포하고 있다. 펄스 수는 부하에 따라 좌우된다. 이 제어의 단점은 상기 스위치 및 종래의 변압기(변압기의 1 차 권선)(또는 권선 코일)에 의해 발생된 전압이 부하에 인가되기에 적합한 전압으로 되기 위하여 광범위하게(extensively) 필터링(이 필터링은 상기 발생된 전압이 큰 변화(리플)를 가지고 있기 때문에 필요함)되어야 한다는 점이다.

이 공지된 제어의 다른 단점은 가청 변압기 노이즈가 발생한다는 점이다. 이는 (특히, 공기 갭에 의해 생기는) 상기 변압기의 코어의 진동 및 권선의 진동 때문이며, 이 진동은 저주파수 변동 자계로 인해 상기 변압기에서 발생한다.

본 발명의 목적은 위에서 언급한 단점을 가지고 있지 않은 전원 공급 회로 및 제어 회로를 제공하기 위한 것이다. 이 때문에, 본 발명에 따른 전원 공급 회로는, 제어 회로가 상기 전원 공급 회로의 출력 단자들에서 공급되는 전원의 피드백 신호를 한 입력에서 수신하도록 되어 있고, 외부적으로 세트된 값으로 외부적으로 세트되는 신호를 다른 입력에서 수신하도록 되어 있으며, 또한 상기 제어 회로는 공급되는 전원이 상기 외부적으로 세트되는 값 아래로 떨어진 것으로 검출되면 발진기 회로의 발진기를 소정의 주파수로부터 보다 낮은 고정 주파수로 전환하는 스위칭 수단을 구비한 것을 특징으로 한다.

상기 전원 공급 회로에 연결된 부하가 상기 외부적으로 세트된 값보다 적은 전력을 필요로 하는 것으로 검출될 때 주파수를 전환하면, 상기 스위치의 듀티 사이클이 최소값 이상으로 유지되도록 상기 듀티 사이클의 값이 유지된다는 이점이 얻어진다. 또한, 상기 주파수 전환으로 인해, 전원 공급 회로는, 부하가 필요로 하는 전력이 공급될 때 상기 전원 공급 회로의 상이한 소자들의 손실이 상대적으로 점점 증가하기 때문에 보다 효율적으로 동작한다. 주파수를 전환함으로써, 상기 스위치는 보다 긴 시간 기간 동안에 연속적으로, 하지만 보다 낮은 주파수로 스위치 온된다.

상기 발진기 회로의 두 주파수는 예컨대 인자 2만큼 다를 수 있다.

본 발명에 따른 전원 공급 회로의 일실시예는 제어 회로가 동작 동안에 스위치를 통해 흐르는 전류에 관하여 다른 고정 주파수로 전환하는 순간을 검출하는 수단을 구비한 것을 특징으로 하고 있다.

동작 동안에, 톱니파 전류가 변압기의 1 차 권선과 스위치의 직렬 배열에 흐른다. 부하가 필요로 하는 전력이 적을수록 상기 스위치를 통해 흐르는 전류의 피크값은 작다. 따라서, 이것은 주파수의 전환 순간을 결정하는 척도가 된다.

본 발명에 따른 전원 공급 회로의 다른 실시예는 상기 수단이 피드백 신호와 기준 신호간의 차이를 증폭하는 차동 증폭기를 구비하고 있고, 이 차동 증폭기의 출력이 스위칭 수단에 연결된 것을 특징으로 하고 있다.

본 발명에 따른 전원 공급 회로의 또 다른 실시예는 제어 회로가 소정의 듀티 사이클에 관하여 다른 고정 주파수로의 전환 순간을 검출하는 수단을 구비하고 있고, 상기 수단이 상기 변압기 상의 여분의 권선과, 듀티 사이클을 검출하여 전환 신호를 상기 발진기 회로에 공급하는 듀티 사이클 검출 회로를 구비한 것을 특징으로 한다.

상기 제어 회로는 집적 회로일 수도 있고, 또한 다른 전원 공급 회로에 사용될 수도 있다.

본 발명의 이들 양태 및 다른 양태는 이하의 실시예들로부터 명확해진다.

제 1 도에는 입력 단자(1, 2)로 입력 교류 전압(Vin)(예컨대, 메인 전압)을 수신하는 전원 공급 회로(V)가 도시되어

있다. 상기 입력 단자들이 입력 교류 전압의 전파 정류용의 정류기(3)에 연결되어 있다. 이 정류기의 출력을 가로질러 버퍼 커패시터(5)가 연결되어 있다. 상기 커패시터에는 변압기(T)의 1 차 권선(7)과, 스위치로서 동작하는 트랜지스터(9)의 직렬 배열이 병렬로 배열되어 있다(이 실시예에서, 상기 트랜지스터는 NPN 트랜지스터이지만, FET도 가능하다. 이 트랜지스터/스위치의 종류의 선택은 특정 설계 요건에 의해 결정되며 당업자에게 공지되어 있음).

상기 변압기의 2 차 권선(11)은 다이오드(13)와 커패시터(15)의 직렬 배열에 연결되어 있다. 상기 커패시터(15)의 양단에서 상기 전원 공급 회로(V)의 출력 단자(17, 18)가 출력 전압(Vout)을 제공한다. (저항기로서 도시된) 부하(Rb)가 상기 출력 단자 양단에 연결되어 있다. 이 부하는 예컨대 표시 장치, 라디오, CD 플레이어의 모든 종류의 구성 요소, 예컨대 램프일 수도 있다.

상기 전원 공급 회로(V)는 또한 상기 전원 공급 회로에 의해 공급되는 에너지를 검출하는 검출 회로(19)를 구비하고 있다. 상기 검출 회로는 이 검출 회로에 의해 결정된 부하에 따라 상기 트랜지스터(9)의 도통 기간을 제어하는 제어 회로(21)에 신호(Vfb)를 공급한다, 상기 검출 회로는 예컨대, 상기 부하(Rb)와 상기 전원 공급 회로의 입력간의 DC 분리를 유지하기 위한 광 결합기, 및 차동 증폭기를 구비할 수 있다. 또한, 상기 제어 회로(21)는 소정의 최소 전력(Pset)을 수신하기 위한 제 2 입력을 가지고 있다(상기 제어 회로(21)에 대해서는 제 2A 도 - 제 2C 도, 제 3A 도 및 제 3B 도를 참조하여 추가로 설명됨).

위에서 언급한 바와 같이, 상기 전원 공급 회로는 예컨대 표시 장치에 사용된다. 최근의 표시 장치의 대부분은 대기 모드를 사용하고 있으며, 이 모드에서 상기 표시 장치는 스위치 오프되며, 예컨대 원격 제어 유닛에 의해 스위치 온될 수 있다. 상기 대기 모드 동안에, 상기 부하는 통상 사용 동안의 것보다 훨씬 작다(대기 모드 동안에, 특히 표시관에는 디스플레이에 필요한 고전압이 제공되지 않음). 그러므로, 대기 모드 동안에, 상기 제어 회로(21)는 훨씬 작은 듀티 사이클로 트랜지스터(스위치(9))를 제어하게 된다(작은 부하는 적은 전력을 필요로 함).

부하가 감소하면, 출력 전압을 동일하게 유지하기 위하여 펄스 폭이 감소된다. 상기 펄스는 예컨대 스위치로서 동작하는 트랜지스터의 제어 전극에 인가되므로, 상기 펄스가 시작하는 순간부터 상기 스위치가 도통되기까지 약간의 시간이 걸린다(이는 트랜지스터의 불활동(inertia)을 유발함), 또한, 상기 펄스의 끝에서, 상기 스위치가 비도통 상태로 되기까지 약간의 시간이 걸리게 된다. 소정의 펄스폭에서 상기 스위치는 소정의 최소 시간 기간 동안에 도통되게 되고, 상기 스위치가 더 이상 도통되지 않을 정도로 상기 펄스 폭이 좁아질 때까지 상기 펄스 폭의 추가적인 감소는 상기 스위치의 도통 시간에 영향을 주지 않는다.

특히 텔레비젼 수상기 등과 같은 장치는 대부분의 시간 동안에 대기 모드에 있다. 이 시간 동안에는, 상기 장치의 일부, 예컨대 원격 제어 유닛의 수신부에만 전력이 공급된다, 일반적인 목적은 대기 모드에서 상기 장치가 최소의 에너지량을 소비하는 것을 보장하는 것이다. 이 목적 때문에, 펄스 폭 변조를 사용할 때, 대기 모드에서 펄스 폭이 점점 좁아지며, 이에 따라 위에서 언급된 문제가 발생되거나 더욱 악화된다.

부하를 구동할 때(예컨대, 대기 모드 동안에) 발생하는 다른 문제는 상기 전원 공급 회로가 작은 부하에서 덜 효율적이라는 점이다. 이는 비교적 많은 양의 전력이 손실되며(상기 전원 공급 회로의 다른 구성 요소에서 소비됨), 이에 따라 상기 부하에 상대적으로 보다 적은 양의 전력이 이용 가능함을 내포하고 있다.

제 2A 도에는 상기 제어 회로(21)의 제 1 실시예가 도시되어 있다.

상기 제어 회로는 검출 회로(19)로부터 신호(V_{fb})를 수신하여, 이 신호를 차동 증폭기(23)의 제 1 입력에 인가한다. 상기 차동 증폭기는 제 2 입력으로 기준 전압(Vref)을 수신한다. 이 기준 전압은 상기 전원 공급 회로(V)의 출력(17, 18)(제 1 도 참조)의 양단 전압(또는, 예컨대 저항 분할부를 경유한 V_{fb}가 상기 출력 전압의 일부이면 상기 양단 전압의 일부)이다. 상기 차동 증폭기는 증폭된 차, 즉 전압(Ver)을 자신의 출력에서 공급한다. 이 전압(Ver)은 비교기(25)의 입력에 인가된다. 상기 비교기의 제 2 입력은 스위치(9')(이 예에서 FET로 도시되어 있음)를 통해 흐르는 전류의 측정 신호(측정용 저항기(Rm)를 가로질러 측정됨), 즉 신호(Is)를 수신한다.

상기 비교기(25)의 출력이 플립플롭(27)의 리세트 입력(R)에 연결되어 있다. 상기 플립플롭은 세트 입력(S)으로 신호(Vosc)를 수신하며, 이 신호는 발진기 회로(29)로부터 발생된다. 제 2C 도에는 시간에 따라 상이한 신호들이 도시되어 있다. 순간(t0)에서 상기 신호(Vosc)는 (디지탈) 하이값을 가지고 있다. 결과적으로, 상기 플립플롭(27)의 출력(Q)은 디지탈적으로 하이로 되며, 따라서 출력(Q')(NOT-Q)은 로우로 된다. 상기 플립플롭의 출력(Q')은 반전 증폭기(31)에 연결되어 있으며, 이 증폭기는 전압(Vout)을 가지고 있는 출력 저항기(33)를 통해 상기 스위치(9')를 제어한다. 이 스위치 및 측정용 저항기(Rm)를 통한 전류는 톱니 형상으로 증가한다. 이에 따라, 상기 비교기(25)의 제 2 입력에서 톱니파 신호(Is)가 얻어진다. 상기 전압(Ver)은 소정의 DC 값을 가지고 있다. 상기 신호(Is)가 이 DC 값에 도달하는 순간(제 2C 도의 순간(t1))에, 상기 비교기의 출력 값이 변화하여 상기 플립플롭에 리세트 신호(R)(제 2C 도 참조)를 공급한다. 따라서, 상기 플립플롭의 출력(Q)은 로우로 되고, 출력(Q')은 하이로 되며, 이에 따라 제어 회로(21)의 출력 신호(Vout)가 로우로 된다. 순간(t_2)에서, 이 사이클이 다시 처음부터 시작된다.

이 실시예에서, 상기 제어 회로는 또한 제 1 입력으로 신호(Ver)를 수신하는 대기 회로(35)를 구비하고 있다. 이 대기 회로는 제 2 입력으로 신호(Pset)를 수신하며, 이 신호는 부하의 어느 전력 소비 위치에서 상기 발진기 회로(29)를 전환해야 하는지를 결정한다. 부하의 전력 소비가 감소하면, 차동 증폭기(23)의 출력 신호(Ver)도 감소한다. 상기 대기 회로(35)는 (전력 소비의 척도인) 신호(Ver) 및 신호(Pset)에 관하여 발진기 회로(29)의 주파수가 전환되어야 할 때를 결정한다. 따라서, 발진기의 주파수는 소정의 최소 전력(Pset)에서 전환된다. 전력 소비는 (스위치를 통한 최소 피크 전류에 대응하는) 신호(Ver)에 관하여 결정된다. 감소하는 전력에서 발진기 회로의 주파수는 스위치(9, 9')가 장시간 동안에 (하지만 보다 낮은 반복 주파수에서) 중단없이 온되고 전원 공급 회로가 보다 효과적으로 사용되는 것을 보장하기 위해 감소된다. 제 2C 도에서, Ver-Stby를 가진 전류 그래프는 낮은 전력 소비에서(예컨대, 대기 동안)의 차동 증폭기(23)의 출력값을 나타낸다.

제 2B 도에 전력(P) 및 전환 지점(Pset)이 수직축에 도시되어 있고, 전류(I)는 수평축에 도시되어 있으며, f_H는 고주파를 나타내고, f_L은 저주파수를 나타낸다(예컨대 $f_H = 2 \times f_L$). 화살표는 부하의 감소하는 전력 소비의 변화를 나타낸다. 전력 소비 증가시, 그래프(제 2B 도)는 반대 방향으로 진행된다. 이 용어 대기 회로(35)의 사용은 전원 공급 회로/제어 회로가 사용된 장치가 대기 모드를 가지고 있음을 의미한다. 하지만, 상기 장치가 대기 모드를 가지고 있는지의 여부는 본 발명 및 이 전원 공급 회로에 중요하지 않다.

제 3A 도에는 전원 공급 회로(V)(제 1 도 참조)에 사용하기 위한 제어 회로(21)의 제 2 실시예가 도시되어 있다. 제 1 도 및/또는 제 2 도에서와 동일한 참조 부호를 가진 소자는 유사한 방법으로 동작한다.

또한, 이 실시예에서, 상기 제어 회로는 상기 검출 회로(19)(제 1 도 참조)로부터 신호(V_{fb})를 수신한다. 이 신호(V_{fb})는 기준 신호(Vref)를 제 2 입력으로 수신하는 차동 증폭기(23)의 한 입력에 인가된다. 이 차동 증폭기는 비교기(25)의 입력에 신호(Ver)를 공급한다. 상기 비교기는 제 2 입력으로 신호(Is)(스위치(9)를 통해 흐르는 전류의 측정임)를 수신한다. 상기 비교기의 출력 신호가 플립 플롭(27)의 리세트 신호(R)의 역할을 한다. 발진기 회로(29)의 출력 신호(Vosc)는 상기 플립플롭의 세트 신호(S)의 역할을 한다. 또한, 상기 플립플롭은 이제 반전 증폭기(31)에 신호(Q')(NOT-Q)를 공급하며, 이 증폭기의 출력은 출력 저항기(33)를 통해 상기 스위치에 제어 신호로서 출력 신호(Vout)를 공급한다.

상기 발진기 회로(29)의 발진기의 주파수가 전환되어야 할 때를 결정하기 위하여, 변압기(T)의 여분의 권선(37)이 신호(Ver) 대신에 사용된다. 이 여분의 권선은 스위치(9')의 듀티 사이클을 결정하고 신호(Pset)에 관하여 발진기 회로(29)의 전환 순간을 결정하는 듀티 사이클 검출 회로(39)에 연결되어 있다. 상기 듀티 사이클 검출 회로는 듀티 사이클 및 입력 신호(Pset)에 관하여 전환 순간을 결정한다. 이에 대해서는 제 3B 도에 도시되어 있다. 감소하는 전력(화살표 방향)에서, 듀티 사이클(D)은 소정의 순간에 값(Dmin)에 도달하며, 이 값은 부하의 Pset의 전력 소비에 대응된다. 상기 듀티 사이클 검출 회로(39)는 상기 발진기 회로(29)에 신호를 제공하며, 이때 f_H의 주파수는 (예컨대, 절반인) f_L로 감소된다. 부하의 전력 소비가 증가하는 경우에, 제 3B 도의 회로는 반대 방향으로 진행된다.

(57) 청구의 범위

청구항 1.

입력 전압(Vin)을 수신하기 위한 입력 단자(1, 2)들과, 출력 전압(Vout)을 공급하기 위한 출력 단자(17, 18)들을 가진 전원 공급 회로(V)로서,

상기 전원 공급 회로의 입력 단자들에 병렬 연결된, 변압기(T)의 1 차 권선(7)과 스위치(9, 9')의 직렬 배열과;

상기 전원 공급 회로의 출력 단자들에 연결된 상기 변압기의 2 차 권선(11)과,

상기 전원 공급 회로의 출력 단자들에 연결된 입력, 및 상기 스위치에 제어 신호를 공급하는 출력을 가진 제어 회로(21)로서, 소정의 주파수를 가진 펄스 폭 변조 제어 신호를 발생하는 발진기 회로(29)를 가진 상기 제어 회로(21)를 구비한, 상기 전원 공급 회로(V)에 있어서,

상기 제어 회로는 상기 전원 공급 회로의 출력 단자들에서 공급되는 전원의 피드백 신호(Vfb)를 상기 입력에서 수신하도록 되어 있고, 또한 외부적으로 세트된 값으로 외부적으로 세트되는 신호(Pset)를 다른 입력에서 수신하도록 되어 있으며,

상기 제어 회로는 또한 상기 공급되는 전원이 상기 외부적으로 세트된 값 아래로 떨어진 것으로 검출되면, 상기 발진기 회로의 발진기를 상기 소정의 주파수로부터 보다 낮은 고정 주파수로 전환하는 스위칭 수단(35)을 구비한 것을 특징으로 하는 전원 공급 회로.

청구항 2.

제 1 항에 있어서,

상기 제어 회로는 동작 동안에 상기 스위치를 통해 흐르는 전류에 대해 다른 고정 주파수로 전환하는 순간을 검출하는 수단을 구비한 것을 특징으로 하는 전원 공급 회로.

청구항 3.

제 1 항에 있어서,

상기 수단은 상기 피드백 신호와 기준 신호간의 차를 증폭하는 차동 증폭기를 구비하며,

상기 차동 증폭기의 출력은 상기 스위칭 수단에 연결된 것을 특징으로 하는 전원 공급 회로.

청구항 4.

제 1 항에 있어서,

상기 제어 회로는 소정의 듀티 사이클에 대해 다른 고정 주파수로 전환하는 순간을 검출하는 수단을 구비한 것을 특징으로 하는 전원 공급 회로.

청구항 5.

제 4 항에 있어서,

상기 수단은,

상기 변압기 상의 여분의 권선과;

상기 듀티 사이클을 검출하여, 전환 신호를 상기 발진기 회로에 공급하는 듀티 사이클 검출 회로를 구비한 것을 특징으로 하는 전원 공급 회로.

청구항 6.

제 1 항 내지 제 5 항 중 어느 한 항의 전원 공급 회로에 사용하기 위한 제어 회로.

청구항 7.

입력 전압(Vin)을 수신하기 위한 입력 단자(1, 2)들과, 출력 전압(Vout)을 공급하기 위한 출력 단자(17, 18)들을 가진 전원 공급 회로(V)를 구비한 화상 표시 장치로서,

상기 전원 공급 회로(V)는,

상기 전원 공급 회로의 입력 단자들에 병렬 연결된, 변압기(T)의 1 차 권선(7)과 스위치(9, 9')의 직렬 배열과;

상기 전원 공급 회로의 출력 단자들에 연결된 상기 변압기의 2 차 권선(11)과;

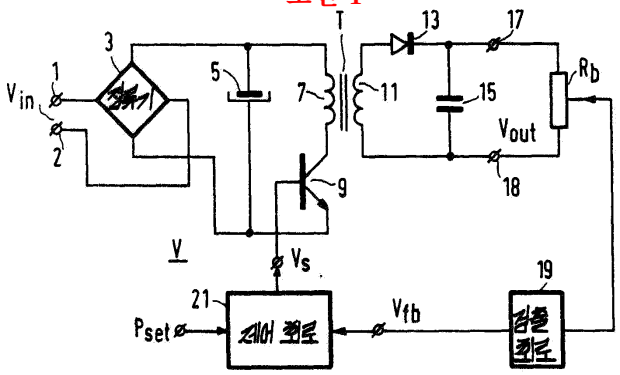
상기 전원 공급 회로의 출력 단자들에 연결된 입력, 및 상기 스위치에 제어 신호를 공급하는 출력을 가진 제어 회로(21)로서, 소정의 주파수를 가진 펄스 폭 변조 제어 신호를 발생하는 발진기 회로(29)를 가진 상기 제어 회로(21)를 구비한, 상기 화상 표시 장치에 있어서,

상기 제어 회로는 상기 전원 공급 회로의 출력 단자들에서 공급되는 전원의 피드백 신호(Vfb)를 상기 입력에서 수신하도록 되어 있고, 외부적으로 세트된 값으로 외부적으로 세트되는 신호(Pset)를 다른 입력에서 수신하도록 되어 있으며,

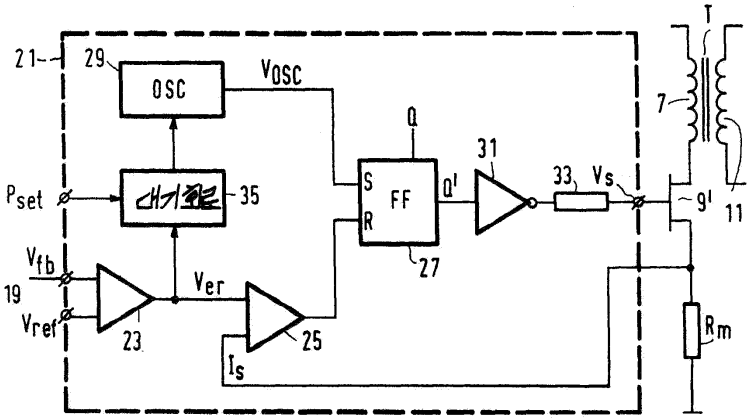
상기 제어 회로는 또한 상기 공급되는 전원이 상기 외부적으로 세트된 값 아래로 떨어진 것으로 검출되면, 상기 발진기 회로의 발진기를 상기 소정의 주파수로부터 보다 낮은 고정 주파수로 전환하는 스위칭 수단(35)을 구비한 것을 특징으로 하는 화상 표시 장치.

도면

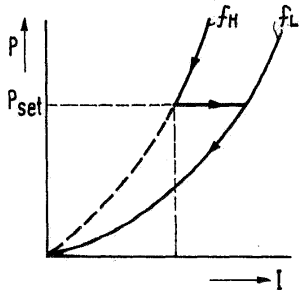
도면 1



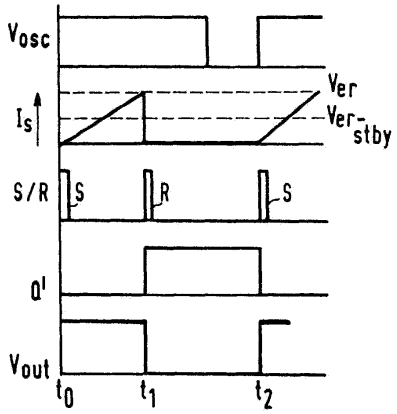
도면 2a



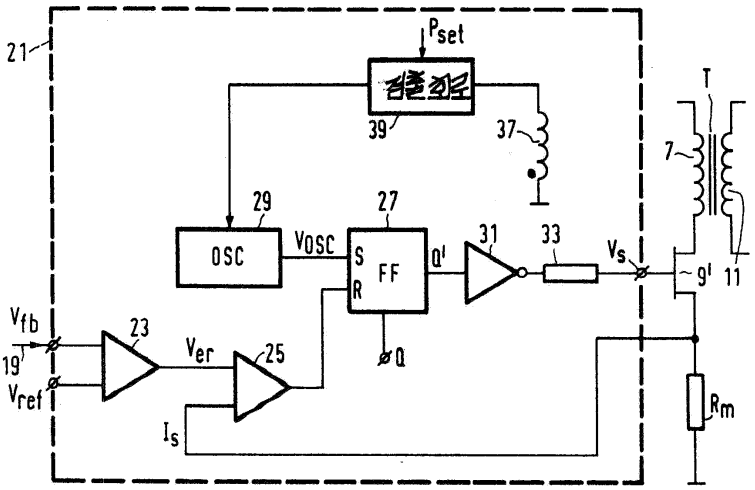
도면 2b



도면 2c


Vosc
Is
Ver
Ver-stby
S/R
S
R
S
Q'
Vout
t0
t1
t2

도면 3a


21
Pset
39
37
T
7
29
27
OSC
VOSC
S
R
FF
Q'
31
33
Vs
9'
11
Vfb
19'
Vref
23
Ver
25
Q
Is
Rm

도면 3b

