



(12)发明专利

(10)授权公告号 CN 107591129 B

(45)授权公告日 2019.08.30

(21)申请号 201710790166.1

(22)申请日 2017.09.04

(65)同一申请的已公布的文献号

申请公布号 CN 107591129 A

(43)申请公布日 2018.01.16

(73)专利权人 深圳市华星光电半导体显示技术有限公司

地址 518000 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 曾勉

(74)专利代理机构 深圳市威世博知识产权代理事务所(普通合伙) 44280

代理人 钟子敏

(51)Int.Cl.

G09G 3/3266(2016.01)

(56)对比文件

CN 101150897 A,2008.03.26,全文.

CN 101211536 A,2008.07.02,全文.

CN 101051440 A,2007.10.10,全文.

CN 1848236 A,2006.10.18,全文.

JP 2000250478 A,2000.09.14,全文.

审查员 彭镇

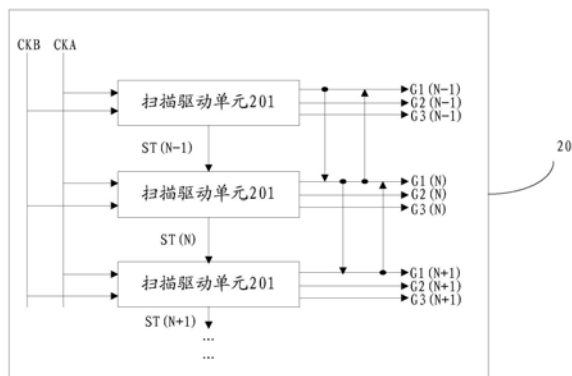
权利要求书3页 说明书6页 附图4页

(54)发明名称

用于发光二极管显示的扫描驱动电路及显示面板

(57)摘要

本发明公开了一种用于发光二极管显示的扫描驱动电路及显示面板。所述扫描驱动电路包括级联的多个扫描驱动单元,每级扫描驱动单元用于接收上一级级传信号、上一级第一扫描信号、下一级第一扫描信号、第一时钟信号及第二时钟信号,以输出本级级传信号、本级第一扫描信号、本级第二扫描信号和本级第三扫描信号,其中第一时钟信号和第二时钟信号的占空比不同。通过上述方式,本发明可以生成用于像素补偿电路所需要的三种移位扫描信号,以解决阈值电压出现漂移的问题,进而减小显示亮度的差异,提高显示效果。



1. 一种用于发光二极管显示的扫描驱动电路,包括级联的多个扫描驱动单元:每级所述扫描驱动单元用于接收上一级级传信号、上一级第一扫描信号、第一时钟信号及第二时钟信号,其特征在于,所述扫描驱动单元还用于接收下一级第一扫描信号,以输出本级级传信号、本级第一扫描信号、本级第二扫描信号和本级第三扫描信号,其中所述第一时钟信号和所述第二时钟信号的占空比不同。

2. 根据权利要求1所述的扫描驱动电路,其特征在于,所述第一时钟信号的占空比为40%,所述第二时钟信号的占空比为50%。

3. 根据权利要求1所述的扫描驱动电路,其特征在于,所述扫描驱动单元包括:

上拉电路,用于将输入的第一时钟信号转换为本级输出的第一扫描信号;

级传电路,用于将输入的第二时钟信号转换为本级输出的级传信号;

上拉控制电路,用于在扫描时拉高所述上拉电路控制端的电位;

下拉电路,用于在下拉阶段拉低所述上拉电路控制端和所述本级输出的第一扫描信号的电位;

第一下拉维持电路,用于输出本级第三扫描信号;

第二下拉维持电路,用于输出本级第二扫描信号。

4. 根据权利要求3所述的扫描驱动电路,其特征在于,所述第一下拉维持电路至少包括:

第一开关管,所述第一开关管的控制端及输入端连接第一电信号,用于持续拉低所述上拉电路控制端和所述本级输出的第一扫描信号的电位;

第二开关管,所述第二开关管的控制端耦接所述第一开关管的输出端,所述第二开关管的输入端耦接所述第一开关管的输入端,所述第二开关管的输出端耦接所述本级输出的第二扫描信号;

第三开关管,所述第三开关管的控制端耦接所述上拉电路控制端,所述第三开关管的输入端耦接所述第二开关管的控制端;

第四开关管,所述第四开关管的控制端耦接所述第三开关的控制端,所述第四开关管的输入端与所述第二开关管的输出端耦接;

第五开关管,所述第五开关管的控制端耦接所述第四开关管的输入端,所述第五开关管的输入端耦接所述本级输出的第一扫描信号;

第六开关管,所述第六开关管的控制端耦接所述第五开关管的控制端,所述第六开关管的输入端分别耦接所述上拉电路、所述上拉控制电路、所述下拉电路和所述第二下拉维持电路;

所述第三开关管、第四开关管、第五开关管、第六开关管的输出端连接第二电信号,用于拉低所述上拉电路控制端和所述本级输出的第一扫描信号的电位;

所述第一电信号和所述第二电信号均为直流电平信号,且所述第一电信号的电平高于所述第二电信号的电平。

5. 根据权利要求3所述的扫描驱动电路,其特征在于,所述级传电路至少包括:

第七开关管,所述第七开关管的控制端耦接所述上拉电路控制端,所述第七开关管的输入端连接第二时钟信号,所述第七开关管的输出端连接本级级传信号;

所述级传电路用于将输入的第二时钟信号转换为本级输出的级传信号,所述本级输出

的级传信号用于为下级扫描驱动单元的第二下拉维持电路提供电信号。

6. 根据权利要求3所述的扫描驱动电路,其特征在于,所述第二下拉维持电路至少包括:

第八开关管,所述第八开关管的控制端及输入端连接第三电信号,用于持续拉低所述上拉电路控制端和所述本级输出的第一扫描信号的电位;

第九开关管,所述第九开关管的控制端耦接所述第八开关管的输出端,所述第九开关管的输入端耦接所述第八开关管的输入端;

第十开关管,所述第十开关管的控制端耦接上一级级传信号,所述第十开关管的输入端耦接所述本级输出的第三扫描信号;

第十一开关管,所述第十一开关管的控制端分别耦接所述上拉电路、所述上拉控制电路、所述下拉电路和所述第一下拉维持电路,所述第十一开关管的输入端分别耦接所述第十开关管的输入端及所述第九开关的输出端;

第十二开关管,所述第十二开关管的控制端耦接所述第十一开关管的输入端,所述第十二开关管的输入端耦接所述第十一开关管的控制端;

第十三开关管,所述第十三开关管的控制端耦接所述第十二开关管的控制端,所述第十三开关管的输入端分别耦接所述第五开关管的输入端及所述本级输出的第一扫描信号;

所述第十开关管、第十一开关管、第十二开关管、第十三开关管的输出端连接第二电信号,用于拉低所述上拉电路控制端和所述本级输出的第一扫描信号的电位;

所述第三电信号和所述第二电信号均为直流电平信号,且所述第三电信号的电平高于所述第二电信号的电平。

7. 根据权利要求3所述的扫描驱动电路,其特征在于,所述上拉电路至少包括:

第十四开关管,所述第十四开关管的控制端分别耦接所述级传电路、所述上拉控制电路、所述下拉电路和所述下拉维持电路,所述第十四开关管的输入端连接所述第一时钟信号,所述第十四开关管的输出端连接所述本级输出的第一扫描信号。

8. 根据权利要求7所述的扫描驱动电路,其特征在于,所述扫描驱动单元还包括:自举电容,所述自举电容耦接于所述第十四开关管的控制端和输出端之间,用于拉高所述第十四开关管控制端的电位。

9. 根据权利要求4所述的扫描驱动电路,其特征在于,

所述上拉控制电路至少包括:

第十五开关管,所述第十五开关管的控制端及输入端连接上级输出的第一扫描信号,所述第十五开关管的输出端分别耦接所述上拉电路控制端、所述第一下拉维持电路及第二下拉维持电路;

所述下拉电路至少包括:

第十六开关管,所述第十六开关管的控制端与所述下一级输出的第一扫描信号连接,所述第十六开关管的输出端分别耦接所述上拉电路及本级输出的第一扫描信号;

第十七开关管,所述第十七开关管的控制端与所述第十六开关管的控制端及所述下一级输出的第一扫描信号耦接,所述第十七开关管的输入端与所述上拉电路控制端耦接;

所述第十六开关管及第十七开关管的输出端连接第二电信号。

10. 一种液晶显示装置,其特征在于,包括如权利要求1-9任一项所述的用于发光二极

管显示的扫描驱动电路。

用于发光二极管显示的扫描驱动电路及显示面板

技术领域

[0001] 本发明涉及显示器技术领域,特别是涉及一种用于发光二极管显示的扫描驱动电路及显示面板。

背景技术

[0002] 平面显示器件具有机身薄、省电、无辐射等众多优点,得到了广泛的应用。现有的平面显示器件主要包括液晶显示器件(Liquid Crystal Display,LCD)及有机发光二极管显示器件(Organic Light Emitting Display,OLED),而主动矩阵有机发光二极管体(Active-matrix organic light emitting diode,AMOLED)在能耗、色彩饱和度、对比度、柔性应用等方面相对于LCD有显著优势,被广泛使用。然而在使用过程中,由于薄膜晶体管TFT在长时间加压和高温下,其阈值电压会出现漂移,由于显示画面不同,面板各部分TFT的阈值漂移量不同,会造成显示亮度差异,为了解决这一问题,在原有信号的基础上,增加了AMOLED内部补偿信号。

[0003] 本发明的发明人在长期研究过程中发现,如图1所示,现有技术中需要在像素内部中,利用TFT构建的子电路来解决这一问题,通过增加额外的电路产生补偿信号的方法,其实现过程及驱动方式都较为复杂。

发明内容

[0004] 本发明主要解决的技术问题是提供一种用于发光二极管显示的扫描驱动电路及显示面板,通过上述方式,可以生成像素补偿电路所需要的三种移位扫描信号,解决阈值电压出现漂移的问题,进而减小显示亮度的差异,提高显示效果。

[0005] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种用于发光二极管显示的扫描驱动电路,包括级联的多个扫描驱动单元:每级扫描驱动单元用于接收上一级级传信号、上一级第一扫描信号、下一级第一扫描信号、第一时钟信号及第二时钟信号,以输出本级级传信号、本级第一扫描信号、本级第二扫描信号和本级第三扫描信号,其中第一时钟信号和第二时钟信号的占空比不同。

[0006] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种显示面板,包括上述任一项的用于发光二极管显示的扫描驱动电路。

[0007] 本发明的有益效果是:通过改变第一时钟信号和第二时钟信号的占空,将每级扫描驱动单元所接收的上一级级传信号、上一级第一扫描信号、下一级第一扫描信号、第一时钟信号及第二时钟信号进行转换以输出本级级传信号、本级第一扫描信号、本级第二扫描信号和本级第三扫描信号,最终生成像素补偿电路所需要的三种移位扫描信号,解决阈值电压出现漂移的问题,进而减小显示亮度的差异,提高显示效果。

附图说明

[0008] 图1是本发明现有技术中补偿电路的信号时序图;

- [0009] 图2是本发明扫描驱动电路一实施方式的结构示意图；
[0010] 图3是本发明扫描驱动单元一实施方式的结构示意图；
[0011] 图4是本发明扫描驱动单元另一实施方式的结构示意图；
[0012] 图5是本发明扫描驱动单元一实施方式的详细电路示意图；
[0013] 图6是图5所示电路扫描时的工作波形时序示意图；
[0014] 图7是本发明显示面板一实施方式的结构示意图。

具体实施方式

[0015] 下面结合附图和实施方式对本发明进行详细说明。

[0016] 请参阅图2,图2是本发明扫描驱动电路一实施方式的结构示意图,如图所示,扫描驱动电路20包括级联的多个扫描驱动单元201。

[0017] 请参阅图3,图3是本发明扫描驱动单元一实施方式的电路原理示意图。如图3所示,本实施方式的扫描驱动单元30用于接收上一级级传信号 $ST(N-1)$ 、上一级第一扫描信号 $G1(N-1)$ 、下一级第一扫描信号 $G1(N+1)$ 、第一时钟信号 CKA 及第二时钟信号 CKB ,以输出本级级传信号 $ST(N)$ 、本级第一扫描信号 $G1(N)$ 、本级第二扫描信号 $G2(N)$ 和本级第三扫描信号 $G3(N)$,其中第一时钟信号 CKA 和第二时钟信号 CKB 的占空比不同。

[0018] 可选的,第一时钟信号的占空比为40%,第二时钟信号的占空比为50%,在其他实施过程中,第一时钟信号的占空比,可以根据具体的AMOLED像素补偿信号时序进行调整。

[0019] 如图4所示,图4是本发明扫描驱动单元另一实施方式的结构示意图。本实施例中,扫描驱动单元40包括:上拉电路401、级传电路402、上拉控制电路403、下拉电路404、第一下拉维持电路405、第二下拉维持电路406以及电容407。

[0020] 上拉电路401,用于将输入的第一时钟信号 CKA 转换为本级输出的第一扫描信号 $G1(N)$;

[0021] 级传电路402,用于将输入的第二时钟信号 CKB 转换为本级输出的级传信号 $ST(N)$;

[0022] 上拉控制电路403,用于在扫描时拉高上拉电路控制端 $Q(N)$ 的电位;

[0023] 下拉电路404,用于在下拉阶段拉低上拉电路控制端 $Q(N)$ 和本级输出的第一扫描信号 $G1(N)$ 的电位;

[0024] 第一下拉维持电路405,用于输出本级第三扫描信号 $G3(N)$ 。第二下拉维持电路406,用于输出本级第二扫描信号 $G2(N)$ 。

[0025] 具体地,如图4所示,以一个第一时钟信号 CK 为例,上拉电路401的输入信号为第一时钟信号 CKA ,其控制端2011输入信号为 $Q(N)$;级传电路402的输入信号为第二时钟信号 CKB ,输出信号为本级级传信号 $ST(N)$;上拉控制电路403输入信号为上一级第一扫描信号 $G1(N-1)$,输出信号用于控制 $Q(N)$ 的电位;下拉电路404输入信号为低电平信号 VSS ,其控制端输入信号为下一级第一扫描信号 $G1(N+1)$,输出信号用于拉低 $Q(N)$ 和 $G1(N)$ 的电位;第一下拉维持电路405输入信号为低电平信号 VSS ,控制端输入信号为电压信号 VDD ,输出信号用于在下拉阶段持续拉低 $Q(N)$ 和 $G(N)$ 的电位,同时输出本级第三扫描信号 $G3(N)$;第二下拉维持电路406输入信号为低电平信号 VSS ,控制端输入信号为电压信号 VDD 及上一级级传信号 $ST(N-1)$,输出信号用于在下拉阶段持续拉低 $Q(N)$ 和 $G(N)$ 的电位,同时输出本级第二扫描信号 $G2(N)$ 。

[0026] 在电路的上拉阶段, $Q(N)$ 电位被上拉控制电路403拉高, 上拉电路401将第一时钟信号CKA转换为本级输出的第一扫描信号 $G1(N)$ 输出, 在下拉阶段, 下拉电路404则拉低 $Q(N)$ 和 $G(N)$ 电位, 而第一下拉维持电路405及第二下拉维持电路406持续拉低 $Q(N)$ 和 $G(N)$ 的电位。

[0027] 进一步的, 上拉阶段中, 将第一时钟信号CKA的占空比设为40%, 以使得 $Q(N)$ 获得第三阶段的电位, 在其他实施例中, 也可以根据不同的像素补偿信号时序对占空比进行调整, 具体视实际需求而定, 此处不做任何限制。在下拉阶段中, 当第一时钟信号CKA回复至低电位时, $Q(N)$ 点只是回复至VGH高电位, 而当下拉电路404输入的下一级第一扫描信号 $G1(N+1)$ 开启后, $Q(N)$ 才被真正的拉至低电位, 同时, $Q(N)$ 电位经过第一下拉维持电路405反相, 形成本级输出的第三扫描信号 $G3(N)$ 。

[0028] 进一步的, 上拉阶段中, 将第二时钟信号CKB的占空比设为50%, 使其通过级传电路402将第二时钟信号CKB转换为本级级传信号 $ST(N)$ 输出, 同时, 本级电路中的第二下拉维持电路406根据输入的上一级级传信号 $ST(N-1)$ 将本级第二扫描信号 $G2(N)$ 电位拉低, 并通过本级 $Q(N)$ 信号将本级第二扫描信号 $G2(N)$ 电位持续拉至低电位, 通过上一级级传信号 $ST(N-1)$ 及本级 $Q(N)$ 信号的或非, 进而形成本级输出的第三扫描信号 $G3(N)$ 。

[0029] VDD为VGH高电位直流信号, 而VSS为VGL低电位直流信号。

[0030] 通过本实施方式, 可以生成用于像素补偿电路所需要的三种移位扫描信号, 以解决阈值电压出现漂移的问题, 进而减小显示亮度的差异, 提高显示效果。

[0031] 参考图5, 图5是本发明扫描驱动单元一实施方式的详细电路示意图。

[0032] 具体的, 如图5所示, 第一下拉维持电路505至少包括: 第一开关管T1, 第一开关管T1的控制端及输入端连接第一电信号VDD, 用于持续拉低上拉电路控制端 $Q(N)$ 和本级输出的第一扫描信号 $G1(N)$ 的电位; 第二开关管T2, 第二开关管T2的控制端耦接第一开关管T1的输出端, 第二开关管T2的输入端耦接第一开关管T1的输入端, 第二开关管T2的输出端耦接本级输出的第二扫描信号 $G2(N)$; 第三开关管T3, 第三开关管T3的控制端耦接上拉电路控制端 $Q(N)$, 第三开关管T3的输入端耦接第二开关管T2的控制端; 第四开关管T4, 第四开关管T4的控制端耦接第三开关管T3的控制端, 第四开关管T4的输入端与第二开关管T2的输出端耦接; 第五开关管T5, 第五开关管T5的控制端耦接第四开关管T4的输入端, 第五开关管T5的输入端耦接本级输出的第一扫描信号 $G1(N)$; 第六开关管T6, 第六开关管T6的控制端耦接第五开关管T5的控制端, 第六开关管T6的输入端分别耦接上拉电路501、上拉控制电路503、下拉电路504和第二下拉维持电路506; 第三开关管T3、第四开关管T4、第五开关管T5、第六开关管T6的输出端连接第二电信号VSS, 用于拉低上拉电路控制端 $Q(N)$ 和本级输出的第一扫描信号 $G(N)$ 的电位。其中, 第一电信号VDD和第二电信号VSS均为直流电平信号, 且第一电信号VDD的电平高于第二电信号VSS的电平; 第一开关管T1、第二开关管T2、第三开关管T3、第四开关管T4组成反相器, 用于将上拉电路控制端 $Q(N)$ 的电位反向形成本级输出的第二扫描信号 $G2(N)$ 。

[0033] 如图5所示, 级传电路502至少包括: 第七开关管T7, 第七开关管T7的控制端耦接上拉电路控制端 $Q(N)$, 第七开关管T7的输入端连接第二时钟信号CKB, 第七开关管T7的输出端连接本级级传信号 $ST(N)$; 级传电路502用于将输入的第二时钟信号CKB转换为本级输出的级传信号 $ST(N)$, 本级输出的级传信号 $ST(N)$ 用于为下级扫描驱动单元的第二下拉维持电路

提供电信号。

[0034] 如图5所示,第二下拉维持电路506至少包括:第八开关管T8,第八开关管T8的控制端及输入端连接第三电信号VDD,用于持续拉低上拉电路控制端Q(N)和本级输出的第一扫描信号G1(N)的电位;第九开关管T9,第九开关管T9的控制端耦接第八开关管T8的输出端,第九开关管T9的输入端耦接第八开关管T8的输入端;第十开关管T10,第十开关管T10的控制端耦接上一级级传信号ST(N-1),第十开关管T10的输入端耦接本级输出的第三扫描信号G3(N);第十一开关管T11,第十一开关管T11的控制端分别耦接上拉电路501、上拉控制电路503、下拉电路504和第一下拉维持电路505,第十一开关管T11的输入端分别耦接第十开关管T10的输入端及第九开关管的输出端;第十二开关管T12,第十二开关管T12的控制端耦接第十一开关管T11的输入端,第十二开关管T12的输入端耦接第十一开关管T11的控制端;第十三开关管T13,第十三开关管T13的控制端耦接第十二开关管T12的控制端,第十三开关管T13的输入端分别耦接第五开关管的输入端及本级输出的第一扫描信号G1(N);第十开关管T10、第十一开关管T11、第十二开关管T12、第十三开关管T13的输出端连接第二电信号VSS,用于拉低上拉电路控制端Q(N)和本级输出的第一扫描信号G1(N)的电位;第三电信号VDD和第二电信号VSS均为直流电平信号,且第三电信号VDD的电平高于第二电信号VSS的电平。其中,本级输出的第三扫描信号G3(N)由上拉电路控制端Q(N)的电位与上一级级传信号ST(N-1)共同形成。

[0035] 其中,上拉电路501至少包括:第十四开关管T14,第十四开关管T14的控制端分别耦接级传电路502、上拉控制电路503、下拉电路504和下拉维持电路505/506,第十四开关管T14的输入端连接第一时钟信号CKA,第十四开关管T14的输出端连接本级输出的第一扫描信号G1(N)。进一步的,自举电容507耦接于第十四开关管T14的控制端和输出端之间,用于拉高第十四开关管T14控制端的电位。

[0036] 进一步的,上拉控制电路503至少包括:第十五开关管T15,第十五开关管T15的控制端及输入端连接上级输出的第一扫描信号G1(N-1),第十五开关管T15的输出端分别耦接上拉电路控制端Q(N)、第一下拉维持电路505及第二下拉维持电路506;下拉电路504至少包括:第十六开关管T16,第十六开关管T16的控制端与下一级输出的第一扫描信号G1(N+1)连接,第十六开关管T16的输出端分别耦接上拉电路501及本级输出的第一扫描信号G1(N);第十七开关管T17,第十七开关管T17的控制端与第十六开关管T16的控制端及下一级输出的第一扫描信号G1(N+1)耦接,第十七开关管T17的输入端与上拉电路控制端Q(N)连接;第十六开关管T16及第十七开关管T17的输出端连接第二电信号VSS,第二信号VSS为直流低电平信号。

[0037] 图6是图5所示电路扫描时的工作波形时序示意图,结合图5和图6,以本级输入第一时钟信号CKA,以及第二时钟信号CKB为例,上拉控制电路503的控制端接收的第一控制信号G1(N-1)高电平来临时,开关管T15打开,高电平信号VGH拉高上拉电路501控制端5011的电位,即Q(N)为高电平,进入上拉阶段,此时,开关管T14打开,而第一时钟信号CKA为低电平时,本级输出扫描信号G1(N)也为低电平,自举电容Cb507两端存在电压差,自举电容Cb507充电;同时,开关管T7打开,此时,第二时钟信号CKB也为低电平;当第一时钟信号CKA及第二时钟信号CKB的高电平来临时,第一控制信号G1(N-1)变为低电平,开关管T15关闭,开关管T7、T14打开,则输出的本级第一扫描信号G1(N)和本级级传信号ST(N)为高电平,此时,自举

电容Cb507进一步拉高Q(N)的电位,保证第一时钟信号CKA及第二时钟信号CKB高电平阶段,开关管T7、T14均处于打开状态,从而使得本级输出第一扫描信号G1(N)和本级级传信号ST(N)在此阶段也处于高电平状态,即本级第一扫描信号G1(N)正常输出。

[0038] 同时,上拉阶段Q(N)为高电平,开关管T3、T4、T10、T11打开,第一控制点P(N)、第二控制点K(N)、第三控制点S(N)和第四控制点T(N)均被低电平信号VSS拉低,则开关管T5、T6、T2、T13、T12、T9均关闭,从而使得上拉阶段,第一下拉维持电路505及第二下拉维持电路506均不影响Q(N)和G1(N)的电位。

[0039] 第二下拉维持电路506的第一控制端输入第二控制信号VDD为高电平信号,开关管T8、T9打开,则输出本级第二扫描信号G2(N)为高电平,当第二下拉维持电路506的第二控制端输入第三控制信号ST(N-1)高电平来临时,开关管T10打开,本级输出的第二扫描信号G2(N)被低电平信号VSS拉低,当Q(N)为高电平时,开关T11打开,本级第二扫描信号G2(N)被低电平信号VSS持续拉低。当Q(N)电位开始下降时,T11关闭,本级输出的第二扫描信号G2(N)恢复高电平信号。因此,第二下拉维持电路506的输出信号G2(N)为第三控制信号ST(N-1)与Q(N)信号的或非门。

[0040] 第一下拉维持电路505的控制端输入第四控制信号VDD为高电平信号,开关管T1、T2打开,则输出本级第三扫描信号G3(N)为高电平,当Q(N)为高电平时,开关管T4打开,本级输出的第三扫描信号G3(N)被低电平信号VSS拉低。当Q(N)电位开始下降时,T4关闭,本级输出的第三扫描信号G3(N)恢复高电平信号。因此,Q(N)点经过开关T1、T2、T3、T4组成的反相器形成第一下拉维持电路505的输出信号G3(N)。

[0041] 当第一时钟信号CKA变为低电平时,其互补信号XCK变为高电平,下拉电路504的控制端接收的第四控制信号G1(N-1)信号,当第四控制信号G1(N-1)信号为高电平时,开关管T16打开,进入下拉阶段,本级输出的第一扫描信号G1(N)被低电平信号VSS拉低,此时,自举电容Cb507放电,Q(N)电位开始下降,同时,开关管T17打开,Q(N)电位被低电平信号VSS拉低,此时,下拉维持电路开始工作。第一下拉维持电路505的第四控制信号VDD为高电平信号,第一下拉维持电路505中的开关管T1打开,则第四控制点T(N)电位被拉高,开关管T5、T6打开,则上拉电路501的控制端5011的控制信号Q(N)和本级输出第一扫描信号G1(N)的电位持续被低电平信号VSS拉低。其中,第二下拉维持电路506的工作原理与第一下拉维持电路505类似,此处不再重复。

[0042] 上述实施例中,第一时钟信号CKA的占空比为40%,第二时钟信号CKB的占空比为50%。占空比是指有效电平在一个周期之内所占的时间比率,第一时钟信号CKA高电平所占时间为0.4个周期,而低电平所占时间为0.6个周期。因此,第一时钟信号CKA的高电平信号要比第二时钟信号CKB的高电平信号相对有些延迟。

[0043] 本实施例中,所有开关管均为薄膜晶体管,其控制端均为薄膜晶体管的栅极,输入端均为薄膜晶体管的源极,输出端均为薄膜晶体管的漏极。当然,在其他实施方式中,开关管的输入端也可以是薄膜晶体管的漏极,而输出端可以是薄膜晶体管的源极,此外,开关管也可以是其他类型的晶体管,此处不做具体限定。

[0044] 参考图7,图7是本发明显示面板一实施方式的结构示意图。如图7所示,本实施方式的显示面板70至少包括扫描驱动电路701,该扫描驱动电路701的结构和工作过程可以参考图5中的扫描驱动单元,此处不再重复。

[0045] 本实施方式的显示面板可以是液晶面板、等离子面板等类型的面板,此处不做具体限定。

[0046] 当然,在其他实施方式中,显示面板70视具体需求还可以包括TFT基板、液晶层等结构,此处不做具体限定。

[0047] 本实施方式中,显示面板至少包括扫描驱动电路,该扫描驱动电路包括级联的多个扫描驱动单元,每级扫描驱动单元用于接收上一级级传信号、上一级第一扫描信号、下一级第一扫描信号、第一时钟信号及第二时钟信号,以输出本级级传信号、本级第一扫描信号、本级第二扫描信号和本级第三扫描信号,其中第一时钟信号和第二时钟信号的占空比不同。

[0048] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

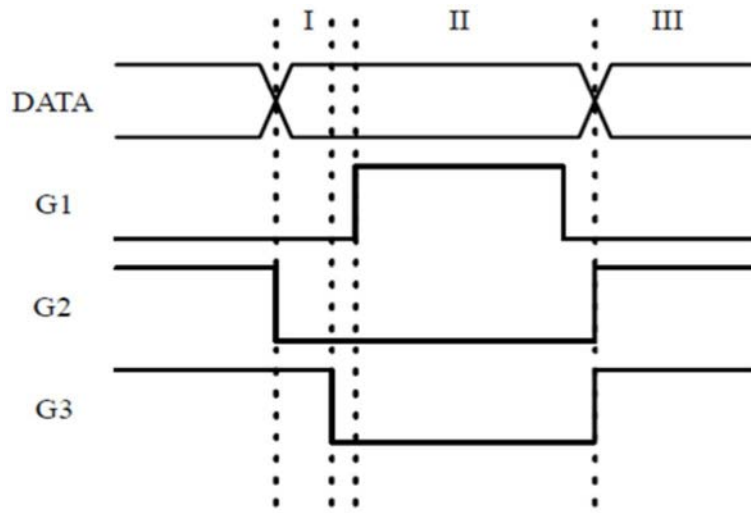


图1

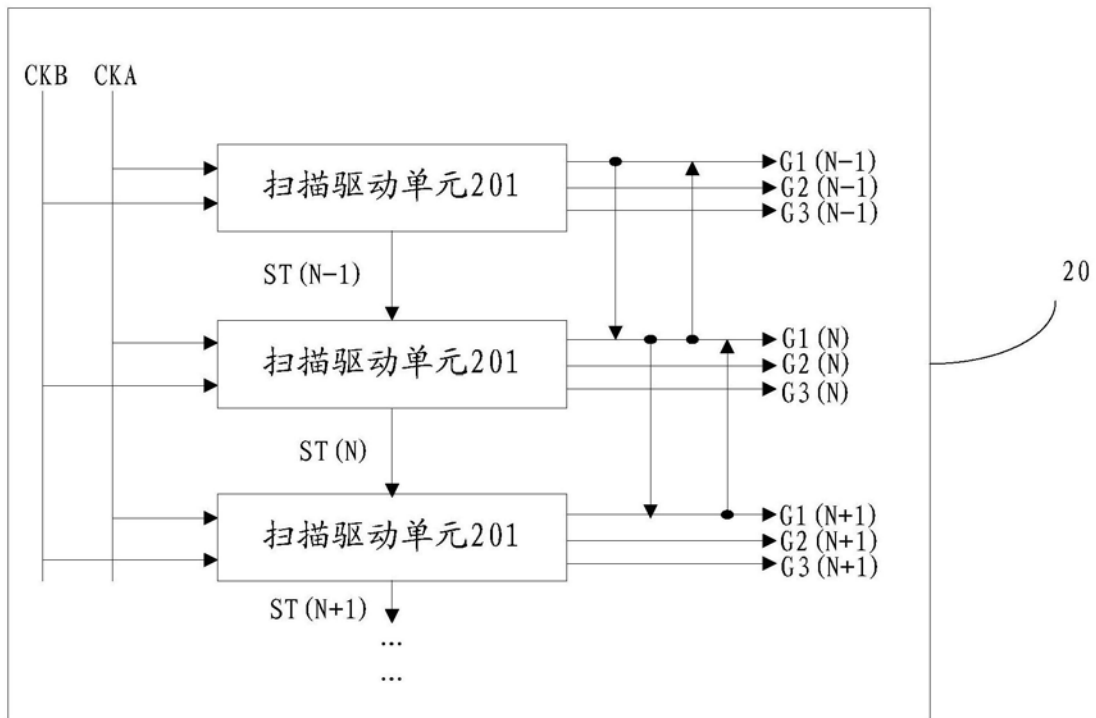


图2

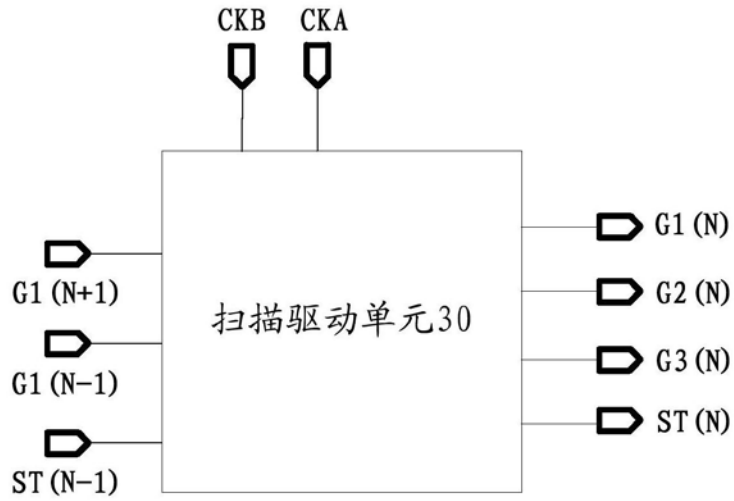


图3

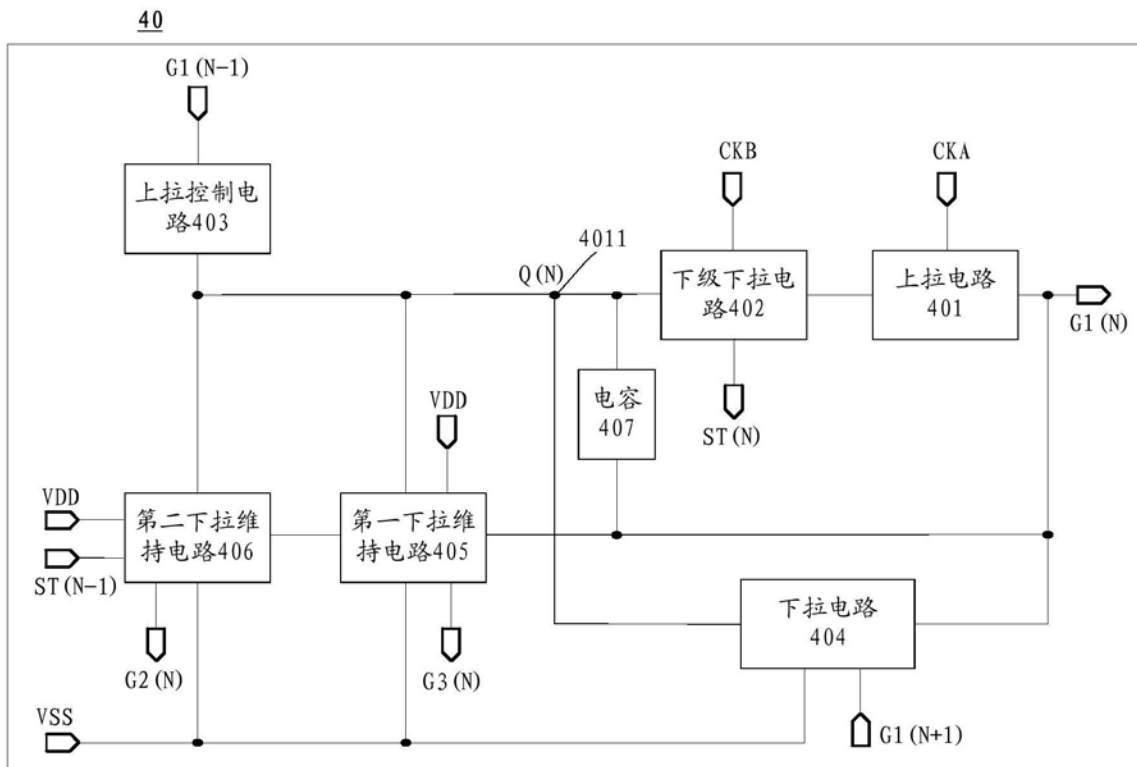


图4

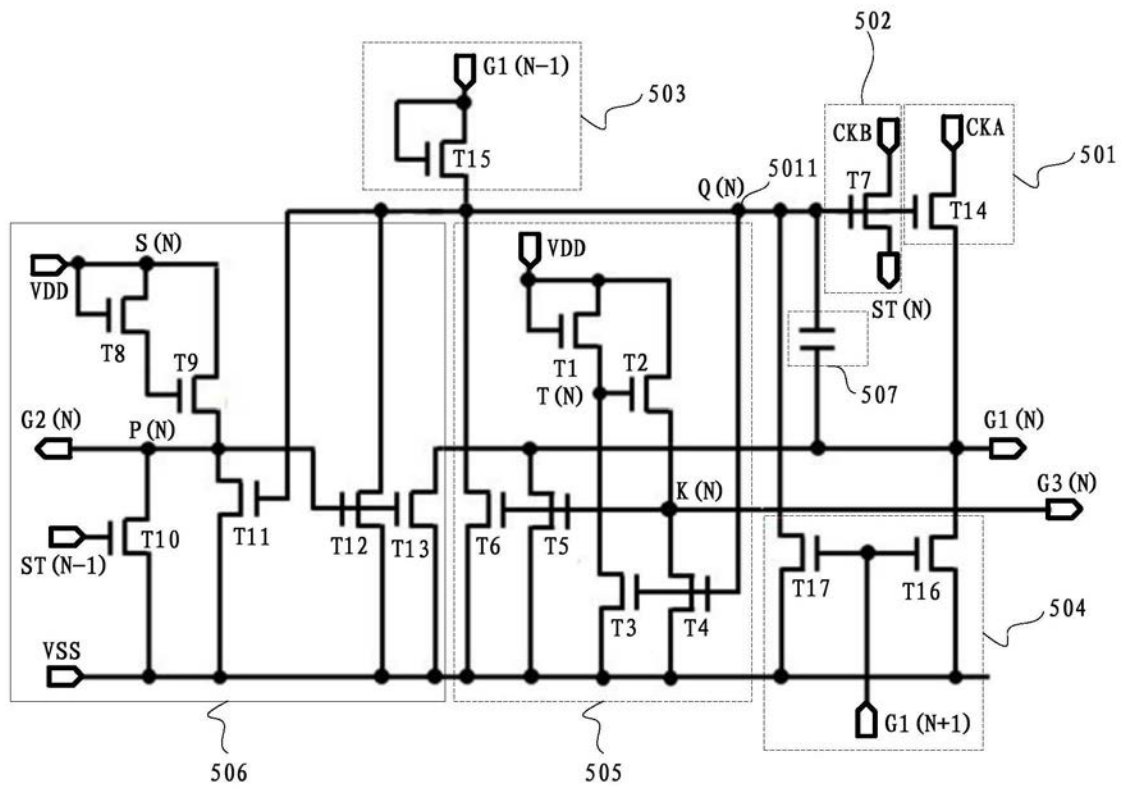


图5

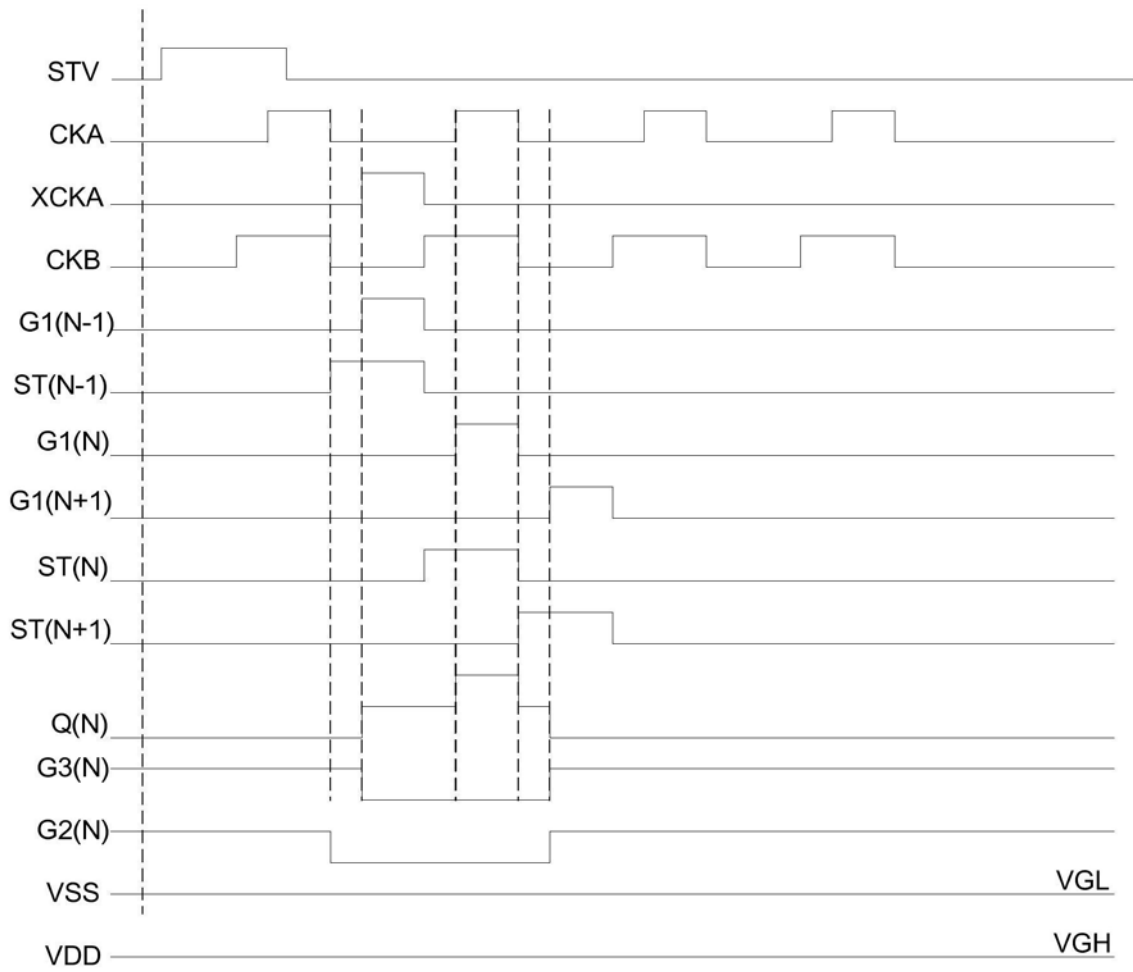


图6

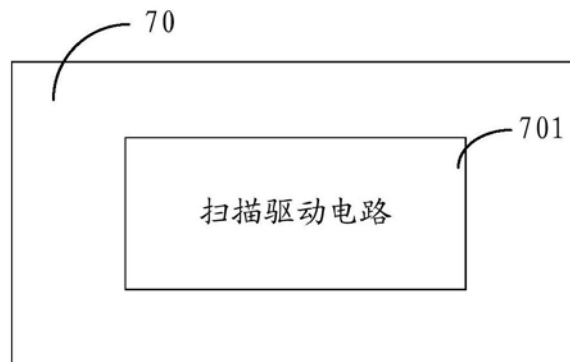


图7