



(12) 发明专利

(10) 授权公告号 CN 102946695 B

(45) 授权公告日 2016. 01. 27

(21) 申请号 201210428184. 2

US 2004/0118605 A1, 2004. 06. 24, 全文 .

(22) 申请日 2012. 10. 31

WO 2012/103833 A1, 2012. 08. 09, 说明书第 4 页第 8 行至第 6 页第 19 行、第 8 页第 10 行至 11 页第 8 行, 附图 1、5、7.

(73) 专利权人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为 总部办公楼

审查员 张志芳

(72) 发明人 刘山当 高峰 周水平

(74) 专利代理机构 北京中博世达专利商标代理 有限公司 11274

代理人 申健

(51) Int. Cl.

H05K 3/42(2006. 01)

H05K 1/11(2006. 01)

(56) 对比文件

US 2002/0092677 A1, 2002. 07. 18, 全文 .

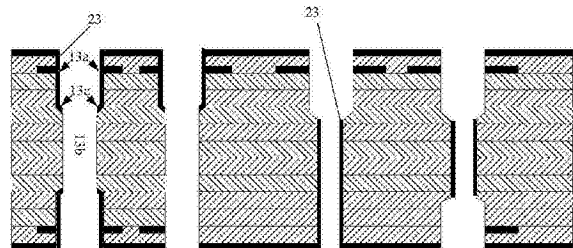
权利要求书2页 说明书7页 附图7页

(54) 发明名称

一种通孔结构、印刷电路板及通孔结构的制作方法

(57) 摘要

本发明的实施例提供一种通孔结构、印刷电路板及通孔结构的制作方法, 涉及印刷电路板领域, 能够提升出线密度, 增加信号的传输容量, 并能够降低制造难度, 以及提高产品的可靠性。该通孔结构由孔壁围设形成, 所述通孔结构包括: 沿通孔结构的轴向方向划分形成的至少两个通孔部分, 至少两个通孔部分由孔壁围设形成, 以及沿轴向方向划分形成的至少一个台阶部分, 至少一个台阶部分由孔壁围设形成, 至少一个台阶部分中的每个台阶部分位于至少两个通孔部分中两个相邻的通孔部分之间, 且与两个相邻的通孔部分相连; 在至少两个通孔部分的孔壁及至少一个台阶部分的孔壁中至少包括一个绝缘的孔壁和一个金属化的孔壁。本发明的是实例应用于印刷电路板制造。



1. 一种通孔结构的制造方法,其特征在于,包括:

在至少具有两层的印刷电路基板的毛坯上通过第一次钻孔工艺形成钻孔,所述钻孔包括通孔或盲孔;

通过第一次化学或物理方法处理在所述钻孔的孔壁形成一层惰性材料层,所述惰性材料层能够避免后续导电材料沉积在所述惰性材料层表面上;

在与所述第一次钻孔工艺形成的钻孔位置相同或所述钻孔位置相对应的所述毛坯上另一面的位置采用第二次钻孔工艺制作不同深度的钻孔,在同一个轴线上通过所述第一次钻孔工艺形成的钻孔与通过第二次钻孔工艺形成的钻孔构成通孔结构,所述通孔结构包括至少两个通孔部分以及沿轴向方向划分形成的至少一个台阶部分,所述至少一个台阶部分中的每个台阶部分位于所述至少两个通孔部分中两个相邻的通孔部分之间,且与所述两个相邻的通孔部分相连,任意两个相邻的通孔部分的孔径不同,并且沿所述通孔结构的轴向方向,从所述至少两个通孔部分中具有最小孔径的通孔部分,一直到位于所述通孔结构的顶端或底端的通孔部分,各所述通孔部分的孔径依次增大;

通过第二次化学或物理方法处理在所述第二次钻孔工艺形成的钻孔的孔壁上形成一层导电材料层;

通过第三次化学或物理方法处理去除所述第一次钻孔工艺形成的钻孔孔壁表面的惰性材料层;

通过电镀处理在所述第二次钻孔工艺形成的钻孔孔壁表面的导电材料层上形成电镀层。

2. 根据权利要求 1 所述的方法,其特征在于,所述惰性材料层为导电材料或绝缘材料。

3. 根据权利要求 1 所述的方法,其特征在于,所述第一次化学或物理方法处理及第二次化学或物理方法处理包括表面化学反应处理、浸润处理、喷涂处理、溅射处理或吸附处理。

4. 根据权利要求 1 所述的方法,其特征在于,所述第三次化学或物理方法处理包括:蚀刻处理,超声波处理或表面化学反应处理。

5. 根据权利要求 1 所述的方法,其特征在于,所述电镀层为铜。

6. 一种通孔结构的制造方法,其特征在于,包括:

通过一次钻孔工艺在至少具有两层的印刷电路基板的毛坯上形成由钻孔构成的通孔结构,所述钻孔包括通孔或盲孔,所述通孔结构包括至少两个通孔部分以及沿轴向方向划分形成的至少一个台阶部分,所述至少一个台阶部分中的每个台阶部分位于所述至少两个通孔部分中两个相邻的通孔部分之间,且与所述两个相邻的通孔部分相连,任意两个相邻的通孔部分的孔径不同,并且沿所述通孔结构的轴向方向,从所述至少两个通孔部分中具有最小孔径的通孔部分,一直到位于所述通孔结构的顶端或底端的通孔部分,各所述通孔部分的孔径依次增大;

使用第四次化学或物理方法处理在所述通孔结构的孔壁上形成一层导电材料层;

采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层;

通过电镀处理在所述至少两个通孔部分的孔壁上的所述导电材料层上形成电镀层。

7. 根据权利要求 6 所述的方法,其特征在于,所述使用第四次化学或物理方法处理在所述通孔结构的孔壁上形成一层所述导电材料后还包括:

- 通过电镀工艺在所述导电材料层上形成预电镀层；  
所述采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层包括：  
采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层和所述预电镀层；  
所述通过电镀处理在所述至少两个通孔部分的孔壁上的所述导电材料层上形成电镀层包括：
- 通过电镀处理在所述至少两个通孔部分的孔壁上的所述预电镀层上形成电镀层。
8. 根据权利要求 7 所述的方法，其特征在于，所述通过电镀工艺在所述导电材料层上形成预电镀层后还包括：
- 通过电镀工艺在所述预电镀层上形成保护层；  
所述采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层包括：  
采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层、所述预电镀层及所述保护层；  
所述通过电镀处理在所述至少两个通孔部分的孔壁上的所述导电材料层上形成电镀层包括：
- 通过电镀处理在所述至少两个通孔部分的孔壁上的所述保护层上形成电镀层。
9. 根据权利要求 6-8 所述的任一方法，其特征在于，所述第四次化学或物理方法处理包括表面化学反应处理、浸润处理、喷涂处理、溅射处理或吸附处理。
10. 根据权利要求 6-8 所述的任一方法，其特征在于，所述机加工包括：激光烧蚀处理、控深钻钻孔处理、蚀刻处理。
11. 根据权利要求 6-8 所述的任一方法，其特征在于，所述电镀层为铜。
12. 根据权利要求 7 或 8 所述的任一方法，其特征在于，所述预电镀层为铜。
13. 根据权利要求 8 所述的方法，其特征在于，所述保护层为锡。

## 一种通孔结构、印刷电路板及通孔结构的制作方法

### 技术领域

[0001] 本发明涉及印刷电路板领域，尤其涉及一种通孔结构、印刷电路板及通孔结构的制作方法。

### 背景技术

[0002] 随着网络产品的高速发展，背板 (Backplane) 通道容量呈扩大化趋势。目前，采用普通通孔工艺，使得印刷电路板 (Printed Circuit Board, 简称为“PCB”) 的设计层数和板厚越来越高，尺寸设计越来越大，从而给印刷电路板的制造工艺带来了极大的挑战，这主要体现在印刷电路板的层数、尺寸、板厚、通孔的电镀能力等都已达到厂家设备的能力极限。从而使得系统的信号传输容量的提升空间很有限。为了进一步提升系统的信号传输容量，满足市场大容量的需求，可以采用双面机械盲孔工艺，在印刷电路板的顶面和底面分别形成机械盲孔，用于传输不同层面之间的电信号。然而，该工艺复杂，制造难度大，生产成本低，并且由于盲孔中容易积藏药水等因素，造成产品的可靠性较差，良品率低。

[0003] 因此，需要一种方案能够提升系统的信号传输容量，并能够降低制造的难度，以及提高产品的可靠性。

### 发明内容

[0004] 本发明的实施例提供一种通孔结构、印刷电路板及通孔结构的制作方法，能够提升出线密度，增加信号的传输容量，并能够降低制造难度，以及提高产品的可靠性。

[0005] 为达到上述目的，本发明的实施例采用如下技术方案：

[0006] 第一方面，提供一种通孔结构的制造方法，包括：

[0007] 在至少具有两层的印刷电路板的毛坯上通过第一次钻孔工艺形成钻孔，所述钻孔包括通孔或盲孔；

[0008] 通过第一次化学或物理方法处理在所述钻孔的孔壁形成一层惰性材料层，所述惰性材料层能够避免后续导电材料层沉积在所述惰性材料层表面上；

[0009] 在与所述第一次钻孔工艺形成的钻孔位置相同或所述钻孔位置相对应的所述毛坯上另一面的位置采用第二次钻孔工艺制作不同深度的钻孔，在同一个轴线上通过所述第一次钻孔工艺形成的钻孔与通过第二次钻孔工艺形成的钻孔构成通孔结构，所述通孔结构包括至少两个通孔部分以及沿所述轴向方向划分形成的至少一个台阶部分，所述至少一个台阶部分中的每个台阶部分位于所述至少两个通孔部分中两个相邻的通孔部分之间，且与所述两个相邻的通孔部分相连，任意两个相邻的通孔部分的孔径不同，并且沿所述通孔结构的轴向方向，从所述至少两个通孔部分中具有最小孔径的通孔部分，一直到位于所述通孔结构的顶端或底端的通孔部分，各所述通孔部分的孔径依次增大；

[0010] 通过第二次化学或物理方法处理在所述第二次钻孔工艺形成的钻孔的孔壁上形成一层导电材料层；

[0011] 通过第三次化学或物理方法处理去除所述第一次钻孔工艺形成的钻孔孔壁表面

的惰性材料层；

[0012] 通过电镀处理在所述第二次钻孔工艺形成的钻孔孔壁表面的导电材料层上形成电镀层。

[0013] 在第一种可能的实现方式中，结合第一方面，具体包括所述惰性材料层为导电材料或绝缘材料。

[0014] 在第二种可能的实现方式中，结合第一方面，具体包括所述第一次化学或物理方法处理及第二次化学或物理方法处理包括表面化学反应处理、浸润处理、喷涂处理、溅射处理或吸附处理。

[0015] 在第三种可能的实现方式中，结合第一方面，具体包括所述第三次化学或物理方法处理包括：蚀刻处理，超声波处理或表面化学反应处理。

[0016] 在第四种可能的实现方式中，结合第一方面具体包括所述电镀层为铜。

[0017] 第二方面，提供一种制造通孔的方法，包括：

[0018] 通过一次钻孔工艺在至少具有两层的印刷电路基板的毛坯上形成由钻孔构成的通孔结构，所述钻孔包括通孔或盲孔，所述通孔结构包括至少两个通孔部分以及沿所述轴向方向划分形成的至少一个台阶部分，所述至少一个台阶部分中的每个台阶部分位于所述至少两个通孔部分中两个相邻的通孔部分之间，且与所述两个相邻的通孔部分相连，任意两个相邻的通孔部分的孔径不同，并且沿所述通孔结构的轴向方向，从所述至少两个通孔部分中具有最小孔径的通孔部分，一直到位于所述通孔结构的顶端或底端的通孔部分，各所述通孔部分的孔径依次增大；

[0019] 使用第四次化学或物理方法处理在所述通孔结构的孔壁上形成一层导电材料层；

[0020] 采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层；

[0021] 通过电镀处理在所述至少两个通孔部分的孔壁上的所述导电材料层上形成电镀层。

[0022] 在第一种可能的实现方式中，结合第二方面，具体包括所述使用第四次化学或物理方法处理在所述通孔结构的孔壁上形成一层所述导电材料层后还包括：

[0023] 通过电镀工艺在所述导电材料层上形成预电镀层；

[0024] 所述采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层包括：

[0025] 采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层和所述预电镀层；

[0026] 所述通过电镀处理在所述至少两个通孔部分的孔壁上的所述导电材料层上形成电镀层包括：

[0027] 通过电镀处理在所述至少两个通孔部分的孔壁上的所述预电镀层上形成电镀层。

[0028] 在第二种可能的实现方式中，结合第二种可能的实现方式，具体包括所述通过电镀工艺在所述导电材料层上形成预电镀层后还包括：

[0029] 通过电镀工艺在所述预电镀层上形成保护层；

[0030] 所述采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层包括：

[0031] 采用机加工去除所述至少一个台阶部分孔壁上的所述导电材料层、所述预电镀层及所述保护层；

[0032] 所述通过电镀处理在所述至少两个通孔部分的孔壁上的所述导电材料层上形成电镀层包括：

[0033] 通过电镀处理在所述至少两个通孔部分的孔壁上的所述保护层上形成电镀层。

[0034] 在第三种可能的实现方式中，结合第二方面，第一种可能的实现方式或第二种可能的实现方式具体包括所述第四次化学或物理方法处理包括表面化学反应处理、浸润处理、喷涂处理、溅射处理或吸附处理。

[0035] 在第四种可能的实现方式中，结合第二方面，第一种可能的实现方式或第二种可能的实现方式具体包括所述机加工包括：激光烧蚀处理、控深钻钻孔处理、蚀刻处理。

[0036] 在第五种可能的实现方式中，结合第二方面，第一种可能的实现方式或第二种可能的实现方式具体包括所述电镀层为铜。

[0037] 在第六种可能的实现方式中，结合第一种可能的实现方式或第二种可能的实现方式具体包括所述预电镀层为铜。

[0038] 在第七种可能的实现方式中，结合第二种可能的实现方式具体包括所述保护层为锡。

[0039] 第三方面，提供一种通孔结构，所述通孔结构由孔壁围设形成，所述通孔结构包括：

[0040] 沿所述通孔结构的轴向方向划分形成的至少两个通孔部分，所述至少两个通孔部分由孔壁围设形成，以及沿所述轴向方向划分形成的至少一个台阶部分，所述至少一个台阶部分由孔壁围设形成，所述至少一个台阶部分中的每个台阶部分位于所述至少两个通孔部分中两个相邻的通孔部分之间，且与所述两个相邻的通孔部分相连；

[0041] 在所述至少两个通孔部分的孔壁及所述至少一个台阶部分的孔壁中至少包括一个绝缘的孔壁和一个金属化的孔壁。

[0042] 在第一种可能的实现方式中，结合第三方面具体包括：所述至少两个通孔部分中任意两个相邻的通孔部分的孔径不同，并且沿所述通孔的轴向方向，从所述至少两个通孔部分中具有最小孔径的通孔部分，一直到位于所述电镀通孔的顶端或底端的通孔部分，各所述通孔部分的孔径依次增大。

[0043] 在第二种可能的实现方式中，结合第三方面具体包括：所述至少两个通孔部分中任意两个相邻的通孔部分的轴向偏差小于所述两个相邻的通孔部分的孔径差值的一半。

[0044] 第四方面，提供一种印刷电路板，所述印刷电路板包括：

[0045] 具有至少两层的印刷电路板；以及贯穿所述基板的至少一个根据上述的通孔结构。

[0046] 本发明的实施例提供的通孔结构、印刷电路板及通孔结构的制作方法，通过选择性的在通孔结构的孔壁上形成导电材料层，然后采用电镀的方式在多层结构的印刷电路板上实现了金属化孔壁和非金属化孔壁混合的通孔结构，孔壁不同部分的金属化孔分别传输不同信号，实现连接器双面对压，支持高速连接器应用，提升系统传输容量；降低了孔厚径比，简化了工艺流程，降低 PCB 制造难度，有利于提高 PCB 加工效率和良率。

## 附图说明

[0047] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现

有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

- [0048] 图 1 为本发明的实施例提供一种通孔结构的制作方法流程示意图；
- [0049] 图 2 为本发明的实施例提供一种通孔结构在制作过程中的结构一示意图；
- [0050] 图 3 为本发明的实施例提供一种通孔结构在制作过程中的结构二示意图；
- [0051] 图 4 为本发明的实施例提供一种通孔结构在制作过程中的结构三示意图；
- [0052] 图 5 为本发明的实施例提供一种通孔结构在制作过程中的结构四示意图；
- [0053] 图 6 为本发明的实施例提供一种通孔结构在制作过程中的结构五示意图；
- [0054] 图 7 为本发明的实施例提供一种通孔结构在制作过程中的结构六示意图；
- [0055] 图 8 为本发明的另一实施例提供一种通孔结构的制作方法流程示意图；
- [0056] 图 9 为本发明的另一实施例提供一种通孔结构在制作过程中的结构一示意图；
- [0057] 图 10 为本发明的另一实施例提供一种通孔结构在制作过程中的结构二示意图；
- [0058] 图 11 为本发明的另一实施例提供一种通孔结构在制作过程中的结构三示意图；
- [0059] 图 12 为本发明的另一实施例提供一种通孔结构在制作过程中的结构四示意图。

### 具体实施方式

[0060] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0061] 参照图 1 所示,本发明的实施例提供一种通孔结构的制造方法,包括如下步骤:

[0062] 101、在至少具有两层的印刷电路基板的毛坯上通过第一次钻孔工艺形成钻孔 1。

[0063] 这里所述钻孔 1 包括通孔 11 或盲孔 12,其中钻孔孔径和钻孔深度由钻孔设备加工能力和设计要求确定,这里无特殊限制或约束,具体参阅图 2 所示。

[0064] 102、通过第一次化学或物理方法处理在所述钻孔 1 的孔壁形成一层惰性材料层 21。

[0065] 具体的,所述惰性材料层能够避免后续导电材料沉积在所述惰性材料地层表面上;参照图 3 所示,经过表面沾污去除 (Desmear) 或等离子电浆工艺 (PLASMA) 等处理后,再使用化学或物理方法如表面化学反应处理、浸润处理、喷涂处理、溅射处理或吸附处理在孔壁形成一层对后续导电材料沉积具有惰性的材料形成惰性材料层 21,能够有效避免后续导电材料沉积在惰性材料层 21 表面上;可选的,该惰性材料层 21 可以为导电材料或绝缘材料。

[0066] 103、在与第一次钻孔工艺形成的钻孔位置相同或钻孔位置相对应的毛坯上另一面的位置采用第二次钻孔工艺制作不同深度的钻孔。

[0067] 当然第二次钻孔工艺形成的钻孔也是可以为盲孔或通孔,具体的参阅图 4 所示,

其中在同一个轴线上通过所述第一次钻孔工艺形成的钻孔与通过第二次钻孔工艺形成的钻孔构成通孔结构 13, 通孔结构 13 包括至少两个通孔部分 (13a、13b) 以及沿轴向方向划分形成的至少一个台阶部分 (13c), 至少一个台阶部分中的每个台阶部分位于至少两个通孔部分中两个相邻的通孔部分之间, 且与两个相邻的通孔部分相连, 任意两个相邻的通孔部分的孔径不同, 并且沿通孔结构的轴向方向, 从至少两个通孔部分中具有最小孔径的通孔部分, 一直到位于通孔结构的顶端或底端的通孔部分, 各通孔部分的孔径依次增大; 具体, 这里采用控深钻机在与第一次钻孔相同或相对应的另一面的位置制作不同深度的盲孔, 和第一次钻孔叠加形成不同设计特征的大小孔结构, 再经过 Desmear 或 PLASMA 等前处理后, 剩下第一次钻孔的孔壁上具有选择性的惰性材料层 21, 而第二次钻孔形成的孔壁上只有 PCB 板材中的树脂, 填料和玻璃纤维等材料。

[0068] 104、通过第二次化学或物理方法处理在第二次钻孔工艺形成的钻孔的孔壁上形成一层导电材料层 22。

[0069] 参阅图 5 所示, 由于第一次钻孔孔壁上的惰性材料层 21 对导电材料呈惰性, 能够有效避免导电材料通过化学或物理方法在第一次钻孔孔壁表面上沉积, 而只沉积在第二次钻孔孔壁表面上, 使第二次钻孔的孔壁具备电镀能力; 可选的第二次化学或物理方法处理包括表面化学反应处理、浸润处理、喷涂处理、溅射处理或吸附处理

[0070] 105、通过第三次化学或物理方法处理去除第一次钻孔工艺形成的钻孔孔壁表面的惰性材料层 21;

[0071] 为了消除第一次钻孔孔壁表面的惰性材料层 21 对后续加工流程的影响, 再次使用化学或物理方法去除第一次钻孔孔壁表面的惰性材料层 21, 可选的第三次化学或物理方法处理包括: 蚀刻处理, 超声波处理或表面化学反应处理; 第一次钻孔的剩余孔壁表面恢复为 PCB 板材中的树脂, 填料和玻璃纤维等材料, 此时在通孔结构中只剩下第二次钻孔工艺形成的钻孔表面的导电材料层 22, 参阅图 6。

[0072] 106、通过电镀处理在第二次钻孔工艺形成的钻孔孔壁表面的导电材料层 22 上形成电镀层 23。

[0073] 参阅图 7, 由于第二次钻孔孔壁表面有导电材料层 22, 具备导电能力, 能够进一步实现电镀加工, 形成金属化孔, 而第一次钻孔孔壁表面只有 PCB 板材, 不具备通流导电能力, 不能进行电镀铜加工, 而成为非金属化孔, 两次钻孔电镀后共同形成金属化和非金属化大小孔混合结构, 如图 7 所示, 在通孔部分 13a 的孔壁上形成有电镀层 23, 在台阶部分 (13c) 的孔壁上形成有电镀层 23, 通孔部分 13b 的孔壁为 PCB 板材。

[0074] 本发明的实施例通孔结构的制作方法, 通过惰性材料保护钻孔的部分孔壁, 然后在形成导电材料层的孔壁上采用电镀的方式在多层结构的印刷电路基板上实现了金属化孔壁和非金属化孔壁混合的通孔结构, 孔壁不同部分的金属化孔分别传输不同信号, 实现连接器双面对压, 支持高速连接器应用, 提升系统传输容量; 降低了孔厚径比, 简化了工艺流程, 降低 PCB 制造难度, 有利于提高 PCB 加工效率和良率。

[0075] 参照图 8 所示, 本发明的实施例提供一种制造通孔的方法, 包括如下步骤:

[0076] 201、通过一次钻孔工艺在至少具有两层的印刷电路基板的毛坯上形成由钻孔构成的通孔结构。

[0077] 参照图 9 所示, 这里钻孔包括通孔或盲孔, 通孔结构包括至少两个通孔部分 (31a、



31b) 以及沿轴向方向划分形成的至少一个台阶部分 (31c), 至少一个台阶部分中的每个台阶部分位于至少两个通孔部分中两个相邻的通孔部分之间, 且与两个相邻的通孔部分相连, 任意两个相邻的通孔部分的孔径不同, 并且沿通孔结构的轴向方向, 从至少两个通孔部分中具有最小孔径的通孔部分, 一直到位于通孔结构的顶端或底端的通孔部分, 各通孔部分的孔径依次增大; 当然这里对钻孔工艺的次数不做限制以形成本发明的实施例限制的通孔结构为准, 此外钻孔孔径和深度由钻孔设备加工能力和设计要求确定, 实现上下为大孔, 中间部位为小孔, 或一端为大孔, 一端为小孔制作。

[0078] 202、使用第四次化学或物理方法处理在通孔结构的孔壁上形成一层导电材料层 41;

[0079] 参阅图 10, 经过表面沾污去除 (Desmear) 或等离子电浆工艺 (PLASMA) 等前处理后, 再使用第四次化学或物理方法在孔壁形成一层薄的导电材料层 41, 具备导电能力, 该第四次化学或物理方法处理包括表面化学反应处理、浸润处理、喷涂处理、溅射处理或吸附处理。

[0080] 可选的, 步骤 202 还包括, 通过电镀工艺在所述导电材料层上形成预电镀层, 该预电镀层的材料可以为铜, 这样可以增加对步骤 202 中形成的导电材料层 41 的保护, 避免在后续 203 步骤的机加工过程中对通孔部分孔壁上导电材料层 41 的破坏, 同时增加后续电镀的电镀能力, 避免成品的导电不良; 进一步可选的, 步骤 202 还包括通过电镀工艺在所述预电镀层上形成保护层, 该保护层可以为锡, 这样可以增加孔壁的硬度, 更好的在后续加工中起到对通孔部分孔壁上导电材料层 41 的保护。

[0081] 203、采用机加工去除至少一个台阶部分孔壁上的导电材料层 41;

[0082] 参阅图 11, 采用机加工处理去除大小孔交界的台阶部分 31c 处的导电材料层 41, 露出台阶处的 PCB 板材, 使大孔和小孔 (即通孔部分 31a 和通孔部分 31b) 间绝缘, 不具备通流导电能力, 机加工包括: 激光烧蚀处理、控深钻钻孔处理、蚀刻处理。可选的, 在步骤 202 中形成的结构还包括预电镀层时, 该步骤 203 包括采用机加工去除所述至少一个台阶部分孔壁上的导电材料层和预电镀层; 进一步的在步骤 202 中形成的结构还包括保护层时, 该步骤 203 包括采用机加工去除至少一个台阶部分孔壁上的导电材料、预电镀层及保护层。

[0083] 204、通过电镀处理在至少两个通孔部分的孔壁上的导电材料层上形成电镀层 42。

[0084] 参阅图 12, 由于通过步骤 203 处理的通孔部分 (31a 和 31b) 表面分别都有导电材料层, 具备导电能力, 通过电镀铜加工进一步形成金属化孔, 而通孔部分 (31a 和 31b) 交界侧台阶部分 31c 处绝缘, 不具备通流导电能力, 不能进行电镀加工, 而成为非金属化孔, 电镀后共同形成金属化和非金属化大小孔混合结构, 当然在步骤 202 中还包括形成预电镀层时, 该步骤 204 则是通过电镀处理在至少两个通孔部分的孔壁上的预电镀层上形成电镀层, 电镀层的材料可以选用铜; 进一步的, 在步骤 202 中还包括形成保护层时, 该步骤 204 则是通过电镀处理在至少两个通孔部分的孔壁上的保护层上形成电镀层。

[0085] 本发明的实施例通孔结构的制作方法, 选择性的在通孔结构的孔壁上形成导电材料层, 然后采用电镀的方式在多层结构的印刷电路基板上实现了金属化孔壁和非金属化孔壁混合的通孔结构, 孔壁不同部分的金属化孔分别传输不同信号, 实现连接器双面对压, 支持高速连接器应用, 提升系统传输容量; 降低了孔厚径比, 简化了工艺流程, 降低 PCB 制造难度, 有利于提高 PCB 加工效率和良率。

[0086] 参照图 7 或 12 所示,本发明的实施例提供一种通孔结构,通孔结构由孔壁围设形成,其中通孔结构包括:

[0087] 沿通孔结构的轴向方向划分形成的至少两个通孔部分(其中图 7 中为通孔部分 13a 和 13b,图 12 中为通孔部分 31a 和 31b),至少两个通孔部分由孔壁围设形成,以及沿轴向方向划分形成的至少一个台阶部分(其中图 7 中为台阶部分 13c,图 12 中为台阶部分 31c),至少一个台阶部分由孔壁围设形成,至少一个台阶部分中的每个台阶部分位于至少两个通孔部分中两个相邻的通孔部分之间,且与两个相邻的通孔部分相连;

[0088] 在至少两个通孔部分的孔壁及至少一个台阶部分的孔壁中至少包括一个绝缘的孔壁和一个金属化的孔壁。

[0089] 进一步的,至少两个通孔部分中任意两个相邻的通孔部分(其中图 7 中为通孔部分 13a 和 13b,图 12 中为通孔部分 31a 和 31b)的孔径不同,并且沿通孔的轴向方向,从至少两个通孔部分中具有最小孔径的通孔部分,一直到位于电镀通孔的顶端或底端的通孔部分,各通孔部分的孔径依次增大。

[0090] 可选的至少两个通孔部分中任意两个相邻的通孔部分(其中图 7 中为通孔部分 13a 和 13b,图 12 中为通孔部分 31a 和 31b)的轴向偏差小于两个相邻的通孔部分的孔径差值的一半。

[0091] 本发明的实施例通孔结构,为通过选择性的在通孔结构的孔壁上形成导电材料层,然后采用电镀的方式在多层结构的印刷电路基板上形成的金属化孔壁和非金属化孔壁混合的通孔结构,孔壁不同部分的金属化孔分别传输不同信号,实现连接器双面对压,支持高速连接器应用,提升系统传输容量;降低了孔厚径比,简化了工艺流程,降低 PCB 制造难度,有利于提高 PCB 加工效率和良率。

[0092] 第四方面,提供一种印刷电路板,印刷电路板包括:

[0093] 具有至少两层的印刷电路板;以及贯穿所述基板的至少一个根据上述的通孔结构。

[0094] 本发明的实施例印刷电路板,包括通过选择性的在通孔结构形的孔壁上成导电材料层,然后采用电镀的方式在多层结构的印刷电路基板上形成的金属化孔壁和非金属化孔壁混合的通孔结构,孔壁不同部分的金属化孔分别传输不同信号,实现连接器双面对压,支持高速连接器应用,提升系统传输容量;降低了孔厚径比,简化了工艺流程,降低 PCB 制造难度,有利于提高 PCB 加工效率和良率。

[0095] 本领域普通技术人员可以理解:实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成,前述的程序可以存储于一计算机可读取存储介质中,该程序在执行时,执行包括上述方法实施例的步骤;而前述的存储介质包括:ROM、RAM、磁碟或者光盘等各种可以存储程序代码的介质。

[0096] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

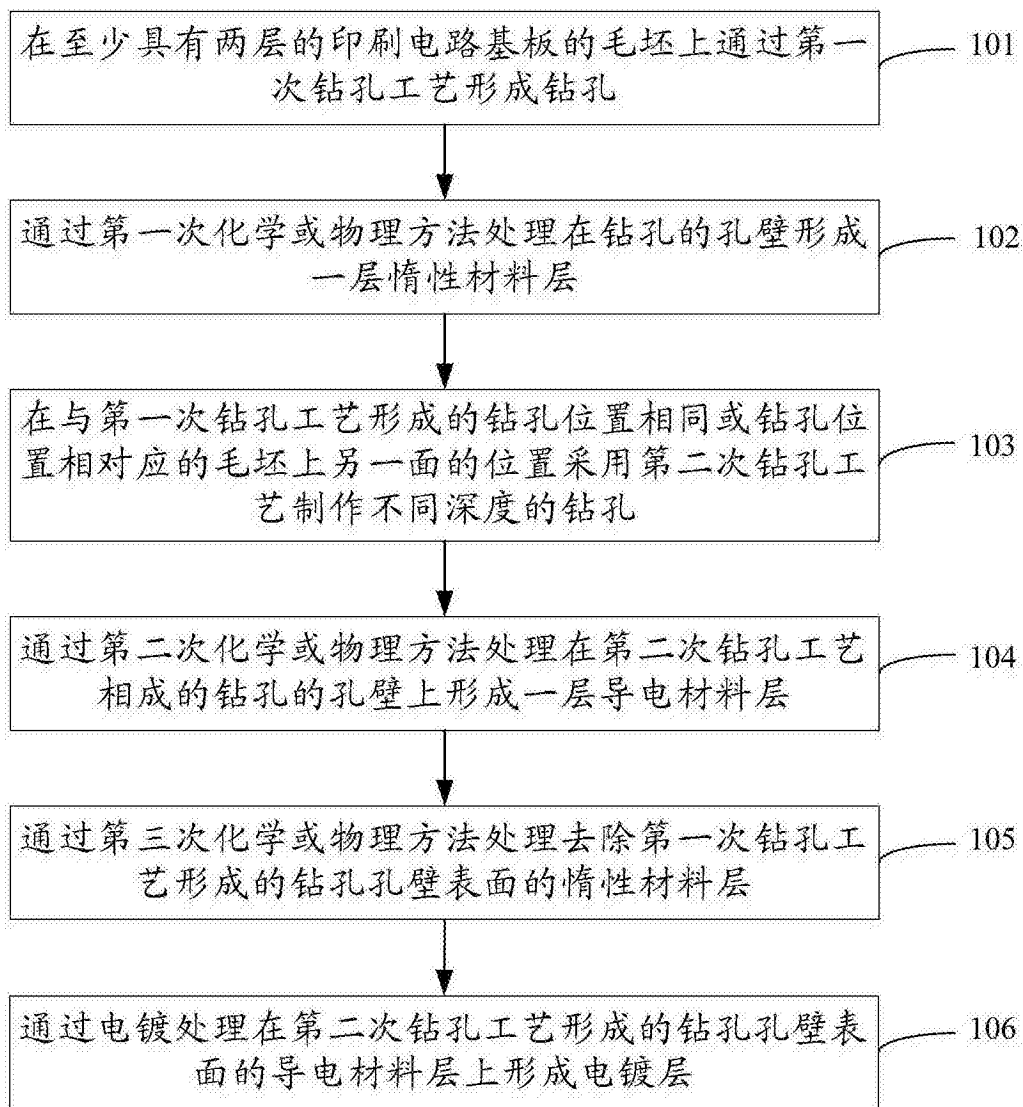


图 1

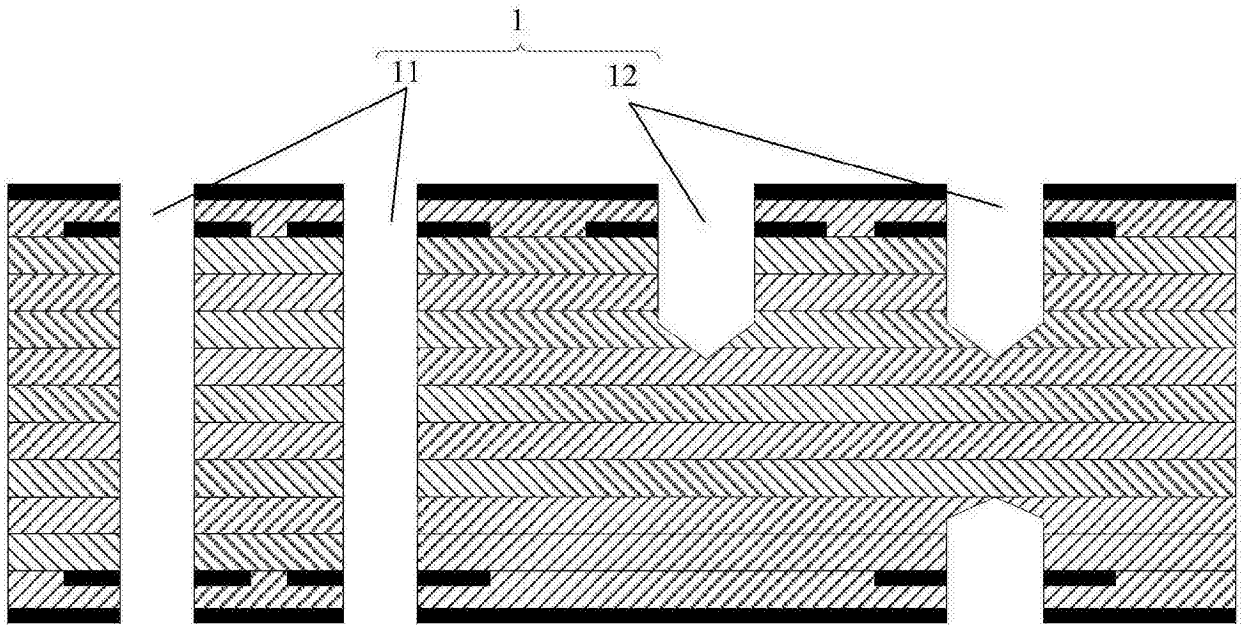


图 2

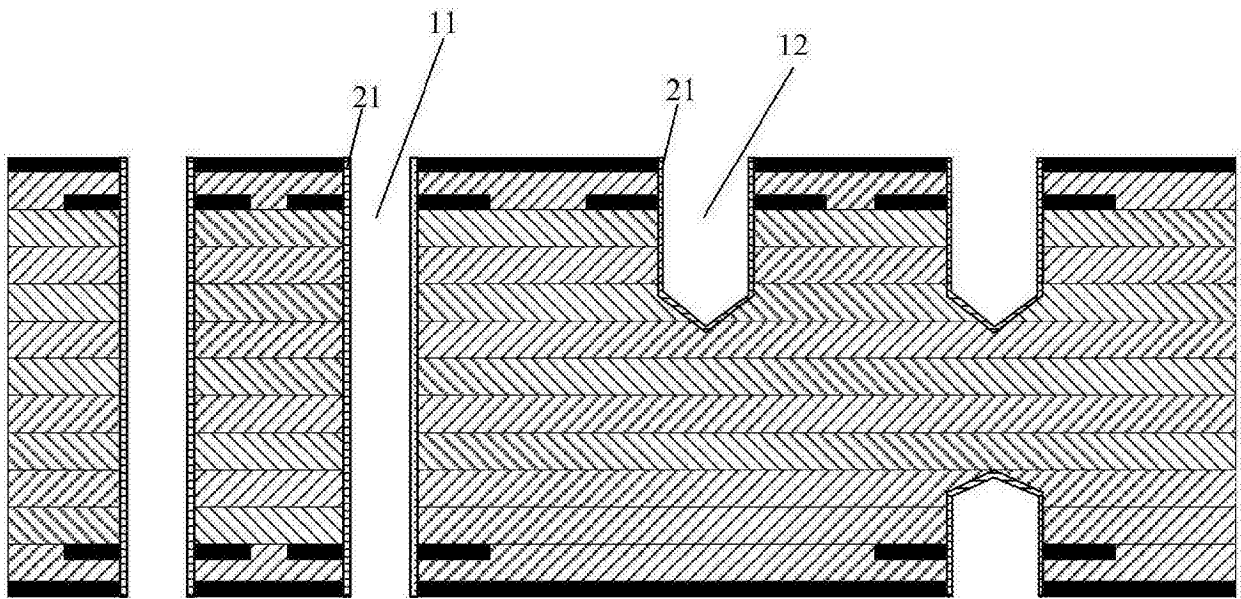


图 3

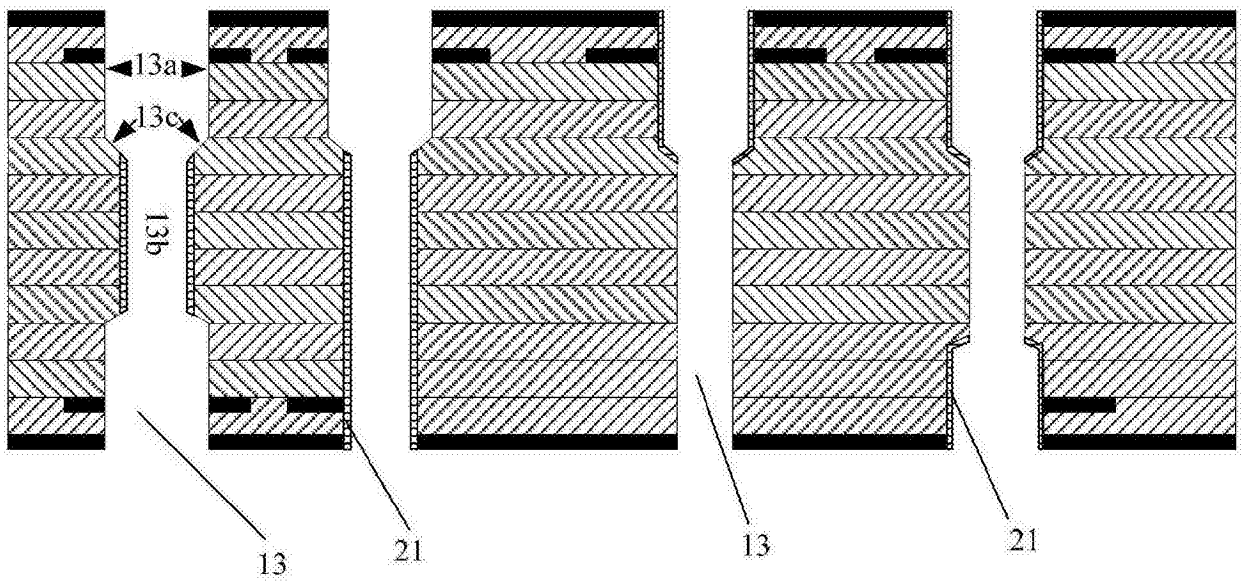


图 4

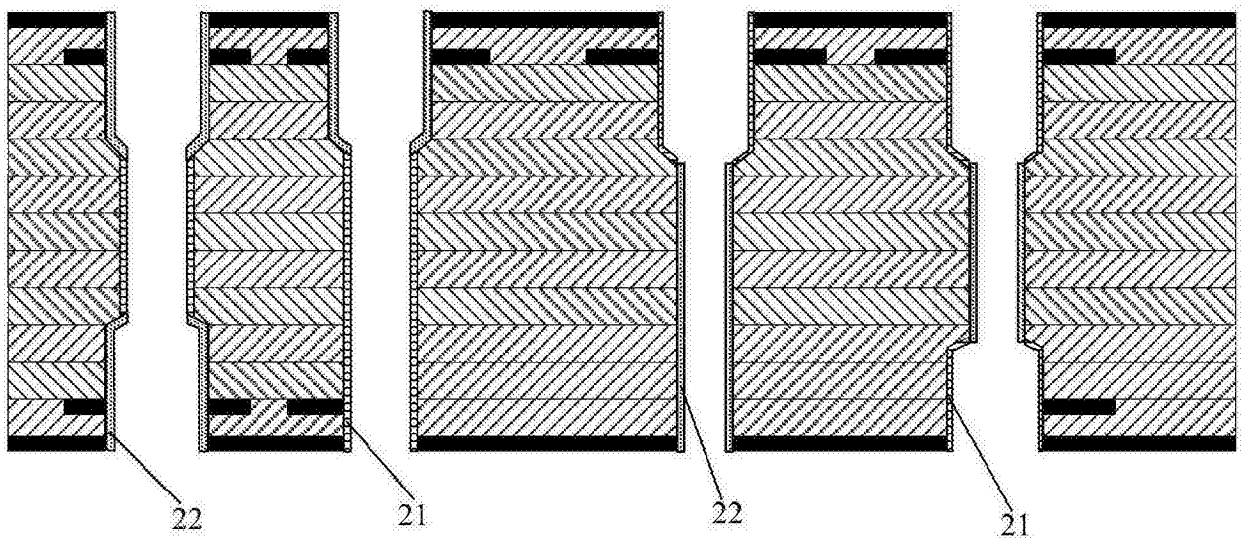


图 5

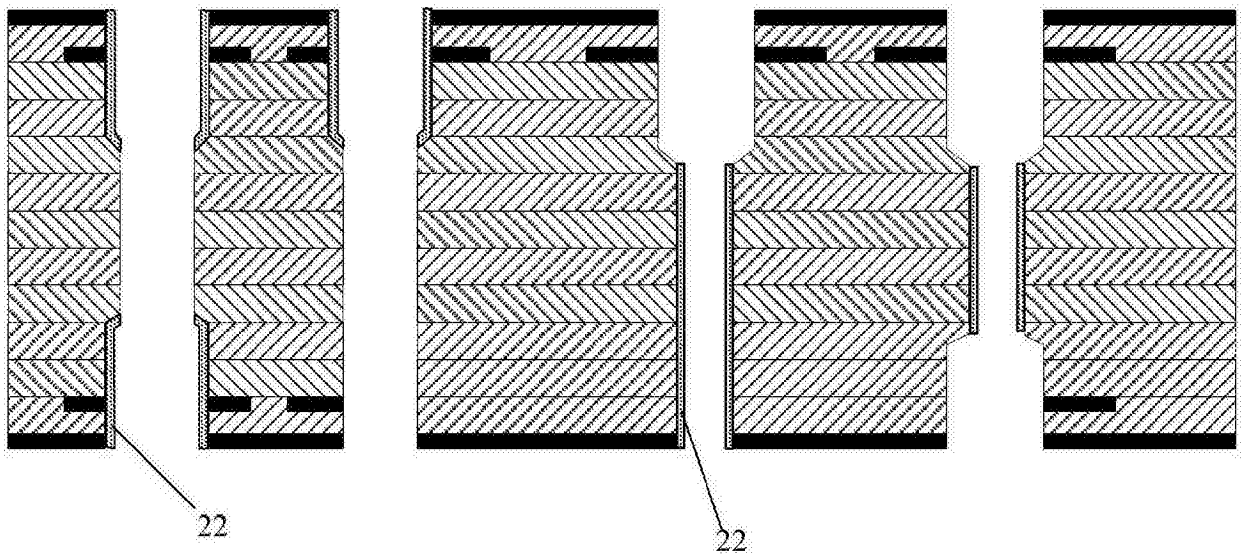


图 6

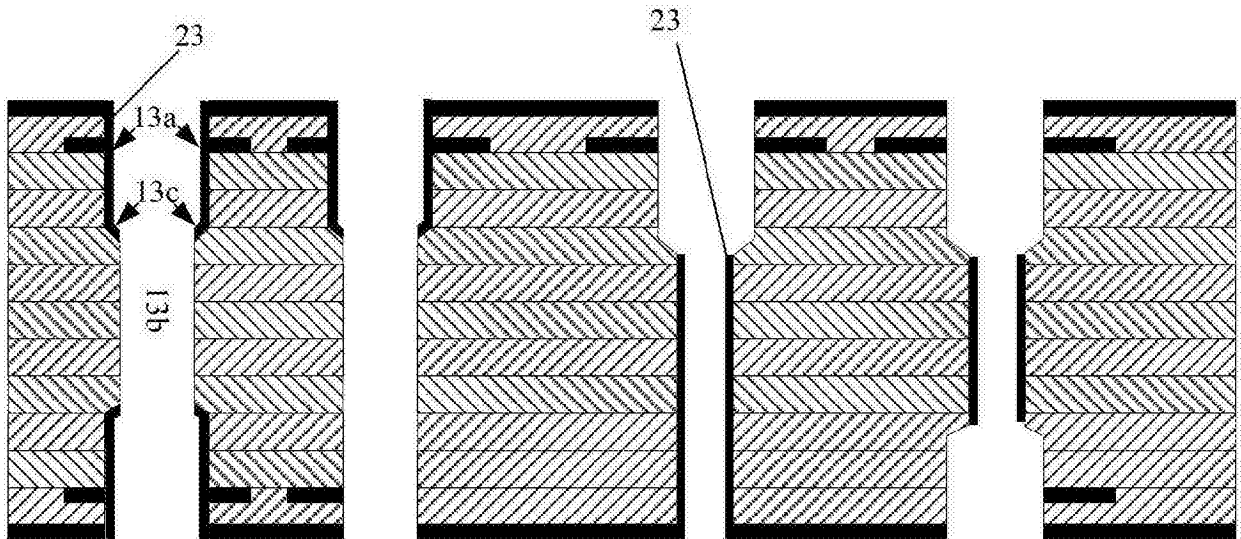


图 7

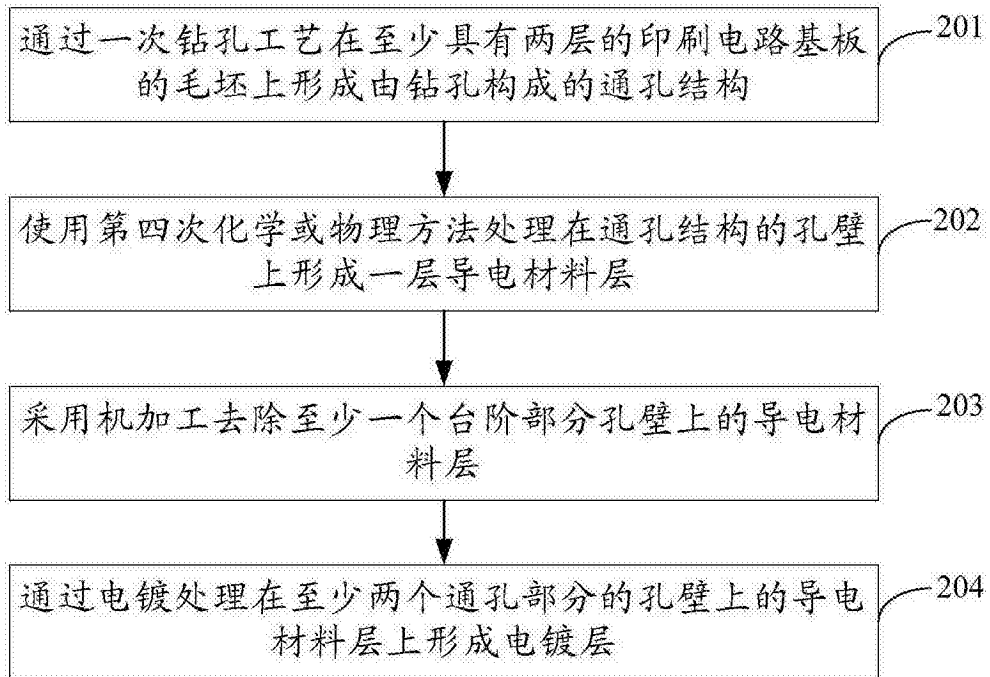


图 8

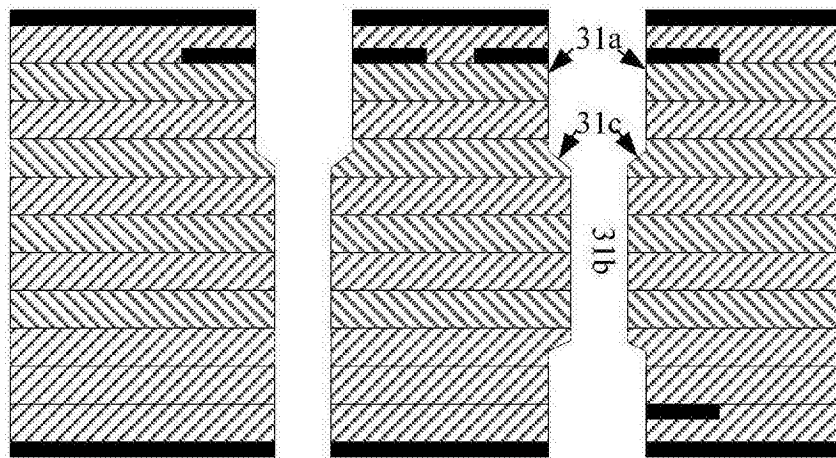


图 9

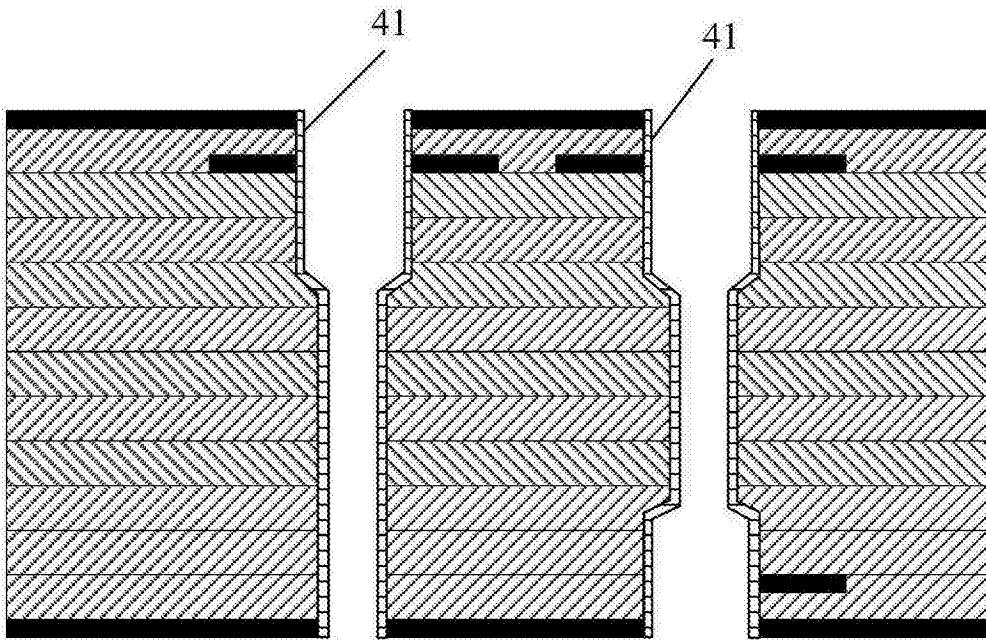


图 10

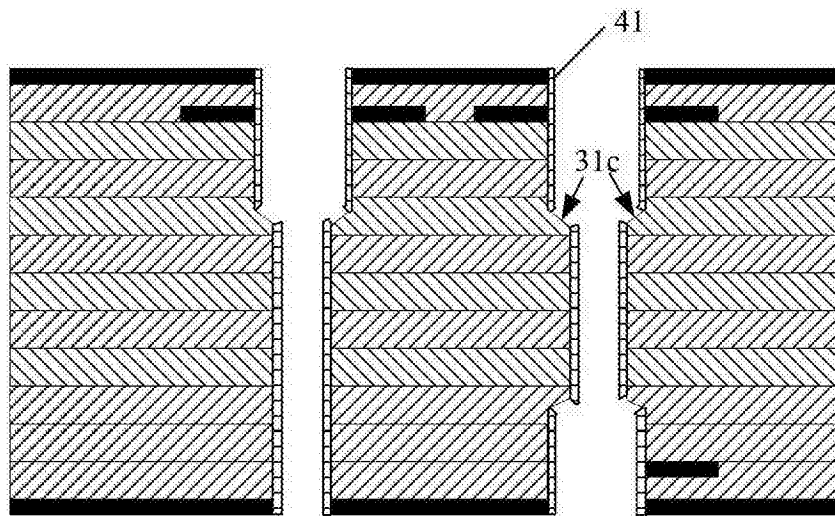


图 11



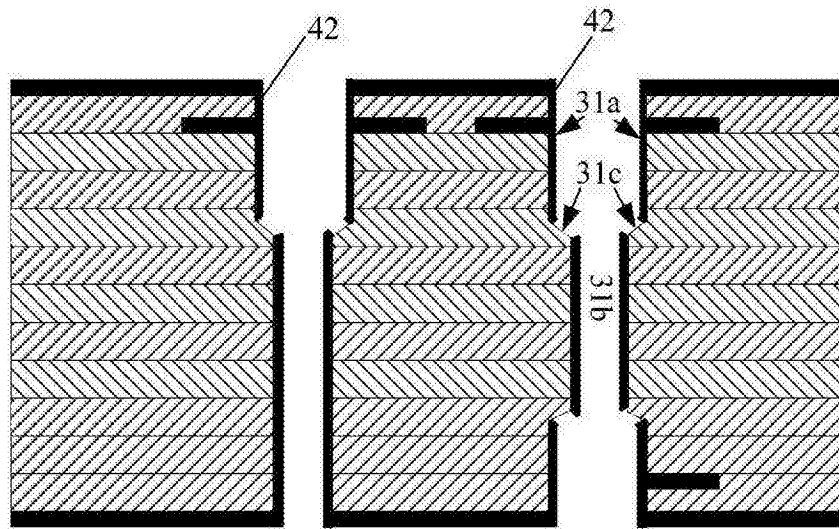


图 12