

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-100916

(P2011-100916A)

(43) 公開日 平成23年5月19日(2011.5.19)

(51) Int.Cl. F 1 テーマコード (参考)  
H 0 5 K 7/20 (2006.01) H 0 5 K 7/20 B 5 E 3 2 2

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号	特願2009-255946 (P2009-255946)	(71) 出願人	000001007
(22) 出願日	平成21年11月9日 (2009. 11. 9)		キヤノン株式会社
			東京都大田区下丸子3丁目30番2号
		(74) 代理人	100125254
			弁理士 別役 重尚
		(72) 発明者	本保 綱男
			東京都大田区下丸子3丁目30番2号 キ
			ヤノン株式会社内
		Fターム(参考)	5E322 AA11 AB02 FA09

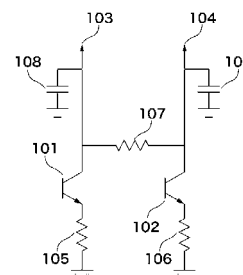
(54) 【発明の名称】 電子部品の放熱用実装構造

(57) 【要約】 (修正有)

【課題】放熱専用の部材を省略して小型化を図ると共に、構成が簡素で廉価に製造可能な電子部品の放熱用実装構造を提供する。

【解決手段】回路基板上に、第1の電子部品101と、第2の電子部品102とを実装する。第1の電子部品101の端子に接続された接続用の導電パターンと、第2の電子部品102の端子に接続された接続用の導電パターンとの間における熱伝導可能なように接近した位置に少なくとも1つの受動部品107を架設する。第1の電子部品101と第2の電子部品102との間で温度勾配を生じたときに熱伝達するように構成する。これにより、第1の電子部品101が、第2の電子部品102よりも高い温度に発熱した場合には、第1の電子部品101の熱エネルギーが受動部品107に伝達して第2の電子部品102へ移動する。このため、第1の電子部品101、第2の電子部品102及び受動部品107の温度が等しくなり、温度特性を均一化できる。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

回路基板上に動作時に発熱する第 1 の電子部品と、第 2 の電子部品とを備えた電子部品の放熱用実装構造において、

前記第 1 の電子部品の動作中に前記第 1 の電子部品から前記第 2 の電子部品に熱伝導するように前記第 1 の電子部品と前記第 2 の電子部品との間に架設される少なくとも 1 つの受動部品を有することを特徴とする電子部品の放熱用実装構造。

**【請求項 2】**

前記受動部品は、前記第 1 の電子部品が備える電源供給端子と前記第 2 の電子部品が備える電源供給端子との間に架設されることを特徴とする請求項 1 に記載された電子部品の放熱用実装構造。

10

**【請求項 3】**

前記受動部品は、抵抗器であることを特徴とする請求項 2 に記載された電子部品の放熱用実装構造。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、プリント配線基板上に表面実装型発熱部品を搭載するときの放熱性を良くするための電子部品の放熱用実装構造に関する。

**【背景技術】**

20

**【0002】**

一般に、プリント配線基板に挿入実装型発熱部品を搭載する場合の放熱手段には、金属等の熱伝導性の良い材料で構成された放熱器を発熱部品に接触させるように配置して構成したものがある。

**【0003】**

また、プリント配線基板では、搭載される全ての部品が表面実装型部品のみで構成され、その部品の中に何れかの放熱対策を要する発熱部品を含む場合がある。このような場合には、プリント配線基板の裏面全体に放熱用の金属材を貼り付け、プリント配線基板から裏面の金属材への熱伝導により放熱性を改善する構成が用いられている。さらに、ハイブリット IC 等のように熱伝導率の良いセラミック基板などの上にプリントパターンを形成し、そこに面実装型発熱部品を搭載することにより放熱性を改善する手段が用いられている。

30

**【0004】**

従来、プリント配線基板に実装した電子部品の放熱手段には、例えば、プリント板に実装したバスバーを、熱伝導性の良い絶縁物を介在させた状態で電子部品を覆うように構成する。そして、このバスバーを、プリント板における信号線等として使用すると共に、電子部品で発生した熱を放散させるヒートシンクとして利用する方法が提案されている（例えば、特許文献 1 参照）。

**【0005】**

また、従来のプリント配線基板に実装した電子部品の放熱手段では、プリント基板の面上に、実装される発熱電子部品の直下の領域から両側の領域にかけて、放熱パターンを設けて放熱する手段が提案されている（例えば、特許文献 2 参照）。

40

**【先行技術文献】****【特許文献】****【0006】**

【特許文献 1】特開平 05 - 067889 号公報

【特許文献 2】特開平 06 - 204630 号公報

**【発明の概要】****【発明が解決しようとする課題】****【0007】**

50

上述のような従来のプリント配線基板に実装した電子部品の放熱手段では、発熱する部品の放熱のためだけに放熱用の部材を取り付けるので、放熱用の部材の分だけ部品点数が増加する。しかも、放熱用の部材は、電子部品の実装装置で自動的に実装することが困難であり、放熱用の部材の実装作業に手間が掛かって、製造コストが高み、高価となる。

【 0 0 0 8 】

また、プリント配線基板上に放熱用の部材を実装する場合又はプリント配線基板に放熱パターンを形成する場合には、プリント配線基板の表面に放熱用の部材を実装する場所（実装領域）又は放熱パターンを形成する場所が必要となる。このため、プリント配線基板が大型化することになる。

【 0 0 0 9 】

本発明の目的は、放熱専用の部材を必要としないので大型化を回避でき、構成が簡素で廉価に製造可能な電子部品の放熱用実装構造を提供することにある。

【課題を解決するための手段】

【 0 0 1 0 】

上記目的を達成するために、請求項 1 記載の電子部品の放熱用実装構造は、回路基板上に動作時に発熱する第 1 の電子部品と、第 2 の電子部品とを備えた電子部品の放熱用実装構造において、前記第 1 の電子部品の動作中に前記第 1 の電子部品から前記第 2 の電子部品に熱伝導するように前記第 1 の電子部品と前記第 2 の電子部品との間に架設される少なくとも 1 つの受動部品を有することを特徴とする。

【発明の効果】

【 0 0 1 1 】

本発明によれば、放熱専用の部材を必要としないので大型化を回避し、構成を簡素化して廉価に製造可能な電子部品の放熱用実装構造を得ることができるという効果がある。

【 0 0 1 2 】

さらに、単体では素子の温度上昇の異なる素子同士の温度特性を、この電子部品間に配置された放熱用の構造によって一致させることができ良好な特性を実現できるという効果がある。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1】本発明の電子部品の放熱用実装構造における第 1 実施の形態に係わる、トランジスタのエミッタフォロア回路図である。

【図 2】図 1 の回路をプリント基板上に実現したときの実態を示す配線図である。

【図 3】本発明の電子部品の放熱用実装構造における第 2 実施の形態に係わる、ICを用いた回路図である。

【図 4】図 3 の回路において、ICの空き端子を利用して放熱用実装構造をプリント基板上に設けた部分を示す実態配線図である。

【発明を実施するための形態】

【 0 0 1 4 】

（第 1 実施の形態）

以下、本発明の第 1 実施の形態に係わる回路基板上における電子部品の放熱用実装構造について、図 1 及び図 2 を参照しながら説明する。

【 0 0 1 5 】

図 1 のトランジスタのエミッタフォロア回路図に示すように、トランジスタ 101（第 1 の電子部品）、102（第 2 の電子部品）のベースには、図示しない制御回路が接続されている。動作中のトランジスタ 101、102 には、制御回路の制御信号に応じてコレクタ電流が流れる。

【 0 0 1 6 】

トランジスタ 101 のエミッタには、抵抗負荷 105 が接続されている。トランジスタ 101 のコレクタには電源 103 とトランジスタ 101 の動作により発生するノイズを除去するためのバイパスコンデンサ 108 が接続されている。

10

20

30

40

50

## 【 0 0 1 7 】

トランジスタ 1 0 2 のエミッタには、抵抗負荷 1 0 6 が接続されている。トランジスタ 1 0 2 のコレクタには、電源 1 0 3 とは異なる電位である電源 1 0 4 とトランジスタ 1 0 2 の動作により発生するノイズを除去するためのバイパスコンデンサ 1 0 9 が接続されている。

## 【 0 0 1 8 】

また、第 1 のトランジスタ 1 0 1 のコレクタと、第 2 のトランジスタ 1 0 2 のコレクタとの間には、放熱手段を構成するための抵抗器である固定抵抗 1 0 7 ( 受動部品 ) を橋渡すように配置する。

## 【 0 0 1 9 】

このように第 1 のトランジスタ 1 0 1 のコレクタと第 2 のトランジスタ 1 0 2 のコレクタとの間に架設される受動部品である固定抵抗 1 0 7 には、電源 1 0 3 と 1 0 4 との電位差が常に印加されている。このため、抵抗器である固定抵抗 1 0 7 には、抵抗値に応じた一定電流が流れ、電力を消費し、発熱源となる。

## 【 0 0 2 0 】

そこで、ここで用いる放熱手段を構成するための固定抵抗 1 0 7 では、トランジスタ 1 0 1 、 1 0 2 で消費される電力よりもできるだけ小さい消費電力のものを、かつ熱伝導性の良いものを用いることが望ましい。

## 【 0 0 2 1 】

すなわち、放熱手段を構成するための固定抵抗 1 0 7 は、固定抵抗 1 0 7 の抵抗値ができるだけ大きく、かつ、金属皮膜抵抗や、熱伝導性の良いセラミック等を主材料とし、外形が大きく、質量が大きいものを用いることが望ましい。

## 【 0 0 2 2 】

また、固定抵抗 1 0 7 の各端子部と、第 1 のトランジスタ 1 0 1 のコレクタと、第 2 のトランジスタ 1 0 2 のコレクタとの接続部分は、それぞれ熱伝導性が良好となるような接続構造に構成することが望ましい。

## 【 0 0 2 3 】

次に、上述した図 1 に示すエミッタフォロア回路をプリント基板上 ( 回路基板上 ) に実現したときの実態を示す図 2 の配線図によって、具体的に説明する。

## 【 0 0 2 4 】

この図 2 に示すように、第 1 のトランジスタ 1 0 1 のコレクタ端子 2 0 1 には、第 1 の導電パターン 2 0 7 が接続される。この第 1 の導電パターン 2 0 7 には、バイパスコンデンサ 1 0 8 と電源 1 0 3 が接続される。

## 【 0 0 2 5 】

また、第 2 のトランジスタ 1 0 2 のコレクタ端子 2 0 4 には、第 2 の導電パターン 2 0 8 が接続される。この第 2 の導電パターン 2 0 8 には、バイパスコンデンサ 1 0 9 と電源 1 0 4 が接続される。

## 【 0 0 2 6 】

この第 1 の導電パターン 2 0 7 におけるコレクタ端子 2 0 1 に接近した、良好に熱伝導可能な位置には、接続用の導電パターン 2 1 9 を設ける。これと共に、第 2 の導電パターン 2 0 8 におけるコレクタ端子 2 0 4 に接近した、良好に熱伝導可能な位置には、接続用の導電パターン 2 2 0 を設ける。

## 【 0 0 2 7 】

これら接続用の導電パターン 2 1 9 と接続用の導電パターン 2 2 0 は、前述した接続用の導電パターン 2 1 9 に対向し、かつ両自由端部の間隔が所定間隔を開ける状態に構成する。

## 【 0 0 2 8 】

そして、これらの接続用の導電パターン 2 1 9 に固定抵抗 1 0 7 の一方の端部を半田口ウ付けし、接続用の導電パターン 2 2 0 に固定抵抗 1 0 7 の他方の端部を半田口ウ付けすることにより、安定に接触するように実装する。

10

20

30

40

50

## 【 0 0 2 9 】

なお、固定抵抗 1 0 7 の実装位置は、第 1、第 2 のトランジスタ 1 0 1、1 0 2 とできるだけ接近していることが望ましい。よって、固定抵抗 1 0 7 は、それぞれのコレクタ端子 2 0 1、2 0 4 に接続される部品のうち、最も近い位置に実装する。

## 【 0 0 3 0 】

上述のように、放熱手段を構成するための固定抵抗 1 0 7 によって、第 1 のトランジスタ 1 0 1 のコレクタと、第 2 のトランジスタ 1 0 2 のコレクタとを接続して回路を構成した場合には、以下のような作用、効果を奏する。

## 【 0 0 3 1 】

この放熱手段を構成するための固定抵抗 1 0 7 を利用したエミッタフォロア回路では、例えば、動作時において、第 1 のトランジスタ 1 0 1 のほうが第 2 のトランジスタ 1 0 2 と比べて発熱量が大きい場合に次のように作用する。

## 【 0 0 3 2 】

この回路では、動作時に第 1 のトランジスタ 1 0 1 の温度が第 2 のトランジスタ 1 0 2 よりも高くなり、放熱手段を構成するための固定抵抗 1 0 7 の両端子間に温度勾配を生じる。

## 【 0 0 3 3 】

すると、固定抵抗 1 0 7 を介して熱が、第 1 のトランジスタ 1 0 1 から第 2 のトランジスタ 1 0 2 へ移動し、第 1 のトランジスタ 1 0 1 が冷却される。さらに第 1 と第 2 のトランジスタ 1 0 1、1 0 2 の両者の素子温度を均一にできるため、両者の温度特性をそろえることが可能となるという作用、効果を奏する。

## 【 0 0 3 4 】

上述した実施の形態では、トランジスタを例にとって説明したが、トランジスタのみならず、半導体の電源供給端子等でも同様の効果が得られる。さらに、電源供給端子は、インピーダンスが低いので、それと比べて十分大きなインピーダンスを有する部品であれば、半導体の動作に影響しないので、本発明を適用して十分に効果を得られる。

## 【 0 0 3 5 】

( 第 2 実施の形態 )

次に、本発明の第 2 実施の形態について、図 3 及び図 4 を参照しながら説明する。

## 【 0 0 3 6 】

本第 2 実施の形態では、2 つの IC の間で熱交換するものであり、IC の空き端子を利用して放熱手段を構成するための固定抵抗を配置するように構成されている。

## 【 0 0 3 7 】

図 3 の回路図及び図 4 の配線図に示すように、本第 2 実施の形態では、IC 3 0 0 と、この IC 3 0 0 より発熱量の大きい IC 3 0 1 とを所定間隔を開けて隣接させた状態でプリント基板上 ( 回路基板上 ) に配置する。

## 【 0 0 3 8 】

この図 4 の配線図に示すものでは、比較的発熱量の大きい IC 3 0 1 の電源端子 4 0 1 に、電源 3 0 2 に接続された導電基板パターン 4 0 4 が接続されるように構成されている。さらに、比較的発熱量の大きい IC 3 0 1 の電源端子 4 0 1 には、比較的発熱量の小さい IC 3 0 0 側に向けて延出する導電パターン 4 0 5 が接続されるように構成されている。

## 【 0 0 3 9 】

また、比較的発熱量の小さい IC 3 0 0 は、複数のバッファが内蔵されており、未使用のバッファ 3 0 4、3 0 5 がある。さらに、この比較的発熱量の小さい IC 3 0 0 には、バッファ 3 0 4 に対応した入力端子 4 0 2 と、バッファ 3 0 5 に対応した入力端子 4 0 3 とがある。

## 【 0 0 4 0 】

この図 4 の配線図に示すものでは、比較的発熱量の小さい IC 3 0 0 の入力端子 4 0 2 及び入力端子 4 0 3 に対して、導電パターン 4 0 7 が接続されるように構成されている。

10

20

30

40

50

さらに、この導電パターン４０７には、比較的発熱量の大きいＩＣ３０１側に向けて延出する導電パターン４０６が接続されるように構成されている。

【００４１】

また、これら接続用の導電パターン４０５と接続用の導電パターン４０６とは、一直線上にのった状態で、相互に対向し、かつ両自由端部の間隔が所定間隔を開ける状態に構成されている。

【００４２】

そして、この図４の配線図に示すものでは、接続用の導電パターン４０５に固定抵抗３０３の一方の端部を半田口ウ付けし、接続用の導電パターン４０６に固定抵抗３０３の他方の端部を半田口ウ付けして実装する。

10

【００４３】

これにより、ＩＣ３０１で発熱した熱エネルギーが、電源端子４０１、導電パターン４０５、固定抵抗３０３、導電パターン４０６、導電パターン４０７及び入力端子４０２、４０３を介してＩＣ３００へ伝達される。

【００４４】

また、この図４の配線図に示すものでは、ＩＣ３００が外乱等により誤動作することを防止するため、未使用のバッファ３０４、３０５に、所定の電位が入力されるように構成する必要がある。そこで、この図４の配線図に示すものでは、電源３０２に接続するＩＣ３０１の電源端子４０１から固定抵抗３０３を介してプルアップすることで、電力をバッファ３０４、３０５に入力させるように構成されている。また、この図４の配線図に示すものでは、未使用のバッファ３０４、３０５に所定の電位を入力される構成が、ＩＣ３０１の放熱用の構成と兼用されることになり、部品点数を削減して構成を簡易化できる。

20

【００４５】

なお、本第２実施の形態では、ＩＣの空き端子を利用したものについて説明したが、所定の固定電位を印加してＩＣの機能を設定する機能端子を用いて構成した場合でも同様の効果が期待できる。また、本第２実施の形態における以上説明した以外の構成、作用及び効果は、前述した第１実施の形態と同様であるので、その説明を省略する。

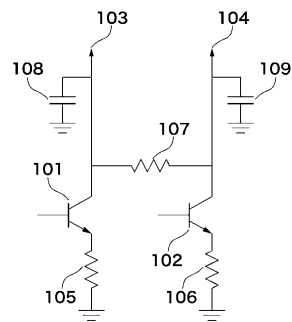
【符号の説明】

【００４６】

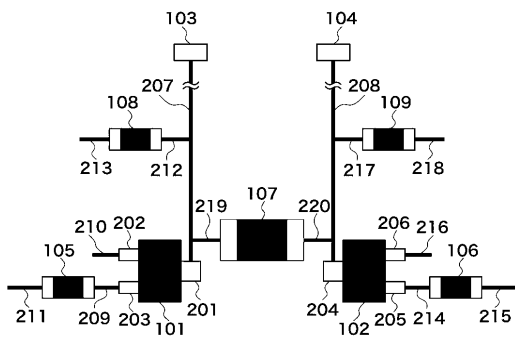
- １０１ トランジスタ
- １０２ トランジスタ
- １０７ 固定抵抗
- ３００ 比較的発熱量の小さいＩＣ
- ３０１ 比較的発熱量の大きいＩＣ
- ３０３ 固定抵抗
- ４０２ 未使用のバッファに対応した入力端子
- ４０３ 未使用のバッファに対応した入力端子

30

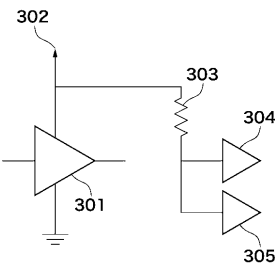
【図 1】



【図 2】



【図 3】



【図 4】

