

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 4 月 6 日(06.04.2017)

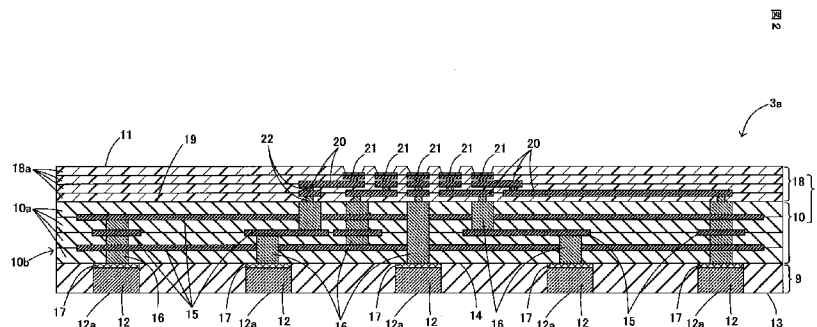


(10) 国際公開番号
WO 2017/057542 A1

- (51) 国際特許分類:
H05K 3/46 (2006.01) *G01R 1/073* (2006.01)
- (21) 国際出願番号: PCT/JP2016/078770
- (22) 国際出願日: 2016 年 9 月 29 日(29.09.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-193368 2015 年 9 月 30 日(30.09.2015) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者: 酒井 範夫(SAKAI, Norio); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 川上 弘倫(KAWAKAMI, Hiromichi); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 竹村 忠治(TAKEMURA, Tadaji); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 大坪喜人(OTSUBO, Yoshihito); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 梁瀬 右司, 外(YANASE, Yuji et al.); 〒5300047 大阪府大阪市北区西天満 5 丁目 1 番 1 号 高木ビル 4 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: PROBE CARD-USE LAMINATE WIRING SUBSTRATE AND PROBE CARD EQUIPPED WITH SAME

(54) 発明の名称: プローブカード用積層配線基板およびこれを備えるプローブカード



(57) Abstract: Provided is a probe card-use laminate wiring substrate that includes a laminate of resin layers, wherein the probe card laminate wiring substrate reduces the occurrence of defects such as lamination deviations and chipping caused by an increase in the thickness of a ceramic laminate part, and improves a heat dissipating property of the laminate wiring substrate. A laminate wiring substrate 3a is provided with: a core substrate 8; a first resin part 9 that is stacked on the core substrate 8; and a plurality of metal pins 12 that are disposed inside the first resin part 9. The core substrate 8 includes a ceramic laminate part 10 that is arranged on the first resin part 9 side and a second resin part 18 that is stacked on a main surface 19 of the ceramic laminate part 10, the main surface 19 being opposite a main surface 14 of the ceramic laminate part 10 on the mother substrate 2 side. The metal pins 12 are disposed so as to be connected to a plurality of electrodes 17 that are provided on the mother substrate 2 side main surface 14 of the core substrate 8 and are electrically connected to probe pins 5 via a wiring layer 10b of the core substrate 8.

(57) 要約:

[続葉有]



WO 2017/057542 A1



樹脂層の積層体を有するプローブカード用積層配線基板において、セラミック積層部の厚さの増加が原因となる積層ずれやチップング等の不具合の発生を低減し、積層配線基板の放熱性の向上を図る。積層配線基板 3 a は、コア基板 8 と、コア基板 8 に積層された第 1 樹脂部 9 と、第 1 樹脂部 9 の内部に配設された複数の金属ピン 1 2 とを備え、コア基板 8 は、第 1 樹脂部 9 側に配置されたセラミック積層部 1 0 と、セラミック積層部 1 0 におけるマザー基板 2 側の主面 1 4 と反対側の主面 1 9 に積層された第 2 樹脂部 1 8 とを有する。そして、各金属ピン 1 2 を、コア基板 8 のマザー基板 2 側の主面 1 4 に設けられた複数の電極 1 7 に接合するよう配設し、コア基板 8 の配線層 1 0 b により各プローブピン 5 と電氣的に接続する。

明 細 書

発明の名称：

プローブカード用積層配線基板およびこれを備えるプローブカード

技術分野

[0001] 本発明は、セラミック層を有する積層配線基板およびこの積層配線基板を用いたプローブカードに関する。

背景技術

[0002] 従来、半導体素子の電気的な検査に用いられるプローブカードでは、プローブピンとマザー基板の再配線を行うために積層配線基板が用いられる。この種の積層配線基板のなかに、複数のセラミック層が積層されてなるセラミック基板がある。また、近年の半導体素子の狭ピッチ化に伴い、セラミック基板上に薄膜配線部をさらに設け、微細な配線を形成するものがある。

[0003] 例えば、図5に示すように、特許文献1に記載のセラミック配線基板100は、複数のセラミック絶縁層101aが積層されてなるセラミック層101と、複数の絶縁樹脂層102aが積層されてなる樹脂層102とを備え、セラミック層101上に樹脂層102が積層された構造となる。樹脂層102は、絶縁樹脂層102aと配線層103が交互に積層され、絶縁樹脂層102aの上下に位置する各配線層103間がビア導体104で接続される。また、最下層の絶縁樹脂層102aに形成されたビア導体104と、セラミック配線基板100の上面に露出した内部配線105の端部とが電氣的に接続される。

[0004] セラミック層101の上面に、ビア導体104と内部配線105との接続部を離間して取り囲むように凸部109が形成される。凸部109は、絶縁樹脂層102aを形成する樹脂よりもヤング率の大きい材料で形成される。

[0005] このような配線基板によれば、ビア導体104と内部配線105の端部との接続部は、ヤング率の大きい材料で形成された凸部109によって周囲を取り囲まれて保護される。これにより、当該接続部に加わる熱応力が低減さ

れ、断線の可能性が低減され信頼性が高まる。

先行技術文献

特許文献

- [0006] 特許文献1：特開2011-108959号公報（段落0027～0030、図1等参照）

発明の概要

発明が解決しようとする課題

- [0007] プローブカードに用いられる積層配線基板は数mm程度の厚さが必要な場合がある。樹脂層は、ポリイミド等の樹脂を積層した薄膜状の層であり、この樹脂層を厚くすることはコストの面などから困難である。そのため、セラミック層を厚くして、積層配線基板を形成することが考えられる。
- [0008] しかしながら、積層配線基板を所定の厚さに形成するためにセラミック層の積層数を増加させると、積層された上下のセラミックグリーンシート間で互いに位置がずれる、いわゆる積層ずれが発生したり、積層配線基板の平坦性が損なわれるリスクが高くなる。また、積層配線基板をカットする際に、セラミック層の厚さのためにカットが困難になり、チッピング等の不具合が発生する可能性がある。さらに、これらの積層配線基板を用いたプローブカードは、使用時に高周波電流が流れて発熱し、高温によりプローブカードが変形するおそれがある。
- [0009] 本発明は、上記した課題に鑑みてなされたものであり、セラミック層の厚さの増加に伴って生じる積層ずれやチッピング等の不具合の発生を低減し、積層配線基板の放熱性の向上を図ることを目的とする。

課題を解決するための手段

- [0010] 上記した目的を達成するために、本発明の一態様に係るプローブカード用積層配線基板は、複数のプローブピンが接続されるプローブカード用積層配線基板において、複数のセラミック層が積層されてなるセラミック積層部を有し、一方主面に前記複数のプローブピンが接続されるコア基板と、前記コ

ア基板の他方主面に積層された第1樹脂部と、前記第1樹脂部に配設され、一方の端面が前記第1樹脂部における前記コア基板側の面と対向する面に設けられ、前記複数のプローブピンと電氣的に接続される金属ピンとを備えることを特徴とする。

[0011] この構成によると、第1樹脂部に厚さを持たせることで、積層配線基板は所定の厚さを維持しつつ、セラミック積層部を薄く形成することができる。なお、第1樹脂部は表面の研磨により、厚さの調節が可能である。このため、セラミック積層部の厚さに起因する積層ずれの発生を低減することができるとともに、積層配線基板の焼成やカットが容易となる。また、ビア導体よりも熱伝導率の高い金属ピンを使用することで、積層配線基板の放熱性を向上させることができ、プローブカードの使用時の基板の温度上昇を防ぐことができる。さらにプローブカード用積層配線基板として重要な基板の平坦性も、金属ピンおよび樹脂部の研磨により確保する事が出来る。

[0012] また、前記コア基板は、前記セラミック積層部における前記第1樹脂部側の面と対向する面に積層された第2樹脂部をさらに備え、前記第2樹脂部において、前記第1樹脂部側の面と対向する面が、前記コア基板の前記一方主面をなすことを特徴としていてもよい。この場合、例えば、第2樹脂部を微細な配線形成が可能なポリイミドなどの樹脂で形成すると、配線の細線化が容易になる。また、プローブカードは検査対象の半導体素子に何度も接触させるが、セラミック積層部に第2樹脂部を積層することで、その応力や衝撃を緩和させることができ、積層配線基板の変形を防止することができる。

[0013] また、前記第1樹脂部に部品が内蔵されていてもよい。バイパスコンデンサ等の部品は検査中に発生するノイズの除去能力の向上を図る上で、プローブピンの近傍に配置することが望ましいが、従来では、このような部品が、プローブピンから離れたマザー基板上に配置されることが多かった。そこで、バイパスコンデンサ等の部品を前記コア基板に積層された第1樹脂部に内蔵することにより、従来よりもプローブピンに近い位置に部品を配置することができる。また、従来マザー基板へ実装していた部品を積層配線基板に内

蔵させることで、マザー基板の実装領域を節約することができる。

[0014] また、前記コア基板の内部に形成されるビア導体を備え、前記金属ピンの軸心と垂直な方向の断面積が、前記ビア導体の軸心と垂直な方向の断面積よりも大きくてもよい。この場合、第1樹脂部に配設された金属ピンは、セラミック積層部に配設されたビア導体よりも太い柱状の導体であり、金属ピンの電気抵抗率はビア導体の電気抵抗率よりも小さい。したがって、第1樹脂部の配線を金属ピンで形成することで、積層配線基板全体の電気抵抗が下がり、マザー基板とプローブピンとを低抵抗で接続することができる。また、金属ピン周囲に樹脂を備えた構造により、プローブとして使用時に多層配線基板がICに接触する際に接触によってかかる応力を緩和する事が出来る。

[0015] また、前記第1樹脂部における前記コア基板側の面と対向する面に形成され、前記金属ピンの前記一方の端面に接続されるパッド電極を備えていてもよい。この場合、積層配線基板とマザー基板は半田により接続されるが、金属ピンの端面にパッド電極を設けることで、金属ピンの端面に直接めっきを施すよりもパッド電極にめっきが付着し易いため、半田付け性が向上し、積層配線基板とマザー基板の接続信頼性が向上する。また、パッド電極を大きくすることで、積層配線基板をマザー基板と接続する際の位置合わせを容易に行うことができる。

[0016] また、上記の積層配線基板を、被検査物の電気検査を行うプローブカードに使用するのが好ましい。こうすると、耐久性が高く、かつ、マザー基板との接続信頼性の高いプローブカードを提供することができる。

発明の効果

[0017] 本発明によれば、プローブカード用積層配線基板の全体の厚さを維持しつつ、セラミック積層部は薄く形成することができるため、セラミック積層部が厚いことによって発生する積層ずれを低減することができるとともに、積層配線基板のカット時や焼成時の問題を解決することができる。さらに、樹脂部に金属ピンを配置することにより、積層配線基板の放熱性が向上し、プローブカード使用時の基板の温度上昇を防ぐことができる。

図面の簡単な説明

[0018] [図1]本発明の第1実施形態にかかるプローブカードの断面図である。

[図2]図1のプローブカード用積層配線基板の断面図である。

[図3]本発明の第2実施形態にかかる積層配線基板の断面図である。

[図4]本発明の第3実施形態にかかる積層配線基板の断面図である。

[図5]従来の積層配線基板の断面図である。

発明を実施するための形態

[0019] <第1実施形態>

本発明の一実施形態にかかるプローブカード1について、図1、図2を参照して説明する。なお、図1はプローブカード1の断面図、図2は図1のプローブカード1に搭載される積層配線基板3aの断面図である。

[0020] この実施形態にかかるプローブカード1は、図1に示すように、マザー基板2と、該マザー基板2の一方主面に実装された積層配線基板3aと、一端が積層配線基板3aに接続される複数のプローブピン5と、各プローブピン5を支持するプローブヘッド4と、プローブヘッド4を固定するカバー体32とを備え、例えば、半導体素子などの被検査物50の電気検査に使用される。

[0021] マザー基板2は、一方主面に積層配線基板3aを実装するための複数の実装電極6が形成されるとともに、他方主面に外部接続用の複数の外部電極7が形成される。ここで、各実装電極6は、マザー基板の内部に形成された配線電極30や複数のビア導体31により所定の外部電極7に接続される。マザー基板2は、例えば、ガラスエポキシ樹脂などで形成されている。なお、各プローブピン5を保持するプローブヘッド4は、マザー基板2に固定されたカバー体32に固定される。

[0022] 積層配線基板3aは、コア基板8と、コア基板8に積層された第1樹脂部9と、第1樹脂部9の内部に配設された複数の金属ピン12とを備える。コア基板8は、第1樹脂部9側に配置されたセラミック積層部10と、セラミック積層部10におけるマザー基板2側の主面14と反対側の主面19に積

層された第2樹脂部18とを有する。このとき、セラミック積層部10は、セラミック層10aと配線層10bが交互に積層されて形成される。なお、各セラミック層10aは、例えば、ホウケイ酸系ガラスを含有するセラミック（たとえば、アルミナ）を主成分とする低温同時焼成セラミック（LTCC）、高温焼成セラミック（HTCC）など、種々のセラミックで形成することができる。また、この実施形態では、セラミック積層部10が、4つのセラミック層10aと3つの配線層10bとで形成されているが、これらの層数は適宜変更することができる。

[0023] セラミック積層部10の各配線層10bには、各種配線電極15が形成されている。また、各セラミック層10aには、異なる配線層10bに形成された配線電極15同士を接続する複数のビア導体16が形成される。各配線電極15および各ビア導体16はそれぞれ、Cu、Ag、Al等の金属で形成される。各配線層10bに形成される各種配線電極15は、例えば、上記金属（Cu、Ag、Al等）を含有する導電性ペーストを用いたスクリーン印刷などで形成される。

[0024] 第2樹脂部18は、複数の樹脂層18aからなる積層体であり、セラミック積層部10のマザー基板2側と反対側の主面19に積層される。ここで、セラミック積層部10の主面19と反対側に位置する、第2樹脂部18の主面11には、各プローブピン5が接続される複数の接続電極21が形成される。なお、各接続電極21は、例えば、Cu等で形成された下地電極と、該下地電極上にNi／Auめっきが施されてなる表面電極とでそれぞれ形成することができる。

[0025] 各樹脂層18aには、各種配線電極20および複数のビア導体22が形成される。この場合、各配線電極20は、例えば、樹脂層18aの主面に、下地電極としてのTi膜をスパッタ等により成膜し、同じくスパッタ等によりTi膜上にCu膜を成膜する。そして、Cu膜上に、電解または無電解めっきにより、同じくCu膜を成膜することで形成することができる。なお、セラミック積層部10に形成された各配線電極15は、スクリーン印刷などで

形成されるため厚膜パターンとなるのに対して、第2樹脂部18に形成された各配線電極20は、スパッタ等で成膜されるため薄膜パターンとなる。また、第2樹脂部18に形成された各配線電極20は、フォトリソグラフィ加工で細線化される。

[0026] 各接続電極21は、マザー基板2の他方主面に形成された複数の外部電極7にそれぞれ電氣的に接続される。具体的には、図1および図2に示すように、各接続電極21は、それぞれ、第2樹脂部18に形成された各配線電極20および各ビア導体22、セラミック積層部10に形成された各配線電極15および各ビア導体16、マザー基板2に形成された配線電極30および各ビア導体31等を介して所定の各外部電極7に接続される。

[0027] 第1樹脂部9は、コア基板8のマザー基板2側の主面14に積層され、主面14と対向する反対面13を有する。第1樹脂部9は、各金属ピン12をコア基板8の厚み方向に立設し、これらを固定した後、各金属ピン12を覆うように樹脂を積層し、硬化した後、厚さの調整と金属ピン12の頭出しのために、第1樹脂部9のうち主面14との反対面13を研磨して成形する。第1樹脂部9には、例えばエポキシ樹脂などの樹脂を使用することができる。また、第1樹脂部9の成形には、塗布方式、印刷方式、トランスファモールド方式、コンプレッションモールド方式などの技術を用いることができる。第1樹脂部9の反対面13とマザー基板2とは、半田により接続される。

[0028] 複数の金属ピン12は、コア基板8のマザー基板2側の主面14に設けられた複数の電極17に接合するように第1樹脂部9に配設され、コア基板8の配線層10bにより各プローブピン5と電氣的に接続される。各金属ピン12は、例えば、Cu、Ag、Al等の金属で形成された線材をせん断加工するなどして形成することができる。また、第1樹脂部9の反対面13における各金属ピン12の露出部分である端面12aにはめっき処理が施されていてもよい。

[0029] また、この実施形態では各金属ピン12の軸心（長さ方向）と垂直な方向の断面積が、各ビア導体16の軸心と垂直な方向の断面積よりも大きく形成

される。各電極 17 は、各金属ピン 12 の前記断面積の大きさに合わせてコア基板 8 の主面 14 に形成され、各金属ピン 12 は各電極 17 に接合するように配設される。各電極 17 は、Cu、Ag、Al 等の金属で形成される。なお、各金属ピン 12 の断面積の大きさは、ビア導体 16 の断面積と同じにする等、適宜変更が可能である。

[0030] したがって、上記した実施形態によれば、積層配線基板 3a に第 1 樹脂部 9 を設けることによって、積層配線基板 3a を所定の厚さで形成しつつ、セラミック積層部 10 の厚さを抑えることができる。なお、図 1、図 2 には、セラミック積層部 10 よりも第 1 樹脂部 9 のほうが薄い構成が示されているが、セラミック積層部 10 よりも第 1 樹脂部 9 のほうが厚く形成されていてもよい。または、セラミック積層部 10 と第 2 樹脂部 18 の合計厚みよりも、第 1 樹脂部 9 の厚みを大きくしてもよい。本実施形態によると、セラミック積層部 10 の厚さを抑えることができるため、セラミック積層部 10 の厚さが増加することに起因する積層ずれの発生を低減することができるとともに、積層配線基板 3a の焼成やカットが容易となるため、製造コストを下げることができる。また、積層配線基板 3a のマザー基板 2 との接続をマザー基板 2 との熱膨張係数の差が小さい第 1 樹脂部 9 側で行うことができるため、積層配線基板 3a とマザー基板 2 との接続信頼性の向上を図ることができる。さらに、第 1 樹脂部 9 を研磨することで積層配線基板 3a の厚さの調整を行うことができるため、セラミック積層部 10 を研磨して厚さの調整を行う従来の方法よりも研磨加工が容易になる。

[0031] また、各金属ピン 12 は、コア基板 8 内部の各ビア導体 16 よりも熱伝導率が高いため、積層配線基板 3a の放熱性の向上を図ることができ、プローブカード使用時の積層配線基板 3a の温度上昇を防ぐことができる。さらに、各金属ピン 12 の電気抵抗率は各ビア導体 16 の電気抵抗率よりも小さいため、第 1 樹脂部 9 の配線をビア導体で形成する場合と比較して、積層配線基板 3a 全体の電気抵抗が下がり、マザー基板 2 と各プローブピン 5 とを低抵抗で接続することができる。また、各金属ピン 12 の断面積を各ビア導体

16の断面積よりも大きく形成することで、積層配線基板3aの電気抵抗をさらに下げることができる。

[0032] さらに、コア基板8に第2樹脂部18を設けることで、配線の細線化が容易になるため、端子ピッチが狭い半導体素子の電気検査に対応可能な積層配線基板3aを提供することができる。また、セラミック積層部10の両主面14、19に第1樹脂部9および第2樹脂部18を積層することで、両樹脂部9、18を緩衝材として機能させ、プローブカード使用時の物理的接触による応力や衝撃を緩和させることができる。したがって、セラミック積層部10の変形や破損を低減し、積層配線基板3aの耐久性を向上させることができるとともに、各配線電極15の断線の発生を低減することができる。

[0033] <第2実施形態>

本発明の第2実施形態にかかる積層配線基板3bについて、図3を参照して説明する。なお、図3は積層配線基板3bの断面図である。

[0034] この実施形態にかかる積層配線基板3bが、図1、図2を参照して説明した第1実施形態と異なるところは、図3に示すように、第1樹脂部9に部品23が内蔵されていることである。その他の構成は第1実施形態の積層配線基板3aと同じであるため同一符号を付すことにより説明を省略する。

[0035] この場合、コア基板8の一方の主面14に部品23が実装され、部品23は第1樹脂部9に内蔵された構成となっている。部品23は、例えば、チップコンデンサ、チップインダクタ、チップ抵抗、ヒューズチップ等で構成される。なお、この実施形態では、部品23が、電源ラインとグランドとを接続するバイパスコンデンサ（チップコンデンサ）で構成されている。

[0036] このように、部品23を第1樹脂部9に内蔵すると、従来のようにマザー基板2に実装するよりも、各プローブピン5に近い位置に部品23を配置できるため、検査中に発生するノイズの除去能力の向上を図ることができる。また、従来はマザー基板2へ実装していた部品を積層配線基板3bに内蔵させることで、マザー基板2の実装領域を小さくすることができるため、プローブカード1の小型化を図ることができる。

[0037] <第3実施形態>

本発明の第3実施形態にかかる積層配線基板3cについて、図4を参照して説明する。なお、図4は積層配線基板3cの断面図である。

[0038] この実施形態にかかる積層配線基板3cが、図1、図2を参照して説明した第1実施形態と異なるところは、図4に示すように、各金属ピン12の端面12aにパッド電極24を設けたことである。その他の構成は第1実施形態の積層配線基板3aと同じであるため同一符号を付すことにより説明を省略する。

[0039] この場合、第1樹脂部9の反対面13の各金属ピン12の端面12aを覆うように、複数のパッド電極24が配置される。各パッド電極24は、接続される各金属ピン12の端面12aよりも大きく形成される。なお、各パッド電極24は、めっきにより形成してもよいし、導電性ペーストにめっき処理を施したものでよい。また、第1樹脂部9の反対面13に他の電極が設けられていてもよい。

[0040] 上記した実施形態によれば、各金属ピン12の端面12aを各パッド電極24で覆うことにより、各金属ピン12の端面12aに直接めっきを施す場合と比較して、各パッド電極24にめっきが付着し易いため、半田付け性の向上を図ることができる。また、各パッド電極24を各金属ピン12の端面12aよりも大きく形成することで、積層配線基板3cとマザー基板2の接続信頼性が向上するとともに、積層配線基板3cをマザー基板2と接続する際の位置合わせを容易に行うことができる。

[0041] なお、本発明は上記した各実施形態に限定されるものではなく、その趣旨を逸脱しない限りにおいて、上記したものの以外に種々の変更を行なうことが可能である。例えば、上記した実施形態では、コア基板8はセラミック積層部10と第2樹脂部18とを有しているが、第2樹脂部18の部分もセラミックで形成していてもよい。

産業上の利用可能性

[0042] 本発明は、被検査物の電気検査に使用される種々のプローブカードに広く

適用することができる。

符号の説明

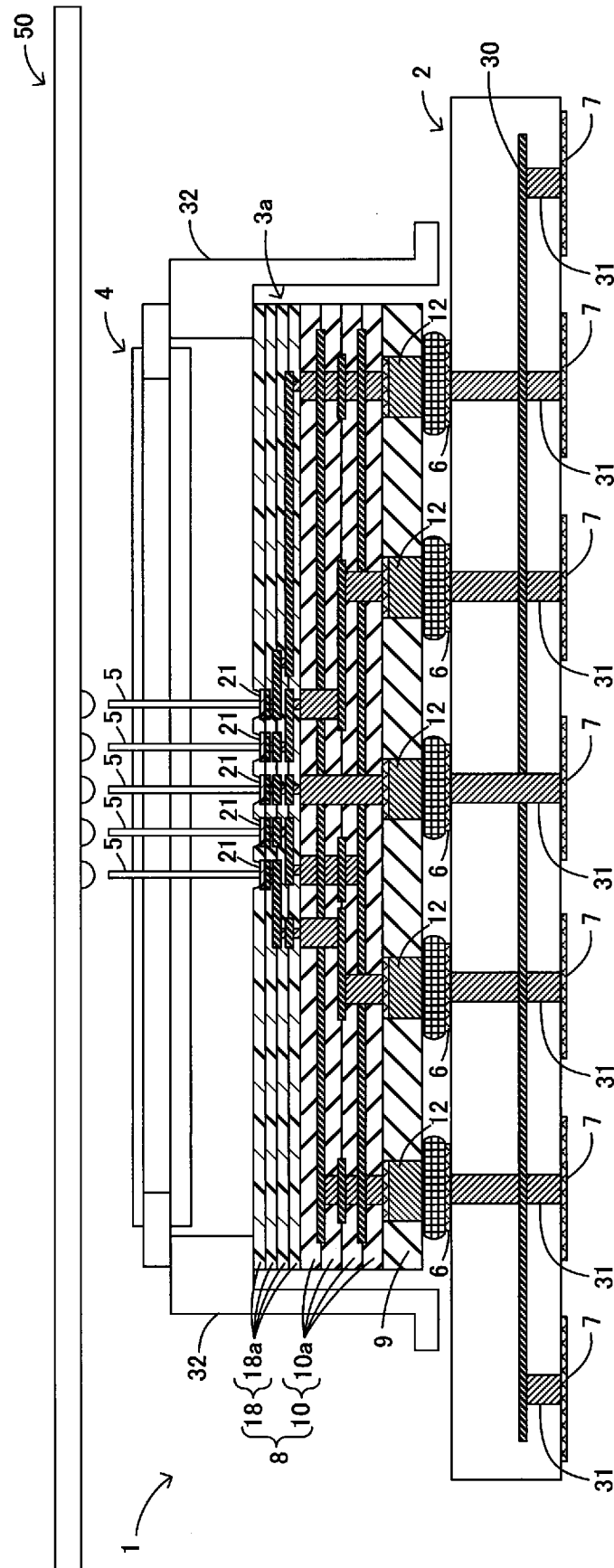
[0043]	1	プローブカード
	3 a ～ 3 c	積層配線基板
	5	プローブピン
	8	コア基板
	9	第1樹脂部
	10	セラミック積層部
	10 a	セラミック層
	12	金属ピン
	18	第2樹脂部
	18 a	樹脂層
	23	部品
	24	パッド電極

請求の範囲

- [請求項1] 複数のプローブピンが接続されるプローブカード用積層配線基板において、
- 複数のセラミック層が積層されてなるセラミック積層部を有し、一方主面に前記複数のプローブピンが接続されるコア基板と、
- 前記コア基板の他方主面に積層された第1樹脂部と、
- 前記第1樹脂部に配設され、一方の端面が前記第1樹脂部における前記コア基板側の面と対向する面に設けられ、前記複数のプローブピンと電氣的に接続される金属ピンと
- を備えることを特徴とするプローブカード用積層配線基板。
- [請求項2] 前記コア基板は、前記セラミック積層部における前記第1樹脂部側の面と対向する面に積層された第2樹脂部をさらに備え、
- 前記第2樹脂部において、前記第1樹脂部側の面と対向する面が、前記コア基板の前記一方主面をなすことを特徴とする請求項1に記載のプローブカード用積層配線基板。
- [請求項3] 前記第1樹脂部に部品が内蔵されていることを特徴とする請求項1または2に記載のプローブカード用積層配線基板。
- [請求項4] 前記コア基板の内部に形成されるビア導体を備え、
- 前記金属ピンの軸心と垂直な方向の断面積が、前記ビア導体の軸心に垂直な方向の断面積よりも大きいことを特徴とする請求項1ないし3のいずれかに記載のプローブカード用積層配線基板。
- [請求項5] 前記第1樹脂部における前記コア基板側の面と対向する面に形成され、前記金属ピンの前記一方の端面に接続されるパッド電極を備えることを特徴とする請求項1ないし4のいずれかに記載のプローブカード用積層配線基板。
- [請求項6] 請求項1ないし5のいずれかに記載のプローブカード用積層配線基板を備え、被検査物の電気検査を行うことを特徴とするプローブカード。

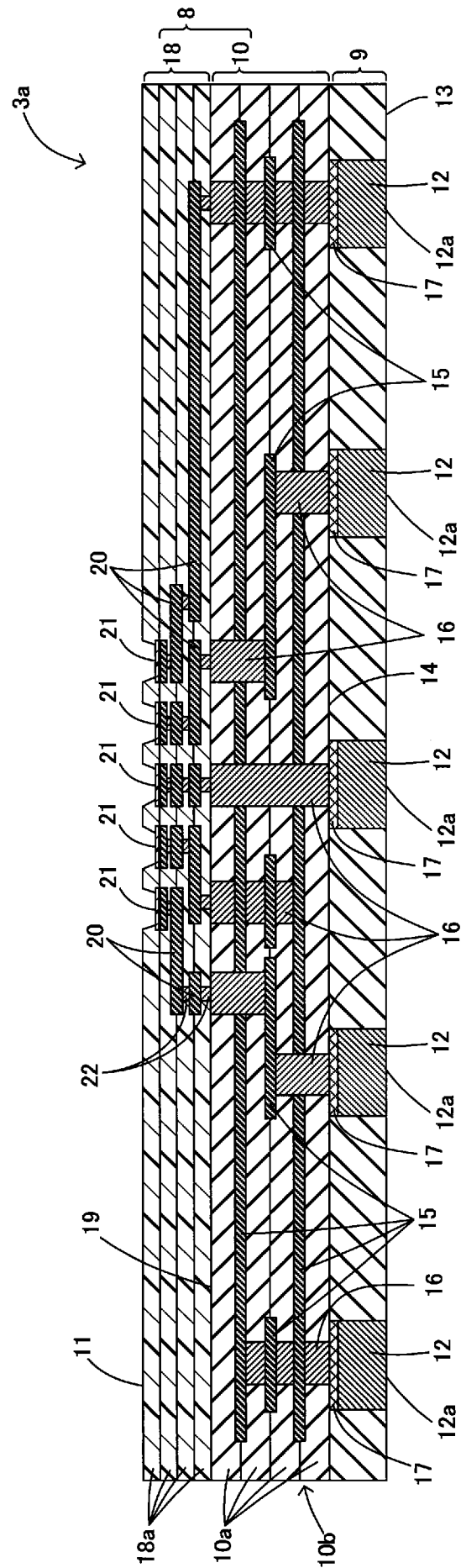
[図1]

図 1



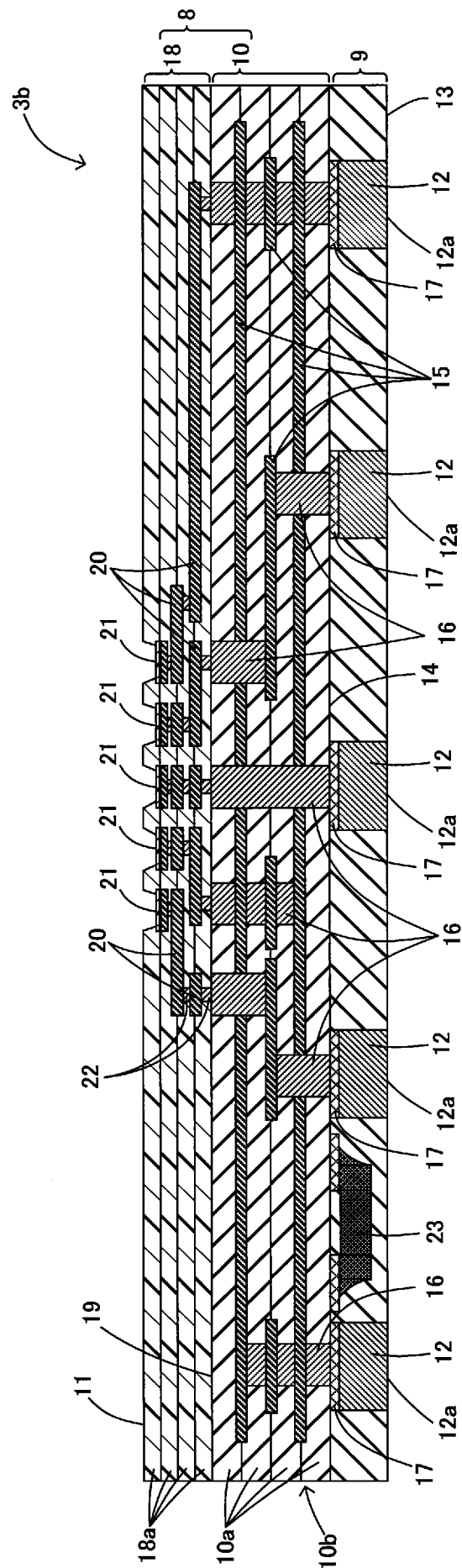
[図2]

図 2

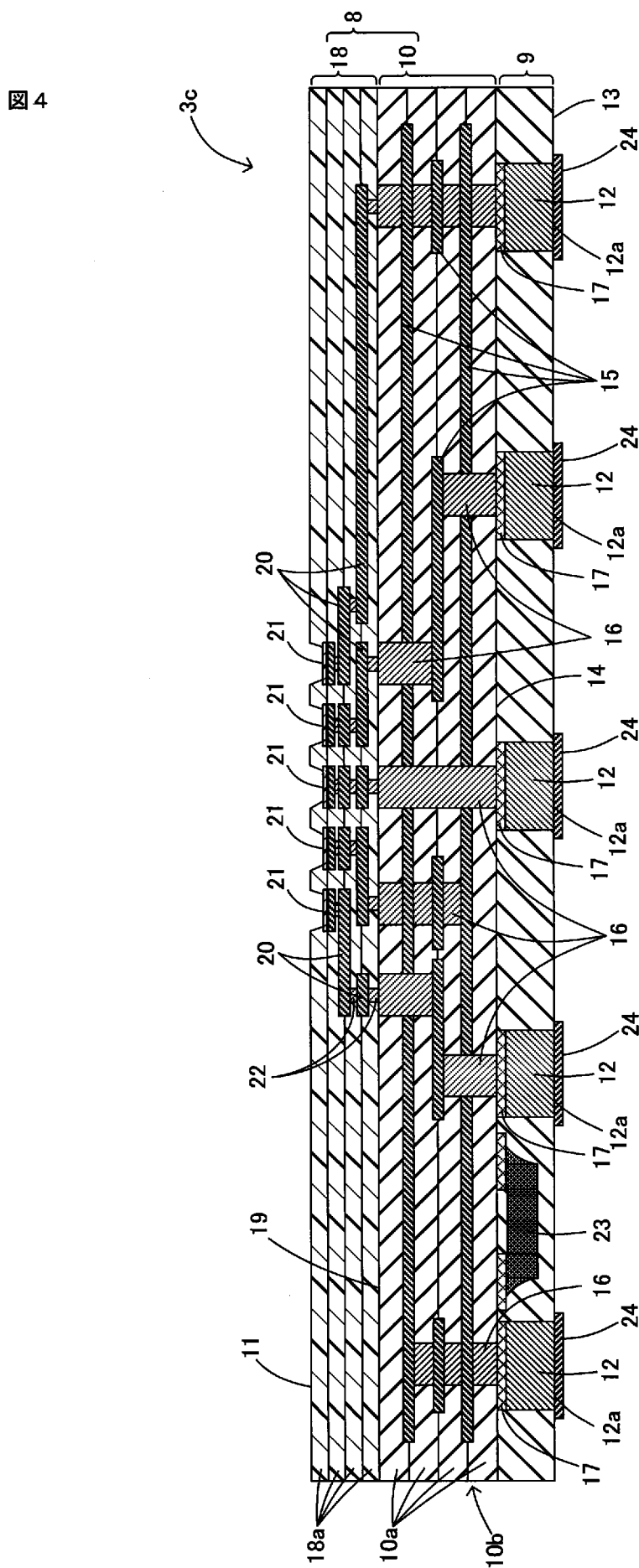


[図3]

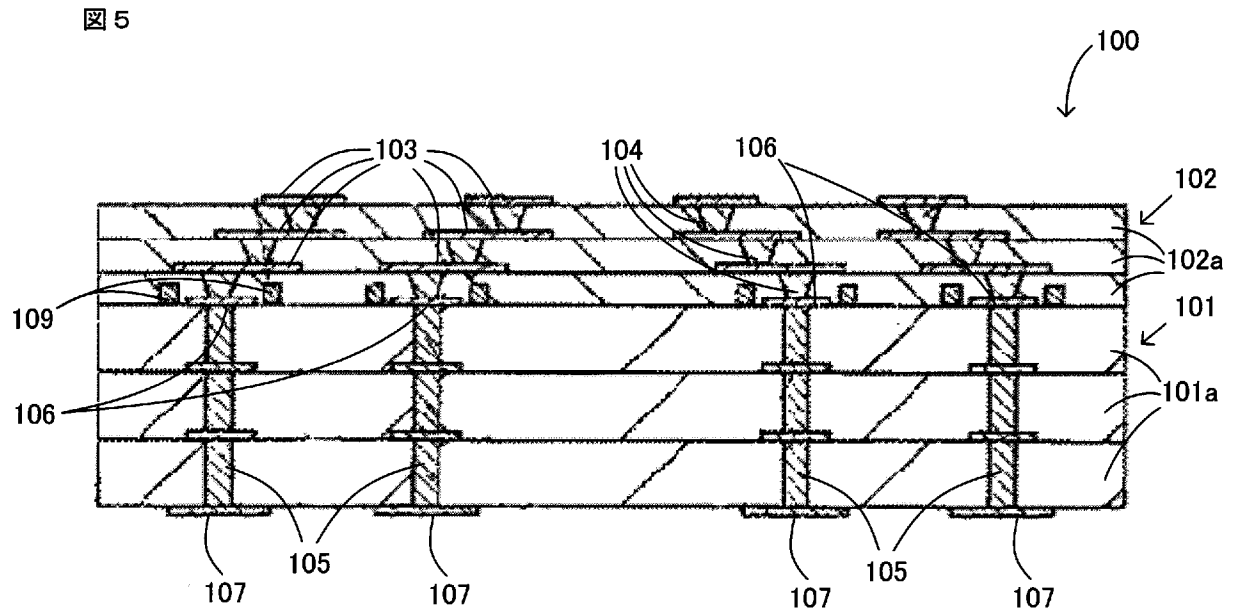
図 3



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/078770

A. CLASSIFICATION OF SUBJECT MATTER

H05K3/46(2006.01)i, G01R1/073(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/46, G01R1/073

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2011-228427 A (Kyocera Corp.), 10 November 2011 (10.11.2011), paragraphs [0021] to [0022]; fig. 1 (Family: none)	1-6
Y	JP 2004-228103 A (NGK Spark Plug Co., Ltd.), 12 August 2004 (12.08.2004), paragraphs [0011] to [0016]; fig. 1 (Family: none)	1, 2, 6
Y	JP 2005-223225 A (Murata Mfg. Co., Ltd.), 18 August 2005 (18.08.2005), paragraphs [0027], [0031], [0040]; fig. 1 (Family: none)	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
02 December 2016 (02.12.16)

Date of mailing of the international search report
13 December 2016 (13.12.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/078770

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-183131 A (Fujitsu Ltd.), 29 September 2014 (29.09.2014), paragraphs [0014] to [0018] (Family: none)	1-6
A	JP 2009-075027 A (NGK Spark Plug Co., Ltd.), 09 April 2009 (09.04.2009), paragraphs [0001], [0013]; fig. 1 (Family: none)	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H05K3/46(2006.01)i, G01R1/073(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05K3/46, G01R1/073

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2011-228427 A（京セラ株式会社）2011.11.10, 段落[0021]-[0022], 図1（ファミリーなし）	1-6
Y	JP 2004-228103 A（日本特殊陶業株式会社）2004.08.12, 段落[0011]-[0016], 図1（ファミリーなし）	1, 2, 6
Y	JP 2005-223225 A（株式会社村田製作所）2005.08.18, 段落[0027], [0031], [0040], 図1（ファミリーなし）	1-6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

02.12.2016

国際調査報告の発送日

13.12.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小林 大介

5D

9848

電話番号 03-3581-1101 内線 3551

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2014-183131 A (富士通株式会社) 2014. 09. 29, 段落[0014]-[0018] (ファミリーなし)	1 - 6
A	JP 2009-075027 A (日本特殊陶業株式会社) 2009. 04. 09, 段落[0001], [0013], 図 1 (ファミリーなし)	1 - 6