

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁵
G02F 2/00

(11) 공개번호 특 1992-0020249
(43) 공개일자 1992년 11월 20일

(21) 출원번호	특 1992-0005328
(22) 출원일자	1992년 03월 31일
(30) 우선권주장	678,761 1991년 04월 01일 미국(US)
(71) 출원인	텍사스 인스트루먼츠 인코포레이티드 월리엄 이. 힐러
	미합중국 텍사스주 달라스 노스 센트럴 익스프레스웨이 13500
(72) 발명자	파울 엠. 어버너스
	미합중국 75248 텍사스주 달라스 아파트먼트 넘버 1914 벤트 트리 포리스트 서클 16000
	제프리 비. 샘프셀
	미합중국 75074 텍사스주 플래노 푸에블로 코트 2005
(74) 대리인	김성택, 주성민

심사청구 : 없음

(54) 펄스 폭 변조식 디스플레이 시스템 내에 사용하기 위한 DMD구조 및 타이밍 방법

요약

내용 없음

대표도

도1

명세서

[발명의 명칭]

펄스 폭 변조식 디스플레이 시스템 내에 사용하기 위한 DMD구조 및 타이밍 방법

[도면의 간단한 설명]

제1도는 텔레비전 시스템을 도시한 블럭도,

제2도는 십진 프로세서를 도시한 도면,

제3a도, 제3b도 및 제3c도는 소정의 프레임 메모리 구조를 도시한 도면,

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

표준 복합 오디오 및 비디오 신호를 수신할 수 있는 수신기, 비디오 성분을 분리하기 위한 튜너, 상기 비디오 성분을 공간 광 변조기 장치와 함께 사용하기 위해 신호 세트로 변환하기 위한 십진 프로세서, 상기 신호를 저장하기 위한 메모리 저장장치, 광원, 영상을 발생시키기 위해 상기 광원으로부터 광을 변조하는 상기 저장 신호에 의해 제어된 공간 광 변조기 및 상기 영상을 투사하는 광학계를 포함하는 것을 특징으로 하는 디스플레이 시스템.

청구항 2

서브 어레이로 분할된 공간 광 변조기 소자의 어레이, 상기 각 서브어레이마다 최소한 한개씩 갖는 디코더의 어레이 및 상기 각 서브어레이마다 최소한 한개씩 갖는 입력 레지스터의 어레이를 포함하는 것을 특징으로 하는 집적 회로 디바이스.

청구항 3

제2항에 있어서, 각각의 상기 서브어레이가 블럭으로 분할되는데, 상기 블럭이 상기 디코더 어레이를 통해 라인 입력에 의해 선택되고, 시프트 레지스터인 상기 입력 레지스터를 통해 라인에 의해 클리어되는

것을 특징으로 하는 집적회로 디바이스.

청구항 4

제2항에 있어서, 상기 입력 레지스터 어레이가 디멀티플렉서의 어레이이고, 상기 서브어레이이 당 최소한 한 개의 디멀티플렉서가 선입선출 버퍼의 어레이에 전기적으로 접속되고, 제2디멀티플렉서의 어레이에 교대로 전기적으로 접속되는 것을 특징으로 하는 집적회로 디바이스.

청구항 5

제4항에 있어서, 각각의 상기 서브어레이가 다른 상기 서브어레이에 무관한 전기 신호에 의해 리세트되는 것을 특징으로 하는 집적회로 디바이스.

청구항 6

십진 프로세서, 십진 프로세서에 전기적으로 접속된 최소한 한개의 입력 버퍼, 상기 버퍼의 출력 제어 버스라인, 최소한 한개의 입력 시프트 레지스터, 최소한 한개의 메모리 셀의 어레이, 최소한 한개의 출력 시프트 레지스터 및 상기 출력 시프트 레지스터와 공간 광 변조기 회로 사이에 전기적으로 접속된 제어 버스라인을 포함하는 것을 특징으로 하는 집적회로 디바이스.

청구항 7

제6항에 있어서, 상기 입력 버퍼의 어레이를 포함하고, 각각의 상기 버퍼가 전환가능한 버스를 통하여 최소한 2개의 상기 입력 레지스터에 전기적으로 접속되고, 상기 입력 레지스터가 상기 메모리 어레이에 각각 전기적으로 접속되며, 각각의 상기 코너 튜닝 메모리가 상기 출력 버퍼에 전기적으로 접속되고, 상기 버퍼가 전환가능한 버스를 통해 상기 공간 광 변조기 회로에 전기적으로 접속되는 것을 특징으로 하는 메모리 장치.

청구항 8

제6항에 있어서, 상기 입력 버퍼의 어레이가 버스를 통해 상기 입력 시프트 레지스터 중의 한 레지스터에 모두 전기적으로 접속되고, 상기 버퍼의 출력이 순차적으로 버스 상에 컬러로 배치되며, 상기 입력 시프트 레지스터가 메모리 어레이에 전기적으로 접속되고, 상기 코너 튜닝 메모리가 데이터의 순차적인 컬러 블럭을 공간 광 변조기 회로에 출력시키는 것을 특징으로 하는 메모리장치.

청구항 9

각각의 유효 비트 레벨이 총 프레임 시간의 적절한 기간동안 디스플레이되도록 메모리 셀의 내용을 디스플레이 픽셀 상에 어드레스하여 로드하는 단계를 포함하는 것을 특징으로 하는 데이터의 디스플레이 방법.

청구항 10

모든 등가 유효 비트 또는 동일한 상대 가중치의 모든 비트가 동시에 로드되어 디스플레이되도록 메모리 셀의 내용을 디스플레이 픽셀 상에 어드레스하여 로드하는 단계를 포함하는 것을 특징으로 하는 데이터의 디스플레이 방법.

청구항 11

제10항에 있어서, 상기 메모리 셀의 내용이 유일하지 않은 경우에 일정한 데이터 값이 상기 픽셀 상에 로드되는 단계를 포함하는 것을 특징으로 하는 방법.

청구항 12

제10항에 있어서, 상기 어드레싱 단계가 상기 셀의 행을 동시에 어드레스하기 위해 디코더를 사용하는 단계를 포함하는 것을 특징으로 하는 방법.

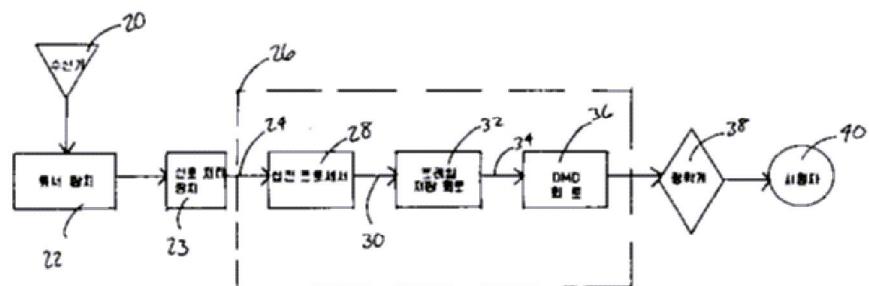
청구항 13

제10항에 있어서, 상기 어드레싱 단계가 상기 셀의 행을 동시에 어드레스하고, 상기 행의 그룹을 동시에 어드레스 하기 위해 디코더를 사용하는 단계를 포함하는 것을 특징으로 하는 방법.

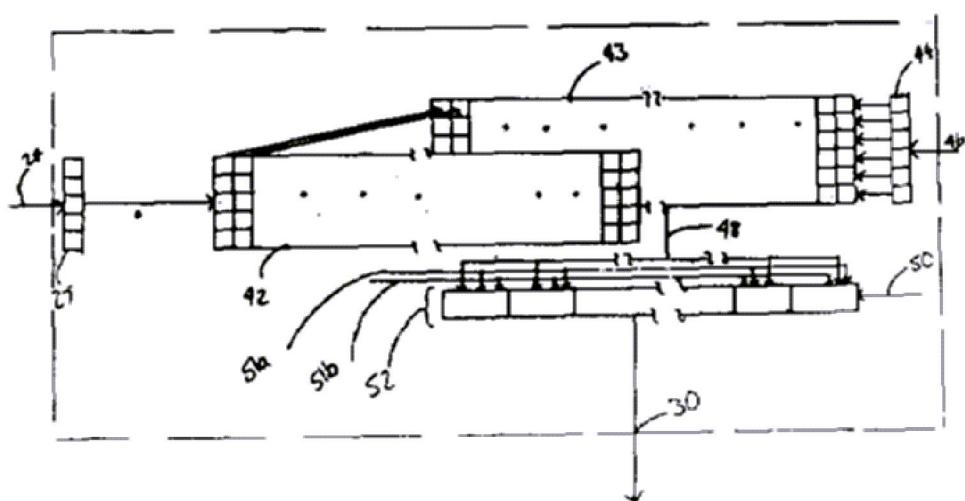
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

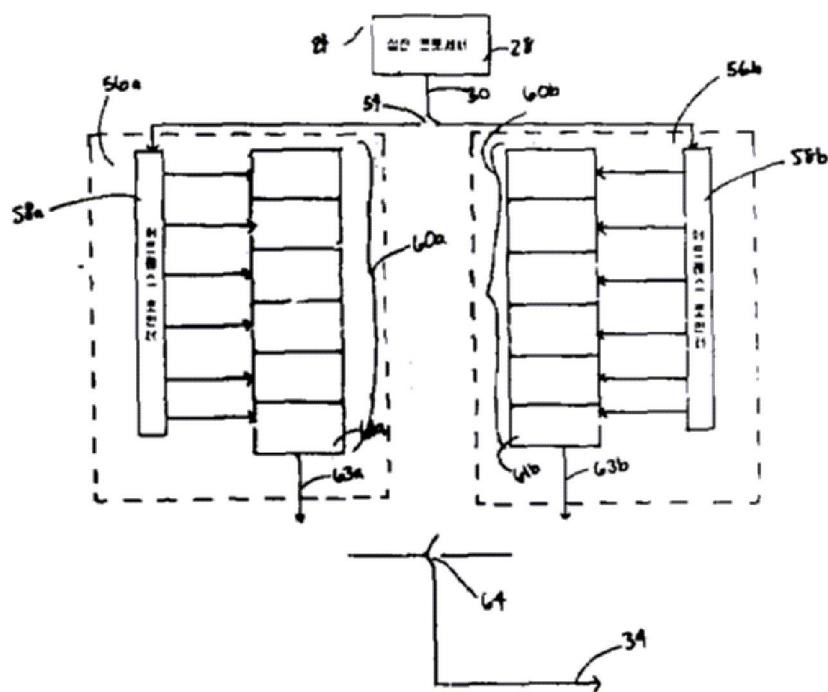
도면1



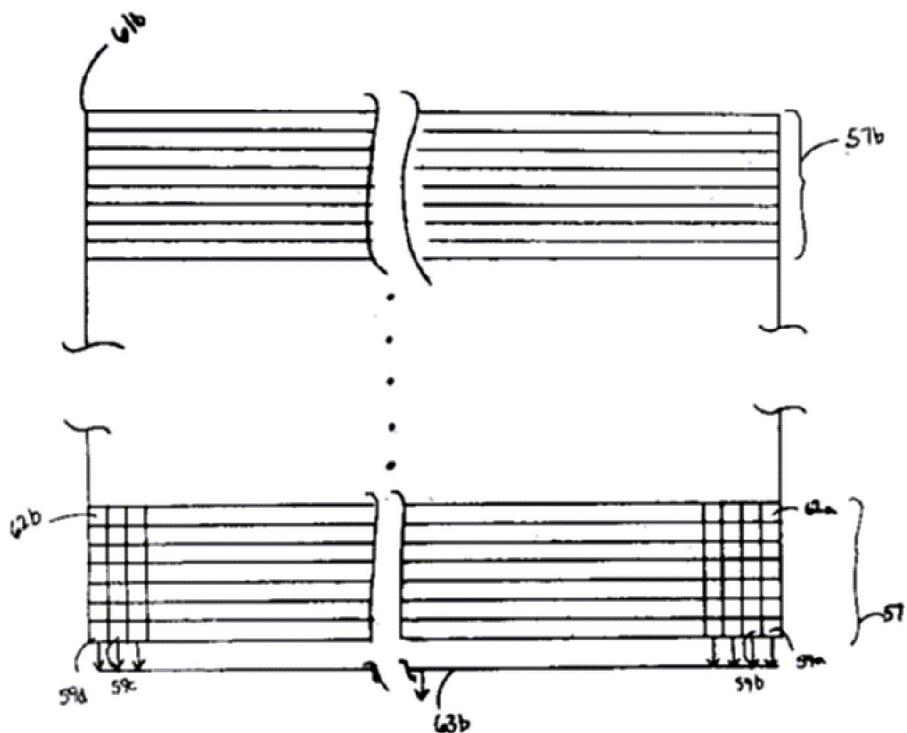
도면2



도면3a



도면3b



도면3c

