

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **3 006 258**

51 Int. Cl.:

G01R 35/00 (2006.01)

G01R 35/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **07.05.2020 PCT/US2020/031758**

87 Fecha y número de publicación internacional: **19.11.2020 WO20231717**

96 Fecha de presentación y número de la solicitud europea: **07.05.2020 E 20727551 (2)**

97 Fecha y número de publicación de la concesión europea: **02.10.2024 EP 3966585**

54 Título: **Sistema y método de calibración**

30 Prioridad:

10.05.2019 US 201962845980 P

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
18.03.2025

73 Titular/es:

**WESTINGHOUSE ELECTRIC COMPANY LLC
(100.00%)
1000 Westinghouse Drive, Suite 141
Cranberry Township, PA 16066, US**

72 Inventor/es:

**MEYERS, TIMOTHY S.;
GRUBER, DANIEL G.;
BARTELS, MARK A. y
SWIDWA, KENNETH J.**

74 Agente/Representante:

DEL VALLE VALIENTE, Sonia

ES 3 006 258 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Sistema y método de calibración

5 Campo

Esta solicitud describe una invención que se refiere, en general y en varios aspectos, a sistemas y métodos de calibración de dispositivos, circuitos y/o sistemas.

10 Antecedentes

Hoy en día es más común que las centrales nucleares utilicen una o más matrices de puertas programables en campo (FPGA, por sus siglas en inglés) en al menos uno de sus diversos circuitos de control. Además de incluir una o más FPGA, dichos circuitos de control también incluyen otros dispositivos/componentes tales como, por ejemplo, sensores, tarjetas de entrada/salida, convertidores de analógico a digital y procesadores para monitorizar y/o controlar el funcionamiento de la central nuclear. En general, las señales de salida generadas por los sensores, que son indicativas de un parámetro detectado o medido, se introducen en tarjetas de entrada/salida, que están conectadas a una FPGA, que a su vez se puede conectar a un procesador. Para los casos en los que una señal de salida generada por un sensor sea una señal analógica, se utiliza un convertidor analógico a digital para convertir la señal analógica en una señal digital correspondiente. En varias configuraciones, la conversión de analógico a digital se puede realizar mediante la tarjeta de entrada/salida, mediante un convertidor de analógico a digital conectado a la tarjeta de entrada/salida, o mediante la FPGA.

En algunos circuitos de control de centrales nucleares, varios de estos dispositivos/componentes se empaquetan juntos en un dispositivo electrónico tal como, por ejemplo, el controlador CompactRIO (cRIO) fabricado por National Instruments. En aplicaciones en las que el dispositivo electrónico solo proporciona una función de monitorización, un valor digital emitido por la FPGA del dispositivo electrónico puede introducirse en un sistema informático u otro dispositivo de procesamiento que agregue las salidas de múltiples FPGA. En aplicaciones en las que el dispositivo electrónico funcione como controlador, el dispositivo electrónico puede realizar una función de control basada en la señal de salida de uno o más de los sensores (o en otras condiciones).

A fin de garantizar que dichos circuitos de control funcionen correctamente, se puede verificar la calibración del circuito de control. En particular, se puede verificar la calibración de la temporización del circuito de control y la calibración de las tensiones analógicas presentes dentro del circuito de control. Si no se verifican las calibraciones ya sea de la temporización o de las tensiones analógicas, las calibraciones se pueden ajustar para que el circuito de control esté en adelante en la calibración adecuada. Los procesos conocidos de verificación y calibración son procesos que requieren mucho tiempo. Por ejemplo, un proceso conocido incluye verificar la temporización del circuito de control y, a continuación, inyectar individualmente múltiples niveles de tensión diferentes para verificar las tensiones analógicas presentes en el circuito de control. Actualmente se utilizan procesos similares para verificar las calibraciones de dispositivos y/o sistemas.

El documento US-2015/0341158 A1 describe un sistema de calibración y un método tal como se definen en la parte de precaracterización de las reivindicaciones independientes de sistema y método.

Hay margen de mejora en los sistemas y métodos de calibración de dispositivos, circuitos y/o sistemas.

Breve descripción de los dibujos

Las características novedosas de los aspectos descritos en la presente memoria se exponen con particularidad en las reivindicaciones adjuntas. Sin embargo, los aspectos tanto en cuanto a la organización como a los métodos de funcionamiento, pueden entenderse mejor haciendo referencia a la siguiente descripción, tomada junto con los dibujos adjuntos.

La Figura 1 ilustra un sistema de calibración, según al menos un aspecto de la presente descripción;

la Figura 2 ilustra una onda triangular ilustrativa generada por un generador de formas de onda del sistema de calibración de la Figura 1;

la Figura 3 ilustra una onda sinusoidal ilustrativa generada por el generador de formas de onda del sistema de calibración de la Figura 1; y

la Figura 4 ilustra un método de calibración, según al menos un aspecto de la presente descripción.

Descripción detallada

65

Debe entenderse que al menos algunas de las figuras y descripciones de la invención se han simplificado para ilustrar elementos que sean relevantes para una comprensión clara de la invención, al tiempo que se eliminan, por motivos de claridad, otros elementos que los expertos en la técnica apreciarán también pueden comprender una parte de la invención. Sin embargo, debido a que dichos elementos son bien conocidos en la técnica y a que no facilitan una mejor comprensión de la invención, no se proporciona en la presente memoria una descripción de dichos elementos.

En la siguiente descripción detallada, se hace referencia a los dibujos adjuntos, que forman parte de la misma. En los dibujos, los símbolos y caracteres de referencia similares normalmente identifican componentes similares en varias vistas, a menos que el contexto indique lo contrario. Los aspectos ilustrativos descritos en la descripción detallada, los dibujos y las reivindicaciones no pretenden ser limitativos. Se pueden utilizar otros aspectos y se pueden realizar otros cambios, sin apartarse del alcance de la tecnología descrita en la presente memoria.

La siguiente descripción de algunos ejemplos de la tecnología no debe utilizarse para limitar su alcance. Otros ejemplos, características, aspectos, realizaciones y ventajas de la tecnología resultarán evidentes para los expertos en la técnica a partir de la siguiente descripción, que es, a modo de ilustración, uno de los mejores modos contemplados para llevar a cabo la tecnología. Como se advertirá, la tecnología descrita en la presente memoria es capaz de otros aspectos diferentes y evidentes, todo ello sin apartarse de la tecnología. En consecuencia, los dibujos y las descripciones deben considerarse de naturaleza ilustrativa y no restrictiva.

Se comprende, además, que una o más de las enseñanzas, expresiones, aspectos, realizaciones, ejemplos, etc. descritos en la presente memoria pueden combinarse con una o más de las otras enseñanzas, expresiones, aspectos, realizaciones, ejemplos, etc. que se describen en la presente memoria. Por lo tanto, las siguientes enseñanzas, expresiones, aspectos, realizaciones, ejemplos, etc. descritos a continuación no deben considerarse de forma aislada entre sí. Las diversas formas adecuadas en las que se pueden combinar las enseñanzas de la presente memoria resultarán fácilmente evidentes para los expertos en la técnica, a la vista de las enseñanzas de la presente memoria. Se pretende que tales modificaciones y variaciones se incluyan dentro del alcance de las reivindicaciones.

Antes de explicar en detalle los diversos aspectos del sistema de calibración, debe considerarse que los diversos aspectos descritos en la presente memoria no se limitan en su aplicación o uso a los detalles de construcción y disposición de las piezas ilustrados en los dibujos y la descripción adjuntos. Más bien, los aspectos descritos pueden posicionarse o incorporarse en otros aspectos, realizaciones, variaciones y modificaciones de los mismos, y pueden ponerse en práctica o llevarse a cabo de diversas maneras. En consecuencia, los aspectos del sistema de calibración descrito en la presente memoria son de naturaleza ilustrativa y no pretenden limitar el alcance o la aplicación del mismo. Además, a menos que se indique lo contrario, los términos y expresiones empleados en la presente memoria se han elegido con el fin de describir los aspectos para la comodidad del lector, y no pretenden limitar el alcance de los mismos. Además, debe comprenderse que uno cualquiera o más de los aspectos, expresiones de aspectos y/o ejemplos de los mismos descritos, se pueden combinar con uno o más de los otros aspectos, expresiones de aspectos y/o ejemplos de los mismos descritos, sin limitación.

Además, en la siguiente descripción, debe comprenderse que los términos tales como hacia dentro, hacia fuera, hacia arriba, hacia abajo, por encima, superior, por debajo, suelo, izquierda, derecha, lado, interior, exterior y similares, son palabras de conveniencia y no deben interpretarse como términos limitativos. La terminología utilizada en la presente memoria no pretende ser limitativa en la medida en que los dispositivos descritos en la presente memoria, o partes de los mismos, puedan unirse o utilizarse en otras orientaciones. Los diversos aspectos se describirán con más detalle con referencia a los dibujos.

La Figura 1 ilustra un sistema 10 de calibración según al menos un aspecto de la presente descripción. El sistema 10 de calibración se describirá en el contexto de su uso para calibrar un circuito 12 de control de una central nuclear. Sin embargo, se apreciará que el sistema 10 de calibración se puede utilizar para calibrar cualquier número de dispositivos (una FPGA, un ordenador, un controlador lógico programable, un circuito de entrada/salida, etc.), circuitos y/o sistemas diferentes. El sistema 10 de calibración incluye un generador 14 de formas de onda y un controlador 16. El controlador 16 incluye un circuito 18 de entrada/salida, un convertidor analógico-digital (A/D) 20 y una FPGA 22. Según diversos aspectos, el sistema 10 de calibración también puede incluir un procesador 24 conectado a la FPGA 22.

El generador 14 de formas de onda está configurado para generar una o más formas de onda. Por ejemplo, según diversos aspectos, el generador 14 de formas de onda puede configurarse para generar una o más formas de onda, tales como ondas triangulares, ondas sinusoidales, ondas cuadradas, ondas en diente de sierra, etc. de diferentes amplitudes en un amplio rango de frecuencias. En la Figura 2 se muestra una onda triangular ilustrativa generada por el generador 14 de formas de onda, donde la onda triangular es una onda triangular de 1 Hz, 0-10 V. En la Figura 3 se muestra una onda sinusoidal ilustrativa generada por el generador 14 de formas de onda, donde la onda sinusoidal es una onda sinusoidal de 0,5 Hz, 0-10 V. Por supuesto, el generador 14 de formas de onda puede generar diferentes frecuencias, amplitudes y/o formas de onda distintas de las mostradas en las Figuras 2 y 3. Como se muestra en la Figura 1, el generador 14 de formas de onda está conectado al (en comunicación de señales con el) circuito 12 de control. Más específicamente, el generador 14 de formas de onda está conectado al (en comunicación de señales con el) circuito 18 de entrada/salida del controlador 16.

El circuito 18 de entrada/salida está configurado para recibir señales analógicas en sus terminales de entrada (no se muestran por motivos de claridad). Por ejemplo, el circuito 18 de entrada/salida puede recibir señales analógicas de un sensor 26. Aunque solo se muestra un sensor 26 en la Figura 1, se apreciará que el circuito 18 de entrada/salida puede recibir señales analógicas de una pluralidad de sensores 26, tales como, por ejemplo, sensores de flujo, sensores de posición, sensores de presión, sensores de temperatura, etc. Según diversos aspectos, el circuito 18 de entrada/salida puede incluir cualquier número de tarjetas de entrada/salida (tarjetas de E/S analógicas, tarjetas de E/S digitales y/o tarjetas de E/S mixtas) y puede configurarse para adaptarse tanto a entradas/salidas analógicas como digitales. Por ejemplo, según diversos aspectos, el circuito 18 de entrada/salida está configurado, además, para emitir una señal de control a un accionador 28. Aunque solo se muestra un accionador 28 en la Figura 1, se apreciará que el circuito 18 de entrada/salida puede emitir señales de control a una pluralidad de accionadores 28 para controlar una válvula, un motor, una bomba, etc.

El convertidor A/D 20 está conectado al (en comunicación de señales con) circuito 18 de entrada/salida, y está configurado para convertir las señales analógicas recibidas desde el circuito 18 de entrada/salida en señales digitales correspondientes o valores digitales que son representativos de las señales analógicas. Aunque por motivos de claridad solo se muestra un convertidor A/D 20 en la Figura 1, se apreciará que el controlador 16 puede incluir cualquier número de convertidores A/D 20. Por ejemplo, según diversos aspectos, el controlador 16 incluye un convertidor A/D 20 independiente para cada tarjeta de entrada/salida analógica en el circuito 18 de entrada/salida. Según diversos aspectos, el convertidor A/D 20 forma parte del circuito 18 de entrada/salida.

La FPGA 22 está conectada al (en comunicación de señales con) convertidor A/D 20, y está configurada para procesar las señales digitales y/o los valores digitales recibidos del convertidor A/D 20. Según diversos aspectos, el convertidor A/D 20 forma parte de la FPGA 22. Además de realizar el procesamiento de señales, la FPGA 22 también se puede utilizar para el control, el filtrado, la temporización y/u otras funciones lógicas. Como se muestra en la Figura 1, según diversos aspectos, la FPGA 22 también incluye un procesador 30 que está en comunicación de señales con la FPGA 22. El procesador 30 se puede utilizar para la comunicación, el procesamiento de señales y/o la ejecución de algoritmos o rutinas que están almacenadas en una memoria asociada con el procesador 30. El procesador 30 puede ejecutar uno o más de dichos algoritmos o rutinas para implementar y controlar la funcionalidad de la FPGA 22. Según diversos aspectos, el procesador 30 interpreta las señales digitales o los valores digitales emitidos por el convertidor A/D 20 y, en respuesta, hace que la FPGA 22 emita una o más señales digitales. Dichas señales pueden ser señales de control, para controlar uno o más componentes del circuito 12 de control, y/o señales informativas, para proporcionar información tal como una característica detectada por un sensor analógico 26. Según diversos aspectos, la FPGA 22, o la combinación de la FPGA 22 y el procesador 30, puede considerarse un circuito de procesamiento.

El procesador 24 puede estar en comunicación de señales con el procesador 30, y puede utilizarse, por ejemplo, para formatear la información proporcionada por el procesador 30 (p. ej., la información asociada a un sensor analógico 26 conectado al circuito 18 de entrada/salida) de modo que la información pueda mostrarse en un monitor (no mostrado) conectado al procesador 24.

A fin de garantizar que ciertos circuitos de control empleados en las centrales nucleares u otras aplicaciones funcionen correctamente, la calibración del circuito de control puede verificarse mediante un algoritmo o rutina de calibración ejecutada por el procesador 30 de la FPGA 22. Con el algoritmo o la rutina de calibración, el procesador 30 puede verificar los niveles de temporización y tensión del circuito 12 de control basándose en una forma de onda generada por el generador 14 de formas de onda. Por ejemplo, la frecuencia de muestreo de las señales analógicas recibidas por el circuito 18 de entrada/salida se puede utilizar para verificar la temporización del circuito 12 de control, y los niveles de tensión de las señales analógicas recibidas por el circuito 18 de entrada/salida se pueden utilizar para verificar los niveles de tensión del circuito 12 de control. Si no se verifican las calibraciones de la temporización o de las tensiones analógicas, las calibraciones se pueden ajustar para que el circuito 12 de control esté en la calibración adecuada en adelante. Por ejemplo, con respecto a la temporización del circuito 12 de control, los tiempos de bucle utilizados por la FPGA 22 pueden ajustarse para llevar la temporización a una calibración adecuada. Según otros aspectos, la calibración o rutina puede ejecutarse mediante un circuito de procesamiento distinto de la FPGA 22 y del procesador 30.

Según diversos aspectos, para calibrar el circuito 12 de control, una forma de onda periódica generada por el generador 14 de formas de onda se introduce en el circuito 18 de entrada/salida. La forma de onda puede introducirse en un bloque de terminales de prueba (no mostrado) del circuito 18 de entrada/salida. El procesador 30 inicia la ejecución del algoritmo o rutina de calibración. El algoritmo o rutina de calibración puede iniciarse automáticamente, tal como en respuesta a la recepción de la forma de onda periódica en una entrada particular del circuito 18 de entrada/salida (p. ej., un bloque de terminales de prueba), o manualmente, en respuesta a una entrada u orden de un usuario o dispositivo.

La información que indica el tipo de onda periódica, la frecuencia de la forma de onda periódica y varios puntos de prueba de tensión en la forma de onda periódica, se puede almacenar en una memoria accesible por el procesador 30. Según diversos aspectos, la información que indica los umbrales de tolerancias para la temporización y para cada uno de los puntos de prueba de tensión, también puede almacenarse en la memoria accesible por el procesador 30.

La información puede almacenarse en la memoria cuando se programe la FPGA 22, tal como en el momento de la fabricación. Sin embargo, se apreciará que la programación de la FPGA 22 se puede actualizar posteriormente.

5 Como parte del algoritmo o rutina de calibración, el procesador 30 está configurado para verificar que la temporización del circuito 12 de control esté dentro de un umbral de tolerancia predeterminado. Según diversos aspectos, la señal analógica de la forma de onda periódica se muestrea, y los valores analógicos muestreados se convierten en señales digitales o valores digitales, mediante el convertidor A/D 20. Las señales digitales o los valores digitales se proporcionan a la FPGA 22 y, a su vez, al procesador 30. El procesador 30 utiliza las señales digitales o los valores digitales para determinar la frecuencia de la forma de onda periódica. El procesador 30 puede entonces comparar la frecuencia determinada de la forma de onda periódica con la frecuencia conocida de la forma de onda periódica almacenada en la memoria. Si la frecuencia determinada está dentro del umbral de tolerancia predeterminado de la frecuencia conocida, la calibración de temporización del circuito 12 de control se considera verificada. Por ejemplo, si la forma de onda periódica tiene una frecuencia conocida de 1 Hz y el umbral de tolerancia predeterminado es del 1 %, se considerará que la calibración de temporización del circuito 12 de control está verificada si la frecuencia determinada está dentro del 1 % de la frecuencia conocida de 1 Hz.

15 Sin embargo, si la frecuencia determinada no está dentro del umbral de tolerancia predeterminado, la FPGA 22 (o el procesador 30 de la FPGA 22) se puede utilizar para ajustar la calibración de la temporización (p. ej., ajustando los tiempos de bucle utilizados por la FPGA 22) para llevar la temporización a una calibración adecuada (es decir, dentro del umbral de tolerancia predeterminado).

20 Como parte del algoritmo o rutina de calibración, el procesador 30 también está configurado para verificar que cada uno de los niveles de tensión muestreados a lo largo de la forma de onda periódica, esté dentro de un umbral de tolerancia predeterminado. Una vez que la temporización del circuito 12 de control se haya verificado o se haya calibrado adecuadamente, el procesador 30 puede utilizar la temporización verificada para verificar que cada uno de los niveles de tensión muestreados a lo largo de la forma de onda periódica esté dentro del umbral de tolerancia predeterminado. Por ejemplo, los niveles de tensión asociados con una forma de onda periódica de 0-10 V, tal como la onda triangular de la Figura 2, incluyen 0 V, 2,5 V, 5 V, 7,5 V y 10 V. Debido a que se conocen la temporización del circuito 12 de control y la frecuencia de la forma de onda periódica, el algoritmo o rutina de calibración sabe cuándo deberían producirse estos niveles de tensión en la forma de onda periódica. Para la onda triangular de 1 Hz y 0-10 V de la Figura 2, la amplitud de la forma de onda periódica debe ser de 5 V a 0,25 s y a 0,75 s después del inicio de un período de la forma de onda, como se muestra, por ejemplo, en la Figura 2. Dado que la temporización se ha verificado o calibrado adecuadamente como se describió anteriormente, el procesador 30 puede utilizar las señales digitales o los valores digitales correspondientes a cada uno de los niveles de tensión muestreados en momentos específicos, para comparar los valores de tensión muestreados con los valores de tensión esperados. Si los valores de tensión muestreados están cada uno dentro del umbral de tolerancia predeterminado de los valores de tensión esperados, la calibración del valor de tensión del circuito 12 de control se considera verificada.

25 Sin embargo, si alguno de los valores de tensión muestreados no está dentro del umbral de tolerancia predeterminado de los valores de tensión esperados, la FPGA 22 (o el procesador 30 de la FPGA 22) se puede utilizar para ajustar la calibración de los valores de tensión (p. ej., ajustando la amplitud de las señales analógicas en el circuito 18 de entrada/salida) para llevar los valores de tensión a una calibración adecuada (es decir, dentro del umbral de tolerancia predeterminado). Se apreciará que se puede muestrear y verificar o ajustar cualquier número de niveles de tensión, y que se puede utilizar cualquier umbral de tolerancia predeterminado (p. ej., 0,25 %, 0,5 %, 1 %, etc.) para el proceso de verificación o calibración. En general, un umbral de tolerancia predeterminado dado se establecerá caso por caso.

30 Cuando el circuito 12 de control está debidamente calibrado, los niveles de temporización y tensión que utiliza para tomar decisiones de control son precisos en la medida en que estén dentro de los umbrales de tolerancias predeterminados de los niveles de temporización y tensión conocidos/esperados. Si el umbral de tolerancia predeterminado para una aplicación dada es del 1 % y el circuito 12 de control interpreta una señal analógica real de 2,5 V como una señal analógica de 2,8 V, el circuito 12 de control no está calibrado adecuadamente y una operación de control basada en el nivel de tensión interpretado podría ser no intencionada, inadecuada y/o insegura. Por estas y otras razones, la verificación de la calibración adecuada y/o el ajuste de la calibración hacen que la calibración pase a formar parte del mantenimiento continuo en las plantas nucleares u otras aplicaciones. Al utilizar el algoritmo o la rutina de calibración como se describió anteriormente, el tiempo necesario para verificar y/o ajustar las calibraciones se reduce significativamente. Por ejemplo, el circuito 12 de control puede que utilice tan solo un período de una forma de onda periódica recibida desde el generador 14 de formas de onda para calibrarse o verificar su propia calibración, aumentando considerablemente la velocidad del proceso de calibración. Ya que una instalación tal como una planta nuclear puede incluir numerosos circuitos 12 de control que necesitan ser calibrados, el aumento de la velocidad de calibración reduce significativamente el tiempo de mantenimiento.

35 La Figura 4 ilustra un método 40 para calibrar un circuito de control, según al menos un aspecto de la presente descripción. Aunque el método 40 se describe en el contexto de la calibración del circuito 12 de control, se apreciará que el método 40 se puede utilizar para calibrar cualquier número de dispositivos (una FPGA, un ordenador, un controlador lógico programable, un circuito de entrada/salida, etc.), circuitos y/o sistemas diferentes. El método 40

puede implementarse usando el sistema 10 de calibración u otros sistemas similares. Por motivos de simplicidad, la implementación del método 40 se describirá en el contexto del circuito 12 de control.

5 Para el método 40, se genera una forma de onda periódica 42 mediante, por ejemplo, el generador 14 de formas de onda. La forma de onda periódica se introduce 44 en una entrada analógica del circuito 18 de entrada/salida. La señal analógica de la forma de onda periódica se muestrea 46 mediante la FPGA 22, y los valores analógicos muestreados se convierten 48 en señales digitales o valores digitales mediante el convertidor A/D 20.

10 El procesador 30 utiliza las señales digitales o los valores digitales para determinar 50 la frecuencia de la forma de onda periódica. El procesador 30 compara 52 la frecuencia determinada con la frecuencia conocida de la forma de onda periódica. Si la frecuencia determinada está dentro de un umbral de tolerancia predeterminado de la frecuencia conocida, se considera que la temporización del circuito 12 de control está calibrada adecuadamente. Si la frecuencia determinada no está dentro del umbral de tolerancia predeterminado de la frecuencia conocida, la temporización del circuito 12 de control se ajusta para llevar la temporización a una calibración adecuada.

15 Una vez verificada o ajustada la calibración de la temporización del circuito 12 de control para llevarla a una calibración adecuada, el procesador 30 utiliza las señales digitales o los valores digitales correspondientes a los diversos niveles de tensión muestreados a lo largo de la forma de onda periódica y la frecuencia conocida de la forma de onda periódica, para comparar 54 cada uno de los niveles de tensión muestreados a lo largo de la forma de onda periódica con los niveles de tensión esperados (el algoritmo o rutina de calibración sabe cuándo deberían producirse los niveles de tensión esperados en la onda periódica). Si cada uno de los diversos niveles de tensión muestreados está dentro de un umbral de tolerancia predeterminado de los niveles de tensión esperados, se considera que los niveles de tensión del circuito 12 de control están debidamente calibrados. Si cada uno de los diversos niveles de tensión muestreados no está dentro de un umbral de tolerancia predeterminado de los niveles de tensión esperados, los niveles de tensión del circuito 12 de control se ajustan para llevar los niveles de tensión a una calibración adecuada. La pluralidad de niveles de tensión se puede comparar, de forma secuencial o en paralelo, con los niveles de tensión esperados.

25 El método 40 descrito anteriormente se puede repetir de forma periódica o continua, y se puede repetir cualquier número de veces.

30 Aunque los diversos aspectos del sistema 10 de calibración y el método 40 de calibración se han descrito en la presente memoria en relación con ciertos aspectos descritos, se pueden implementar muchas modificaciones y variaciones de esos aspectos. Además, cuando se describen materiales para ciertos componentes, se pueden usar otros materiales. Además, según diversos aspectos, un solo componente puede reemplazarse por múltiples componentes, y múltiples componentes pueden reemplazarse por un solo componente, para realizar una función o funciones dadas. La descripción anterior y las reivindicaciones adjuntas pretenden cubrir todas las modificaciones y variaciones que estén dentro del alcance de los aspectos descritos.

40 Si bien se ha descrito que esta invención tiene diseños ilustrativos, la invención descrita puede modificarse aún más dentro del alcance de las reivindicaciones. Por lo tanto, esta solicitud pretende cubrir cualquier variación, uso o adaptación de la invención. Por ejemplo, aunque la invención se describió en el contexto de un circuito 12 de control, los principios generales de la invención son igualmente aplicables a cualquier tipo de dispositivo, circuito y/o sistema que convierta señales analógicas en valores digitales. De manera similar, aunque la invención también se describió en el contexto de una central nuclear, la invención también es igualmente aplicable a aplicaciones distintas de las centrales nucleares.

45

REIVINDICACIONES

1. Un sistema de calibración, que comprende:
 - 5 un generador (14) de formas de onda configurado para generar una forma de onda periódica; y un circuito (12) de control en comunicación de señales con el generador (14) de formas de onda, en donde el circuito (14) de control comprende:
 - 10 un convertidor analógico-digital (20) configurado para convertir la forma de onda periódica en valores digitales; y un dispositivo electrónico en comunicación de señales con el convertidor analógico-digital (20),

caracterizado por que

 - 15 el circuito (12) de control está configurado para emitir una señal de control a un accionador (28) asociado con una central nuclear, y el dispositivo electrónico está configurado para ejecutar una rutina de calibración para verificar la calibración de lo siguiente en función de la forma de onda periódica:
 - 20 temporización del circuito (12) de control; y diferentes niveles de tensión del circuito (12) de control.
2. El sistema de calibración de la reivindicación 1, en donde la forma de onda periódica comprende una onda triangular o una onda sinusoidal.
- 25 3. El sistema de calibración de la reivindicación 1, en donde el dispositivo electrónico comprende una matriz de puertas programable en campo.
- 30 4. El sistema de calibración de la reivindicación 1, en donde el convertidor analógico-digital (20) forma parte del dispositivo electrónico.
5. El sistema de calibración de la reivindicación 1, en donde el circuito (12) de control comprende, además, un circuito (18) de entrada/salida conectado al convertidor analógico-digital (20).
- 35 6. El sistema de calibración de la reivindicación 5, en donde el circuito (18) de entrada/salida forma parte del dispositivo electrónico.
7. El sistema de calibración de la reivindicación 1, en donde el circuito de control comprende, además, un procesador (30) en comunicación de señales con el circuito (12) de control y/o el dispositivo electrónico.
- 40 8. El sistema de calibración de la reivindicación 7, en donde el procesador (30) forma parte del dispositivo electrónico.
9. Un método de calibración, que comprende:
 - 45 generar una forma de onda periódica; e introducir la forma de onda periódica generada en un circuito de control de un dispositivo electrónico,

caracterizado por

 - 50 emitir una señal de control mediante el dispositivo electrónico a un accionador (28) asociado con una central nuclear; y ejecutar una rutina de calibración para:
 - 55 calibrar la temporización del dispositivo electrónico en función de la forma de onda periódica introducida; y calibrar diferentes niveles de tensión en el dispositivo electrónico en función de la forma de onda periódica introducida.
- 60 10. El método de calibración de la reivindicación 9, en donde la calibración de la temporización del dispositivo electrónico en función de la forma de onda periódica introducida comprende determinar una frecuencia de la forma de onda periódica introducida.
- 65 11. El método de calibración de la reivindicación 10, en donde la calibración de la temporización del dispositivo electrónico en función de la forma de onda periódica introducida comprende, además, comparar la frecuencia determinada de la forma de onda periódica introducida con una frecuencia conocida.

- 5
- 10
12. El método de calibración de la reivindicación 11, en donde la calibración de la temporización del dispositivo electrónico en función de la forma de onda periódica introducida comprende, además, determinar si la frecuencia determinada de la forma de onda periódica introducida está dentro de un umbral de tolerancia de la frecuencia conocida.
 13. El método de calibración de la reivindicación 9, en donde la calibración de los diferentes niveles de tensión en el dispositivo electrónico en función de la forma de onda periódica introducida comprende comparar los niveles de tensión muestreados de la forma de onda periódica introducida con los niveles de tensión esperados.
 14. El método de calibración de la reivindicación 13, en donde calibrar los diferentes niveles de tensión en el dispositivo electrónico en función de la forma de onda periódica introducida comprende, además, determinar si cada uno de los niveles de tensión muestreados de la forma de onda periódica introducida está dentro de un umbral de tolerancia de los niveles de tensión esperados.

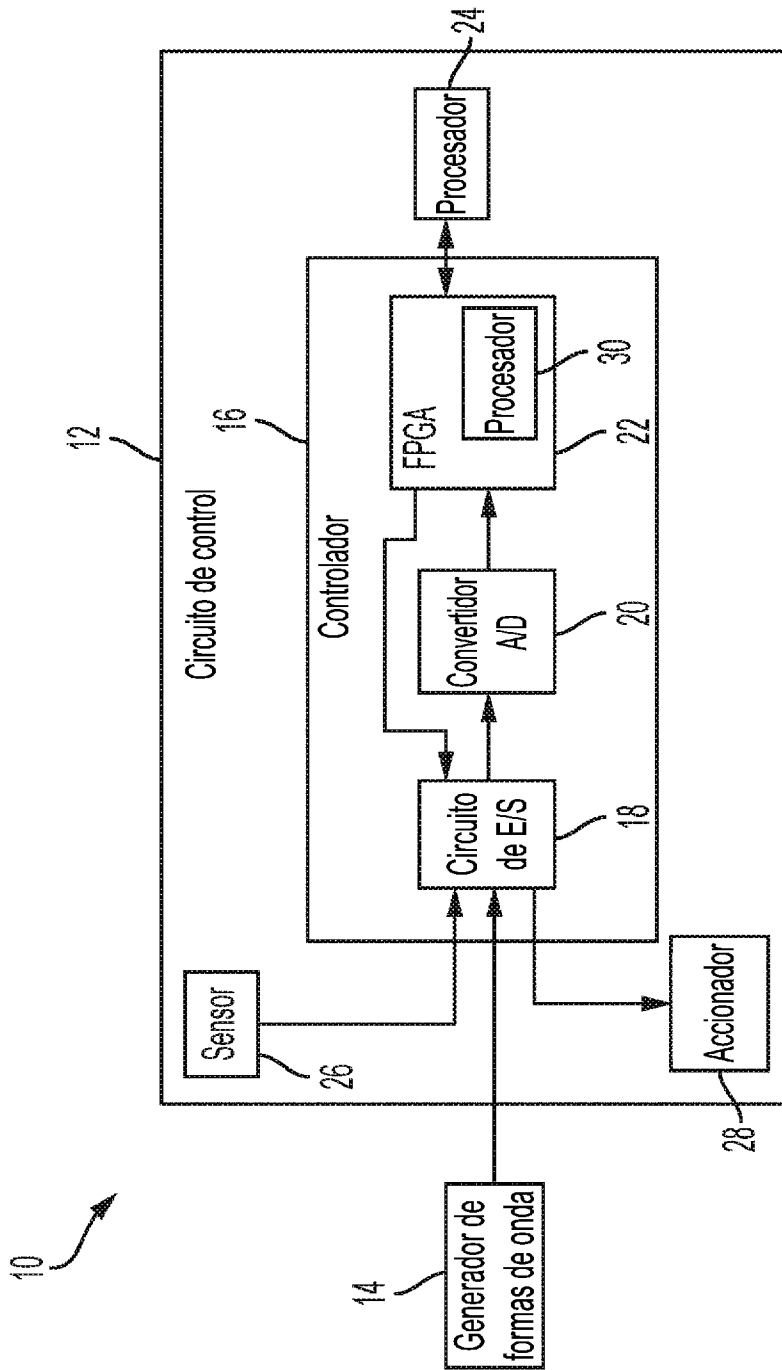


Figura 1

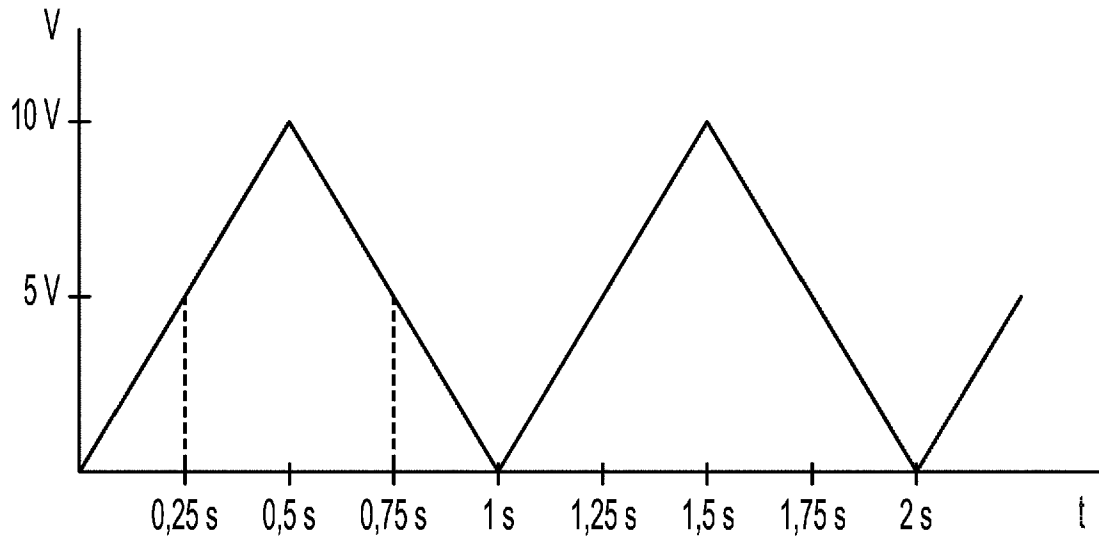


Figura 2

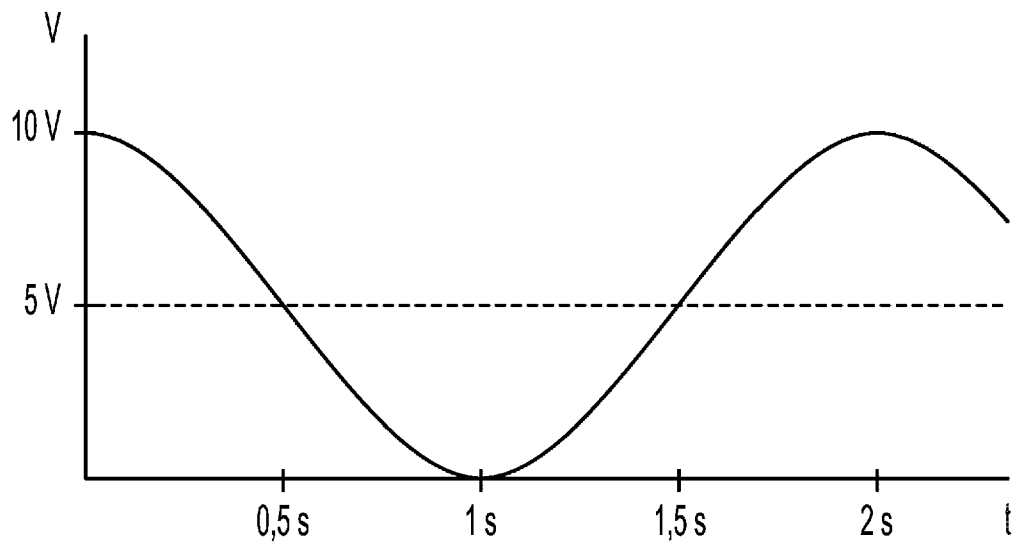


Figura 3

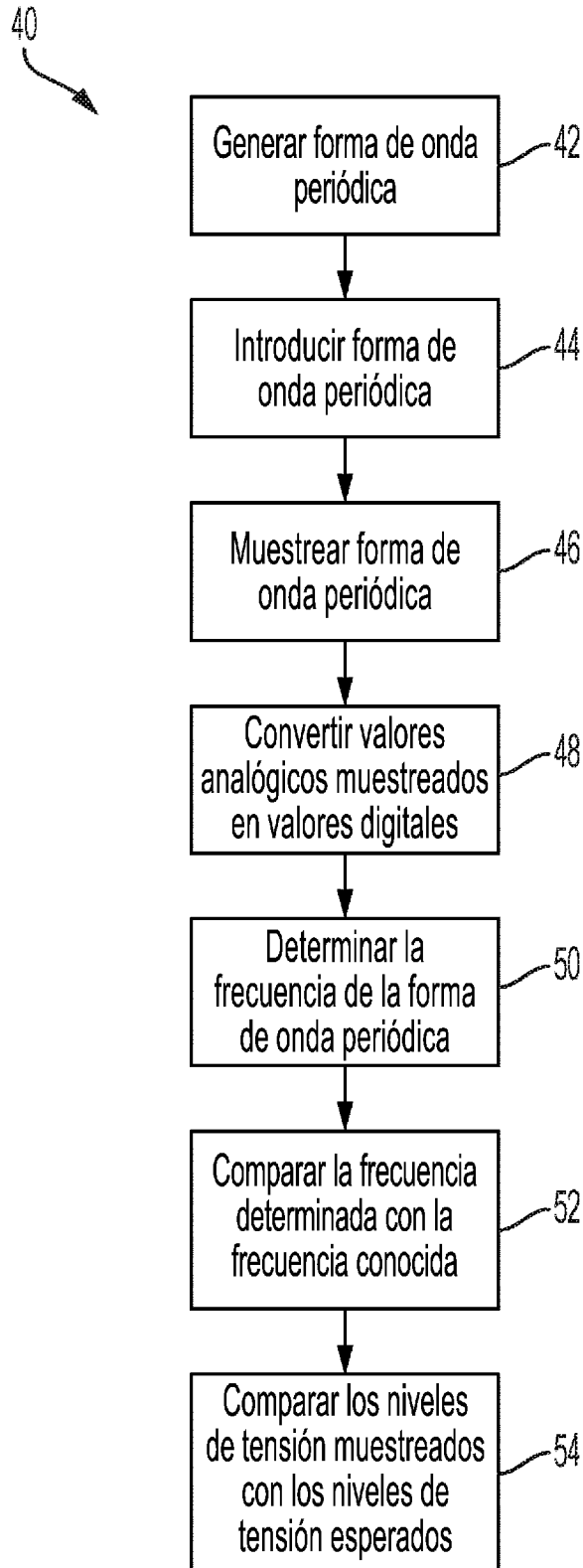


Figura 4