

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2007 年 10 月 4 日 (04.10.2007)

PCT

(10) 国際公開番号
WO 2007/111202 A1

- (51) 国際特許分類:
G09G 3/30 (2006.01) H01L 51/50 (2006.01)
G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2007/055745
- (22) 国際出願日: 2007 年 3 月 20 日 (20.03.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2006-088595 2006 年 3 月 28 日 (28.03.2006) JP
- (71) 出願人 (米国を除く全ての指定国について): パイオニア株式会社 (PIONEER CORPORATION) [JP/JP];
〒1538654 東京都目黒区目黒 1 丁目 4 番 1 号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 越智 英夫 (OCHI,

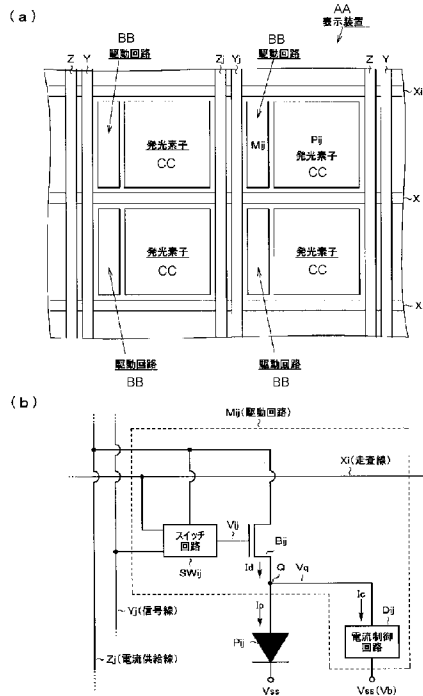
Hideo) [JP/JP]; 〒3502288 埼玉県鶴ヶ島市富士見 6 丁目 1 番 1 号 パイオニア株式会社 総合研究所内 Saitama (JP).

- (74) 代理人: 特許業務法人 エビス国際特許事務所 (EBISU INTERNATIONAL PATENT OFFICE); 〒1500022 東京都渋谷区恵比寿南 1 丁目 6 番 1 0 号 恵比寿MFビル 14 号館 4 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: DRIVING DEVICE FOR CURRENT CONTROLLED LIGHT EMITTING ELEMENT

(54) 発明の名称: 電流制御型発光素子の駆動装置



AA... DISPLAY DEVICE
BB... DRIVING CIRCUIT
CC... LIGHT EMITTING ELEMENT
Mij... DRIVING CIRCUIT
Xi... SCANNING LINE
SWij... SWITCH CIRCUIT
Yj... SIGNAL LINE
Zj... CURRENT SUPPLY LINE
Dij... CURRENT CONTROLLING CIRCUIT

(57) Abstract: Provided is a driving device for current controlled light emitting elements, by which contrast ratio is improved and luminance fluctuation is suppressed. The driving device is provided with a drive transistor (Bij), which is connected to a current controlled light emitting element (Pij) and is formed of a thin film transistor for supplying a driving current (Ip); and a current controlling circuit (Dij), which is connected to a connecting point (Q) between the current controlled light emitting element (Pij) and the drive transistor (Bij). When the current controlled circuit (Dij) detects a voltage (Vq) of the connecting point (Q) as a voltage between the anode and the cathode of the current controlled light emitting element (Pij) and that the detected voltage (Vq) is a threshold value of the current controlled light emitting element (Pij) or lower, supply of the driving current (Ip) to the current controlled light emitting element (Pij) is suppressed by discharging a branched current (Ic) from the side of the connecting point (Q). When the detected voltage (Vq) exceeds the threshold value of the current controlled light emitting element (Pij), the driving current (Ip) is supplied to the current controlled light emitting element (Pij) by discharging a branched current of a small current value substantially the same as the branched current (Ic) from the side of the connecting point (Q).

(57) 要約: コントラスト比の向上、輝度変動の抑制等を実現する電流制御型発光素子の駆動装置を提供する。電流制御型発光素子 Pij に接続され駆動電流 Ip を供給する薄膜トランジスタで形成されたドライバトランジスタ Bij と、電流制御型発光素子 Pij とドライバトランジスタ Bij との接続点 Q に接続された電流制御回路 Dij を備える。そして、電流制御回路 Dij が、接続点 Q の電圧 Vq を電流制御型発光素子 Pij の陽極陰極間電圧として検知し、検知した電圧 Vq が電流制御型発光素子 Pij の閾値以下のときには、接続点 Q 側から分岐電流 Ic を放流することで、電流制御型発光素子 Pij への駆動電流 Ip の供給を抑制し、検知した電圧 Vq が電流制御型発光素子 Pij の閾値を超えときには、上述の分岐電流 Ic とほぼ同じ小電流値の分岐電流を接続点 Q 側から放流することで、電流制御型発光素子 Pij への駆動電流 Ip の供給を行う。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

明 細 書

電流制御型発光素子の駆動装置

技術分野

- [0001] 本発明は、ディスプレイ等の表示装置に用いられる有機EL素子又は有機発光ダイオード等の電流制御型発光素子を駆動する駆動装置に関する。

背景技術

- [0002] 近年、有機EL(エレクトロルミネセンス)素子や有機発光ダイオード(OLED)等の電流制御型発光素子を用いたディスプレイが注目され、携帯電話等の携帯端末装置や音響機器等における表示装置として利用されている。
- [0003] 電流制御型発光素子を用いた従来のアクティブマトリクス方式のディスプレイでは、ディスプレイの基板上に所定本数の走査線と信号線及び電流供給線が行列に沿って形成され、それらの各交差点の近傍に、発光画素としての電流制御型発光素子と、駆動回路が形成されてマトリクス状に配列されている。つまり、図1(a)の等価回路に示すように、各画素毎に、電流制御型発光素子と、その電流制御型発光素子に駆動電流 I_d を供給するための薄膜トランジスタ(TFT)で形成されたドライブトランジスタを有する駆動回路が設けられている。
- [0004] そして、例えば線順次駆動方式により、走査線と信号線で各駆動回路を走査して画素信号を供給し、各駆動回路に形成されているドライブトランジスタのゲート電位 V_g を制御することによって所定の駆動電流 I_d を電流制御型発光素子に供給し、画像等を表示させるようになっている。

発明の開示

発明が解決しようとする課題

- [0005] ところで、より高品質な画像等を表示させるためには、電流制御型発光素子におけるコントラスト比の向上と輝度変動の抑制等を図ることが重要である。
- [0006] ところが、上述の薄膜トランジスタで形成されるドライブトランジスタは、例えばその製造の困難性や不可避免的に生じる電気特性の変化等に起因して、上述のゲート電圧 V_g に対する駆動電流 I_d が変動等してしまい、コントラスト比の向上と輝度変動の抑

制等を図ることに困難性を有するという問題があった。

[0007] 例えば、次に例示するような問題や課題が指摘されている。

pチャンネル薄膜トランジスタによってドライブトランジスタが形成される場合、そのゲートソース間電圧 V_{gs} と駆動電流(すなわち、ドレイン電流) I_d の伝達特性を示す図1(b)を参照して説明すると、まず、良好なコントラスト比等を得るためには、特性曲線CASE1に示すように、ゲートソース間電圧 V_{gs} の変化に対してオン/オフ特性の優れたドライブトランジスタが要求されている。

[0008] しかし、薄膜トランジスタで形成されるドライブトランジスタでは、その製造の困難性等から不可避免的にオン/オフ特性の優れたものとならない場合があり、特性曲線CASE2に示すようにゲートソース間電圧 V_{gs} を0ボルトに設定してもドレイン電流 I_d が電流制御型発光素子に流れてしまい、“黒浮き”と称される白味を帯びた表示等となるためコントラスト比が悪化したり、輝度変動を招来する場合がある。

[0009] また、薄膜トランジスタの構造上の性質から不可避免的に漏れ電流が生じてしまい、ゲート電位 V_g に対する適正なドレイン電流 I_d が電流制御型発光素子に供給されなくなって輝度変動を招来したり、上述の“黒浮き”現象等が生じるためにコントラスト比が悪化する等の問題がある。

[0010] また、薄膜トランジスタで形成されるドライブトランジスタのゲート電位 V_g の設定範囲に制約があり、完全にオフ動作させることができない場合がある。例えば、ドライブトランジスタがディプレッション型の薄膜トランジスタで形成される場合、特性曲線CASE3にて示すように、ゲートソース間電圧 V_{gs} を0ボルトに設定してもドレイン電流 I_d が流れ、コントラスト比の向上や所望の輝度設定を行うことが困難となる場合がある。

[0011] 本発明はこのような従来の問題に鑑みてなされたものであり、例えばコントラスト比の向上、輝度変動の抑制等を実現する電流制御型発光素子の駆動装置を提供することを目的とする。

課題を解決するための手段

[0012] 請求項1に記載の発明は、アクティブマトリクス型表示装置における電流制御型発光素子の駆動装置であって、前記電流制御型発光素子に接続され駆動電流を供給するpチャンネル薄膜トランジスタで形成されたドライブトランジスタと、前記電流制御

型発光素子と前記ドライブトランジスタとの接続点に接続された電流制御手段と、を具備し、前記電流制御手段は、前記接続点の電圧を前記電流制御型発光素子の陽極陰極間電圧として検知し、検知した電圧が前記電流制御型発光素子の閾値以下のときには、前記接続点側から分岐電流を放流することで、前記電流制御型発光素子への前記駆動電流の供給を抑制し、前記検知した電圧が前記電流制御型発光素子の閾値を超えるときには、前記電流制御型発光素子の閾値以下のときの前記分岐電流とほぼ同じ小電流値の分岐電流を前記接続点側から放流することで、前記電流制御型発光素子への前記駆動電流の供給を行うこと、を特徴とする。

- [0013] 請求項2に記載の発明は、アクティブマトリクス型表示装置における電流制御型発光素子の駆動装置であって、前記電流制御型発光素子に接続され駆動電流を供給するnチャンネル薄膜トランジスタで形成されたドライブトランジスタと、前記電流制御型発光素子と前記ドライブトランジスタとの接続点に接続された電流制御手段と、を具備し、前記電流制御手段は、前記接続点の電圧を前記電流制御型発光素子の陽極陰極間電圧として検知し、検知した電圧が前記電流制御型発光素子の閾値以下のときには、前記接続点側へ分岐電流を流入することで、前記電流制御型発光素子への前記駆動電流の供給を抑制し、前記検知した電圧が前記電流制御型発光素子の閾値を超えるときには、前記電流制御型発光素子の閾値以下のときの前記分岐電流とほぼ同じ小電流値の分岐電流を前記接続点側へ流入することで、前記電流制御型発光素子への前記駆動電流の供給を行うこと、を特徴とする。

図面の簡単な説明

- [0014] [図1]従来の電流制御型発光素子を用いたディスプレイにおける駆動装置の構成及び特性を説明するための説明図である。
- [図2]実施形態の駆動回路(駆動装置)の構成を表した平面図と等価回路図である。
- [図3]図2に示した駆動回路の特性を表した特性図である。
- [図4]図2に示した駆動回路の変形例の構成を表した等価回路図である。
- [図5]実施例1の駆動回路の構成と特性を表した等価回路図と特性図である。
- [図6]実施例2の駆動回路の構成を表した等価回路図である。
- [図7]実施例3の駆動回路の構成と特性を表した等価回路図と特性図である。

[図8]実施例4の駆動回路の構成を表した等価回路図である。

発明を実施するための最良の形態

[0015] 本発明の好適な実施形態について図2を参照して説明する。

図2(a)は、本実施形態における、電流制御型発光素子を用いて形成されたアクティブマトリクス方式の表示装置の基本構造を表した平面図、図2(b)は、各画素毎に設けられている駆動装置の構成を等価回路で表した回路図である。

[0016] 図2(a)において、この表示装置は、基本的には従来より知られている有機ELディスプレイや有機ダイオードディスプレイと同様の構造を有している。つまり、図示しない基板上に、所定本数の走査線Xと信号線Yと電流供給線Zが行列に沿って形成され、それらの各交差点の近傍の位置に、発光画素としての有機EL素子又は有機発光ダイオード等の電流制御型発光素子(以下「発光素子」と称する)と駆動装置(以下「駆動回路」と称する)が形成されてマトリクス状に配列されている。

[0017] 更に、i行j列の位置に形成されている発光素子 P_{ij} と駆動回路 M_{ij} の構成を代表して図2(b)に基づいて説明すると、駆動回路 M_{ij} は、有機半導体又は低温ポリシリコン薄膜トランジスタ(TFT:Thin Film Transistor)を有して形成されており、スイッチ回路 SW_{ij} と、発光素子 P_{ij} に駆動電流 I_p を供給するためのドライブトランジスタ B_{ij} を有する他、特有の構成要素である電流制御回路 D_{ij} を備えて構成されており、発光素子 P_{ij} の陰極と電流制御回路 D_{ij} のグランド側端子がグランド電位 V_{ss} に設定され、電源電圧 V_{dd} が電流供給線 Z_j に印加されることで、順バイアスの状態で動作するようになっている。

[0018] なお、電流制御回路 D_{ij} のグランド側端子を、グランド電位 V_{ss} の代わりに他の電位 V_b に設定してもよい。要は、電流制御回路 D_{ij} を順バイアスの状態で動作させればよい。

[0019] 更に、スイッチ回路 SW_{ij} は、走査線 X_i と信号線 Y_j を介して供給される走査信号と画素信号によって走査及びアドレス選択され、画素信号に基づいてドライブトランジスタ B_{ij} のゲート電位を設定するための駆動信号 V_{ij} を発生する。

[0020] ドライブトランジスタ B_{ij} は、駆動信号 V_{ij} の電圧変化に従ってオン/オフ動作するpチャンネル薄膜トランジスタで形成されており、ソースが電流供給線 Z_j に接続され、ドレ

インが発光素子Pijの陽極と電流制御回路Dijに接続されている。

[0021] 電流制御回路Dijは、ドライブトランジスタBijのドレインと発光素子Pijとの接続点Qに生じる電圧Vqを発光素子Pijの陽極陰極間電圧として検知し、その検知した電圧Vqに対し所定の電圧電流変換係数Gmの分岐電流Icを接続点Q側から分流してグラウンド側へ放流する。

[0022] つまり、電流制御回路Dijは、ドライブトランジスタBijのドレイン電流Idから、電圧Vqと電圧電流変換係数Gmとの乗算値に相当する分岐電流Icを分流することにより、次式(1)で表されるように、発光素子Pijに供給される駆動電流Ipを調整する。

[0023] [数1]

$$I_p = I_d - I_c = I_d - G_m \times V_q \quad \cdots (1)$$

[0024] ここで、電圧電流変換係数Gmは、ドライブトランジスタBijの電気特性を解析し評価した結果に基づいて設定されている。一具体例を述べると、ドライブトランジスタBijと同じ構造を有する評価用のドライブトランジスタを作成して、温度依存性や経時変化その他の要因を考慮した条件の下でその評価用ドライブトランジスタを動作させ、ゲートソース間電圧Vgsを0ボルトから電源電圧Vddの範囲で変化させたときのドレイン電流Idとドレインソース間電圧Vdsを測定することにより、図1(b)の特性曲線CASE1, CASE2, CASE3等で表される伝達特性を測定する。また、測定したドレインソース間電圧Vdsと電源電圧Vddの関係から上述の接続点Qの電圧Vqを求める。

[0025] なお、特性曲線CASE1は、オン／オフ特性の良好なドライブトランジスタBijの特性を例示したもの、特性曲線CASE2は、ドライブトランジスタBijがエンハンスメント型で形成され、ゲートソース間電圧Vgsを0ボルトに設定してもドレイン電流Idが流れる場合の特性を例示したもの、特性曲線CASE3は、ドライブトランジスタBijがディプレッション型で形成され、ゲートソース間電圧Vgsを0ボルトに設定してもドレイン電流Idが流れる場合の特性を例示したものである。

[0026] そして、ゲートソース間電圧Vgsが0ボルトのときに評価用ドライブトランジスタに生じるドレイン電流Idとドレイン電圧(接続点Qの電圧Vqに相当する電圧)に基づいて、ドレイン電流Idと分岐電流Icがほぼ等しくなる条件を満たす電圧電流変換係数Gmを

決め、更に、評価用ドライブトランジスタのゲートソース間電圧 V_{gs} が0ボルトを超える電源電圧 V_{dd} の範囲内では、ドレイン電流 I_d とドレイン電圧(接続点Qの電圧 V_q に相当する電圧)が増加しても分岐電流 I_c が一定又は微増する程度となる条件を満たす電圧電流変換係数 G_m を決める。

[0027] そして、上述の解析・評価した電圧電流変換係数 G_m に従って、接続点Qの電圧 V_q に対する分岐電流 I_c を生じる電流制御回路 D_{ij} を設計する。

[0028] つまり、ドライブトランジスタ B_{ij} が特性曲線CASE2で表される伝達特性の場合(エンハンスメント型の場合)には、図中の符号 I_{ca} , I_{cb} で例示するように、ドライブトランジスタ B_{ij} のゲートソース間電圧 V_{gs} が0ボルトのときには、接続点Qの電圧 V_q に対して、ドライブトランジスタ B_{ij} のドレイン電流 I_d とほぼ等しい分岐電流 I_c を生じさせ、ドライブトランジスタ B_{ij} のゲートソース間電圧 V_{gs} が0ボルトを超えるときには、接続点Qの電圧 V_q に対して、一定又は微増する分岐電流 I_c を生じさせる電流制御回路 D_{ij} を駆動回路 M_{ij} に形成する。

[0029] こうして電流制御回路 D_{ij} を形成することで、電流制御回路 D_{ij} は、電圧 V_q が発光素子 P_{ij} の閾値以下のときには、ドレイン電流 I_d を分岐電流 I_c として放流して駆動電流 I_p を抑制し、電圧 V_q が発光素子 P_{ij} の閾値を超えるときには、上述した小電流値の分岐電流 I_c を放流することで駆動電流 I_p の発光素子 P_{ij} への供給を行う。

[0030] また、ドライブトランジスタ B_{ij} が特性曲線CASE3で表される伝達特性の場合(ディプレッション型の場合)にも同様に、図中の符号 I_{cc} , I_{cd} で例示するように、ドライブトランジスタ B_{ij} のゲートソース間電圧 V_{gs} が0ボルトのときには、接続点Qの電圧 V_q に対して、ドライブトランジスタ B_{ij} のドレイン電流 I_d とほぼ等しい分岐電流 I_c を生じさせ、ドライブトランジスタ B_{ij} のゲートソース間電圧 V_{gs} が0ボルトを超えるときには、接続点Qの電圧 V_q に対して、一定又は微増する分岐電流 I_c を生じさせる電流制御回路 D_{ij} を駆動回路 M_{ij} に形成する。

[0031] このように、本実施形態によれば、電流制御回路 D_{ij} が設けられているので、駆動電圧 V_{in} によってドライブトランジスタ B_{ij} をオフ動作させた場合にドレイン電流 I_d が生じても、そのドレイン電流 I_d は分岐電流 I_c となって電流制御回路 D_{ij} を通して放流されることから、発光素子 P_{ij} への駆動電流 I_p の流入を抑制することができる。そのため、黒

表示の際に“黒浮き”現象の発生を抑制することができ、コントラスト比を向上させることができる。

また、経時変化等によってドライブトランジスタ B_{ij} のドレイン電流 I_d が変動した場合、電流制御回路 D_{ij} がそのドレイン電流 I_d の変動分を分岐電流 I_c として放流し、発光素子 P_{ij} の輝度変動を抑制することができる。

[0032] また、ドライブトランジスタ B_{ij} を薄膜トランジスタで形成すると、例えば発光素子 P_{ij} を長時間に亘って高輝度で発光させるためにドライブトランジスタ B_{ij} を駆動電圧 V_{in} によって駆動した場合に、ドライブトランジスタ B_{ij} の閾値電圧が次第に変化する“閾値シフト”と称させる現象が生じることが知られているが、電流制御回路 D_{ij} によって、その閾値シフトが生じたときに出力されるドレイン電流 I_d の変化分を分岐電流 I_c として放流するので、発光素子 P_{ij} に供給される駆動電流 I_p への悪影響を抑制し、発光輝度のバラツキ等を改善することができる。

[0033] なお、以上に説明した実施形態では、ドライブトランジスタ B_{ij} をpチャンネル薄膜トランジスタで形成する場合について説明したが、ドライブトランジスタ B_{ij} をnチャンネル薄膜トランジスタで形成する場合にも、発光素子 P_{ij} と駆動回路 M_{ij} を順バイアスの状態で動作させる構成にすればよい。

[0034] 例えば、図3の等価回路で示すように、電流供給線 Z_j とnチャンネル薄膜トランジスタであるドライブトランジスタ B_{ij} のドレインとの間に電流制御回路 D_{ij} を形成する。そして、上述のpチャンネル薄膜トランジスタでドライブトランジスタ B_{ij} を形成する場合と同様に、少なくともドライブトランジスタ B_{ij} のゲートソース間電圧 V_{gs} が0ボルトのときに、ドライブトランジスタ B_{ij} のドレイン電流 I_d とほぼ等しい電流 I_c をドライブトランジスタ B_{ij} に供給し、駆動電圧 V_{in} に従ってゲートソース間電圧 V_{gs} が0ボルトから変化した場合に電流 I_c が一定又は微増する程度となるように、電圧電流変換係数 G_m を決めて、電流制御回路 D_{ij} を形成する。

[0035] このように、ドライブトランジスタ B_{ij} をnチャンネル薄膜トランジスタで形成する場合においても、電流制御回路 D_{ij} を設けることにより、黒表示の際に“黒浮き”現象の発生を抑制することができ、コントラスト比を向上させることができる。また、経時変化等によってドライブトランジスタ B_{ij} のドレイン電流 I_d が変動した場合、電流制御回路 D_{ij} がそ

のドレイン電流 I_d の変動分を電流 I_c としてドライブトランジスタ B_{ij} に供給することにより、発光素子 P_{ij} の輝度変動を抑制することができる。

実施例 1

- [0036] 次に、より具体的な実施例について図5を参照して説明する。なお、図5(a)は、電流制御型発光素子を用いて形成されたアクティブマトリクス方式の表示装置において、各画素毎に形成されている発光素子 P_{ij} と駆動回路 M_{ij} の構成を等価回路で示した回路図であり、図2(a)(b)と同一又は相当する部分を同一符号で示している。
- [0037] 図5(a)において、本実施例の駆動回路 M_{ij} は、有機半導体又は低温ポリシリコン薄膜トランジスタを有して形成されており、pチャンネル薄膜トランジスタで形成されたスイッチトランジスタ S_{ij} と容量素子 C_{ij} とを有するスイッチ回路 SW_{ij} と、pチャンネル薄膜トランジスタで形成されたドライブトランジスタ B_{ij} と、pチャンネル薄膜トランジスタで形成された電流制御トランジスタ D_a を有して形成されている。
- [0038] すなわち、図2(a)を参照して前述したのと同様に、本実施例の表示装置は、図示しない基板上に、所定本数の走査線 X と信号線 Y と電流供給線 Z が行列に沿って形成され、それらの各交差点の近傍に、発光画素としての有機EL素子又は有機発光ダイオード等の電流制御型発光素子(発光素子)と、駆動回路が形成されてマトリクス状に配列されている。そして、 i 行 j 列の位置に、発光素子 P_{ij} と駆動回路 M_{ij} が形成されている。
- [0039] スwitchトランジスタ S_{ij} は、ソースが信号線 Y_j 、ゲートが走査線 X_i 、ドレインが容量素子 C_{ij} を介して電流供給線 Z_j に接続されている。そして、スイッチトランジスタ S_{ij} は、走査線 X_i を通じて走査信号が印加されることでオン動作し、信号線 Y_j を通じて供給される画素信号を入力して容量素子 C_{ij} に電荷として蓄積させることで、ドライブトランジスタ B_{ij} のゲート電位を設定するための駆動電圧 V_{in} を発生させる。
- [0040] ここで、線順次走査方式によって本実施例の表示装置が表示動作を行う場合、面順次走査が行われた場合に相当する長時間(1フレーム期間)の間、容量素子 C_{ij} が上述の画素信号を電荷として蓄積することから、ドライブトランジスタ B_{ij} からの駆動電流 I_p を受けて発光動作を行う発光素子 P_{ij} の輝度を安定化させることが可能である。
- [0041] ドライブトランジスタ B_{ij} は、ゲートに駆動電圧 V_{in} が印加され、ソースが電流供給線 Z

jに接続され、ドレインが発光素子Pijの陽極と電流制御トランジスタDaのソースに接続されている。

[0042] 発光素子Pijは、上述したように、陽極がドライブトランジスタBijのドレインに接続され、陰極がグランド電位Vssのグランド線(図示略)に接続されている。

[0043] 電流制御トランジスタDaは、図2(b)に示した電流制御回路Dijに相当し、ソースがドライブトランジスタBijのドレインと発光素子Pijの陽極との接続点Qに接続され、ゲートとドレインが上述のグランド線に接続されている。そして、相互コンダクタンスgmに基づいて、ゲートソース間に印加される接続点Qの電圧Vqに対応する分岐電流Icを生じさせ、ドライブトランジスタBijのドレイン電流Idからその分岐電流Icをシンクしてグランド側へ放流する。つまり、電流制御トランジスタDaは、相互コンダクタンスgmを前述した電圧電流変換係数Gmとして、電圧Vqに対応する分岐電流Icをドレイン電流Idからシンクすることにより、発光素子Pijに供給される駆動電流Ipを、 $I_d - I_c$ で表される電流値に調整する。

[0044] ここで、大電流値のドレイン電流Idを出力することが可能なドライブトランジスタBijのチャンネル幅Wbとチャンネル長Lbとの比(L_b/W_b)に較べて、電流制御トランジスタDaのチャンネル幅Wdとチャンネル長Ldとの比(L_d/W_d)を所定の大きな値にして設計されている。更に、チャンネル幅Wdとチャンネル長Ldとの比(L_d/W_d)を所定の値にして設計することで、ドライブトランジスタBijのゲートソース間電圧Vgsが0ボルトのときに出力されるドレイン電流Idとほぼ等しい分岐電流Icを生じさせ、更に、ドライブトランジスタBijがオン状態となって接続点Qの電圧Vqが上昇した場合でも分岐電流Icが微増する程度となるように、電流制御トランジスタDaの相互コンダクタンスgmが決められている。

[0045] このように電流制御トランジスタDaは、チャンネル幅Wdとチャンネル長Ldとの比(L_d/W_d)を調整して設計されることで、図5(b)の特性図に示すように、接続点Qの電圧Vqに対して小電流値の分岐電流Icを生じさせるようになっている。

[0046] 次に、本実施例の駆動回路Mijの動作について説明する。

走査線Xiを介して走査信号が供給されるとスイッチトランジスタSijがオンとなり、信号線Yjを介して供給される画素信号を入力する。そして、容量素子Cijがその入力信

号を電荷として蓄積し、ドライブトランジスタ B_{ij} のゲート電位を設定するための駆動電圧 V_{in} を発生し、駆動電圧 V_{in} のレベルに従ってドライブトランジスタ B_{ij} がオン又はオフ動作する。

[0047] ここで、図5(b)の特性図に示すように、駆動電圧 V_{in} によってドライブトランジスタ B_{ij} のゲートソース間電圧 V_{gs} が0ボルトとなってもド레인電流 I_d が流れた場合、電流制御トランジスタ D_a が、接続点Qの電圧 V_q に基づいてド레인電流 I_d とほぼ等しい分岐電流 I_c を生じさせ、そのド레인電流 I_d を分岐電流 I_c としてシンクすることで、発光素子 P_{ij} への駆動電流 I_p の流入を抑制する。

[0048] つまり、電圧 V_q が発光素子 P_{ij} の閾値のときに、ド레인電流 I_d が分岐電流 I_c として放流され、発光素子 P_{ij} への駆動電流 I_p の流入が抑制される。

[0049] このため、信号線 Y_j を介して黒表示のための画素信号が供給されると、ドライブトランジスタ B_{ij} からド레인電流 I_d が出力されても、発光素子 P_{ij} への駆動電流 I_p の流入が抑制されるため、黒浮き等の発生が未然に防止され、コントラスト比が向上する。

[0050] また、発光素子 P_{ij} を発光させるための画素信号に基づいて駆動電圧 V_{in} が所定の電圧となり、ドライブトランジスタ B_{ij} がオン状態となると、図5(b)に示すように、ド레인電流 I_d が増加する。そして、ドライブトランジスタ B_{ij} がオンとなるのに伴って接続点Qの電圧 V_q が増加し、発光素子 P_{ij} の陽極陰極間電圧も閾値を超える電圧となり、電流制御トランジスタ D_a の分岐電流 I_c も相互コンダクタンス g_m に従って僅かに増加する。しかし、分岐電流 I_c はド레인電流 I_d に較べて小電流値であることから、十分な駆動電流 I_p が発光素子 P_{ij} に供給されて発光が行われる。

[0051] また、経時変化等によってドライブトランジスタ B_{ij} のド레인電流 I_d が変動した場合、そのド레인電流 I_d の変動分が分岐電流 I_c となって電流制御トランジスタ D_a を介してグランド側へ放流されるため、駆動電流 I_p の変動が抑制されて、発光素子 P_{ij} の輝度変動が抑制される。

[0052] 以上説明したように、本実施例によれば、電流制御トランジスタ D_a が、ドライブトランジスタ B_{ij} と発光素子 P_{ij} との接続点Qの電圧 V_q をゲートソース間電圧として検知し、所定の相互コンダクタンス g_m に従って小電流値の分岐電流 I_c をシンクするので、駆動電圧 V_{in} によってドライブトランジスタ B_{ij} をオフ動作させた場合にド레인電流 I_d が

生じても、そのドレイン電流 I_d を分岐電流 I_c として放流し、発光素子 P_{ij} への駆動電流 I_p の流入を抑制することができる。そのため、黒表示の際に“黒浮き”現象の発生を抑制することができ、コントラスト比を向上させることができる。

[0053] また、経時変化等によってドライブトランジスタ B_{ij} のドレイン電流 I_d が変動した場合、電流制御トランジスタ D_a がそのドレイン電流 I_d の変動分を分岐電流 I_c として放流するので、発光素子 P_{ij} の輝度変動を抑制することができる。

[0054] また、ドライブトランジスタ B_{ij} と電流制御トランジスタ D_a は同じ半導体製造プロセスで形成されるため、両者の電気特性の相対精度を向上させることができる。このため、経時変化等によってドライブトランジスタ B_{ij} の電気特性が変化すると、電流制御トランジスタ D_a の電気特性も同じ傾向で変化することとなり、ドライブトランジスタ B_{ij} のドレイン電流 I_d の変動分を分岐電流 I_c によって効果的に除くことができ、発光素子 P_{ij} の輝度変動を抑制することができると共に、コントラスト比の向上を図ることができる。

[0055] なお、以上の実施例1の説明では、電流制御トランジスタ D_a のゲートとドレインの電位を共に、発光素子 P_{ij} の陰極の電位（グラウンド電位） V_{ss} に設定することとしているが、ゲートとドレインの電位を互いに異なる電位 V_a 、 V_b に設定したり、同じ電位であってもグラウンド電位 V_{ss} とは異なる電位に設定することで、電流制御トランジスタ D_a の相互コンダクタンス g_m を調整してもよい。

[0056] また、本実施例1の駆動回路 M_{ij} では、ドライブトランジスタ B_{ij} がpチャンネル薄膜トランジスタで形成されることに合わせて、電流制御トランジスタ D_a もpチャンネル薄膜トランジスタで形成され、発光素子 P_{ij} の陽極陰極間電圧をゲートソース間電圧として検知するように、そのソースが接続点 Q に接続されて、順バイアスの下で動作するようになっている。

[0057] かかる構成に対し、図4に示した回路構成とする場合、すなわちドライブトランジスタ B_{ij} をnチャンネル薄膜トランジスタで形成し、更に電流制御回路 D_{ij} をnチャンネル薄膜トランジスタから成る電流制御トランジスタ D_a で形成する場合には、そのnチャンネル薄膜トランジスタのドレインとゲートを発光素子 P_{ij} の陽極に接続し、ソースを接続点 Q に接続し、分岐電流 I_c を発光素子 P_{ij} に流入させる構成とすればよい。

[0058] そして、その流入させる分岐電流 I_c が、発光素子 P_{ij} の陽極陰極間電圧に従って図

3に示した電流 I_c と同様に僅かに変化する程度となるように、nチャンネル薄膜トランジスタである電流制御トランジスタDaをドライブトランジスタBijより小さなサイズで形成し、更に、チャンネル幅対チャネル長の比を大きな値にして設計すればよい。

実施例 2

[0059] 次に、第2の実施例について図6を参照して説明する。なお、図6において、図2(a)(b)、図5(a)と同一又は相当する部分を同一符号で示している。

[0060] 図6において、本実施例の駆動回路Mijには、電流制御トランジスタDaとスイッチトランジスタDbと容量素子Cdとを有して形成された電流制御回路Mijが設けられている。

[0061] 電流制御トランジスタDaは、小電流値の分岐電流 I_c を流すことが可能な小形の薄膜トランジスタで形成されており、ソースがドライブトランジスタBijと発光素子Pijとの接続点Qに接続され、ドレインが発光素子Pijの陰極と同じグランド電位 V_{ss} に設定され、ゲートがスイッチトランジスタDbのドレインに接続され、更にゲートとドレイン間に容量素子Cdが接続されている。

[0062] 容量素子Cdは、電流制御トランジスタDaを動作させるための電荷を蓄積するのに十分な小形の容量素子で形成されている。

[0063] スwitchトランジスタDbは、容量素子Cdに上述の電荷を蓄積させるための電流を供給するのに十分な小形の薄膜トランジスタで形成されている。そして、スイッチトランジスタDbのドレインが電流制御トランジスタDaのゲートと容量素子Cdに接続され、ゲートが走査線Xiに接続され、ソースが制御線YBijに接続されている。

[0064] つまり、本実施例の表示装置では、走査線と信号線と電流供給線の他に、各画素毎に形成されている電流制御回路に対して所定の制御信号を供給するための制御線が形成されており、図6に示すi行j列の位置に形成されている電流制御回路Dij内のスイッチトランジスタDbに対して、走査線Xiの走査信号CNTiが供給されると共に、信号線Yjの画素信号とは逆位相の信号CNTjが供給されるようになっている。なお、上述の逆位相の信号CNTjは、信号線YBijの画素信号をNOT回路(反転回路)で反転させるだけで生成することができるが、各画素毎の駆動回路Mij内に形成すると、開口率の低下等を招来するため、表示画面領域の外に形成することが望ましい。

[0065] 次に、本実施例の駆動回路Mijの動作について説明する。

走査線Xiを介して走査信号が供給されるとスイッチトランジスタSijがオンとなり、信号線Yjを介して供給される画素信号を入力する。そして、容量素子Cijがその入力信号を電荷として蓄積し、ドライブトランジスタBijのゲート電位を設定するための駆動電圧Vinを発生し、駆動電圧Vinのレベルに従ってドライブトランジスタBijがオン又はオフ動作する。

[0066] 更に、電流制御回路Dijに設けられているスイッチトランジスタDbにも、走査線Xiを介して走査信号CNTiが供給され、更に制御線YBijを介して信号CNTjが供給されることで、スイッチトランジスタDbを介して入力される信号CNTjが電荷となって容量素子Cdに蓄積され、容量素子Cdに生じる電圧Vcのレベルに従って電流制御トランジスタDaがオフ又はオン動作する。

[0067] つまり、スイッチ回路SWijに入力される上述の画素信号と電流制御回路Dijに入力される信号CNTjは互いに逆位相の関係にあるため、スイッチ回路SWij内の容量素子Cijによって生じる駆動電圧Vijと、電流制御回路Dij内の容量素子Cdによって生じる電圧Vcも、互いに逆位相の関係となる。このため、ドライブトランジスタBijがオンのときには電流制御トランジスタDaはオフ、ドライブトランジスタBijがオフのときには電流制御トランジスタDaはオンとなる。

[0068] ここで、図5(b)の特性図に示したように、駆動電圧VinによってドライブトランジスタBijのゲートソース間電圧Vgsが0ボルトとなってもドレイン電流Idが流れた場合、電流制御トランジスタDaはオンとなっているので、そのドレイン電流Idを分岐電流Icとしてシンクし、グランド側へ放流する。このため、信号線Yjを介して黒表示のための画素信号が供給されると、ドライブトランジスタBijからドレイン電流Idが出力されても、発光素子Pijへの駆動電流Ipの流入が抑制され、黒浮き等の発生が未然に防止され、コントラスト比が向上する。

[0069] また、発光素子Pijを発光させるための画素信号に基づいて駆動電圧Vinが所定の電圧となり、ドライブトランジスタBijがオン状態となると、図5(b)に示したように、ドレイン電流Idが増加する。そして、ドライブトランジスタBijがオンのときには、電流制御トランジスタDaはオフとなることから分岐電流Icを生じさせず、ドレイン電流Idが駆動電

流 I_p となって発光素子 P_{ij} に供給されて発光が行われる。

[0070] 以上説明したように、本実施例によれば、画素信号に応じてドライブトランジスタ B_{ij} がオン又はオフ動作するのと逆位相でオフ又はオン動作する電流制御トランジスタ D_a が設けられているので、駆動電圧 V_{in} によってドライブトランジスタ B_{ij} をオフ動作させた場合にドレイン電流 I_d が生じて、そのドレイン電流 I_d を分岐電流 I_c として放流し、発光素子 P_{ij} への駆動電流 I_p の流入を抑制することができる。そのため、黒表示の際に“黒浮き”現象の発生を抑制することができ、コントラスト比を向上させることができる。

[0071] また、経時変化等によってドライブトランジスタ B_{ij} のドレイン電流 I_d が変動した場合、電流制御トランジスタ D_a がそのドレイン電流 I_d の変動分を分岐電流 I_c として放流するので、発光素子 P_{ij} の輝度変動を抑制することができる。

[0072] また、ドライブトランジスタ B_{ij} と電流制御トランジスタ D_a は同じ半導体製造プロセスで形成されるため、両者の電気特性の相対精度を向上させることができる。このため、経時変化等によってドライブトランジスタ B_{ij} の電気特性が変化すると、電流制御トランジスタ D_a の電気特性も同じ傾向で変化することとなり、ドライブトランジスタ B_{ij} のドレイン電流 I_d の変動分を分岐電流 I_c によって効果的に除くことができ、発光素子 P_{ij} の輝度変動を抑制することができると共に、コントラスト比の向上を図ることができる。

実施例 3

[0073] 次に、第3の実施例について図7を参照して説明する。なお、図7(a)において、図2(a)(b)、図5(a)と同一又は相当する部分を同一符号で示している。図7(b)は、本実施例の駆動回路の機能を説明するための特性図である。

[0074] 図7(a)において、本実施例の駆動回路 M_{ij} には、ゲートソース間が接続されたディプレッション型の薄膜トランジスタで形成された電流制御トランジスタ D_d が設けられ、該トランジスタ D_d のゲートとソースが、ドライブトランジスタ B_{ij} のドレインと発光素子 P_{ij} の陽極との接続点 Q に接続され、ドレインが発光素子 P_{ij} の陰極と同じグランド電位 V_{ss} に設定されている。

[0075] 更に、電流制御トランジスタ D_d は、上述したように、ゲートソース間が接続されたディプレッション型の薄膜トランジスタであるため、駆動電圧 V_{ij} によってドライブトランジ

スタBijのゲートソース間電圧 V_{gs} が0ボルトとなった場合に出力されるドレイン電流 I_d とほぼ同じ電流値の分岐電流 I_c を生じさせ、接続点Qの電圧 V_q が電源電圧 V_{dd} の範囲内で変化した場合でも、ほぼ一定電流値の分岐電流 I_c を生じさせる。つまり、図7(b)の特性図に示すように、電流制御トランジスタDdは、接続点Q側からほぼ一定電流値の分岐電流 I_c をシンクしてグランド側へ放流する。

[0076] 次に、かかる構成を有する本実施例の駆動回路Mijの動作について説明する。

容量素子Cijに生じる駆動電圧 V_{in} によってドライブトランジスタBijがオフに設定された場合にドレイン電流 I_d が出力されると、図7(b)の特性図に示すように、電流制御トランジスタDdが、そのドレイン電流とほぼ等しい分岐電流 I_c をシンクしてグランド側へ放流する。このため、信号線Yjを介して黒表示のための画素信号が供給されると、ドライブトランジスタBijからドレイン電流 I_d が出力されても、発光素子Pijへの駆動電流 I_p の流入が抑制され、黒浮き等の発生が未然に防止され、コントラスト比が向上する。

[0077] また、発光素子Pijを発光させるための画素信号が供給され、駆動電圧 V_{in} に従ってドライブトランジスタBijがオン動作すると、電流制御トランジスタDdの分岐電流 I_c がほぼ一定の小電流値であるため、ドライブトランジスタBijのドレイン電流 I_d が殆ど駆動電流 I_p となって発光素子Pijに供給されて発光が行われる。

[0078] このように、本実施例によれば、ドライブトランジスタBijがオフに設定された場合に出力されるドレイン電流 I_d とほぼ等しい一定の電流値の分岐電流 I_c を生じさせ、接続点Qの側からその分岐電流 I_c をシンクして放流する電流制御トランジスタDdが設けられているので、黒表示の際に“黒浮き”現象の発生を抑制することができ、コントラスト比を向上させることができる。

また、経時変化等によってドライブトランジスタBijのドレイン電流 I_d が変動した場合、電流制御トランジスタDdがそのドレイン電流 I_d の変動分を分岐電流 I_c として放流し、発光素子Pijの輝度変動を抑制することができる。

実施例 4

[0079] 次に、第4の実施例について図8を参照して説明する。なお、図8において、図2(a)(b)、図5と同一又は相当する部分を同一符号で示している。

- [0080] 図8において、本実施例の駆動回路Mijには、高抵抗値の抵抗RとダイオードDIを有する電流制御回路Dijが設けられ、抵抗Rが、ドライブトランジスタBijのドレインと発光素子Pijの陽極との接続点QとダイオードDIのアノード間に接続され、ダイオードDIのカソードが、発光素子Pijの陰極と同じグランド電位Vssに設定されている。
- [0081] ここで、抵抗Rは、発光素子Pijの発光を放出するために陽極側の電極として形成されるITO透明電極と同じ材料で形成されており、そのITO透明電極と同じ製造プロセスにおいて、細長く形成されることにより高抵抗値となっている。
- [0082] そして、駆動電圧VinによってドライブトランジスタBijがオフ設定された場合に出力されるドレイン電流Idとほぼ等しい分岐電流Icを生じさせるべく、抵抗Rの抵抗値が決められている。
- [0083] ダイオードDIは、発光素子Pijの製造プロセスにおいて形成されるp型薄膜層とn型薄膜層を利用して形成され、PN接合を有する構造となっている。例えば、発光素子Pijが有機EL素子の場合、その発光層を除くp型のホール輸送層とn型の電子輸送層が形成される際に、p型薄膜層とn型薄膜層を形成することで、PN接合を有するダイオードDIが形成されている。このように、ダイオードDIの構造を、有機EL素子から発光層を除いたのと同様の構造とすることで、発光素子Pijの閾値に較べてダイオードDIの閾値を下げている。
- [0084] 以上に説明した本実施例の駆動回路Mijによると、駆動電圧VinによってドライブトランジスタBijのゲートソース間電圧gsが0ボルトとなってもドレイン電流Idが流れた場合、そのドレイン電流Idが抵抗RとダイオードDIによって生じる分岐電流Icとなって、接続点Q側からグランド側へ放出される。また、発光素子Pijの閾値よりダイオードDIの閾値の方が低いため、発光素子Pijが発光する前に、いち早くドレイン電流Idの放出が開始される。このため、黒表示の際に“黒浮き”現象の発生を抑制することができ、コントラスト比を向上させることができる。
- また、経時変化等によってドライブトランジスタBijのドレイン電流Idが変動した場合、抵抗RとダイオードDIを介して、そのドレイン電流Idの変動分が分岐電流Icとして放流されるため、発光素子Pijの輝度変動を抑制することができる。
- [0085] また、上述したように、抵抗RとダイオードDIが、発光素子PijとITO透明電極の製

造過程で同時に形成されるため、製造プロセスを増やす必要がなく、また製造プロセスの簡素化等を図ることが可能である。

請求の範囲

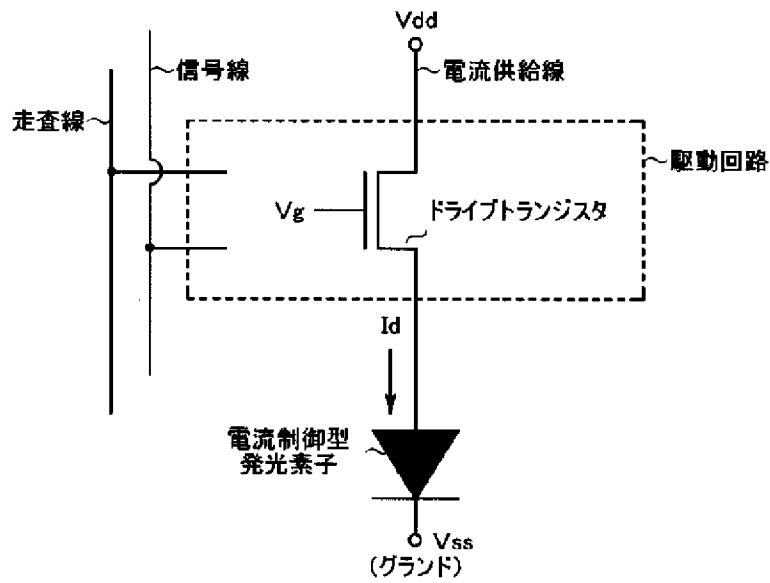
- [1] アクティブマトリクス型表示装置における電流制御型発光素子の駆動装置であつて、
- 、
- 前記電流制御型発光素子に接続され駆動電流を供給するpチャンネル薄膜トランジスタで形成されたドライブトランジスタと、
- 前記電流制御型発光素子と前記ドライブトランジスタとの接続点に接続された電流制御手段と、を具備し、
- 前記電流制御手段は、前記接続点の電圧を前記電流制御型発光素子の陽極陰極間電圧として検知し、検知した電圧が前記電流制御型発光素子の閾値以下のときには、前記接続点側から分岐電流を放流することで、前記電流制御型発光素子への前記駆動電流の供給を抑制し、前記検知した電圧が前記電流制御型発光素子の閾値を超えるときには、前記電流制御型発光素子の閾値以下のときの前記分岐電流とほぼ同じ小電流値の分岐電流を前記接続点側から放流することで、前記電流制御型発光素子への前記駆動電流の供給を行うこと、を特徴とする電流制御型発光素子の駆動装置。
- [2] アクティブマトリクス型表示装置における電流制御型発光素子の駆動装置であつて、
- 、
- 前記電流制御型発光素子に接続され駆動電流を供給するnチャンネル薄膜トランジスタで形成されたドライブトランジスタと、
- 前記電流制御型発光素子と前記ドライブトランジスタとの接続点に接続された電流制御手段と、を具備し、
- 前記電流制御手段は、前記接続点の電圧を前記電流制御型発光素子の陽極陰極間電圧として検知し、検知した電圧が前記電流制御型発光素子の閾値以下のときには、前記接続点側へ分岐電流を流入することで、前記電流制御型発光素子への前記駆動電流の供給を抑制し、前記検知した電圧が前記電流制御型発光素子の閾値を超えるときには、前記電流制御型発光素子の閾値以下のときの前記分岐電流とほぼ同じ小電流値の分岐電流を前記接続点側へ流入することで、前記電流制御型発光素子への前記駆動電流の供給を行うこと、を特徴とする電流制御型発光素子の

駆動装置。

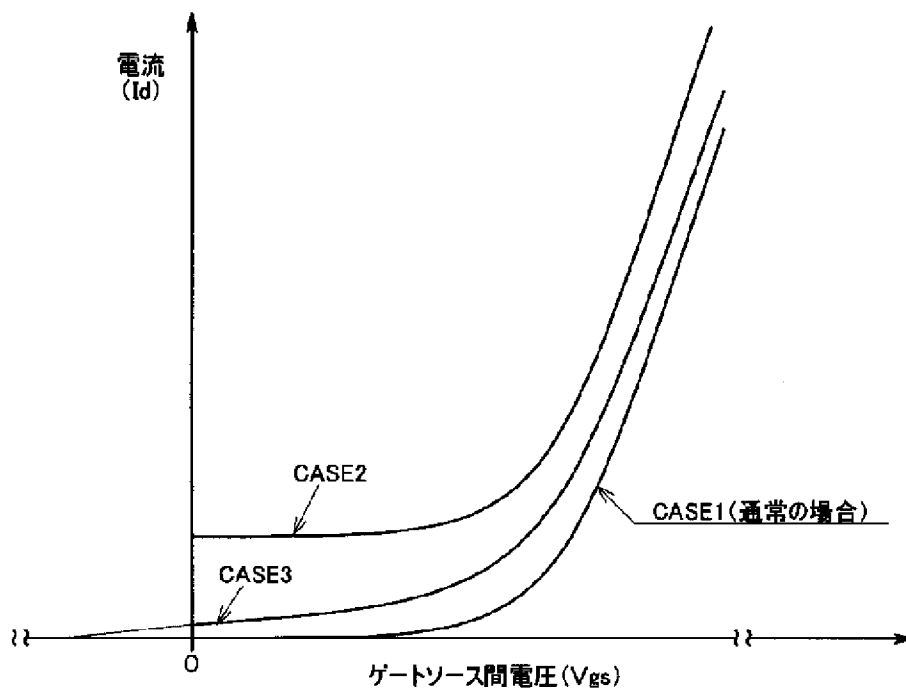
- [3] 前記電流制御手段は、
前記ドライブトランジスタより小形で、チャンネル幅対チャンネル長の比が大きい薄膜トランジスタで形成されていること、を特徴とする請求項1又は2に記載の電流制御型発光素子の駆動装置。
- [4] 前記電流制御手段は、
前記電流制御型発光素子の陽極陰極間電圧に従って前記分岐電流を生じさせる薄膜トランジスタで形成されていること、を特徴とする請求項1～3の何れか1項に記載の電流制御型発光素子の駆動装置。
- [5] 前記電流制御手段は、有機半導体又は低温ポリシリコン薄膜トランジスタで形成されていること、を特徴とする請求項1～4の何れか1項に記載の電流制御型発光素子の駆動装置。
- [6] 前記電流制御型発光素子は、有機EL素子又は有機発光ダイオードであること、を特徴とする請求項1～5の何れか1項に記載の電流制御型発光素子の駆動装置。

[図1]

(a)

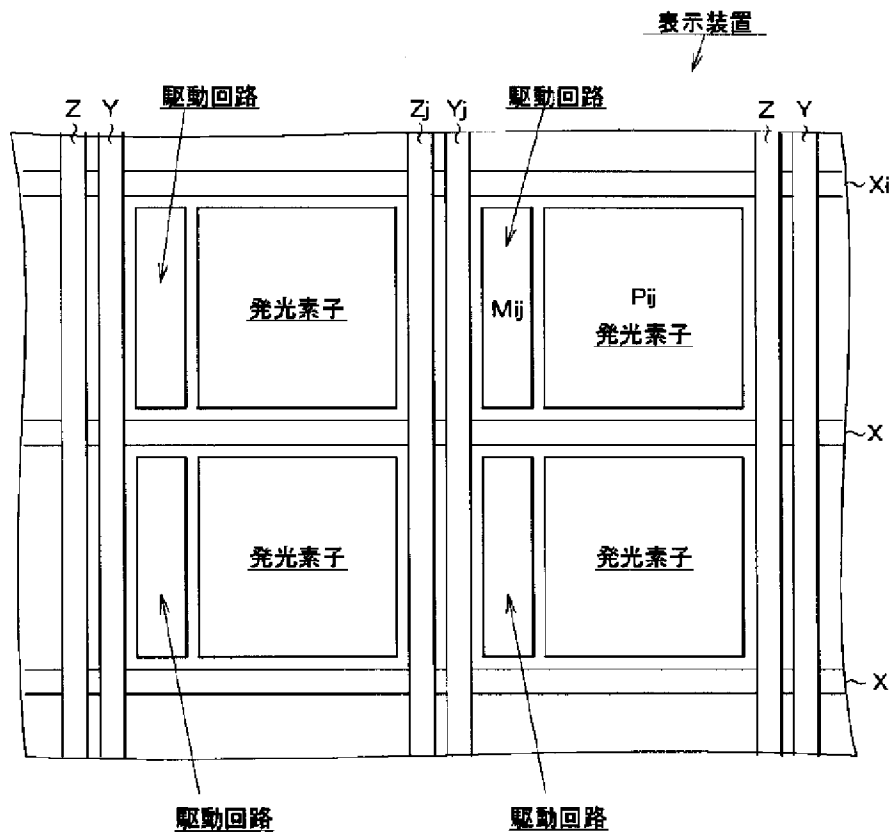


(b)

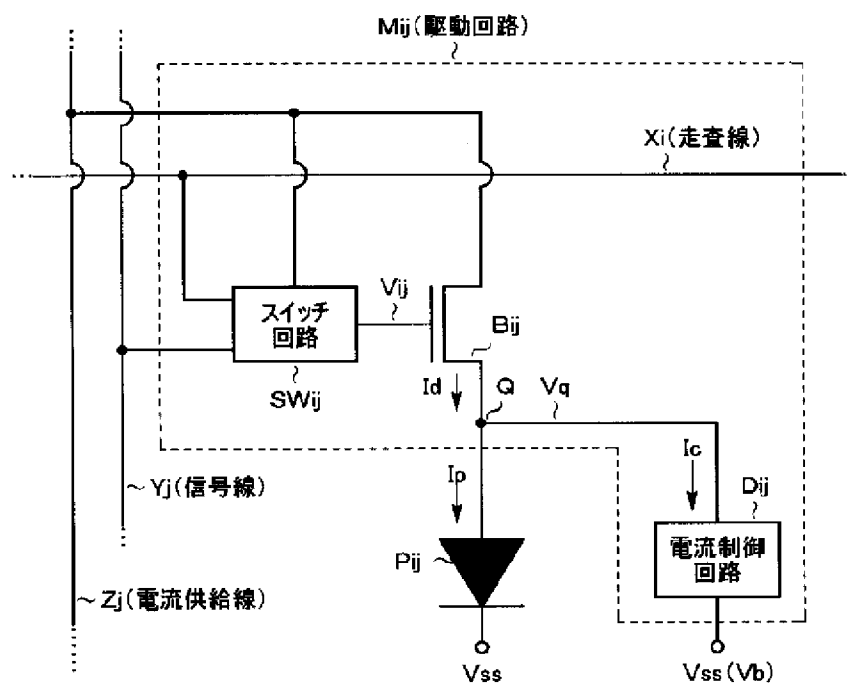
従来技術

[図2]

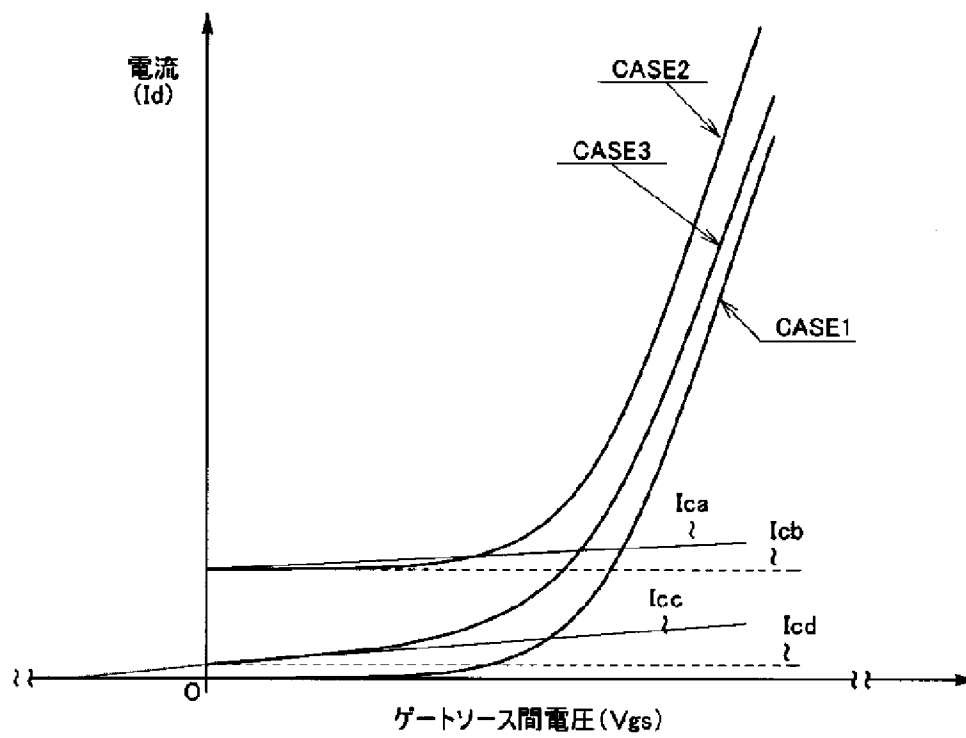
(a)



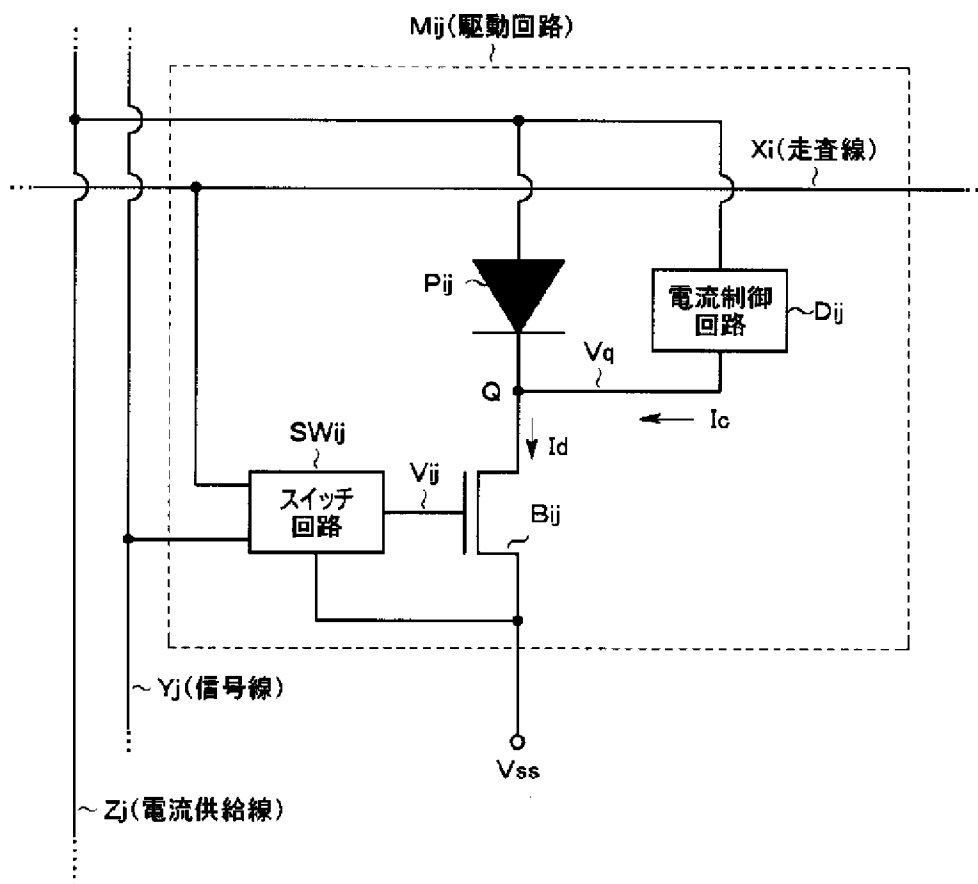
(b)



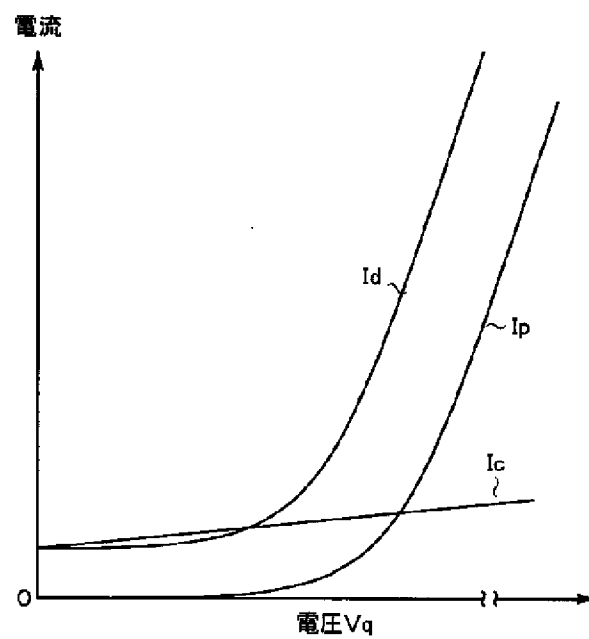
[図3]

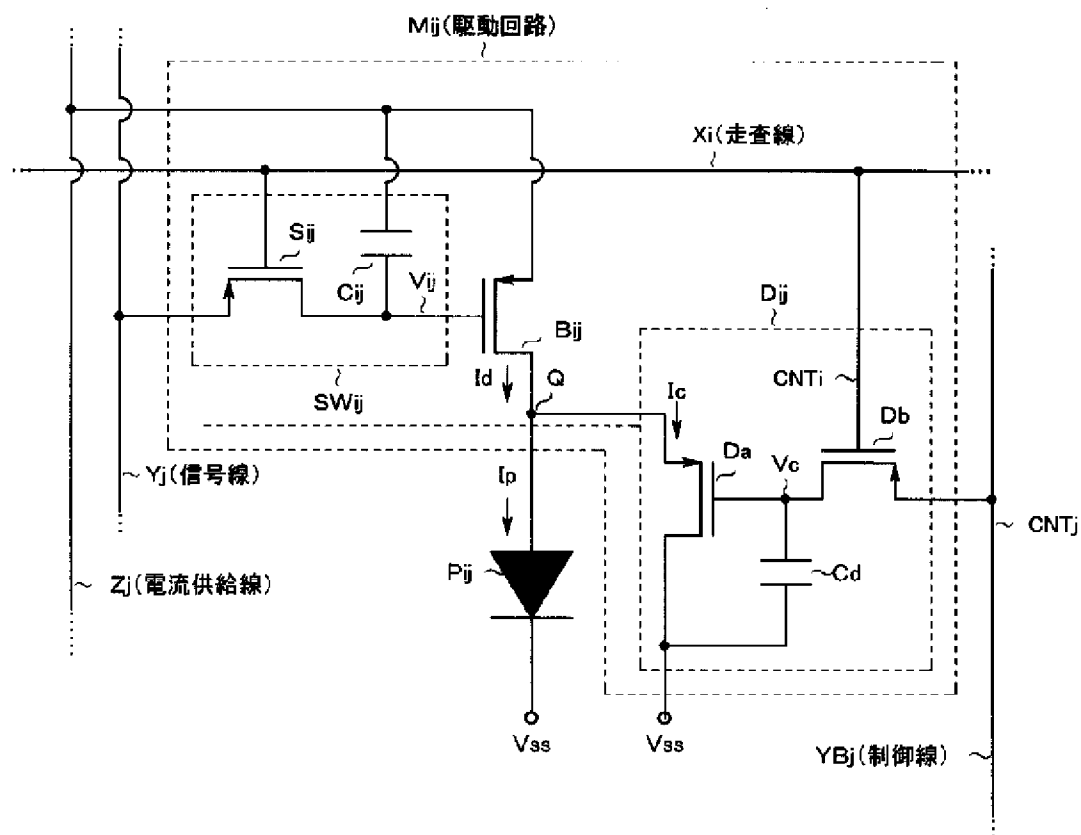


[図4]



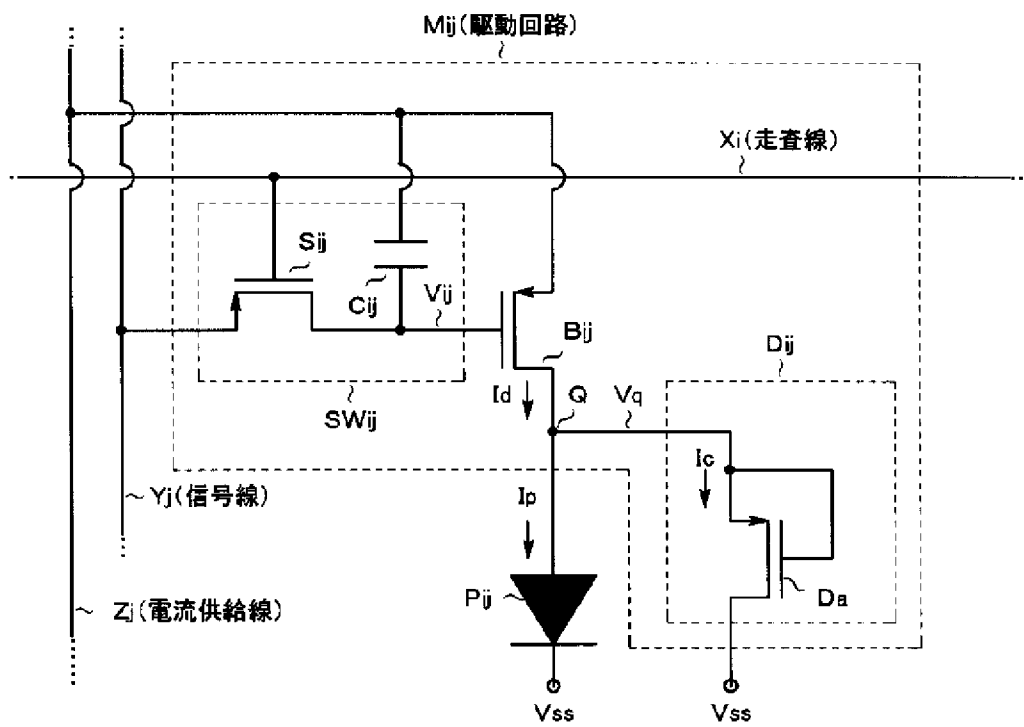
(a)



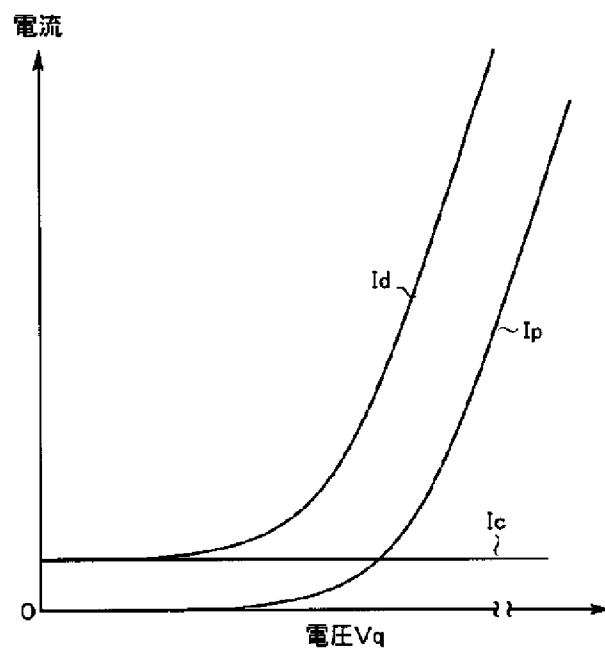


[図7]

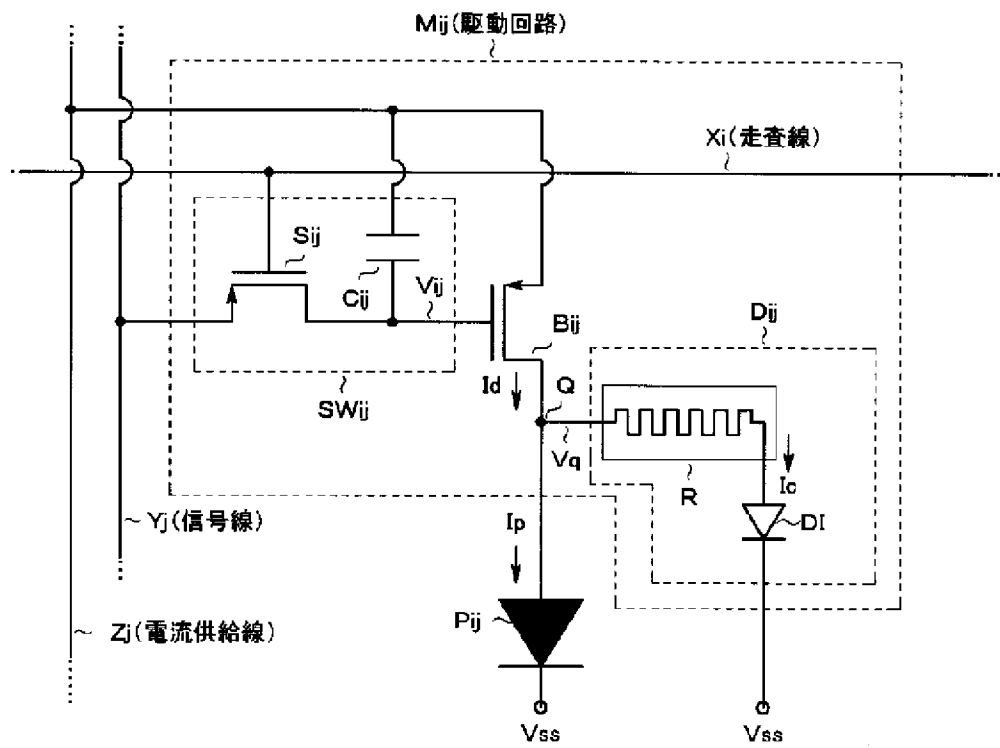
(a)



(b)



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/055745

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/30, G09G3/20, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2006-11391 A (Semiconductor Energy Laboratory Co., Ltd.), 12 January, 2006 (12.01.06), Par. Nos. [0019] to [0037]; Figs. 1 to 2 & US 2005/0259093 A1	1-6
P, X	JP 2006-98437 A (Sony Corp.), 13 April, 2006 (13.04.06), Full text; all drawings (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
22 May, 2007 (22.05.07)

Date of mailing of the international search report
05 June, 2007 (05.06.07)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））
 Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/30, G09G3/20, H01L51/50

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2－1 9 9 6年
日本国公開実用新案公報	1 9 7 1－2 0 0 7年
日本国実用新案登録公報	1 9 9 6－2 0 0 7年
日本国登録実用新案公報	1 9 9 4－2 0 0 7年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2 0 0 6－1 1 3 9 1 A（株式会社半導体エネルギー研究所）2 0 0 6．0 1．1 2，段落【0 0 1 9】－【0 0 3 7】，図1－2 & U S 2 0 0 5／0 2 5 9 0 9 3 A 1	1-6
P, X	J P 2 0 0 6－9 8 4 3 7 A（ソニー株式会社）2 0 0 6．0 4．1 3，全文全図（ファミリーなし）	1-6

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日
 2 2．0 5．2 0 0 7

国際調査報告の発送日
 0 5．0 6．2 0 0 7

国際調査機関の名称及びあて先
 日本国特許庁（I S A / J P）
 郵便番号1 0 0－8 9 1 5
 東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）	2 G	9 5 0 9
濱本 慎広		
電話番号 0 3－3 5 8 1－1 1 0 1	内線	3 2 2 6