

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号  
特許第6071077号  
(P6071077)

(45) 発行日 平成29年2月1日(2017.2.1)

(24) 登録日 平成29年1月13日(2017.1.13)

(51) Int.Cl.

F I

GO 1 T 1/20 (2006.01)

A 6 1 B 6/03 (2006.01)

GO 1 T 1/20 L

GO 1 T 1/20 G

GO 1 T 1/20 E

A 6 1 B 6/03 3 2 O W

A 6 1 B 6/03 3 2 O S

請求項の数 13 (全 11 頁)

(21) 出願番号	特願2014-500514 (P2014-500514)	(73) 特許権者	590000248
(86) (22) 出願日	平成24年3月19日 (2012.3.19)		コーニンクレッカ フィリップス エヌ
(65) 公表番号	特表2014-513279 (P2014-513279A)		ヴェ
(43) 公表日	平成26年5月29日 (2014.5.29)		KONINKLIJKE PHILIPS
(86) 国際出願番号	PCT/IB2012/051300		N. V.
(87) 国際公開番号	W02012/127403		オランダ国 5656 アーエー アイン
(87) 国際公開日	平成24年9月27日 (2012.9.27)		ドーフエン ハイテック キャンパス 5
審査請求日	平成27年2月25日 (2015.2.25)		High Tech Campus 5,
(31) 優先権主張番号	61/467, 044		NL-5656 AE Eindhoven
(32) 優先日	平成23年3月24日 (2011.3.24)	(74) 代理人	100087789
(33) 優先権主張国	米国 (US)		弁理士 津軽 進
		(74) 代理人	100122769
			弁理士 笛田 秀仙

最終頁に続く

(54) 【発明の名称】 スペクトルイメージング検出器の製造方法

(57) 【特許請求の範囲】

【請求項 1】

2つの対向する主面を有するフォトセンサ基板を得るステップであって、前記2つの対向する主面の一方が、少なくとも1つのフォトセンサ素子の少なくとも1つのフォトセンサ行を有し、前記得られるフォトセンサ基板が、100ミクロンに等しい又はそれより大きい厚さを有する、ステップと、

前記フォトセンサ基板にシンチレータアレイを光学的に結合するステップであって、前記シンチレータアレイが、少なくとも1つのシンチレータ素子の少なくとも1つのシンチレータ行を有し、前記少なくとも1つのシンチレータ行が、前記少なくとも1つのフォトセンサ行に光学的に結合され、前記少なくとも1つのシンチレータ素子が、前記少なくとも1つのフォトセンサ素子に光学的に結合される、ステップと、

前記シンチレータアレイに光学的に結合された前記フォトセンサ基板を薄化して、前記シンチレータアレイに光学的に結合された、100ミクロンより小さいオーダーの厚さを有する薄化されたフォトセンサ基板を生成するステップと、を含む方法。

【請求項 2】

前記2つの対向する主面の一方が、第1の領域及び第2の領域を有し、前記少なくとも1つのフォトセンサ素子の前記少なくとも1つのフォトセンサ行が、前記第1の領域に結合され、前記シンチレータアレイが、前記少なくとも1つのフォトセンサ素子の前記少なくとも1つのフォトセンサ行及び前記第2の領域に結合される、請求項1に記載の方法。

## 【請求項 3】

前記シンチレータアレイは、前記少なくとも 1 つのフォトセンサ素子の前記少なくとも 1 つのフォトセンサ行に光学的に結合される第 1 のシンチレータ及び前記第 2 の領域に結合される別の材料を含む、請求項 2 に記載の方法。

## 【請求項 4】

前記フォトセンサ基板に前記シンチレータアレイを光学的に結合する前に、前記フォトセンサ基板に処理エレクトロニクス及び導電性ピンの少なくとも一方を結合するステップを更に含み、前記フォトセンサ基板に前記シンチレータアレイを結合した後、前記処理エレクトロニクス及び前記導電性ピンの前記少なくとも一方が、前記フォトセンサ基板及び前記シンチレータアレイの間に配される、請求項 1 乃至 3 のいずれか 1 項に記載の方法。

10

## 【請求項 5】

前記少なくとも 1 つのフォトセンサ素子の前記少なくとも 1 つのフォトセンサ行、及び前記処理エレクトロニクス及び前記導電性ピンの前記少なくとも一方が、前記フォトセンサ基板の同じ表面に配される、請求項 4 に記載の方法。

## 【請求項 6】

前記処理エレクトロニクス及び前記導電性ピンの前記少なくとも一方が、前記シンチレータアレイの凹部の表面に配される、請求項 4 に記載の方法。

## 【請求項 7】

前記フォトセンサ基板が、複数のフォトセンサ基板を有する材料シートの一部であり、前記方法が更に、

20

前記複数のフォトセンサ基板にそれぞれ複数の処理エレクトロニクスを結合するステップと、

前記フォトセンサ基板に前記処理エレクトロニクスを少なくとも結合した後、前記材料シートから前記フォトセンサ基板を物理的に取り出すステップと、を含む、請求項 4 乃至 6 のいずれか 1 項に記載の方法。

## 【請求項 8】

前記フォトセンサ基板に前記少なくとも 1 つのシンチレータアレイを結合する前に、前記フォトセンサ基板を支持構造上に配し、前記フォトセンサ基板の少なくとも 1 つのコンポーネントを前記支持構造上の前記フォトセンサ基板に結合するステップを更に含み、請求項 1 乃至 7 のいずれか 1 項に記載の方法。

30

## 【請求項 9】

前記少なくとも 1 つのフォトセンサ素子を、前記フォトセンサ基板の外部に位置する処理エレクトロニクスに電氣的に結合するステップを更に含み、請求項 1 に記載の方法。

## 【請求項 10】

検出器タイル基板に、前記薄化されたフォトセンサ基板の複数を機械的に及び電氣的に結合して、検出器タイルを形成するステップを更に含み、請求項 1 乃至 9 のいずれか 1 項に記載の方法。

## 【請求項 11】

前記検出器タイルの複数を機械的に及び電氣的に結合して、検出器アレイを形成するステップを更に含み、請求項 10 に記載の方法。

40

## 【請求項 12】

前記薄化されたフォトセンサ基板の厚さが、25 ~ 75 ミクロンのレンジにある、請求項 1 乃至 9 のいずれか 1 項に記載の方法。

## 【請求項 13】

前記薄化されたフォトセンサ基板の厚さが、50 ミクロンである、請求項 1 乃至 11 のいずれか 1 項に記載の方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、概して、スペクトルイメージングに関し、より具体的には、スペクトルイメ

50

ージング検出器に関し、コンピュータトモグラフィ（ＣＴ）に関連して記述される。しかしながら、本発明は、他のイメージングモダリティにも適応できる。

【背景技術】

【０００２】

通常のコンピュータトモグラフィ（ＣＴ）スキャナは、概して静止しているガントリに回転可能に取り付けられる回転ガントリを有する。回転ガントリは、Ｘ線管及び検出器アレイを支持し、検出器アレイは、検査領域を横切ってＸ線管と反対側の、回転可能なガントリ上に取り付けられる。回転ガントリ並びにＸ線管及び検出器アレイは、縦軸又はＺ軸を中心に検査領域の周りを回転する。Ｘ線管は、放射線を放出するように構成され、放射線は、検査領域（及び検査領域内の被検体又は対象の一部）を横切り、検出器アレイに投

10

【発明の概要】

【発明が解決しようとする課題】

【０００３】

スペクトルＣＴの場合、スキャナは、ダブルデッカー（２段）タイプの検出器アレイのようなエネルギー分解検出器アレイを有することができる。２段タイプの検出器アレイ１００の例示の一部が、図１に示される。検出器１００は、ｘ方向１０６に、基板１０４に沿って互いに並べられる複数の検出器モジュール１０２を有する。各モジュール１０２は、フォトダイオード基板１１６の対応する第１及び第２の検出領域１１２及び１１４に光学的に結合される第１及び第２のシンチレータ行１０８及び１１０を有する。第１及び第２のシンチレータ行１０８及び１１０は、第１のシンチレータ行１０８が入射放射線１２０に対して第２のシンチレータ素子１１０より上にあるように、互いに対し配置される。概して、より低いエネルギーのＸ線光子は、上側のシンチレータ行１０８に吸収されやすく、より高いエネルギーのＸ線光子は、下側のシンチレータ行１１０に吸収されやすい。第１及び第２のシンチレータ行１０８及び１１０並びに検出領域１１２及び１１４は、ｚ方向１２２に沿って延在し、検出器素子の複数の行を形成する。

20

【０００４】

図１の検出器アレイ１００によって、ｘ方向１０６の検出器アレイ１００の解像度は、一般に、ｘ方向１０６における各々のモジュール１０２のフォトダイオード基板１１６の有限の厚さ１２４によって制限され、かかる厚さは、１００ミクロン～４００ミクロンのオーダーである。残念なことに、より薄いフォトダイオード基板は、壊れやすく、検出器アレイ１００の検出器モジュール１０２のような検出器モジュールを構成するにはあまり適切でない。

30

【０００５】

本発明の以下の見地は、上述した問題及びその他に対処する新しい及び／又は改善された技法を提供する。

【課題を解決するための手段】

【０００６】

１つの見地によれば、方法は、２つの対向する主面を有するフォトセンサ基板を得るステップを含む。２つの対向する主面の一方は、少なくとも１つのフォトセンサ素子の少なくとも１つのフォトセンサ行を含み、得られるフォトセンサ基板は、１００ミクロンに等しい又はそれより大きい厚さを有する。方法は更に、フォトセンサ基板にシンチレータアレイを光学的に結合するステップを含む。シンチレータアレイは、少なくとも１つの相補的シンチレータ素子の少なくとも１つの相補的シンチレータ行を有し、少なくとも１つの相補的シンチレータ行は、少なくとも１つのフォトセンサ行に光学的に結合され、少なくとも１つの相補的シンチレータ素子は、少なくとも１つのフォトセンサ素子に光学的に結合される。方法は更に、シンチレータに光学的に結合されたフォトセンサ基板を薄化して、シンチレータに光学的に結合され及び１００ミクロンより小さいオーダーの厚さを有す

40

50

る薄化されたフォトセンサ基板を生成するステップを含む。

【 0 0 0 7 】

別の見地によれば、イメージング検出器は、タイル基板と、タイル基板に沿ってx方向に配置される複数の検出器モジュールと、を有する少なくとも1つの検出器タイルを有する。検出器モジュールは、z方向に沿って延在するシンチレータ素子の少なくとも1つのシンチレータ行を有するシンチレータアレイを有し、少なくとも1つのシンチレータ行は、フォトセンサ基板のフォトセンサ素子の少なくとも1つのフォトセンサ行に結合される。フォトセンサ基板は、シンチレータアレイに結合され、100ミクロンに等しい又はそれより大きい初期厚さを有し、イメージング検出器のフォトセンサ基板は、100ミクロンより小さい薄化された厚さを有する。

10

【 0 0 0 8 】

別の見地によれば、方法は、イメージングシステムのイメージング検出器モジュールを組み立てる(アセンブルする)ステップを含み、ここで、イメージング検出器モジュールは、フォトセンサ基板に光学的に結合されるシンチレータを有し、フォトセンサ基板は、100ミクロンより小さい厚さを有する。

【 0 0 0 9 】

本発明は、さまざまなコンポーネント及びコンポーネントの取り合わせ並びにさまざまなステップ及びステップの取り合わせの形をとりうる。図面は、好適な実施形態を示すためだけにあり、本発明を制限するものとして解釈されるべきでない。

【図面の簡単な説明】

20

【 0 0 1 0 】

【図1】従来技術の2段タイプのスペクトル検出器アレイを概略的に示す斜視図。

【図2】複数の検出器モジュールをもつ検出器タイルを有するスペクトル検出器アレイを具備する例示のイメージングシステム。

【図3】z方向から見た検出器モジュールの概略側面図。

【図4】図3の検出器モジュールを組み立てる方法を示す図。

【図5】図3の検出器モジュールを組み立てる方法を示す図。

【図6】図3の検出器モジュールを組み立てる方法を示す図。

【図7】図3の検出器モジュールを組み立てる方法を示す図。

【図8】図3の検出器モジュールを組み立てる方法を示す図。

30

【図9】図3の検出器モジュールを組み立てる方法を示す図。

【図10】図3の検出器モジュールを組み立てる方法を示す図。

【図11】図3の検出器モジュールを組み立てる方法を示す図。

【図12】図3の検出器モジュールを組み立てる方法を示す図。

【図13】個別のフォトセンサ基板の作成を容易にするために支持担体を利用される実施形態を示す図。

【発明を実施するための形態】

【 0 0 1 1 】

図2は、コンピュータトモグラフィ(CT)スキャナのようなイメージングシステム200を概略的に示している。イメージングシステム200は、概して静止しているガントリ部202及び回転ガントリ部204を有する。回転ガントリ部204は、ベアリング(図示せず)等を通じて、概して静止しているガントリ部202によって回転可能に支持される。

40

【 0 0 1 2 】

X線管のような放射線源206は、回転ガントリ部204によって支持され、212で示される基準フレームに関連して、縦軸又はz軸210を中心に検査領域208のまわりを回転ガントリ部とともに回転する。X線源コリメータ214は、概して円錐形、扇形、くさび形又は検査領域208を横切る他の形状の放射線ビームを生成する放射線源206によって放出される放射線をコリメートする。

【 0 0 1 3 】

50

エネルギー分解検出器アレイ 218 は、検査領域 208 をはさんで放射線源 206 の反対側で円弧をなし、検査領域 208 を横切る放射線を検出する。図示される検出器アレイ 218 は、複数のタイル 220 を有する。各々のタイル 220 は、x 方向に沿って互いに並んでタイル基板 242 上に配置される複数の検出器モジュール  $222_1, \dots, 222_N$  (ここで、N は整数である) を有する。複数の検出器モジュール  $222_1, \dots, 222_N$  は、本明細書において、検出器モジュール 222 と呼ばれる。

#### 【0014】

各々の検出器モジュール 222 は、z 方向に沿って延在するシンチレータ素子  $226_1, \dots, 226_K$  及び  $228_1, \dots, 228_K$  (ここで、K は整数であり、集合的に 226 及び 228 と呼ばれる) の複数の行  $224_1, \dots, 224_M$  (ここで、M は 1 に等しい又はそれより大きい整数であり、集合的に 224 と呼ばれる) を有する。図示される実施形態において、M = 2 であり、検出器モジュールは、スペクトル検出器モジュールである。シンチレータ素子 226 及び 228 の行は、z 方向に沿って延在するフォトセンサ基板 236 のフォトセンサ素子  $232_1, \dots$  及び  $234_1, \dots$  (集合的に 232 及び 234 と呼ばれる) の対応する複数の行  $230_1, \dots, 230_M$  (集合的に 230 と呼ばれる) に光学的に結合される。

#### 【0015】

各々の検出器モジュール 222 は更に、導電性経路又はピン 238 を有する。検出器モジュール 222 が更に、フォトセンサ基板 236 (図示される) に組み込まれる処理エレクトロニクス 240 を有する場合、導電性経路又はピン 238 は、処理エレクトロニクス 240 からタイル基板 242 に電力及びデジタル信号をルーティングするために使用される。処理エレクトロニクス 240 が、フォトセンサ基板 236 の外部に位置付けられる場合、導電性経路又はピン 238 は、フォトセンサ素子 232 及び 234 からタイル基板 242 に信号をルーティングするために使用される。

#### 【0016】

後で詳しく述べるように、フォトセンサ基板 236 は、一例において、100 ミクロンより小さい x 軸厚さを有する。このようなフォトセンサ基板によって、検出器アレイ 218 は、より厚い (すなわち 100 ミクロンより大きい厚さの) フォトセンサ基板を有する検出器アレイの構成と比べて、所与の x 軸長についてより多くの検出器モジュール 222 を有することができ、それゆえ、x 方向においてより高い解像度を提供する。一例において、このような検出器アレイは、30 ~ 60 パーセント多い検出器モジュール 222 を有することができる。このような検出器アレイは、高精細度の検出器アレイと考えられることができる。

#### 【0017】

再構成器 246 は、検出器アレイ 218 によって生成された信号を再構成し、検査領域 208 を示すポリュメトリック画像データを生成する。概して、フォトセンサ素子 232 及び 234 のそれぞれ異なる行 230 からのデータは、スペクトル情報に関して個別に処理され、及び / 又は従来の非スペクトル CT データを生成するために、(例えば、同じ光線パスの異なる素子の出力を合計することによって) 組み合わせられる。

#### 【0018】

被検体支持体 248 は、対象又は被検体をスキャンする前、スキャンする間及び / 又はスキャンの後に、検査領域 208 に対して x、y 及び / 又は z 方向に対象又は被検体を位置付けるように構成される。

#### 【0019】

汎用コンピューティングシステムは、オペレータコンソール 250 として機能し、ディスプレイのような出力装置、キーボード、マウス及び / 又はその他の入力装置、1 又は複数のプロセッサ、及びコンピュータ可読の記憶媒体 (例えば物理メモリ) を有する。コンソール 250 は、オペレータが、システム 200 の動作を制御することを可能にし、例えば、オペレータが、スペクトルイメージングプロトコル及び / 又はスペクトルイメージング再構成アルゴリズムを選択し、スキャンングすることを開始する、などの制御を可能に

10

20

30

40

50

する。

【0020】

図3は、z軸方向から見た検出器モジュール222の側面図を概略的に示す。説明の目的で、検出器モジュール222は、2つのシンチレータ行224<sub>1</sub>及び224<sub>2</sub>及び2つの対応するフォトセンサ行230<sub>1</sub>及び230<sub>2</sub>を有するものとして示されている。しかしながら、上述したように、検出器モジュール222は、シンチレータ行224及びフォトセンサ行224の各々の1又は複数を有することができる。

【0021】

検出器モジュール222は、フォトセンサ基板236を有する。図示されるフォトセンサ基板236は、50ミクロンのオーダー（予め決められた許容差をプラスあるいはマイナスする）の厚さ300を有し、例えば厚さの値は、10～90ミクロン、25～75ミクロン、40～60ミクロンのレンジにあり、及び/又は1又は複数の他のレンジの他の厚さの値がある。フォトセンサ基板236の適切な材料は、シリコンを含むが、これに限定されない。

10

【0022】

フォトセンサ基板236は、第1の領域304及び第2の領域306をもつ第1の主面302と、反対側の第2の主面308と、を有する。フォトセンサ行230<sub>1</sub>及び230<sub>2</sub>は、第1の主面302の第1の領域304に位置する。フォトセンサ行230<sub>1</sub>は、放射線源206（図1）及びゆえに入射放射線に近いほうの上側の行であり、フォトセンサ行230<sub>2</sub>は、放射線源206（図1）及びゆえに入射放射線から遠いほうの下側の行である。

20

【0023】

シンチレータ行224<sub>1</sub>は、放射線源206（図1）及びゆえに入射放射線に近いほうの上側のシンチレータ素子であり、シンチレータ行224<sub>2</sub>は、放射線源206（図1）及びゆえに入射放射線から遠いほうの下側の行である。ここに述べられるように、上側のシンチレータ行224<sub>1</sub>は、対応する上側のフォトセンサ行230<sub>1</sub>に光学的に結合され、下側のシンチレータ行224<sub>2</sub>は、対応する下側のフォトセンサ行230<sub>2</sub>に光学的に結合される。

【0024】

図示される実施形態において、上側及び下側のシンチレータ行224<sub>1</sub>及び224<sub>2</sub>は、矩形の形状であり、ほぼ等しい大きさをもつ。しかしながら、他の形状及び異なる大きさのシンチレータ行224<sub>1</sub>及び224<sub>2</sub>が更にここで企図される。更に、シンチレータ行224<sub>1</sub>と224<sub>2</sub>の間隔は、より小さくてもよく又はより大きくてもよい。更に、シンチレータ行224の深さ（及び材料）は、エネルギー分離及び/又はX線統計に影響を与えることができるので、深さは一般に、上側のシンチレータ行224<sub>1</sub>が主としてより低いエネルギーのフォトンに应答し、下側のシンチレータ行224<sub>2</sub>が主としてより高いエネルギーのフォトンに应答するように、構成される。

30

【0025】

フォトセンサ基板236は、任意には、フォトセンサ基板236の一部である、（フォトセンサ素子232及び234からの信号を処理する）処理エレクトロニクス240を有する。従って、より少ない電気経路が、フォトセンサ基板236からタイル基板242まであり、フォトセンサ素子232及び234のz軸幅が狭められることが可能であり、それによりz方向における検出器解像度を増大する。処理エレクトロニクスが組み込まれたフォトセンサ基板の非限定的な例は、2009年10月29日出願の「Spectral Imaging Detector」というタイトルの国際出願第PCT/IB2009/054818号（WO/2010/058309）に記述されており、その内容は、参照によってここに盛り込まれるものとする。

40

【0026】

図示される実施形態において、基板236に固定されないシンチレータ行224の側部は、反射材料312によって囲まれており、反射材料312は、第1の主面302上に延在する。シンチレータ行224及び反射材料312の組み合わせは、本明細書において、

50

シンチレータアレイ 3 1 0 と呼ばれる。別の実施形態において、反射材料 3 1 2 は省かれることができる。更に別の実施形態において、反射材料 3 1 2 は、第 1 の領域 3 0 4 のみをカバーすることができる。

【 0 0 2 7 】

図 4 - 図 1 2 は、検出器アレイ 2 1 8 を組み立てる（アセンブルする）ためのアプローチを記述する。

【 0 0 2 8 】

ステップ 4 0 2 において、1 0 0 ミクロンより大きい厚さを有するフォトセンサ基板が得られる。例えば、一例では、フォトセンサ基板 2 3 6 が得られる。基板 2 3 6 の例は、図 5 に概略的に示されており、2 つのフォトセンサ行 2 3 2 及び 2 3 4、処理エレクトロニクス 2 4 0 のための領域 5 0 2、電気コンポーネントのための導電性パッド 5 0 4、及び導電性ピン 2 3 8 のための導電性パッド 5 0 6 を有する。

【 0 0 2 9 】

図 5 において、フォトセンサ行 2 3 2 及び 2 3 4、領域 5 0 2、並びにパッド 5 0 4 及びパッド 5 0 6 は、フォトセンサ基板 2 3 6 の第 1 の主面 3 0 2 の同じ表面平面 5 0 8 上にあることに留意されたい。図 6 は、フォトセンサ基板 2 3 6 に固定されるシンチレータアレイ 3 1 0 が、凹部 6 0 4 を有する第 1 の表面 6 0 2 と、処理エレクトロニクス 2 4 0、電気コンポーネント及び導電性ピン 2 3 8 のための凹部 6 0 4 にある第 2 の表面 6 0 6 と、を有する実施形態を概略的に示す。

【 0 0 3 0 】

ステップ 4 0 4 において、さまざまなエレクトロニクスが、フォトセンサ基板に取り付けられる。例えば、図 7 に概略的に示されるように、集積チップ 7 0 2（処理エレクトロニクス 2 4 0 及び/又は他のコンポーネントを含む）が、領域 5 0 2 に取り付けられ、電気コンポーネント 7 0 4（例えば受動コンポーネント）が、導電性パッド 5 0 4 に取り付けられ、リードフレーム 7 0 8 に接続される導電性ピン 2 3 8 が、導電性パッド 5 0 6 に取り付けられる。

【 0 0 3 1 】

ステップ 4 0 6 において、シンチレータは、取り付けられたエレクトロニクスを有するフォトセンサ基板に固定され、それにより、シンチレータ - フォトセンサアセンブリを形成する。例えば、図 8 は、光学接着剤を通じてそれに固定されたシンチレータアレイ 3 1 0 を有するフォトセンサ基板 2 3 6 を概略的に示し、これは、シンチレータ - フォトセンサアセンブリ 8 0 4 を形成する。キャピティ 8 0 6 が導電性ピン 2 3 8 の間であることに留意されたい。

【 0 0 3 2 】

ステップ 4 0 8 において、上述のステップ 4 0 4 で取り付けられた導電性ピンが、シンチレータ - フォトセンサ基板アセンブリに固定される。例えば、図 9 は、導電性ピン 2 3 8 の間のキャピティ 8 0 6 に接着剤 9 0 2 を有するシンチレータ - フォトセンサアセンブリ 8 0 4 を概略的に示す。リードフレーム 7 0 8 が、シンチレータ - フォトセンサアセンブリ 8 0 4 から除去されていることに注意されたい。

【 0 0 3 3 】

ステップ 4 1 0 において、フォトセンサ基板 2 3 6 は、5 0 ミクロン又はそれより小さい厚さに薄化される。例えば、図 1 0 は、5 0 ミクロン又はそれより小さい厚さをもつ薄化されたフォトセンサ基板 2 3 6 を有するシンチレータ - フォトセンサアセンブリ 8 0 4 を概略的に示す。一例では、フォトセンサ基板 2 3 6 は、研磨によって薄化されることができる。他の薄層化技法が更にここで企図される。

【 0 0 3 4 】

ステップ 4 1 2 において、検出器タイルは、複数のシンチレータ - フォトセンサアセンブリ 8 0 4 から生成される。例えば、図 1 1 及び図 1 2 はそれぞれ、下部及び上部斜視図を示しており、複数のシンチレータ - フォトセンサアセンブリ 8 0 4 が、ピン 2 3 8 を通じて、タイル基板 2 4 2 に物理的に及び電氣的に接続され、それにより、タイル 2 2 0 を

10

20

30

40

50

形成する。タイル基板 2 4 2 は更に、検出器アレイ 2 1 8 にタイル 2 2 0 を物理的に及び電氣的に接続する導電性ピン 1 1 0 2 を有することに留意されたい。

【 0 0 3 5 】

上述のステップの順序は制限的なものではないことが理解されるべきである。従って、他の順序がここで企図される。更に、1又は複数のステップが省かれてもよく、及び/又は1又は複数の付加のステップが含まれることができ、及び/又は1又は複数のステップが同時に行われてもよい。

【 0 0 3 6 】

図 1 3 は、個別の基板 2 3 6 の作成を容易にするために支持担体 1 3 0 2 が利用される実施形態を示している。一例において、複数の基板 2 3 6 を含む材料シート 1 3 0 4 が、10 処理され、例えば、1 0 0 ミクロンより小さい厚さに薄化される。シート 1 3 0 4 は、支持担体 1 3 0 2 へ移される。処理エレクトロニクス 2 4 0 が、複数の基板 2 3 6 に取り付けられる。個別の基板 2 3 6 が、レーザ、機械式鋸等を使用して、シートから切断され、担体 1 3 0 2 上に残る。個別の基板 2 3 6 が切断されたあと、担体の真空チャックフィーチャが起動される。シンチレータアレイ 3 1 0 は、個別の基板 2 3 6 に接着されるように光学的に結合され、硬化される。結果として得られるアセンブリは、ここに記述されるように、更に処理されることができる。

【 0 0 3 7 】

変更が企図される。

【 0 0 3 8 】

20

別の実施形態において、処理エレクトロニクス 2 4 0 は、フォトセンサ基板 2 3 6 の外部に位置する。

【 0 0 3 9 】

別の実施形態において、検出器モジュール 2 2 2 は、単一のフォトセンサ行に光学的に結合される単一のシンチレータ行を有する。

【 0 0 4 0 】

付加的に又は代替として、他の例において、各々のシンチレータ行及び各々のフォトセンサ行がそれぞれ、単一のシンチレータ素子及び単一のフォトセンサ素子を有する。

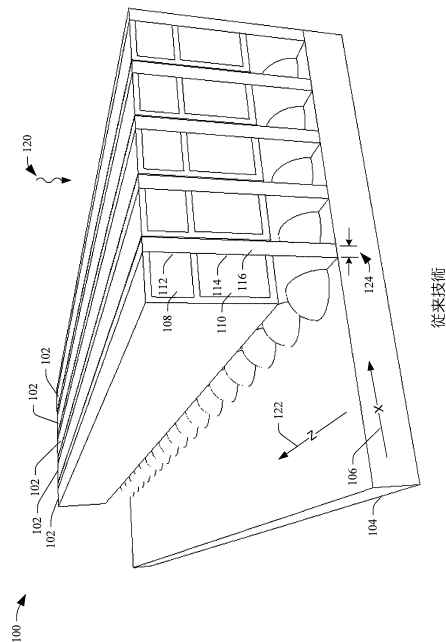
【 0 0 4 1 】

本発明は、好適な実施形態に関して記述されている。変形及び変更が、上述の詳細な説明を読み理解することにより、当業者に見出されることができる。このような変形及び変更が、添付の請求項又はそれと等価なものの範囲内にある限り、すべてのこのような変形及び変更を含むとして構成されることが意図されている。

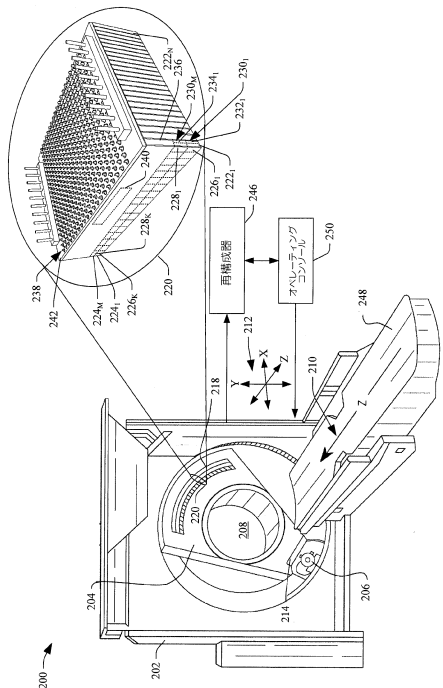
30



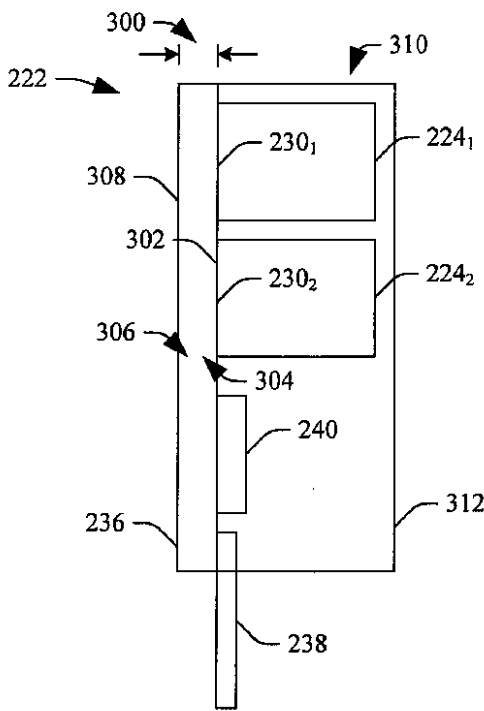
【図 1】



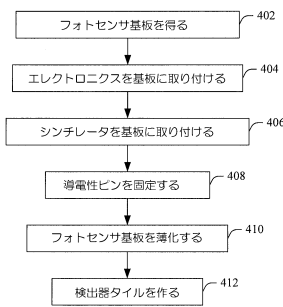
【図 2】



【図 3】



【図 4】



【図 5】

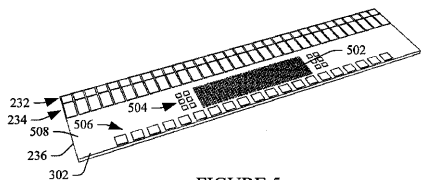


FIGURE 5

FIGURE 3

【図 6】

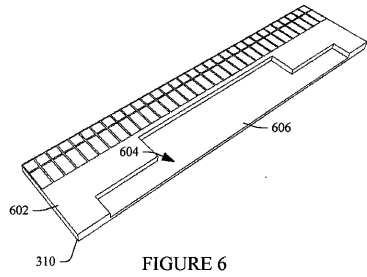


FIGURE 6

【図 7】

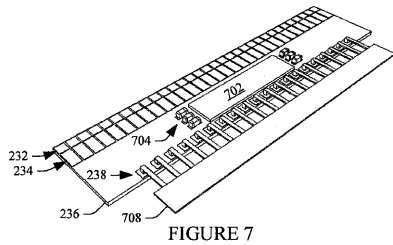


FIGURE 7

【図 8】

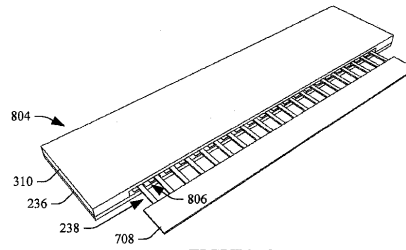


FIGURE 8

【図 9】

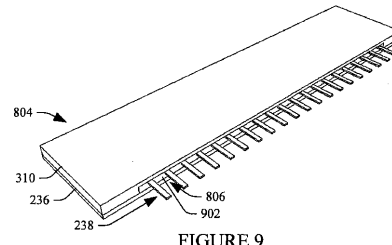


FIGURE 9

【図 10】

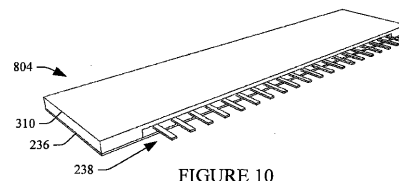


FIGURE 10

【図 11】

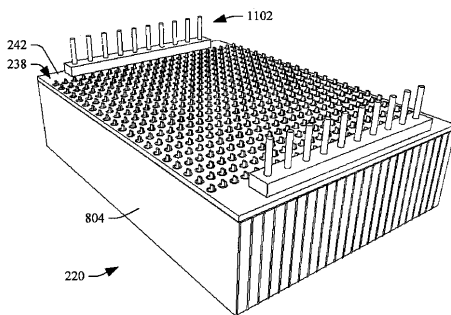


FIGURE 11

【図 12】

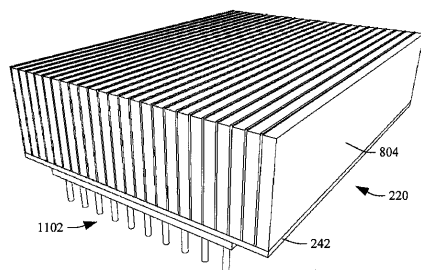
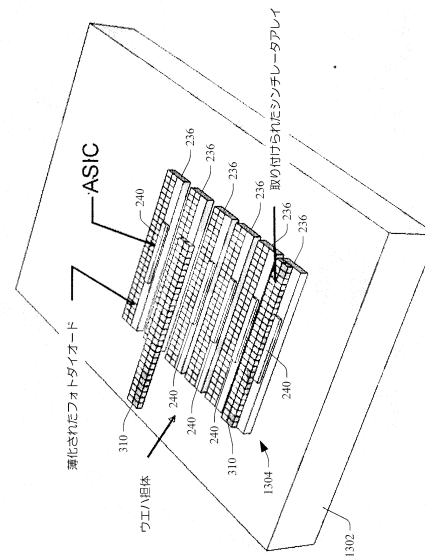


FIGURE 12

【図 13】



---

フロントページの続き

(72)発明者 ルータ ランダル ペーター

オランダ国 5 6 5 6 アーエー アインドーフェン ハイ テック キャンパス ビルディング  
4 4

(72)発明者 マットソン ロドニー アーノルド

オランダ国 5 6 5 6 アーエー アインドーフェン ハイ テック キャンパス ビルディング  
4 4

審査官 田辺 正樹

(56)参考文献 特表 2 0 0 9 - 5 1 1 1 0 4 ( J P , A )

国際公開第 2 0 1 0 / 0 5 8 3 3 5 ( W O , A 1 )

特開 2 0 0 6 - 0 5 8 1 6 8 ( J P , A )

米国特許出願公開第 2 0 1 0 / 0 2 0 0 7 6 0 ( U S , A 1 )

米国特許第 0 6 1 1 4 7 0 3 ( U S , A )

特開 2 0 0 8 - 2 6 3 1 9 0 ( J P , A )

特表 2 0 0 5 - 5 3 9 2 3 1 ( J P , A )

特開昭 5 7 - 1 7 2 2 7 2 ( J P , A )

国際公開第 2 0 1 0 / 0 5 8 3 0 9 ( W O , A 1 )

特開 2 0 1 0 - 1 6 5 9 1 6 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

A 6 1 B 6 / 0 0 - 6 / 1 4

G 0 1 T 1 / 0 0 - 1 / 1 6、1 / 1 6 7 - 7 / 1 2