[19] 中华人民共和国国家知识产权局

[12] 发明专利说明书

专利号 ZL 200480031953.9

[51] Int. Cl.
H01L 21/762 (2006.01)
H01L 31/0232 (2006.01)
H01L 21/324 (2006.01)
H01L 21/265 (2006.01)
H01L 21/306 (2006.01)
H01L 27/14 (2006.01)

[45] 授权公告日 2008 年 7 月 2 日

[11] 授权公告号 CN 100399537C

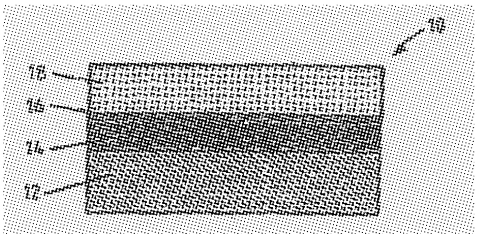
[22] 申请日 2004.10.28
[21] 申请号 200480031953.9
[30] 优先权
[32] 2003.11.3 [33] US [31] 10/700,085
[86] 国际申请 PCT/EP2004/052704 2004.10.28
[87] 国际公布 WO2005/043614 英 2005.5.12
[85] 进入国家阶段日期 2006.4.28
[73] 专利权人 国际商业机器公司
地址 美国纽约
[72] 发明人 陈自强 盖伊·科恩
亚历山大·雷茨尼采克
德温得拉·萨达纳 加瓦姆·沙赫迪
[56] 参考文献
WO0048278A1 2000.8.17
US20030108715A1 2003.6.12
US20030122210A1 2003.7.3
US5906951A 1999.5.25
CN1322016A 2001.11.14
WO0161743A1 2001.8.23
US20020040983A1 2002.4.11
US6372593B1 2002.4.16
US6524935B1 2003.2.25
The effect of surface roughness on direct wafer bonding. C. Gui et al. Journal of Applied Physics, Vol. 85 No. 10. 1999
审查员 吴 黎
[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所
代理人 王永刚
权利要求书 6 页 说明书 14 页 附图 6 页

[54] 发明名称

绝缘体上硅锗(SGOI)和绝缘体上锗(GOI)衬底的制造方法

[57] 摘要

一种制作绝缘体上锗(GOI)衬底材料的方法，提供了用此方法生产的 GOI 衬底材料以及能够包括至少本发明的 GOI 衬底材料的各种结构。 此 GOI 衬底材料至少包括衬底、位于衬底顶部上的埋置绝缘层、以及位于埋置绝缘层顶部上的优选为纯锗的含锗层。 在本发明的 GOI 衬底材料中，含锗层也可以被称为 GOI 膜。 此 GOI 膜是本发明衬底材料的层，其中能够制作器件。



1. 一种半导体晶片，包含：半导电或非半导电衬底；位于衬底的上表面上的埋置绝缘层;位于埋置绝缘层的上表面上的中间粘合层;以及位于中间粘合层的上表面上的含锗层，其中，所述含锗层被中间粘合层附加到埋置绝缘层，所述含锗层与中间粘合层相接触的表面被糙化。

2. 根据权利要求 1 的半导体晶片，其中，所述中间粘合层是硅材料。

3. 根据权利要求 2 的半导体晶片，其中，所述硅材料是单晶硅、多晶硅、非晶硅、外延硅、或它们的组合或多层。

4. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述含锗层是纯锗层。

5. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述含锗层是厚度为 1-1000nm 的薄层。

6. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述衬底是半导电衬底，包含选自 Si、SiC、SiGe、SiGeC、Ge、GaAs、InAs、InP、以及其它 III/V 或 II/VI 化合物半导体的半导体。

7. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述衬底是选自 Si、SiGe、SiC、SiGeC、Si/Si、Si/SiC、Si/SiGeC、以及预先形成的绝缘体上硅的含硅半导体衬底。

8. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述衬底包含应变层、非应变层、或它们的组合。

9. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述埋置绝缘层是结晶或非结晶的氧化物、氮化物、或它们的组合。

10. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述埋置绝缘层包含二氧化硅。

11. 根据权利要求 1-3 中任何一个的半导体晶片，其中，所述埋置绝缘层是具有至少一对折射率不同的交替介质层的布拉格反射镜。

12. 根据权利要求 1-3 中任何一个的半导体晶片，还包含位于埋置绝缘层与另一埋置绝缘体之间的埋置的漫射反射镜。

13. 根据权利要求 12 的半导体晶片，其中，埋置的漫射反射镜被形成有波纹。

14. 根据权利要求 13 的半导体晶片，其中，埋置的漫射反射镜包含金属。

15. 一种半导体晶片，包含：半导电或非半导电衬底；位于衬底的上表面上的埋置绝缘层;以及位于埋置绝缘层的上表面上的含锗层，其中，所述含锗层利用糙化的表面附加到埋置绝缘膜。

16. 根据权利要求 15 的半导体晶片，其中，所述含锗层是纯锗层。

17. 根据权利要求 15 的半导体晶片，其中，所述含锗层是厚度为 1-1000nm 的薄层。

18. 根据权利要求 15 的半导体晶片，其中，所述衬底是半导电衬底，包含选自 Si、SiC、SiGe、SiGeC、Ge、GaAs、InAs、InP、以及其它 III/V 或 II/VI 化合物半导体的半导体。

19. 根据权利要求 15 的半导体晶片，其中，所述衬底是选自 Si、SiGe、SiC、SiGeC、Si/Si、Si/SiC、Si/SiGeC、以及预先形成的绝缘体上硅的含硅半导体衬底。

20. 根据权利要求 15 的半导体晶片，其中，所述衬底包含应变层、非应变层、或它们的组合。

21. 根据权利要求 15 的半导体晶片，其中，所述埋置绝缘层是结晶或非结晶的氧化物、氮化物、或它们的组合。

22. 根据权利要求 15 的半导体晶片，其中，所述埋置绝缘层包含二氧化硅。

23. 根据权利要求 15 的半导体晶片，其中，所述埋置绝缘层是具有至少一对折射率不同的交替介质层的布拉格反射镜。

24. 根据权利要求 15 的半导体晶片，还包含位于埋置绝缘层与另一埋置绝缘体之间的埋置的漫射反射镜。

25. 根据权利要求 24 的半导体晶片，其中，埋置的漫射反射镜被形成有波纹。

26. 根据权利要求 25 的半导体晶片，其中，埋置的漫射反射镜包含金属。

27. 一种半导体晶片，包含：衬底；位于所述衬底上的布拉格反射镜；以及位于所述布拉格反射镜上的绝缘体上锗膜，其中，所述布拉格反射镜包含多组二个交替的介质膜，所述绝缘体上锗膜利用糙化的表面附加到所述布拉格反射镜。

28. 根据权利要求 27 的半导体晶片，其中，所述布拉格反射镜包含多组交替的二氧化硅和四氮化三硅层。

29. 一种半导体结构，至少包含根据权利要求 1-28 中任何一个的半导体晶片以及位于其上的至少一个器件或电路。

30. 根据权利要求 29 的半导体结构，其中，所述器件是锗光电探测器。

31. 根据权利要求 29 或 30 的半导体结构，其中，所述电路是含硅的电路。

32. 根据权利要求 29 或 30 的半导体结构，其中，所述器件或所述电路被单片集成。

33. 一种制作绝缘体上锗的方法，包含：对含锗施主衬底的表面进行糙化；在所述糙化表面上形成埋置绝缘层；将氢注入到所述含锗施主衬底中；以及将埋置绝缘层的暴露表面键合到半导电或非半导电衬底，其中，在所述键合过程中，部分含锗施主衬底被转移到所述半导电或非半导电衬底。

34. 根据权利要求 33 的方法，其中，中间粘合层被形成在糙化的表面上，且所述埋置绝缘层被形成在所述中间粘合层上。

35. 根据权利要求 33 或 34 的方法，其中，借助于在惰性气体中进行溅射来得到所述糙化的表面。

36. 根据权利要求 33 或 34 的方法，其中，含锗施主衬底是纯锗晶片。

37. 根据权利要求 33 或 34 的方法，其中，采用为每平方厘米 1×10^{15}-1×10^{17} 的氢剂量来执行注入。

38. 根据权利要求 37 的方法，其中，采用为每平方厘米 3×10^{16}-4×10^{16} 的氢剂量来执行注入。

39. 根据权利要求 33 或 34 的方法，其中，在为 20-40℃的注入温度下执行注入。

40. 根据权利要求 33 或 34 的方法，其中，在键合之前，所述埋置绝缘层和半导电或非半导电衬底的暴露表面被清洁和表面处理。

41. 根据权利要求 33 或 34 的方法，其中，所述键合包含晶片倒装、接触键合、以及退火。

42. 根据权利要求 41 的方法，其中，所述退火包含能够增强所述半导电或非半导电衬底与埋置绝缘层之间键合的第一温度下的第一退火、能够移去部分含锗施主衬底的第二温度下的第二退火；以及能够进一步增强键合的第三温度下的第三退火。

43. 根据权利要求 42 的方法，其中，所述第一退火的第一温度为 100-300℃，时间长度为 1-48 小时。

44. 根据权利要求 42 的方法，其中，第二退火的第二温度为 250-400℃，时间长度为 1-24 小时。

45. 根据权利要求 42 的方法，其中，第三退火的第三温度为 500-900℃，时间长度为 1-48 小时。

46. 根据权利要求 42 的方法，其中，第一、第二、以及第三退火在相同的或不同的惰性气体气氛中执行。

47. 根据根据权利要求 46 的方法，其中所述惰性气体气氛被含氧的气体稀释。

48. 根据权利要求 42 的方法，其中，采用单个升温速率或用各种升温和保温周期来进行第一、第二、以及第三退火。

49. 根据权利要求 33 或 34 的方法，还包含在所述形成埋置绝缘层与所述注入氢之间执行化学机械抛光步骤。

50. 一种制作绝缘体上锗的方法，包含：在含锗施主衬底的表面

上形成中间粘合层；在所述中间粘合层上形成埋置绝缘层；将氢注入到所述含锗施主衬底中；以及将埋置绝缘层的暴露表面键合到半导电或非半导电衬底，其中，在所述键合过程中，部分含锗施主衬底被转移到所述半导电或非半导电衬底并且其中，在所述形成所述中间粘合层之前，含锗施主衬底的表面被糙化。

51. 根据权利要求 50 的方法，其中，借助于在惰性气体中进行溅射来得到所述糙化的表面。

52. 根据权利要求 50 或 51 的方法，其中，含锗施主衬底是纯锗晶片。

53. 根据权利要求 50 或 51 的方法，其中，采用为每平方厘米 1×10^{15}-1×10^{17} 的氢剂量来执行注入。

54. 根据权利要求 53 的方法，其中，采用为每平方厘米 3×10^{16}-4×10^{16} 的氢剂量来执行注入。

55. 根据权利要求 50 或 51 的方法，其中，在为 20-40℃的注入温度下执行注入。

56. 根据权利要求 50 或 51 的方法，其中，在键合之前，所述埋置绝缘层和半导电或非半导电衬底的暴露表面被清洁和表面处理。

57. 根据权利要求 50 或 51 的方法，其中，所述键合包含晶片倒装、接触键合、以及退火。

58. 根据权利要求 57 的方法，其中，所述退火包含能够增强所述半导电或非半导电衬底与埋置绝缘层之间键合的第一温度下的第一退火、能够移去部分含锗施主衬底的第二温度下的第二退火；以及能够进一步增强键合的第三温度下的第三退火。

59. 根据权利要求 58 的方法，其中，所述第一退火的第一温度为 100-300℃，时间长度为 1-48 小时。

60. 根据权利要求 58 的方法，其中，第二退火的第二温度为 250-400℃，时间长度为 1-24 小时。

61. 根据权利要求 58 的方法，其中，第三退火的第三温度为 500-900℃，时间长度为 1-48 小时。

62. 根据权利要求 58 的方法，其中，第一、第二、以及第三退火在相同的或不同的惰性气体气氛中执行。

63. 根据根据权利要求 62 的方法，其中所述惰性气体气氛被含氧的气体稀释。

64. 根据权利要求 58 中任何一个的方法，其中，采用单个升温速率或用各种升温和保温周期来进行第一、第二、以及第三退火。

65. 根据权利要求 50 或 51 中任何一个的方法，还包含在所述形成埋置绝缘层与所述注入氢之间执行化学机械抛光步骤。

66. 一种制作半导体晶片的方法，包含：提供衬底，此衬底包括埋置绝缘体、位于埋置绝缘体上的硅粘合层、以及硅粘合层上的含锗层；对衬底进行退火，以便引起含锗层与硅粘合层的热混合，从而形成绝缘体上硅锗或绝缘体上锗，其中在所述衬底中，所述含锗层与所述硅粘合层相接触的表面被糙化。

绝缘体上硅锗（SGOI）和绝缘体上锗（GOI）衬底的制造方法

技术领域

本发明涉及到半导体衬底材料，更确切地说是涉及到绝缘体上锗（GOI）衬底材料和制作 GOI 衬底材料的方法以及绝缘体上硅锗（SGOI）衬底材料．本发明还涉及到至少包含本发明的 GOI 衬底材料的半导体结构．

背景技术

在半导体工业中，众所周知锗（Ge）的电子和空穴载流子迁移率都比硅（Si）的更高．尽管具有较高的载流子迁移率，但由于氧化锗的质量通常很差，故锗衬底目前还未被用来制作金属氧化物半导体场效应晶体管（MOSFET）．

硅技术的进展已经导致了引入高 k 介质（介电常数大于二氧化硅）作为 MOSFET 的栅绝缘体．这些高 k 介质还有望用于锗，从而清除实现锗基 FET 的障碍．除了具有高的电子和空穴迁移率之外，锗还具有其它一些优点，如接触电阻和掺杂剂激活温度比硅所要求的更低，从而便于形成浅结．

用绝缘体上锗（GOI）衬底也能够得到用绝缘体上硅（SOI）衬底所得到的较高的器件性能。此外，由于目前的制造实验室配备有为处置硅衬底而设计的装备，故希望 GOI 叠层被形成在硅晶片上。

锗还可以被用来实现诸如 1.3 微米和 1.55 微米之类的常用波长的快速光电探测器．在 GOI 衬底上实现的锗光电二极管能够被设计成在给定波长下具有较低的寄生现象和较高的量子效率。在这种结构中，有可能用能够进一步在响应上提高光电探测器的绝缘布拉格反射镜来取代绝缘体．由于硅在这些波长下是透明的，故可能实现对具有锗二

极管的硅晶片的背面光照.

氧化锗很差的质量使得由于锗与二氧化硅之间的粘合性很差而难以用直接的键合方法将锗键合到二氧化硅. 对氧化锗考虑的另一限制因素是锗的熔点比较低（大约 937℃），这强迫人们采用低的键合温度（约为 650℃或以下）. 氧化锗的另一问题是氧化锗可溶于水，因此，在水溶剂中进行清洗的过程中，氧化锗能够被清除.

制作 GOI 衬底的一个可能的方法是采用 Colinge,J-P, Silicon-on-Insulator Technology, 2nd Ed, Kluwer Academic Publishers, 1997 所述的 SMARTCUT（智能切割）技术. 在此 SMARTCUT 技术中，薄的锗层从锗晶片（亦即施主晶片）被转移到处置晶片上. 此锗晶片典型地包括形成在其中的氢注入区.此锗晶片被键合到处置晶片，并执行退火步骤，以便增强初始键合，并在氢注入的深度处发生起泡. 结果，锗层就从锗晶片分离，并成为键合到处置晶片的锗层. 施主锗晶片在键合之后并不损失，可以作为 GOI 衬底材料源而被多次用于以后的键合。

尽管在制作 GOI 衬底材料时能够采用 SMARTCUT 方法，但上述氧化锗的问题仍然存在. 因此，有必要提供一种减少或避免形成氧化锗的新的改进了的方法来制作绝缘体上锗衬底材料.

发明内容

本发明提供了一种制作 GOI 衬底材料的方法、用此方法生产的 GOI 衬底材料、以及能够至少包括本发明的 GOI 衬底材料的各种结构.

要指出的是，术语“GOI 衬底材料”被用于本发明来表示一种结构，此结构至少包括半导电或非半导电衬底、位于衬底顶部的埋置绝缘层、以及位于埋置绝缘层顶部的优选为纯锗的含锗层. 在本发明的 GOI 衬底材料中，含锗层也可以被称为 GOI 膜. 此 GOI 膜是本发明衬底材料的层，其中可以制作器件.

具体地说，在本发明的第一情况下，描述了单晶 GOI 衬底材料

的制作方法。本发明的方法包括使用含锗层与埋置绝缘层之间的中间粘合层。此中间粘合层的存在改善了含锗层与下方埋置绝缘层的键合强度。没有这一中间粘合层，则含锗层与埋置绝缘层之间的键合通常很差。若含锗层被键合到二氧化硅，则情况更是如此。

在本发明的一个实施方案中，还可以在本发明中采用表面糙化来提高含锗层与埋置绝缘层之间的键合能。此方法使得能够直接将含锗层键合到埋置绝缘层。此表面糙化方法可以被用于存在或不存在中间粘合层的情况。

在本发明的第二情况下，提供了一种 GOI 结构。本发明的 GOI 结构包括由中间粘合层键合到埋置绝缘层的含锗层。因此，本发明的 GOI 结构包括埋置绝缘层、位于埋置绝缘层上表面上的中间粘合层、以及位于粘合层上表面上的含锗层。埋置绝缘层被置于半导电或非半导电衬底的上表面上。

在本发明的第三情况下，提供了一种 GOI 结构，其中，含锗层与埋置绝缘层处于直接接触。在本发明的这一情况下，为了提高含锗层与埋置绝缘层之间的键合能，要键合到埋置绝缘层的施主锗晶片的含锗表面在与埋置绝缘层键合之前被糙化。在本发明的某些实施方案中，中间粘合层可以被置于糙化的含锗表面与埋置绝缘层之间。

在本发明的第四情况下，公开了一种组合有埋置的布拉格反射镜的 GOI 结构。本发明的这一结构能够被用作制造诸如 p-i-n 光电二极管之类的含锗光电探测器的中间结构。当从顶部照射含锗光电二极管时，吸收的光子被转换成光电流。在第一次通过探测器中未被吸收的光子，从埋置布拉格反射镜反射回来，并第二次通过含锗光电二极管。因而增大了含锗光电二极管的有效吸收厚度。用于本发明 GOI 结构的布拉格反射镜包含至少二对（或多对）交替的介质膜，各个交替的成对介质膜具有不同的折射率。此布拉格反射镜还可以用作此 GOI 结构中的电绝缘体。

在本发明的第五情况下，提供了一种组合有埋置漫射反射镜的 GOI 结构。在这种 GOI 结构中，漫射反射镜被置于二个绝缘层之间。

此漫射反射镜降低了作为布拉格反射镜一个特性的波长依赖性（Etalon 效应）.

在本发明的第六情况下，提供了一种晶片，此晶片具有单片绝缘体上锗光电探测器和单片含硅电路。含锗光电探测器与诸如放大器之类的电路的单片集成，消除了封装问题，从而能够借助于形成探测器阵列而实现多个并行光通信通道。

在本发明的第七情况下，提供了一种绝缘体上硅锗结构及其热混合形成方法。在这一工艺中，含锗层被首先形成在位于抗锗扩散的阻挡层顶部上的硅层的顶部上。然后在允许锗在整个硅层中互扩散的温度下执行加热步骤，从而含锗层在阻挡层顶部上形成基本上弛豫的单晶硅锗层，单晶层由含锗层以及硅层的均匀混合物组成。

附图说明

图 1 是剖面图，示出了本发明的绝缘体上锗（GOI）晶片，其中，中间粘合层被用来得到含锗层与埋置绝缘膜之间的强键合.

图 2 是剖面图，示出了本发明的绝缘体上锗（GOI）晶片，其中，含锗层的表面被糙化，以便提高含锗层与埋置绝缘层之间的键合能。

图 3 是剖面图，示出了本发明的绝缘体上锗（GOI）晶片，其中，同时采用了表面糙化和中间粘合层.

图 4 是剖面图，示出了本发明的绝缘体上锗（GOI）晶片，其中，布拉格反射镜被置于含锗层下面．在图中，布拉格反射镜包括多组具有不同折射率的二个交替介质材料.

图 5 是剖面图，示出了本发明的绝缘体上锗（GOI）晶片，其中，漫射反射镜被置于绝缘体上锗膜下方；漫射反射镜被置于二个绝缘膜之间.

图 6 是剖面图，示出了与含硅电路单片集成的本发明的绝缘体上锗光电探测器.

图 7 是剖面图，示出了本发明的绝缘体上锗（GOI）晶片，其中，非晶硅层被置于含锗层下面。

图 8 是剖面图，示出了本发明的绝缘体上锗（GOI）晶片，其中，多晶硅层被置于含锗层下面.

图 9 是剖面图，示出了用热混合方法形成的本发明的绝缘体上硅锗（SGOI）晶片.

图 10-17 是剖面图，示出了用来形成图 3 所示绝缘体上锗晶片的基本工艺步骤.

图 18 是用本发明方法形成的键合绝缘体上锗晶片的三轴 x 射线衍射图；w 是入射束与样品表面的夹角，而 $2q_B$ 是探测器（衍射束）与入射束的夹角，亦即布拉格角 q_B 的二倍.

具体实施方式

下面参照结合本发明附图的下列讨论来更详细地描述本发明，本发明提供了绝缘体上锗（GOI）衬底材料的制作方法、GOI 衬底材料本身、以及包括此 GOI 衬底材料的各种结构. 在各附图中，相似和/或对应的元件用相似的参考数字来表示。

要强调的是，本发明的附图未按比例绘制. 例如，图中所示糙化的表面为了说明的目的而被夸大了. 实际上，糙化的表面可能是细微的，可能是用肉眼无法看到的.

首先参照图 1，示出了本发明的一种可能的绝缘体上锗（GOI）衬底材料 10. 具体地说，此 GOI 衬底材料 10 包含衬底 12、位于衬底 12 的上表面上的埋置绝缘层 14、位于埋置绝缘层 14 的上表面上的中间粘合层 16、以及位于中间粘合层 16 的上表面上的含锗层 18.

在某些实施方案中，衬底 12 包含任何半导电材料，例如包括 Si、SiC、SiGe、SiGeC、Ge、GaAs、InAs、InP、以及其它 III/V 或 II/VI 化合物半导体。衬底 12 优选是含硅的衬底。术语“含硅的衬底”在整个本发明中被用来表示至少包括硅的半导体材料. 所示例子包括但不局限于 Si、SiGe、SiC、SiGeC、Si/Si、Si/SiC、Si/SiGeC、以及可以包括其中存在的任何数目埋置氧化物 （连续的、不连续的、或连续与不连续的混合物）区的预先形成的绝缘体上硅.

衬底 12 可以组合有应变层和非应变层的组合。衬底 12 可以是任何晶向的，例如包括（110）、（111）、或（100）晶向。

在本发明的某些实施方案中，衬底 12 是非半导电材料。在这种情况下，衬底 12 可以由硅、玻璃、蓝宝石之类的非半导电衬底。

用于本发明的衬底 12 的厚度可以依赖于 GOI 衬底材料的最终用途而变化。通常，衬底 12 的厚度大于埋置绝缘层 14 或含锗层 18 的厚度。例如，GOI 衬底材料 10 的衬底 12 的厚度约为 100-2000 微米，对于 200mm 直径的晶片，更典型的厚度约为 500-900 微米。

用于本发明的埋置绝缘层 14 包括但不局限于：结晶或非结晶的氧化物和/或氮化物。在本发明的某些实施方案中，埋置绝缘层 14 是强烈阻挡锗扩散的阻挡层。在本发明的其它实施方案中，埋置绝缘层 14 是二氧化硅。

用于本发明的埋置绝缘层 14 的厚度可以依赖于用来形成此层的工艺类型以及所用绝缘体的类型而变化。GOI 衬底材料 10 的埋置绝缘层 14 的典型厚度约为 1-1000nm，以约为 50-200nm 的厚度更为典型。

中间粘合层 16 被用于本发明的某些实施方案，以便在含锗层 18 与埋置绝缘层 14 之间得到强的键合。用于本发明的中间粘合层 16 包括与含锗层和埋置绝缘层二者兼容并在此二层之间形成强键合的任何材料。能够用作中间粘合层 16 的这种材料的说明性例子包括但不局限于：诸如单晶硅、多晶硅、非晶硅（a:Si）、外延硅（epi-Si）、SiC 之类的硅材料、以及包括其多层的组合。应该指出的是，当非晶硅被采用时，下面描述的退火步骤将把大部分非晶硅层转变成多晶硅层。

中间粘合层 16 可以具有可变的厚度，只要中间粘合层 16 能够在上面含锗层 18 与下面埋置绝缘层 14 之间形成键合即可。中间粘合层 16 的典型厚度约为 0.5-500nm，以约为 1-10nm 的厚度更为典型。

在其中二氧化硅被用作埋置绝缘层 14 的实施方案中，中间粘合层 16 典型地是薄的硅膜。在这种情况下，硅与一个表面上的埋置二氧化硅绝缘体 14 形成强键合，并与另一表面上的含锗层 18 形成强键合。

中间粘合层16的使用解决了形成GOI中的二个主要问题：（1）锗形成质量很差且溶于水的氧化物以及（2）锗的低熔点强迫使用低温键合。例如，当硅膜被用作中间粘合层16且当二氧化硅被用作埋置绝缘层14时，键合发生在硅表面与二氧化硅表面之间。能够在低温（低于600℃）下可靠地完成硅-二氧化硅键合。

而且，由于中间粘合层16与含锗层18紧密接触，故没有氧化锗存在于此结构中．这消除了此结构稍后被图形化以形成器件时的任何加工问题。此外，利用其中要求薄的GOI膜的GOI MOSFET，氧化锗的消除防止了界面态和电荷出现在锗/绝缘体界面处。这种电荷在器件附近的存在可能导致GOI MOSFET中不希望有的阈值电压（Vt）偏移．

GOI衬底材料10的含锗层18包括与绝缘材料不形成强键合的任何锗材料．于是，含锗层18可以是硅锗合金层或纯锗层．术语“硅锗合金层”包括含有直至大约99.99原子百分比锗的硅锗合金，而纯锗包括含有 100%原子百分比锗的层。但硅锗合金和纯锗都可以包含杂质亦即掺杂剂，以便控制膜的导电类型或形成诸如p-n结之类的电子结构．在本发明的一个优选实施方案中，含锗层18包括纯锗．在本发明的另一优选实施方案中，含锗层 18 是硅锗合金，其中的锗含量约为10%或以上．

用于本发明的含锗层18的厚度可以依赖于形成此层所用的工艺类型以及所用锗材料类型而变化。对于MOSFET制造，GOI衬底材料10的含锗层18的典型厚度约为3-100nm，以约为5-30nm的厚度更为典型。对于锗光电探测器应用，含锗层 18 的典型厚度约为100-2000nm。在锗光电探测器的实施方案中，膜厚度主要决定于光在锗中的吸收长度。例如，波长为1300nm和850nm的光在锗中的吸收长度分别是1340nm和298nm．

图1所示各个层的组分构成以及其它物理特性也适用于其余的附图．

在图2所示的结构中，表面糙化15被用来提高埋置绝缘层14与

含锗层 18 之间的键合能。表面糙化发生在微细尺寸上，因此，若不借助于诸如原子力显微镜（AFM）之类的显微镜，是无法看到的。例如借助于用氩（Ar）离子对锗施主晶片进行溅射，能够得到表面糙化。此溅射将从锗施主晶片的表面清除天然的氧化锗，并使表面糙化。以下将更详细地提供表面糙化的工艺细节。

在本发明的某些实施方案中，可以如图 3 所示绝缘体上锗（GOI）衬底材料 10 所示那样同时采用中间粘合层 16 和糙化表面 15。

要指出的是，图 1-3 示出了本发明的基本 GOI 衬底材料。各衬底材料的共同点在于含锗层 18 被置于埋置绝缘层 14 的顶部上。由于存在中间粘合层 16、表面糙化 15、或二者，故含锗层 18 与埋置绝缘体之间的键合得到了改善。图 4-6 示出了其中能够采用本发明的 GOI 衬底材料 10 的各种器件应用。用本技术领域熟练人员众所周知的技术来制作这些器件。

具体地说，图 4 示出了一种包含绝缘体上锗（GOI）的结构，此结构能够被用来制作具有埋置布拉格反射镜 22 的锗光电探测器。此含有 GOI 的结构包含衬底 12、埋置的布拉格反射镜 22、以及含锗层 18。被用来代替上面图 1-3 所述的埋置绝缘层 14 的布拉格反射镜 22，包含分别具有不同折射率 n_1 和 n_2 的交替的成对介质膜 24 和 26。此布拉格反射镜也可以包括包含交替介质层之一的半对。例如，具有 1.5 对的布拉格反射镜是可能的；这种布拉格反射镜由一对介质膜加上一个额外的介质膜（类似于形成下一对的第一层的介质膜）组成。图中示出了具有 2.5 对的布拉格反射镜。

也可以称为埋置绝缘层的介质膜 24 和 26，可以包含任何介质材料，例如包括氧化物、氮化物、和/或氮氧化物。在本发明的一个实施方案中，介质膜 24 和 26 包含由二氧化硅和四氮化三硅组成的叠层。要指出的是，虽然附图示出了二对交替的介质层（加上其它对的一半），但本发明设想了其中采用多组交替的成对介质的 GOI 结构。形成的介质对的数目将影响反射镜的反射率。反射镜中建立的对数越多，反射镜的反射率就越高。作为一个例子，具有 3.5 对二氧化硅/多晶硅的反

射镜将典型地反射90%以上的感兴趣波长的光.

图5示出了绝缘体上锗（GOI），包含能够被用来制作具有埋置漫射反射镜的锗光电探测器的结构.此含有结构的GOI包含衬底12、位于分别为顶部与底部绝缘膜14t与14b之间的埋置的漫射反射镜28、以及含锗层18.为了得到光的漫反射，对反射镜28形成波纹.此埋置的漫射反射镜可以由诸如钨或铂之类的金属组成.

图6示出了一种包括本发明GOI衬底材料的单片集成芯片.此芯片包含含硅例如硅或硅锗的电路30；绝缘膜例如埋置绝缘体或反射镜叠层32；以及GOI光电探测器34。与混合集成相比，借助于单片集成光电探测器与含硅电路，能够减小寄生电感和电容.此外，容易用常规的硅/锗工艺来实现密集的探测器阵列的制造.

图7和8示出了能够用热混合方法转变成绝缘体上硅锗芯片（见图9）的绝缘体上锗（GOI）衬底材料10的二个例子.具体地说，图7示出了一种GOI衬底材料10，它包括衬底12、位于衬底12的上表面上的埋置绝缘层14、位于埋置绝缘层14的上表面上的由非晶硅组成的中间粘合层16、以及位于中间粘合层16的上表面上的含锗层18.虽然未示出，但可以存在表面糙化.

图8示出了一种GOI衬底材料10，它包括衬底12、位于衬底12的上表面上的埋置绝缘层14、位于埋置绝缘层14的上表面上的由多晶硅组成的中间粘合层16、以及位于中间粘合层16的上表面上的含锗层18.虽然未示出，但可以存在表面糙化.

利用热混合方法，这些晶片能够被转换成绝缘体上硅锗（SGOI）晶片或绝缘体上锗（GOI）晶片而没有任何硅层遗留在界面处.为了将硅粘合层转换成富锗SGOI（图9），GOI结构（图7-8）在惰性气氛中被退火.为了得到无硅的GOI结构，各个晶片（图7和8）在含氧的惰性气氛中被退火.在后一种情况下，硅膜将被氧化，在氧化物（绝缘体）上留下纯锗层.热混合所要求的退火温度接近于系统的熔点，且决定于硅和锗元素的比率.

在图9中，参考数字12表示衬底，参考数字14表示埋置绝缘层，

而参考数字 25 是基本上弛豫的硅锗合金层。

在热混合工艺中，在允许锗在整个硅粘合层中互扩散的温度下执行加热步骤，含锗层因而在埋置绝缘层顶部形成基本上弛豫的单晶硅锗层。要指出的是，此基本上弛豫的单晶层由含锗层 18 以及硅层 16 的均匀混合物组成。

例如，在 2002 年 1 月 23 日提交的题为“Method of Creating High-Quality Relaxed SiGe-on-Insulator for Strained Si CMOS Applications”的共同未决和共同受让的美国专利申请 No.10/055138、2002 年 1 月 4 日提交的题为“Method For Fabrication of Relaxed SiGe Buffer Layers on Silicon-on-Insulators and Structures Containing the Same”的共同未决和共同受让的美国专利申请 No.10/037611；2003 年 5 月 30 日提交的题为“High Quality SGOI by Annealing Near the Alloy Melting Point”的美国专利申请 No.10/448948；以及 2003 年 5 月 30 日提交的题为“SiGe Lattice Engineering Using a Combination of Oxidation, Thinning and Epitaxial Regrowth”的共同未决和共同受让的美国专利申请 No.10/448954 中，可以找到能够被用于本发明来引起热混合的热混合工艺以及条件的完整讨论。描述热混合方法以及能够被用来实现热混合的条件的上述各参考文献的整个内容，以引用方式结合在本文中。

下面参照图 10-17 来更详细地描述用于本发明来制作图 3 的 GOI 衬底材料的基本工艺步骤。尽管示出并描述了其中采用表面糙化和中间粘合层的实施方案，但可以借助于取消表面糙化步骤或借助于取消粘合层而稍许修整下面的方法，以便提供图 1 和 2 所示的 GOI 材料。上述各种结构能够与用来形成上述器件的已知技术一起采用相同的基本工艺方案。

图 10 示出了能够用于本发明的初始含锗施主晶片 100。此初始含锗施主晶片 100 的一部分将被用作最终 GOI 衬底材料 10 中的含锗层 18。利用本技术领域熟练人员众所周知的技术，施主含锗晶片 100 的一个表面被糙化。例如，借助于在氩或任何其它惰性气体中进行溅射，

能够达到表面糙化。如图 11 所示，此溅射从初始含锗晶片 100 清除了天然氧化物，还糙化了表面 15。此表面糙化步骤是可选的，不是在本发明的所有实施方案中都采用。

然后，诸如硅的中间粘合层 16 被形成在溅射清洁的锗表面上，提供了图 12 所示的结构。典型地在与溅射清洁同一个工作室中来进行中间粘合层 16 的形成而不中断真空。

能够用来形成中间粘合层 16 的各种方法的示例性例子包括任何已知的淀积工艺，诸如化学气相淀积、物理气相淀积、等离子体增强化学气相淀积、外延生长、化学溶液淀积、原子层淀积、蒸发、溅射之类。中间粘合层 16 的厚度典型约为 10nm，但可以根据应用而做得更厚或更薄。例如，为了用热混合方法将 GOI 层转变成 SGOI 层，通常要求较厚的粘合层 16。在某些实施方案中，中间粘合层 16 是可选的。

埋置绝缘层 14 被形成在粘合层 16 的表面上，提供了例如图 13 所示的结构。如上所述，埋置绝缘层 14 可以是氧化物或氮化物，以诸如二氧化硅的氧化物更为优选。可以用诸如化学气相淀积、物理气相淀积、等离子体增强化学气相淀积、化学溶液淀积、或原子层淀积、蒸发之类的淀积工艺，来形成埋置绝缘层 14。或者，可以用热氧化或氮化工艺来形成埋置绝缘层 14。典型地在与粘合层 16 同一个工作室中来完成埋置绝缘层 14 的形成而不中断真空。例如可以淀积额外的膜来实现介质布拉格反射镜。在本发明的这一方面，也可能形成漫射反射镜。

在本发明的某些实施方案中，可选的低温氧化物（LTO）（图中未示出）可以被形成在图 13 所示的膜叠层上。此 LTO 膜被用于某些实施方案中作为图 13 的膜叠层与衬底 12 之间的“粘合剂”。用诸如化学气相淀积、物理气相淀积、等离子体增强化学气相淀积、化学溶液淀积、原子层淀积、或蒸发之类的淀积工艺，来形成 LTO。当存在 LTO 膜时，LTO 膜典型地在大约 400-650℃的温度下被退火，以便使 LTO 致密化。

要指出的是，此处讨论的各种淀积不一定要在同一个工作室中进行，更可能的是在具有用于各个淀积、腐蚀、或清洁步骤的专用工作室的组合装置中来执行。

然后，用诸如化学机械抛光（CMP）之类的常规整平工艺，埋置绝缘层 14 或可选 LTO 膜的暴露表面被抛光，以便得到图 14 所示的平滑表面。对于整体化键合，通常都要求平滑的表面。要强调的是，在图 14 中，整平工艺使埋置绝缘层 14 的暴露表面平滑。

然后用氢（H+）102 对图 14 所示的结构进行注入，以便在结构中产生富氢离子的分布。例如在图 15 中示出了氢注入工艺过程中的结构。氢注入步骤的剂量典型地约为每平方厘米 1×10^{15}-1×10^{17}，以每平方厘米 3×10^{16}-4×10^{16} 更为典型。注入能量决定了转移层的厚度。例如，为了转移 360nm 厚的储膜，要求氢注入能量约为 100keV。典型地在约为 0-100℃的注入温度下来执行氢注入，以约为 20-40℃的注入温度更为典型。注入能量决定了将从含储晶片 100 被转移的含储层 18 的厚度。这些注入条件使富氢离子的注入区被形成在含储晶片 100 内。

然后，利用本技术领域熟练人员众所周知的技术，对图 15 所示结构亦即埋置绝缘层 14 和衬底 12 的抛光表面进行清洁和表面处理。此表面处理可以包括用亲水剂或疏水剂处理二个表面或仅仅一个表面。储晶片 100 被倒装置于衬底 12 的顶部上。图 16 中的箭头示出了倒装步骤的方向。根据本发明，清洁和处理过的图 15 结构被倒装在衬底 12 的顶部上，使埋置绝缘层 14 的暴露表面位于衬底 12 表面的顶部上。

用于本发明的键合工艺包括在存在或不存在外力的情况下，在正常的室温下接触二个晶片。“正常的室温”意味着约为 20-40℃的温度。为了进一步增强键合并引起含储施主晶片的所希望的分裂部分，可以执行下列退火：

一开始，执行增强衬底 12 与埋置绝缘层 14 之间键合的第一温度下的第一退火。具体地说，典型地在约为 100-300℃的温度下执行第一退火，以在约为 200-250℃的第一退火温度更为典型。典型地在诸

如 He、N_2、Ar、Ne、Kr、Xe、它们的混合物之类的惰性气体气氛中进行第一退火。在某些实施方案中，可以用含氧的气体稀释此惰性气体气氛。第一退火执行的时间长度典型为大约 1-48 小时，以大约 3-24 小时的时间长度更为典型．可以用单个速率升温到上述范围内的所需目标温度来进行第一退火，或者可以在改变或不改变环境气体的情况下执行各种升温和保温周期．

在第一退火之后，执行第二温度下的第二退火，第二退火能够分裂 110 施主含锗晶片 100，留下适当厚度的含锗层 18．典型地在约为 250-400℃的温度下执行第二退火，以在约为 300-375℃的第二退火温度更为典型．典型地在诸如 He、N_2、Ar、Ne、Kr、Xe、它们的混合物之类的惰性气体气氛中进行第二退火．第二退火气氛可以与第一退火所用的气氛相同或不同．在某些实施方案中，可以用含氧的气体稀释此惰性气体气氛．第二退火执行的时间长度典型为大约 1-24 小时，以大约 2-6 小时的时间长度更为典型．第二退火时间依赖于所用的退火温度和注入剂量．可以用单个速率升温到上述范围内的所需目标温度来进行第二退火，或者可以在改变或不改变环境气体的情况下执行各种升温和保温周期．

在第三温度下的第三退火跟随着第二退火，第三退火能够进一步增强埋置绝缘层 14 与衬底 12 之间的键合．典型地在约为 500-900℃的温度下执行第三退火，以在约为 500-850℃的第三退火温度更为典型．典型地在诸如 He、N_2、Ar、Ne、Kr、Xe、它们的混合物之类的惰性气体气氛中进行第三退火．第三气体气氛可以与先前所用的气氛中的任何一种相同或不同．在某些实施方案中，可以用含氧的气体稀释此惰性气体气氛．第三退火执行的时间长度典型为大约 1-48 小时，以大约 2-5 小时的时间长度更为典型．可以用单个速率升温到上述范围内的所需目标温度来进行第三退火，或者可以在改变或不改变环境气体的情况下执行各种升温和保温周期。

图 17 示出了第二退火过程中的结构，其中，部分含锗晶片被分裂。此分裂出现在富氢离子注入剂的区域内，留下含硅层 18．附着到

部分含锗施主晶片 100 的顶部箭头 110 示出了此分裂.

在退火之后,可以在本发明的这一阶段用 CMP 对含锗层 18 进行可选抛光. 最终得到的结构被示于图 3.

图 18 示出了一个用上述方法制作的 GOI 样品的高分辨率 x 射线衍射图. 此图显示出一个来自硅衬底的衍射峰和另一个来自单晶锗膜的衍射峰. 二个峰分隔一个角间距 Dq_B. 这一角分隔表明锗膜在被转移到硅晶片上之后保持了其块体恒定的晶格(亦即未被应变). 作为薄膜, 锗衍射峰如预期的那样比硅衬底的峰更宽. 注意, 在这些衍射峰之间存在着一个偏移(Dw), 表明了衬底(001)晶面与键合的 GOI 层的晶面之间的稍许不对准. 这一不对准是由非有意晶片误切割造成的, 是用晶片键合方法形成的结构的一种典型的特征.

虽然对其优选实施方案已经具体地描述了本发明, 但本技术领域熟练人员可以理解的是, 可以作出形式和细节方面的上述和其它的改变而不偏离本发明的范围和构思. 因此认为本发明不局限于所述的准确形式和细节, 而是在所附权利要求的范围内.

本技术领域熟练人员可以理解的是, 虽然关于前面各实施方案已经描述了本发明, 但本发明不局限于此, 在本发明的范围内存在着许多可能的变化和修正.

本公开的范围包括此处所讨论的任何新颖的特点或这些特点的组合. 本申请人从而提请注意, 在对本申请或从中衍生的任何这种进一步申请的权利要求的过程中, 可以对这些特点或特点的组合提出新的权利要求. 确切地说, 参照所附权利要求, 来自从属权利要求的特点可以与独立权利要求的特点组合, 且来自各个独立权利要求的各个特点可以以适当的方式被组合, 而不仅仅是权利要求中列举的那些具体组合。

为了免除疑问, 如此处整个描述和权利要求中所使用的那样, 术语"包含"不是意味着"仅仅由其组成".

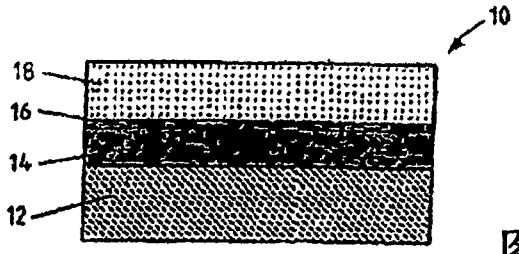


图 1

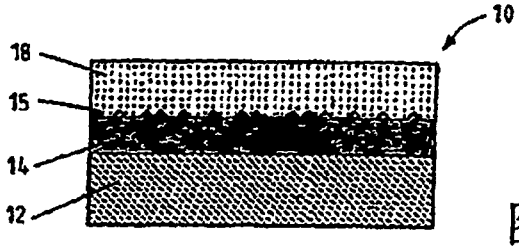


图 2

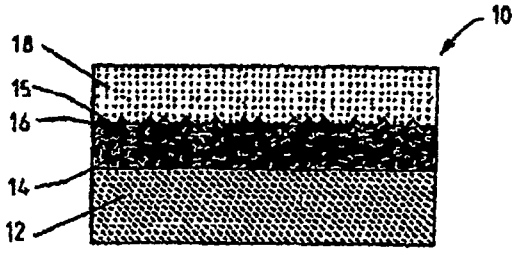


图 3

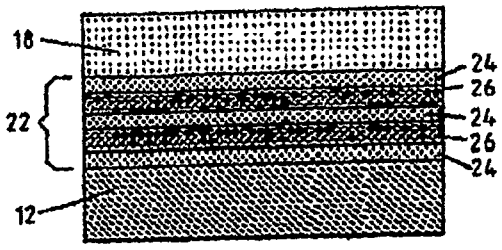


图4

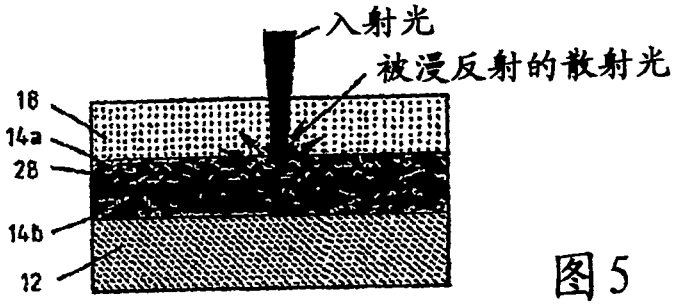


图5

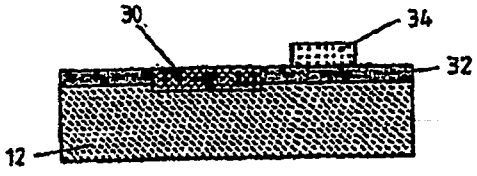


图6

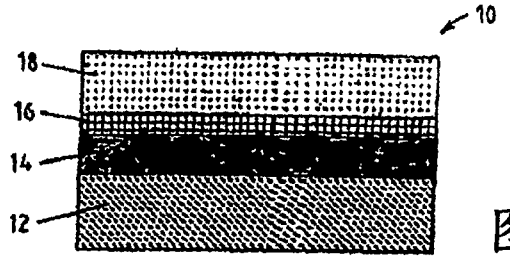


图7

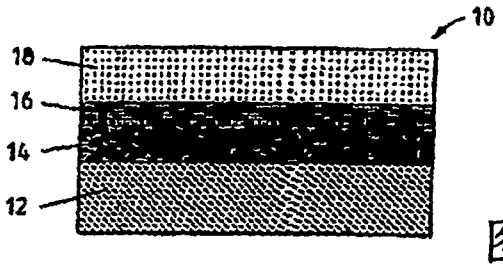


图8

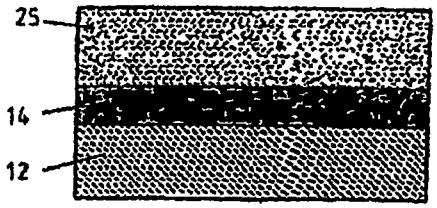


图9

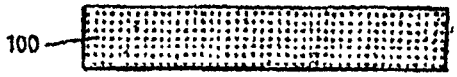


图10



图11

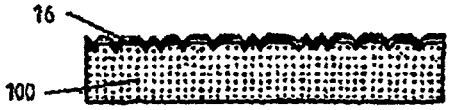


图12



图13



图14

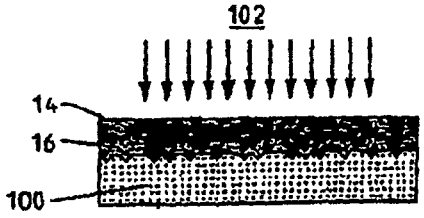


图15

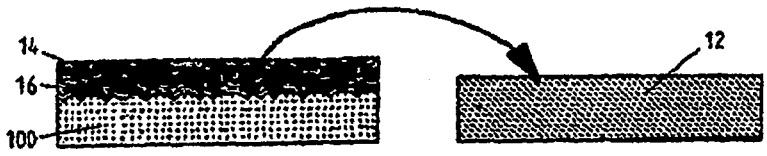


图16

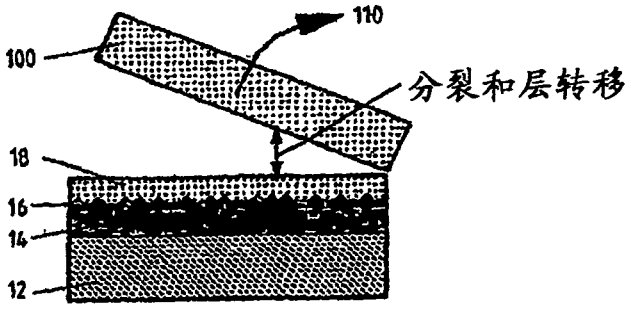


图17

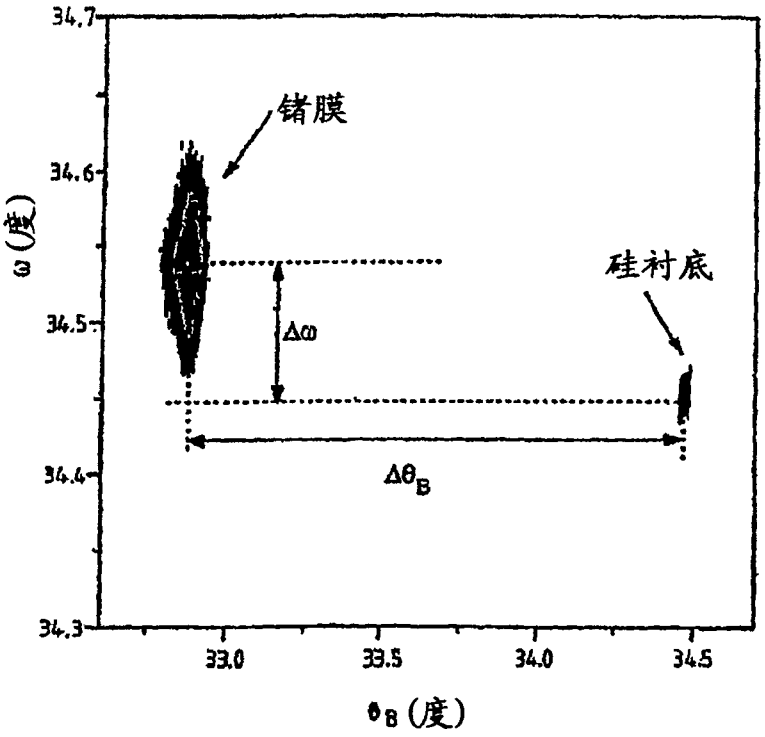


图18