

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6969562号

(P6969562)

(45) 発行日 令和3年11月24日 (2021. 11. 24)

(24) 登録日 令和3年11月1日 (2021. 11. 1)

(51) Int. Cl. F I
GO 1 S 7/40 (2006. 01) GO 1 S 7/40 1 2 1
GO 1 S 13/34 (2006. 01) GO 1 S 13/34

請求項の数 26 (全 26 頁)

(21) 出願番号	特願2018-538592 (P2018-538592)	(73) 特許権者	507107291
(86) (22) 出願日	平成29年1月23日 (2017. 1. 23)		テキサス インストルメンツ インコーポ
(65) 公表番号	特表2019-507336 (P2019-507336A)		レイテッド
(43) 公表日	平成31年3月14日 (2019. 3. 14)		アメリカ合衆国 テキサス州 7 5 2 6 5
(86) 国際出願番号	PCT/US2017/014573		ー 5 4 7 4 ダラス メール ステイショ
(87) 国際公開番号	W02017/127809		ン 3 9 9 9 ビーオーボックス 6 5 5
(87) 国際公開日	平成29年7月27日 (2017. 7. 27)		4 7 4
審査請求日	令和2年1月20日 (2020. 1. 20)	(74) 代理人	100098497
(31) 優先権主張番号	15/004, 443		弁理士 片寄 恭三
(32) 優先日	平成28年1月22日 (2016. 1. 22)	(72) 発明者	スリラム ムラリ
(33) 優先権主張国・地域又は機関	米国 (US)		インド 5 6 0 0 5 4 バンガロール,
			マシカー, フォーティーンズ エイ メ
			イン ロード 6 5 6

最終頁に続く

(54) 【発明の名称】 レーダーシステムにおけるミスマッチのデジタル補償

(57) 【特許請求の範囲】

【請求項 1】

レーダーシステムであって、

反射信号を受信して前記反射信号に基づいて第 1 のデジタル中間周波数 (I F) 信号を生成するように構成される受信チャネルであって、前記反射信号が既知の位置と角度における反射器から反射される、前記受信チャネルと、

前記反射信号を受信して前記反射信号に基づいて第 2 のデジタル I F 信号を生成するように構成される基準受信チャネルと、

前記第 1 のデジタル I F 信号と前記第 2 のデジタル I F 信号とを受信するように結合されるデジタルミスマッチ補償回路要素であって、前記受信チャネルと前記基準受信チャネルとの間のミスマッチを補償するために前記第 1 のデジタル I F 信号と前記第 2 のデジタル I F 信号とを処理するように構成される、前記デジタルミスマッチ補償回路要素と、を含む、レーダーシステム。

【請求項 2】

請求項 1 に記載のレーダーシステムであって、

前記デジタルミスマッチ補償回路要素が、前記受信チャネルと前記基準受信チャネルとの間のルーティング遅延ミスマッチを補正するために、前記第 1 のデジタル I F 信号の周波数と位相とをシフトするように構成される周波数シフタを含む、レーダーシステム。

【請求項 3】

請求項 1 に記載のレーダーシステムであって、

10

20

前記デジタルミスマッチ補償回路要素が、前記受信チャネルのＩＦフィルタと所望のＩＦフィルタ応答との間のＩＦフィルタ応答ミスマッチを補正するために、前記第１のデジタルＩＦ信号をフィルタリングするように構成されるデジタルＩＦ応答補償フィルタを更に含む、レーダーシステム。

【請求項４】

請求項３に記載のレーダーシステムであって、

前記デジタルミスマッチ補償回路要素が、前記基準受信チャネルのＩＦフィルタと前記所望のＩＦフィルタ応答との間のＩＦフィルタ応答ミスマッチを補正するために、前記第２のデジタルＩＦ信号をフィルタリングするように構成されるデジタルＩＦ応答補償フィルタを含む、

10

レーダーシステム。

【請求項５】

請求項３に記載のレーダーシステムであって、

前記デジタルＩＦ応答補償フィルタが、複素係数デジタル無限インパルス応答（ＩＩＲ）フィルタである、レーダーシステム。

【請求項６】

請求項２に記載のレーダーシステムであって、

前記周波数シフタが、

前記ルーティング遅延ミスマッチを補正するために必要とされる、周波数と位相とのシフト信号を生成するように構成されるデジタル周波数生成器と、

20

前記シフト信号を受信するように前記デジタル周波数生成器に結合されるデジタルミキサであって、前記第１のデジタルＩＦ信号と前記シフト信号とを乗算するように構成される、前記デジタルミキサと、

を含む、レーダーシステム。

【請求項７】

請求項１に記載のレーダーシステムであって、

前記デジタルミスマッチ補償回路要素のパラメータが、工場較正とレーダーシステム動作との少なくとも一方の間に前記レーダーシステムの較正モードを用いて生成される、レーダーシステム。

【請求項８】

30

請求項１に記載のレーダーシステムであって、

前記基準受信チャネルと前記受信チャネルとが、前記レーダーシステムにおける異なるレーダートランシーバ集積回路に含まれる、レーダーシステム。

【請求項９】

請求項１に記載のレーダーシステムであって、

前記デジタルミスマッチ補償回路要素が、

前記第１のデジタルＩＦ信号を受信するために前記受信チャネルに結合される少なくとも１つの第１のデジタルＩＱマッチングフィルタであって、前記第１のデジタルＩＦ信号が前記デジタルミスマッチ補償回路要素によって受信される前にＩＱフィルタミスマッチを補正するために前記第１のデジタルＩＦ信号のインバンド（Ｉ）と直交（Ｑ）とのアームの少なくとも１つをフィルタリングするように構成される、前記少なくとも１つの第１のデジタルＩＱマッチングフィルタと、

40

前記第２のデジタルＩＦ信号を受信するために前記基準受信チャネルに結合される少なくとも１つの第２のデジタルＩＱマッチングフィルタであって、前記第２のデジタルＩＦ信号が前記デジタルミスマッチ補償回路要素によって受信される前にＩＱフィルタミスマッチを補正するために前記第２のデジタルＩＦ信号のＩとＱとのアームの少なくとも１つをフィルタリングするように構成される、前記少なくとも１つの第２のデジタルＩＱマッチングフィルタと、

を含む、レーダーシステム。

【請求項１０】

50

請求項 9 に記載のレーダーシステムであって、

前記少なくとも 1 つの第 1 のデジタル I Q マッチングフィルタと前記少なくとも 1 つの第 2 のデジタル I Q マッチングフィルタとが、実係数デジタル無限インパルス応答 (I I R) フィルタである、レーダーシステム。

【請求項 1 1】

請求項 1 に記載のレーダーシステムであって、

前記基準受信チャネルで受信される前記反射信号が前記受信チャネルで受信される前記反射信号の遅延されたものである、レーダーシステム。

【請求項 1 2】

請求項 1 に記載のレーダーシステムであって、

前記基準受信チャネルで受信される前記反射信号が前記受信チャネルで受信される前記反射信号の減衰されたものである、レーダーシステム。

【請求項 1 3】

請求項 1 に記載のレーダーシステムであって、

前記基準受信チャネルで受信される前記反射信号が前記受信チャネルで受信される前記反射信号の遅延されて減衰されたものである、レーダーシステム。

【請求項 1 4】

レーダーシステムの動作の方法であって、

前記レーダーシステムの受信チャネルにおいて反射信号を受信して前記反射信号に基づいて第 1 のデジタル中間周波数 (I F) 信号を生成することであって、前記反射信号が既知の位置と角度における反射器から反射される、前記第 1 のデジタル I F 信号を生成することと、

前記レーダーシステムの基準受信チャネルにおいて前記反射信号を受信して前記反射信号に基づいて第 2 のデジタル I F 信号を生成することと、

前記受信チャネルと前記基準受信チャネルとの間のミスマッチを補償するために、前記レーダーシステムのデジタルミスマッチ補償回路要素によって、前記第 1 のデジタル I F 信号と前記第 2 のデジタル I F 信号とを処理することと、

を含む、方法。

【請求項 1 5】

請求項 1 4 に記載の方法であって、

前記第 1 のデジタル I F 信号を処理することが、前記受信チャネルと前記基準受信チャネルとの間のルーティング遅延ミスマッチを補正するために、前記第 1 のデジタル I F 信号の周波数と位相とを周波数シフトによってシフトすることを含む、方法。

【請求項 1 6】

請求項 1 4 に記載の方法であって、

前記第 1 のデジタル I F 信号を処理することが、前記受信チャネルの I F フィルタと所望の I F フィルタ応答との間の I F フィルタ応答ミスマッチを補正するために、前記第 1 のデジタル I F 信号をデジタル I F 応答ミスマッチ補償フィルタによってフィルタリングすることを含む、方法。

【請求項 1 7】

請求項 1 6 に記載の方法であって、

前記第 1 のデジタル I F 信号を処理することが、前記基準受信チャネルの I F フィルタと前記所望の I F フィルタ応答との間の I F フィルタ応答ミスマッチを補正するために、前記第 2 のデジタル I F 信号をデジタル I F 応答ミスマッチ補償フィルタによってフィルタリングすることを更に含む、方法。

【請求項 1 8】

請求項 1 6 に記載の方法であって、

前記デジタル I F 応答ミスマッチ補償フィルタが、複素係数デジタル無限インパルス応答 (I I R) フィルタである、方法。

【請求項 1 9】

10

20

30

40

50

請求項 15 に記載の方法であって、
前記第 1 のデジタル I F 信号の周波数と位相とを周波数シフトによってシフトすることが、
前記ルーティング遅延ミスマッチを補正するために必要とされる、周波数と位相とのシフト信号を、デジタル周波数生成器によって生成することと、
前記第 1 のデジタル I F 信号と前記シフト信号とをデジタルミキサによって乗算することと、
を含む、方法。

【請求項 20】

請求項 14 に記載の方法であって、
前記デジタルミスマッチ補償回路要素のパラメータが、工場校正とレーダーシステム動作との少なくとも一方の間に前記レーダーシステムの校正モードを用いて生成される、方法。

10

【請求項 21】

請求項 14 に記載の方法であって、
前記基準受信チャネルと前記受信チャネルとが、前記レーダーシステムにおける異なるレーダートランシーバ集積回路に含まれる、方法。

【請求項 22】

請求項 14 に記載の方法であって、
前記第 1 のデジタル I F 信号の処理の前に I Q フィルタミスマッチを補正するために、
少なくとも 1 つの第 1 の I Q マッチングフィルタによって前記第 1 のデジタル I F 信号のインバンド (I) と直交 (Q) とのアームの少なくとも 1 つをフィルタリングすることと、
、

20

前記第 2 のデジタル I F 信号の処理の前に I Q フィルタミスマッチを補正するために、
少なくとも 1 つの第 2 の I Q マッチングフィルタによって前記第 2 のデジタル I F 信号の I と Q とのアームの少なくとも 1 つをフィルタリングすることと、
を更に含む、方法。

【請求項 23】

請求項 22 に記載の方法であって、
前記少なくとも 1 つの第 1 のデジタル I Q マッチングフィルタと前記少なくとも 1 つの第 2 のデジタル I Q マッチングフィルタとが、実係数デジタル無限インパルス応答 (I I R) フィルタである、方法。

30

【請求項 24】

請求項 14 に記載の方法であって、
前記基準受信チャネルで受信される前記反射信号が前記受信チャネルで受信される前記反射信号の遅延されたものである、レーダーシステム。

【請求項 25】

請求項 14 に記載の方法であって、
前記基準受信チャネルで受信される前記反射信号が前記受信チャネルで受信される前記反射信号の減衰されたものである、レーダーシステム。

40

【請求項 26】

請求項 14 に記載の方法であって、
前記基準受信チャネルで受信される前記反射信号が前記受信チャネルで受信される前記反射信号の遅延されて減衰されたものである、レーダーシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、全般的に、レーダーシステムに関し、特に、レーダーシステムにおけるルーティング遅延ミスマッチ及び中間周波数 (I F) フィルタ応答ミスマッチのデジタル補償に関する。

50

【背景技術】

【0002】

産業及びオートモティブ応用例において、埋め込みレーダーシステムの使用は急速に進化している。例えば、埋め込みレーダーシステムは、アダプティブクルーズコントロール、衝突警告、死角警告、車線変更支援、駐車支援、及び後方衝突警告等、車両に関する多くの応用例において有用である。また、埋め込みレーダーシステムは、監視下の家屋又は建物の内部の動きの追跡や、工場又は倉庫におけるロボットの操作等、産業又はセキュリティ応用例において有用である。そのような用途において、オブジェクト検出及び追跡の精度は重要である。

【発明の概要】

【0003】

レーダーシステムにおけるミスマッチのデジタル補償に対する説明される例において、レーダーシステムは、受信チャネルと基準受信チャネルとデジタルミスマッチ補償回路要素とを含み、受信チャネルは、反射信号を受信し、反射信号に基づいて第1のデジタル中間周波数（IF）信号を生成するように構成され、基準受信チャネルは、反射信号を受信し、反射信号に基づいて第2のデジタルIF信号を生成するように構成され、デジタルミスマッチ補償回路要素は、第1のデジタルIF信号及び第2のデジタルIF信号を受信するように結合される。デジタルミスマッチ補償回路要素は、受信チャネルと基準受信チャネルとの間のミスマッチを補償するため、第1のデジタルIF信号及び第2のデジタルIF信号を処理するように構成される。

【0004】

1つの態様において、レーダーシステムの動作の方法が、レーダーシステムの実信チャネルにおいて反射信号を受信すること及び反射信号に基づいて第1のデジタル中間周波数（IF）信号を生成することと、レーダーシステムの基準受信チャネルにおいて反射信号を受信すること及び反射信号に基づいて第2のデジタルIF信号を生成することと、受信チャネルと基準受信チャネルとの間のミスマッチを補償するように、第1のデジタルIF信号及び第2のデジタルIF信号をレーダーシステムのデジタルミスマッチ補償回路要素によって処理することとを含む。

【図面の簡単な説明】

【0005】

【図1】例示の周波数変調連続波（FMCW）レーダーシステムのブロック図である。

【図2】例示の周波数変調連続波（FMCW）レーダーシステムのブロック図である。

【図3】例示の周波数変調連続波（FMCW）レーダーシステムのブロック図である。

【0006】

【図4】極零プロット図である。

【図5A】極零プロット図である。

【図5B】極零プロット図である。

【0007】

【図6】図1～図3のレーダーシステムの例示のデジタルフロントエンド構成要素である。

【0008】

【図7】図1～図3及び図6のFMCWレーダーシステム等のFMCWレーダーシステムにおける較正方法のフローチャートである。

【図8】図1～図3及び図6のFMCWレーダーシステム等のFMCWレーダーシステムにおける較正方法のフローチャートである。

【図9】図1～図3及び図6のFMCWレーダーシステム等のFMCWレーダーシステムにおける較正方法のフローチャートである。

【図10】図1～図3及び図6のFMCWレーダーシステム等のFMCWレーダーシステムにおける較正方法のフローチャートである。

【0009】

【図 1 1】ルーティング遅延ミスマッチ及び中間周波数 (I F) フィルタ応答ミスマッチのデジタル補償のための方法のフローチャートである。

【発明を実施するための形態】

【 0 0 1 0 】

特定の実施形態を添付の図を参照して詳細に説明する。一貫性のため、種々の図において類似の要素は類似の参照番号で示される。

【 0 0 1 1 】

複数の受信チャネル及び複数の送信チャネルを備える周波数変調連続波 (F M C W) レーダーシステムにおいて、受信チャネル及び送信チャネルにおける無線周波数 (R F) トレース長における差は、ルーティング遅延ミスマッチを引き起こし得、ルーティング遅延ミスマッチは、受信チャネルからのデジタル信号データを用いて実施されるビームフォーミング及びオブジェクト角度推定におけるエラーとなる。F M C W レーダーシステムにおいて、R F トレース長における差は、中間周波数 (I F) オフセットにおける差に等しい。従って、トレース長の差によって引き起こされる送信チャネル間及び受信チャネル間の異なるルーティング遅延を補償するために周波数シフトが用いられ得る。送信チャネル間及び受信チャネル間のルーティング遅延ミスマッチを補正するために周波数シフトを用いることに対する幾つかのアプローチが、2015年3月3日出願の米国特許出願公開番号 U S 2 0 1 5 / 0 2 7 6 9 1 8 に記載され、当該出願は、参照により本明細書に採り込まれている。

【特許文献 1】米国特許出願公開番号 U S 2 0 1 5 / 0 2 7 6 9 1 8

【 0 0 1 2 】

幾つかの実施形態において、デジタル周波数シフトは、受信チャネル間のルーティング遅延ミスマッチを補償するために、レーダーシステムのデジタルベースバンドにおいて実装される。受信チャネル間のルーティング遅延ミスマッチを補償するためにデジタル周波数シフトを用いることは、I F オフセットにおける差を除去するが、中間周波数 (I F) フィルタリングミスマッチ、即ち、異なる I F 周波数オフセットのために、受信チャネルにおいて I F 信号が被るアナログベースバンドフィルタ応答におけるミスマッチ、は如何なるものも補償しない。幾つかの実施形態において、I F フィルタ応答ミスマッチを補正するためのデジタル周波数シフトに加えて、本明細書において I F 応答ミスマッチ補償フィルタと称され得るデジタル補償フィルタが適用される。幾つかの実施形態において、各受信チャネルにおいてアナログベースバンドにおけるフィルタの同相 (I) 及び直交 (Q) アームのミスマッチを補償するためのルーティング遅延 I F 応答ミスマッチ補償の前に、本明細書において I Q マッチングフィルタと称され得るデジタルマッチングフィルタが用いられる。幾つかの実施形態において、デジタル周波数シフト及び / 又はデジタル I F 応答ミスマッチ補償フィルタ及び / 又はデジタル I Q マッチングフィルタに対するパラメータの自己較正も提供され得る。

【 0 0 1 3 】

図 1、図 2、及び図 3 は、受信チャネルの間のルーティング遅延ミスマッチのデジタル補償を実施するように、及びデジタル補償に対して用いられるパラメータ値の自動較正を実施するように構成される、例示の F M C W レーダーシステム 100 のブロック図である。図 1 は、レーダーシステム 100 の最上位アーキテクチャを図示し、図 2 は、レーダーシステム 100 における使用に適した例示の F M C W レーダートランシーバ集積回路 (I C) を図示し、図 3 は、ルーティング遅延ミスマッチのデジタル補正、及びデジタル補正によって用いられるパラメータ値の自動較正のための、レーダートランシーバ I C の更に詳細な構成を提供する。

【 0 0 1 4 】

図 1 を参照すると、図示された例示の F M C W レーダーシステム 100 は、車両等の埋め込み応用例における使用に適している。レーダーシステム 100 は、レーダートランシーバ I C 102、処理ユニット 104、及びネットワークインタフェース 106 を含む。レーダートランシーバ I C 102 は、高速シリアルインターフェースを介して処理ユニッ

ト 1 0 4 に結合される。図 2 を参照して更に詳細に説明されるように、レーダートランシーバ I C 1 0 2 は、高速シリアルインターフェースを介して処理ユニット 1 0 4 に提供される複数のデジタル中間周波数 (I F) 信号 (或いは、デチャープ信号、ビート信号、又は生レーダー信号と称される) を生成するための機能性を含む。

【 0 0 1 5 】

処理ユニット 1 0 4 は、レーダー信号処理を行うため、即ち、任意の検出されたオブジェクトの距離、速度、及び角度等の種々のパラメータを決定するために、受信したレーダー信号を処理するため、の機能性を含む。処理ユニット 1 0 4 はまた、オブジェクトの追跡、動きの速度及び方向の判定等、検出されたオブジェクトについての情報の後処理を行なうための機能性を含み得る。

10

【 0 0 1 6 】

処理ユニット 1 0 4 は、レーダーデータを用いる応用例の処理スループットに対して必要に応じ、任意の適切なプロセッサ又はプロセッサの組み合わせを含み得る。例えば、処理ユニット 1 0 4 は、デジタル信号プロセッサ (D S P)、マイクロコントローラ (M C U)、D S P 及び M C U 両方の処理を組み合わせる S O C、又はフィールドプログラマブルアレイ (F P G A) 及び D S P を含み得る。

【 0 0 1 7 】

処理ユニット 1 0 4 は、必要に応じ、ネットワークインタフェース 1 0 6 を介して車両における 1 つ又は複数の電子制御ユニットに制御情報を提供する。電子制御ユニット (E C U) は、車両における任意の埋め込みシステムに対する総称であり、車両における 1 つ又は複数の電気システム又はサブシステムを制御する。例えば、E C U の種類としては、電子 / エンジン制御モジュール (E C M)、パワートレイン制御モジュール (P C M)、トランスミッション制御モジュール (T C M)、ブレーキ制御モジュール (B C M 又は E B C M)、中央制御モジュール (C C M)、中央タイミングモジュール (C T M)、汎用電子モジュール (G E M)、車体制御モジュール (B C M)、及びサスペンション制御モジュール (S C M) が含まれる。

20

【 0 0 1 8 】

ネットワークインタフェース 1 0 6 は、コントローラエリアネットワーク (C A N) プロトコル、F l e x R a y プロトコル、又は E t h e r n e t プロトコル等の任意の適切なプロトコルを実装し得る。

30

【 0 0 1 9 】

図 2 を参照すると、レーダートランシーバ I C 1 0 2 は、F M C W 信号を送信するための複数の送信チャネル 2 0 4、及び反射された送信信号を受信するための複数の受信チャネル 2 0 2 を含み得る。任意の適切な数の受信チャネル及び送信チャネルが実施形態において用いられ得る。また、受信チャネルの数と送信チャネルの数は同じでなくてもよい。例えば、レーダートランシーバ I C 1 0 2 の一実施形態が、2 つの送信チャネル及び 4 つの受信チャネルを有し得る。

【 0 0 2 0 】

送信チャネルは、適切なトランスミッタ及びアンテナを含む。受信チャネルは、適切なレシーバ及びアンテナを含む。また、受信チャネル 2 0 2 の各々は同一であり、受信した無線周波数 (R F) 信号を増幅するための低ノイズアンプ (L N A) 2 0 6、2 0 8、中間周波数 (I F) 信号を生成するために、送信された、即ち、ローカルオシレータ (L O) 信号を、受信された R F 信号とミキシングするためのミキサー 2 1 0、2 1 2、I F 信号をフィルタリングするためのベースバンドバンドパスフィルタ 2 1 4、2 1 6、フィルタリングされた I F 信号を増幅するための可変ゲインアンプ (V G A) 2 1 5、2 1 7、及びアナログ I F 信号をデジタル I F 信号に変換するためのアナログデジタルコンバータ (A D C) 2 1 8、2 2 0 を含む。受信チャネルのバンドパスフィルタ、V G A、及び A D C は、アナログベースバンド、ベースバンドチェーン、又はベースバンドフィルタチェーンと総称され得る。また、バンドパスフィルタ及び V G A は、I F アンプ (I F A) と総称され得る。また、バンドパスフィルタは、本明細書において I F フィルタと称され得

40

50

る。

【 0 0 2 1 】

受信チャネル 2 0 2 は、D F E 2 2 2 にデジタル I F 信号を提供するために、デジタルフロントエンド (D F E) 構成要素 2 2 2 に結合される。D F E 2 2 2 は、デジタルベースバンドとも称され得、データ転送速度を低減するため、デジタル I F 信号に対してデシメーションフィルタリングを実施するための機能性を含み得る。D F E 2 2 2 はまた、デジタル I F 信号に対してその他の動作、例えば、D C オフセット除去、R X 間ゲイン不均衡非理想特性及び R X 間位相不均衡非理想特性等の受信チャネルにおける非理想特性のデジタル補償を実施し得る。

【 0 0 2 2 】

10

図 3 を参照して更に説明されるように、幾つかの実施形態において、D F E 2 2 2 はまた、受信チャネル 2 0 2 におけるルーティング遅延ミスマッチ及び I F フィルタ応答ミスマッチを補償するためのミスマッチ補償回路要素を含む。図 6 を参照して更に説明されるように、幾つかの実施形態において、D F E 2 2 2 のミスマッチ補償回路要素は、各受信チャネルにおいて、I F フィルタの同相 (I) チャネルと直交 (Q) チャネルとの間のミスマッチを補正するための回路要素を含む。これらのミスマッチは、I Q フィルタミスマッチ又は I Q フィルタ不均衡と称され得る。

【 0 0 2 3 】

D F E 2 2 2 は、レーダートランシーバ I C 1 0 2 が通常モードで動作されるとき、(D F E 2 2 2 における処理の後) デジタル I F 信号を処理ユニット 1 0 6 に転送するために、高速シリアルインターフェース (I / F) 2 2 4 に結合される。D F E 2 2 2 はまた、レーダートランシーバ I C 1 0 2 が較正モードで動作されているとき、制御モジュール 2 2 8 にデジタル較正信号を転送するために制御モジュール 2 2 8 に結合される。

20

【 0 0 2 4 】

シリアル周辺インタフェース (S P I) 2 2 6 は、処理ユニット 1 0 6 との通信のためのインタフェースを提供する。例えば、処理ユニット 1 0 4 は、例えば、チャープのタイミング及び周波数、出力パワーレベル、監視機能のトリガ等の制御情報を制御モジュール 2 2 8 に送るために S P I 2 2 6 を用い得る。レーダートランシーバ I C 1 0 2 は、テストデータを処理ユニット 1 0 4 に送る等のために S P I 2 2 6 を用い得る。

【 0 0 2 5 】

30

制御モジュール 2 2 8 は、レーダートランシーバ I C 1 0 2 の動作を、通常モードで及び較正モードで制御するための機能性を含む。例えば、制御モジュール 2 2 8 は、D F E 2 2 2 の出力サンプルをストアするためのバッファ、バッファコンテンツのスペクトル情報を計算するための F F T (高速フーリエ変換) エンジン、及びレーダートランシーバ I C 1 0 2 の動作を制御するためのファームウェアを実行するマイクロコントローラを含み得る。幾つかの実施形態において、制御モジュール 2 2 8 は、レーダートランシーバ I C 1 0 2 が較正モードで動作されているとき、D F E 2 2 2 におけるミスマッチ補償回路要素に対するパラメータ値を決定するための機能性を含む。D F E 2 2 2 のミスマッチ補償回路要素の実施形態を図 3 及び図 6 を参照して説明し、パラメータ値を決定するための、較正モードでの制御モジュール 2 2 8 の動作を図 7 ~ 図 1 0 の方法を参照して説明する。

40

【 0 0 2 6 】

プログラマブルタイミングエンジン 2 3 2 は、レーダースタームにおける一連のチャープに対するチャープパラメータ値を制御モジュール 2 2 8 から受け取るため、及びフレームにおけるチャープの送信及び受信をそのパラメータ値に基づいて制御するチャープ制御信号を生成するための機能性を含む。例えば、チャープパラメータはレーダースystemアーキテクチャによって定義され、どのトランスミッタをイネーブルするかを示すためのトランスミッタイネーブルパラメータ、チャープ周波数開始値、チャープ周波数スロープ、アナログデジタル (A D C) サンプリング時間、ランプエンド時間、トランスミッタ開始時間等を含み得る。

【 0 0 2 7 】

50

無線周波数シンセサイザ (SYNTH) 230 は、タイミングエンジン 232 からのチャープ制御信号に基づいて、送信のための FMCW 信号を生成するための機能性を含む。幾つかの実施形態において、SYNTH 230 は、電圧制御発振器 (VCO) を備える位相同期ループ (PLL) を含む。

【0028】

クロックマルチプライヤ 240 は、送信信号 (LO 信号) の周波数を、ミキサー 206、208 の LO 周波数まで増加させる。クリーンアップ PLL (位相同期ループ) 234 は、外部低周波数基準クロック (図示せず) の信号の周波数を、SYNTH 230 の周波数まで増加させるように、及びクロック信号から基準クロック位相ノイズをフィルタリング除去するように動作する。

10

【0029】

図 3 を参照すると、受信チャネル 202 のルーティング遅延ミスマッチ及び IF フィルタ応答ミスマッチの補償のために構成された図 2 のレーダートランシーバ IC 102 の実施形態が図示されている。下記で更に説明するように、受信チャネル 202 におけるデジタル補償は、DFE 222 における回路要素、即ち、デジタルベースバンド、を用いて実施される。説明をシンプルにするために、図示される実施形態は、4 つの受信チャネル及び 2 つの送信チャネルを有する。他の実施形態において、受信チャネルの数及び / 又は送信チャネルの数は異なり得る。

【0030】

2 つの送信チャネルの各々は、FMCW 信号を受信するために SYNTH 230 に結合されるプリパワーアンプ (PPA) 302、312、増幅された信号を受信するために PPA 302、312 に結合されるプログラマブルシフタ 304、314、及びシフトされた信号を受信するためにシフタ 304、314 に結合されるパワーアンプ (PA) 306、316、の信号パワーアンプチェーンを組み込む。幾つかの実施形態において、シフタ 304、314 は、周波数及び位相両方のシフトに対してプログラムされ得る。従って、シフタ 304、314 の出力信号は、入力周波数に、プログラム可能なオフセット周波数をプラスしたものに等しい周波数、及び入力位相にプログラム可能なオフセット位相をプラスしたものに等しい位相を有し得る。各送信チャネルにおける送信アンテナが、送信のため、増幅されシフトされた信号を受信するためそれぞれの PA 306、316 に結合される。

20

30

【0031】

幾つかの実施形態において、レーダートランシーバ IC 102 は、送信チャネル 204 間のルーティング遅延ミスマッチを補正するように構成され得る。送信チャネルにおけるルーティング遅延ミスマッチの補正に対する適切な幾つかのアプローチが、上述の特許出願公開番号 US 2015/0276918 に説明されている。

【0032】

受信チャネル 202 のルーティング遅延ミスマッチ及び IF フィルタ応答ミスマッチのデジタル補正を実施するために、DFE 222 はミスマッチ補償回路要素を含み、ミスマッチ補償回路要素は、各受信チャネル 202 に対して、周波数シフタと、それぞれの周波数シフタによって出力された信号を受信するためにそれぞれの周波数シフタに結合される、デジタル IF 応答ミスマッチ補償フィルタ 330、332、334、336 とを含む。図示された実施形態において、各周波数シフタは、デジタル IF 信号を受信するためにそれぞれの受信チャネルのそれぞれの ADC に結合されるデジタルミキサ 320、322、324、326 と、それぞれの受信チャネルにおけるルーティング遅延ミスマッチを補正するために必要に応じてデジタル IF 信号の周波数をシフトするために、必要とされる周波数及び位相のシフト信号を提供するようにデジタルミキサ 320、322、324、326 に結合されるプログラマブルデジタル周波数生成器 340、342、344、346 とを含む。各デジタルミキサ 320、322、324、326 は、それぞれの受信チャネルのルーティング遅延ミスマッチを補償するように変更されたデジタル IF 信号を生成するために、受信したデジタル IF 信号と、それぞれの周波数生成器 340、342、34

40

50

4、346からのシフト信号とを乗算する。

【0033】

概して、デジタル周波数生成器は、下記パラメータの1つ又は複数に対する入力値に基づいて、複素デジタル信号を生成する構成要素である。これらのパラメータは、所望のトーン周波数 f_{tone} 、所望のトーン位相、所望のトーン振幅 A 、及びサンプリング周波数 F_s である。結果の信号は下記式によって得られる。

$$s(n) = A \exp \left(j \left(2\pi n \frac{f_{\text{tone}}}{F_s} + \phi \right) \right) = A \cos \left(2\pi n \frac{f_{\text{tone}}}{F_s} + \phi \right) + jA \sin \left(2\pi n \frac{f_{\text{tone}}}{F_s} + \phi \right)$$

10

【0034】

種々の実施形態において、周波数生成器340、342、344、346に対する入力パラメータは、出力信号の所望の位相及び周波数であり、即ち、デジタルIF信号と混合されるとき、それぞれの受信チャネルにおける任意のルーティング遅延ミスマッチの影響を補償する位相及び周波数である。サンプリング周波数 F_s は、通常、アプリアリに既知であり、固定ADCサンプリングレートに対して、及びDFEにおけるデジタルミキサの固定位置に対して固定である。振幅 A もまた、通常、アプリアリに既知である。

【0035】

幾つかの実施形態において、周波数生成器340、342、344、346に対する位相及び周波数パラメータの値は、レーダートランシーバIC102の較正モードを用いて、工場較正によって決定される。幾つかの実施形態において、位相及び周波数パラメータの値は、較正モードを用いて、レーダシステム100の動作の間にチューニングされ得る。位相及び周波数パラメータの初期値を決定するための、及びレーダシステム100の動作の間にこれらの値をチューニングするための較正は、図7～図10の方法を参照して説明する。幾つかの実施形態において、位相及び周波数パラメータの値は、ルーティング遅延ミスマッチの知識に基づいて、直接プログラムされ得る。

20

【0036】

デジタルIF応答ミスマッチ補償フィルタ330、332、334、336は、デジタルIF信号の周波数シフトによる周波数オフセットの除去の後に残る任意のIFフィルタ応答ミスマッチを補償するように動作する。IF応答ミスマッチ補償フィルタ330、332、334、336は、較正によって決定され得るプログラム可能な係数を用いて、複素係数デジタル無限インパルス応答(IIR)フィルタとして実装され得る。この技法は、所望のIFフィルタ応答をモデル化するシンプルな第一次ハイパスフィルタ(HPF)を想定して、初期的に説明される。良好なオーバーサンプリングを用いて、双一次変換は所望のアナログHPF $H(s)$ 応答を下記式に従って等価のデジタルHPF $H(z)$ 応答に忠実に変換する。

30

$$H(s) = G \frac{s/\omega_c}{s/\omega_c + 1} \xrightarrow{\text{Bilinear Transform}} H(z) = \alpha \frac{1 - z^{-1}}{1 - r_c z^{-1}}, \quad r_c = \left(\frac{1 - \frac{\omega_c}{2F_s}}{1 + \frac{\omega_c}{2F_s}} \right)$$

40

ここで、 G はHPFのインバンドゲインであり、 F_s は、デジタルサンプリングレートであり、 ω_c は、ラジアン毎秒で表されるHPFコーナー周波数であり、 r_c は、その値が ω_c 及び F_s によって直接的に決定される等価デジタルフィルタ極であり、 s は、 s 変換の複素周波数であり、 z は、 z 変換の複素周波数であり、 α は元のアナログ応答と同じインバンドゲインレベルであることを確実にするために用いられるスケール係数であり、下記式となる。

$$\alpha = \frac{G}{1 + \frac{\omega_c}{2F_s}}$$

50

H P F コーナー周波数は、3 d B コーナー周波数、又はカットオフ周波数、又は極周波数として知られ、 $f_c = \omega_c / 2$ によって得られる。周波数 f_c でのトーンは、インバンドトーンに比較して 3 d B 減衰される。これは第一次極の場合も真である。

【 0 0 3 7 】

下記の説明は、各受信チャネルの同相 (I) 及び直交 (Q) アームに対する I F フィルタ応答がマッチしていることを想定し、従って、各受信チャネルに対して単一の I F フィルタ応答が想定され得る。特定の受信チャネルに対する実際の I F フィルタ応答は、インバンドゲイン及びカットオフ周波数におけるエラーのために、所望の I F フィルタ応答とは異なり得、下記式によって得られ得る。

$$H_{\text{actual}}(s) = \tilde{G} \frac{s/\tilde{\omega}_c}{s/\tilde{\omega}_c + 1} \xrightarrow{\text{Bilinear Transform}} H_{\text{actual}}(z) = \tilde{\alpha} \frac{1 - z^{-1}}{1 - \tilde{r}_c z^{-1}}, \quad \tilde{r}_c = \left(\frac{1 - \frac{\tilde{\omega}_c}{2F_s}}{1 + \frac{\tilde{\omega}_c}{2F_s}} \right) \quad 10$$

ここで、 $H_{\text{actual}}(z)$ において、アクセントとして \sim の使用は、所望の応答 $H(z)$ の対応する値とは潜在的に異なる値を示す。

【 0 0 3 8 】

ルーティング遅延ミスマッチを補償するために特定の受信チャネルにおいて適用されるデジタル周波数シフトが $-f_0$ であると想定すると、受信チャネルに対する有効な等価フィルタ応答は、下記式になる。

$$H_{\text{actual}}(s) = \tilde{G} \frac{s/\tilde{\omega}_c}{s/\tilde{\omega}_c + 1} \xrightarrow{\text{Bilinear Transform}} H_{\text{actual}}(z) = \tilde{\alpha} \frac{1 - e^{-j\omega_0} z^{-1}}{1 - (\tilde{r}_c e^{-j\omega_0}) z^{-1}}, \quad \tilde{r}_c = \left(\frac{1 - \frac{\tilde{\omega}_c}{2F_s}}{1 + \frac{\tilde{\omega}_c}{2F_s}} \right) \quad 20$$

ここで、 $\omega_0 = 2\pi (f_0 / f_s)$ 及び $e^{-j\omega_0} = \cos(\omega_0) - j \sin(\omega_0)$ である。受信チャネルにおけるデジタル I F 応答ミスマッチ補償フィルタは、 $H_{\text{actual}}(z)$ を所望の $H(z)$ に近い近似に変換するように動作する。より具体的には、幾つかの実施形態において、デジタル I F 応答ミスマッチ補償フィルタは、 $H_{\text{actual}}(z)$ を所望の $H(z)$ に近い近似に変換する複素係数デジタル I I R フィルタ $G_{\text{comp}}(z)$ を実装する。

【 0 0 3 9 】

図 4 において $H(z)$ 及び $H_{\text{actual}}(z)$ の極零プロット図によって示されるように、周波数シフトは、極零プロット図の回転として表れる。理想的には、デジタル I F 応答ミスマッチ補償フィルタは、下記式に従って、 $H_{\text{actual}}(z)$ を所望の $H(z)$ に近い近似に変換するために $H_{\text{comp}}(z)$ を実装し得る。

$$H_{\text{comp}}(z) = \tilde{\gamma} \left(\frac{1 - (\tilde{r}_c e^{-j\omega_0}) z^{-1}}{1 - e^{-j\omega_0} z^{-1}} \right) \left(\frac{1 - z^{-1}}{1 - r_c z^{-1}} \right) \quad 40$$

ここで、

$$\tilde{\gamma} = \left(\frac{\alpha}{\tilde{\alpha}} \right)$$

は、ゲインミスマッチ係数であり、図 5 A の極零プロット図に図示されるように、回転された極零ペアの除去及び元の極零ペアの回復という結果になる。しかしながら、この理想的な補償フィルタは単位円の極であるので不安定である。

【 0 0 4 0 】

デジタル I F 応答ミスマッチ補償フィルタは、下記応答を備える近似及び安定補償フィルタ $G_{comp}(z)$ を実装し得る。

$$G_{comp}(z) = \tilde{\gamma} \left(\frac{1 - (\tilde{r}_c e^{-j\omega_0}) z^{-1}}{1 - r_1 e^{-j\omega_0} z^{-1}} \right) \left(\frac{1 - z^{-1}}{1 - r_c z^{-1}} \right), \quad r_1 < 1$$

図 5 B の極零プロット図に図示されるように、この近似補償フィルタの使用の結果、単位円に非常に近い極となり、 ω_0 において、狭い「残存ノッチ (residual notch)」を残す。 ω_0 における狭い残存ノッチは、FMCW レーダーにおいて I F 信号は片側 (one-sided) であるため、完全に帯域外なので許容可能である。ルーティング遅延 I F 応答ミスマッチ補償に対する周波数シフト方向は、補償後のノッチ構成要素が帯域外に現れるように選択され得る。

【 0 0 4 1 】

更に具体的には、有効な、即ち、補償された応答 $H_{eff}(z)$ は、下記式によって得られる。

$$\begin{aligned} H_{eff}(z) &= H_{actual}(z) G_{comp}(z) \\ &= \tilde{\alpha} \frac{1 - e^{-j\omega_0} z^{-1}}{1 - (\tilde{r}_c e^{-j\omega_0}) z^{-1}} \tilde{\gamma} \left(\frac{1 - (\tilde{r}_c e^{-j\omega_0}) z^{-1}}{1 - r_1 e^{-j\omega_0} z^{-1}} \right) \left(\frac{1 - z^{-1}}{1 - r_c z^{-1}} \right) \\ &= \left[\alpha \left(\frac{1 - z^{-1}}{1 - r_c z^{-1}} \right) \right] \left(\frac{1 - e^{-j\omega_0} z^{-1}}{1 - r_1 e^{-j\omega_0} z^{-1}} \right) = H(z) H_{notch}(z) \end{aligned}$$

その結果は、ノッチを除いて、所望の応答に近い近似である。ノッチは、実装複雑性の増加を犠牲にして、 r_1 の値を 1 に近づけるように押すことによって、所望の狭さにされ得る。

【 0 0 4 2 】

種々の実施形態において、デジタル I F 応答ミスマッチ補償フィルタ 3 3 0、3 3 2、3 3 4、3 3 6 の各々に対する入力パラメータは、ゲインミスマッチ係数

$\tilde{\gamma}$

、デジタル極

\tilde{r}_c

、及びデジタル周波数シフトパラメータ ω_0 である。なお、 r_1 は設計パラメータであり、 r_c は、所望の応答が既知であるため、既知である。幾つかの実施形態において、I F 応答ミスマッチ補償フィルタに対する入力パラメータ

$\tilde{\gamma}, \tilde{r}_c$

、及び ω_0 の値は、ルーティング遅延ミスマッチの知識に基づいて直接プログラムされ得る。幾つかの実施形態において、デジタル I F 応答ミスマッチ補償フィルタ 3 3 0、3 3 2、3 3 4、3 3 6 に対する入力パラメータ

$\tilde{\gamma}, \tilde{r}_c$

、及び ω_0 の値は、レーダートランシーバ IC 1 0 2 の較正モードを用いて、工場較正によって決定され得る。幾つかの実施形態において、これらのパラメータの値は、較正モードを用いて、レーダーシステム 1 0 0 の動作の間にチューニングされ得る。これらのパラメータの初期値を決定するための、及びレーダーシステム 1 0 0 の動作の間にこれらの値をチューニングするための較正を、図 7 ~ 図 1 0 の方法を参照して説明する。

【 0 0 4 3 】

10

20

30

40

50

デジタル I F 応答ミスマッチ補償フィルタ 3 3 0、3 3 2、3 3 4、3 3 6 は、受信チャネルの各々におけるアナログ I F フィルタが、I 及び Q チャネルにおいてマッチする応答を有するように較正されることを想定してプログラムされる。幾つかの実施形態において、各受信チャネルにおける I 及び Q チャネルに対するフィルタ応答は、局所的に良好にマッチするが、即ち、所与の受信チャネルでは I 及び Q チャネルに対するフィルタ応答はマッチするが、受信チャネルにわたるフィルタ応答にはグローバルミスマッチが存在し得る。例えば、そのような実施形態において、ローカルフィルタ応答マッチは、フィルタの物理的近接、及び / 又は較正信号生成器及びプログラマブル C T R I M 及び R T R I M 制御を用いて実施される「フィルタトリミング」に起因し得る。受信チャネルにわたるフィルタ応答における任意のグローバルミスマッチは、異なる受信チャネルに対して、パラメータ

10

 $\tilde{\gamma}$

及び

 \tilde{r}_c

を異ならせることによって、デジタル I F 応答ミスマッチ補償フィルタにおいて補正され得る。

【 0 0 4 4 】

上述したように、幾つかの実施形態において、D F E 2 2 2 は、ルーティング遅延ミスマッチ補償の前に、I Q フィルタ応答ミスマッチを補償するための機能性を含む。より具体的には、図 6 の例に示されるように、D F E 2 2 2 の実施形態は、各受信チャネル 2 0 2 に対して、それぞれの A D C とデジタルミキサ 3 2 0、3 2 2、3 2 4、3 2 6 との間に結合されるデジタル I Q マッチングフィルタ 6 2 0、6 2 2、6 2 4、6 2 6 を含む。デジタル I Q マッチングフィルタ 6 2 0、6 2 2、6 2 4、6 2 6 は、周波数シフト信号がそれぞれのデジタルミキサ 3 2 0、3 2 2、3 2 4、3 2 6 によって生成される前に、それぞれの受信チャネルにおける I Q フィルタ不均衡を補正するように動作する。

20

【 0 0 4 5 】

I Q マッチングフィルタ 6 2 0、6 2 2、6 2 4、6 2 6 は、較正によって決定され得るプログラム可能係数（パラメータ）を用いて各受信チャネルの I 及び Q アームに対して、実係数デジタル I I R フィルタをリロケートする別個の極零として実装され得る。デジタル I F 応答ミスマッチ補償フィルタの説明と同様に、所望の I F フィルタ応答をモデル化するシンプルな第一次 H P F が想定されている。上述したように、良好なオーバーサンプリングを用いて、双一次変換は、下記式に従って、所望のアナログ H P F $H(s)$ 応答を等価のデジタル H P F $H(z)$ 応答に変換する。

30

$$H(s) = G \frac{s/\omega_c}{s/\omega_c + 1} \xrightarrow{\text{Bilinear Transform}} H(z) = \alpha \frac{1 - z^{-1}}{1 - r_c z^{-1}}, \quad r_c = \left(\frac{1 - \frac{\omega_c}{2F_s}}{1 + \frac{\omega_c}{2F_s}} \right)$$

40

【 0 0 4 6 】

I Q フィルタ不均衡、即ち、特定の受信チャネルの I 及び Q チャネル上の I F フィルタ間のコーナー周波数及びインバンドゲインがミスマッチしていると想定すると、I 及び Q チャネルにおける有効な等価フィルタ応答は、下記式によって得られる。

$$H_{actual,I}(s) = \widetilde{G}_I \frac{s/\widetilde{\omega}_{c,I}}{s/\widetilde{\omega}_{c,I}+1} \xrightarrow{\text{Bilinear Transform}} H_{actual,I}(z) = \widetilde{\alpha}_I \frac{1-z^{-1}}{1-\widetilde{r}_{c,I}z^{-1}}$$

$$H_{actual,Q}(s) = \widetilde{G}_Q \frac{s/\widetilde{\omega}_{c,Q}}{s/\widetilde{\omega}_{c,Q}+1} \xrightarrow{\text{Bilinear Transform}} H_{actual,Q}(z) = \widetilde{\alpha}_Q \frac{1-z^{-1}}{1-\widetilde{r}_{c,Q}z^{-1}}$$

ここで、

$$\widetilde{r}_{c,I} = \left(\frac{1 - \frac{\widetilde{\omega}_{c,I}}{2F_S}}{1 + \frac{\widetilde{\omega}_{c,I}}{2F_S}} \right) \text{ and } \widetilde{r}_{c,Q} = \left(\frac{1 - \frac{\widetilde{\omega}_{c,Q}}{2F_S}}{1 + \frac{\widetilde{\omega}_{c,Q}}{2F_S}} \right) \quad 10$$

である。

【 0 0 4 7 】

$$\widetilde{\gamma}_I = \left(\frac{\alpha}{\widetilde{\alpha}_I} \right) \quad 20$$

及び

$$\widetilde{\gamma}_Q = \left(\frac{\alpha}{\widetilde{\alpha}_Q} \right)$$

は、それぞれ I 及び Q チャネルに対するゲインミスマッチ係数を示すことにする。ここで、上述のように、 \sim アクセントは、それらの値が、所望の応答 $H(z)$ に対応する値とは潜在的に異なることを示す。この受信チャネルに関連するデジタル I Q マッチングフィルタは、 $H_{actual,I}(z)$ 及び $H_{actual,Q}(z)$ を共通 $H_{actual}(z)$ に変換するように動作する。

30

【 0 0 4 8 】

例示の実施形態において、特定の受信チャネルに対するデジタル I Q マッチングフィルタは、下記応答を用いて、I チャネル上でのみフィルタ $G_{match,I}(z)$ を実装するが、Q チャネル上ではフィルタリングを実施しない。

$$G_{match,I}(z) = \left(\frac{\widetilde{\alpha}_Q}{\widetilde{\alpha}_I} \right) \left(\frac{1 - \widetilde{r}_{c,I}z^{-1}}{1 - \widetilde{r}_{c,Q}z^{-1}} \right) = \left(\frac{\widetilde{\gamma}_I}{\widetilde{\gamma}_Q} \right) \left(\frac{1 - \widetilde{r}_{c,I}z^{-1}}{1 - \widetilde{r}_{c,Q}z^{-1}} \right)$$

これによって、I チャネル応答が下記式に変換される。

40

$$\begin{aligned} H_{new,I}(z) &= H_{actual,I}(z) G_{match,I}(z) = \left[\widetilde{\alpha}_I \frac{1 - z^{-1}}{1 - \widetilde{r}_{c,I}z^{-1}} \right] \left[\left(\frac{\widetilde{\alpha}_Q}{\widetilde{\alpha}_I} \right) \left(\frac{1 - \widetilde{r}_{c,I}z^{-1}}{1 - \widetilde{r}_{c,Q}z^{-1}} \right) \right] \\ &= \widetilde{\alpha}_Q \frac{1 - z^{-1}}{1 - \widetilde{r}_{c,Q}z^{-1}} \end{aligned}$$

その結果、下記式によって与えられる、特定の受信チャネルの I 及び Q チャネルに対する共通有効フィルタ応答となる。

$$H_{actual}(z) = H_{new,I}(z) = H_{actual,Q}(z) = \widetilde{\alpha}_Q \frac{1-z^{-1}}{1-\widetilde{r}_{c,Q}z^{-1}}$$

そのような実施形態において、検討下の受信チャネルに対する有効なＩＦフィルタパラメータは、

$$\widetilde{\alpha} = \widetilde{\alpha}_Q$$

及び

$$\widetilde{r}_c = \widetilde{r}_{c,Q}$$

10

となる。

【 0 0 4 9 】

他の実施形態において、ＩＱマッチングフィルタは、Ｑチャネル上のフィルタのみを用いて実装され、その際、Ｉチャネルはそのままにされる。そのような実施形態において、検討下の受信チャネルに対する有効なＩＦフィルタパラメータは、

$$\widetilde{\alpha} = \widetilde{\alpha}_I$$

及び

$$\widetilde{r}_c = \widetilde{r}_{c,I}$$

20

となる。受信チャネルに対する結果の $H_{actual}(z)$ が、（潜在的に

$$\widetilde{\alpha} \neq \alpha$$

及び

$$\widetilde{r}_c \neq r_c$$

であるという理由で）所望の $H(z)$ とは潜在的に異なり、受信チャネルに対する結果の $H_{actual}(z)$ が受信チャネル間で異なり得るという事実は、その後、上述のように、デジタルＩＦ応答ミスマッチ補償フィルタを用いて対応され得る。

30

【 0 0 5 0 】

種々の実施形態において、デジタルＩＱマッチングフィルタの各々に対する入力パラメータは、ゲインミスマッチ係数

$$\widetilde{Y}_I, \widetilde{Y}_Q$$

及びデジタル極

$$\widetilde{r}_{c,I}, \widetilde{r}_{c,Q}$$

である。また、デジタルＩＦ応答ミスマッチ補償フィルタ 3 3 0、3 3 2、3 3 4、3 3 6 に対する有効ゲインミスマッチ係数

40

$$\widetilde{Y}$$

及びデジタル極

$$\widetilde{r}_c$$

パラメータ値は、上述のように、対応する

$$\widetilde{Y}_I, \widetilde{Y}_Q$$

及び

50

$\widetilde{r_{c,I}}, \widetilde{r_{c,Q}}$

によって決定される。幾つかの実施形態において、入力パラメータ

 $\widetilde{Y_I}, \widetilde{Y_Q}$

及び

 $\widetilde{r_{c,I}}, \widetilde{r_{c,Q}}$

の値は、レーダートランシーバ IC 102 の較正モードを用いて、工場較正によって決定される。幾つかの実施形態において、これらパラメータの値は、レーダーシステム 100 の動作の間に、較正モードを用いてチューニングされる。これらのパラメータの初期値を決定するための、及びレーダーシステム 100 の動作の間にこれらの値をチューニングするための較正を、図 8 の方法を参照して説明する。

【0051】

図 7 ~ 図 10 は、図 1 ~ 図 3 の FMCW レーダーシステム等の、FMCW レーダーシステムにおいて、ルーティング遅延ミスマッチ及び IF フィルタ応答ミスマッチのデジタル補償に対して用いられる周波数シフト及び補償フィルタを較正する方法のフローチャートである。図 7 は較正フローのフローチャートであり、図 8 ~ 図 10 は較正の特定の態様のフローチャートである。図示される方法の一部分は、既知の位置及び角度で反射器を用いて工場較正の間に実施され得る。また、幾つかの実施形態において、図示される方法は、反射器が既知の位置及び角度で存在する場合、例えば、車両のバンパーが存在する場合、レーダーシステムの動作の間に、再較正のために用いられ得る。そのような実施形態において、この方法は、動作中に受信チャネルにおける潜在的変化を補償するため、例えば、メタルトレース又はアンテナ応答の拡大 / 縮小等の、周囲温度変化が引き起こした残存不均衡を補償するために定期的に、例えば数秒毎等を実施され得る。例えば、レーダーシステムの動作の間にどの程度の頻度で方法が実施されるかは、システムの特定の応用例に依存し得る。

【0052】

図 7 ~ 図 10 の方法を、図 1 ~ 図 3 のレーダーシステム 100 を参照して説明する。FMCW レーダーシステムの方法を実施するために、レーダーシステム 100 は、制御モジュール 228 によって較正モードに置かれる。最初に図 7 を参照すると、初期的に制御モジュール 228 は、各 IF 応答ミスマッチ補償フィルタに対するゲインミスマッチ係数及びデジタル極を決定する (700)。これらのパラメータの値の決定は、図 8 を参照して後述する。制御モジュール 228 は、その後、周波数シフトに対する周波数オフセット及び IF 応答ミスマッチ補償フィルタに対する周波数シフトパラメータを決定する (702)。これらのパラメータの値の決定は、図 9 を参照して後述する。制御モジュール 228 は、その後、計算されたパラメータを用いて、周波数生成器 340、342、344、346 及びデジタルマッチ補償フィルタ 330、332、334、336 をプログラムする (704)。制御モジュール 228 は、その後、周波数シフトに対する位相オフセットを決定する (706)。これらのパラメータの値の決定は、図 10 を参照して後述する。制御モジュール 228 は、その後、位相オフセットを用いて、周波数シフトをプログラムする (708)。

【0053】

図 8 は、図 7 のステップ 700 に従った、デジタル IF 応答ミスマッチ補償フィルタに対するゲインミスマッチ係数及びデジタル極の決定を図示するフローチャートである。図示されたステップを実施するために、周波数シフト及びデジタル IF 応答ミスマッチ補償フィルタは、ディセーブルされ、バイパスされ、又は影響を持たないようにプログラムされる。初期的に、制御モジュール 228 は、プログラマブル IF 較正信号生成器を用いて、較正されている各 IF フィルタに較正トーンを供給する (800)。較正信号は、十分にインバンドであり、コーナー周波数から離れた周波数を有するべきである。例えば、H

10

20

30

40

50

P F に対して、周波数は、予期される H P F コーナー周波数から有意に離される。例えば、H P F コーナー周波数は 1 0 0 k H z であり、較正トーンの周波数は 1 0 M H z である。幾つかの実施形態において、較正トーンは、較正信号生成器から I F フィルタに直接供給される。幾つかの実施形態において、較正の間、ミキサー出力からのスプリアス信号を回避するために、アナログベースバンドにおけるミキサーはディセーブルされる。

【 0 0 5 4 】

各受信チャネルの I 及び Q アームにおいてデジタル較正信号が生成され (8 0 2)、制御モジュール 2 2 8 は、各 I F 応答ミスマッチ補償フィルタに対するゲインミスマッチ係数

$\tilde{\gamma}$

10

の値を計算する。より具体的には、各デジタル較正信号に対して、制御モジュール 2 2 8 は、(各受信チャネルの I 及び Q アームに対して別々に) F F T を実施し、インバンド較正トーンに対応する周波数成分の大きさ (絶対値) を測定する。各 I F フィルタに対して、この大きさ

$\tilde{\rho}_{in}$

は、I F フィルタゲイン

$\tilde{\alpha}$

20

に比例し、

$$\frac{\alpha}{\tilde{\alpha}} = \frac{\rho_{in}}{\tilde{\rho}_{in}} = \tilde{\gamma}$$

に従って、ゲインミスマッチ係数

$\tilde{\gamma}$

の値を得るために、予期される大きさ ρ_{in} (これは予期された I F フィルタゲイン に基づいて既知である) と比較される。

【 0 0 5 5 】

30

制御モジュール 2 2 8 は、プログラマブル I F 較正信号生成器を再び用いて、別の較正トーンを各 I F フィルタに供給させる (8 0 4)。この較正信号は、(インバンドとみなされないように) 所望の I F フィルタコーナー周波数 f_c に近い周波数 f_{calib} でなければならない。各受信チャネルの I 及び Q アームにおいてデジタル較正信号が生成され (8 0 6)、制御モジュール 2 2 8 は、(各受信チャネルの I 及び Q アームに対して別々に) F F T を実施し、較正トーンに対応する周波数成分の大きさ (絶対値) を測定する。各 I F フィルタに対し、この大きさ

$\tilde{\rho}_{calib}$

40

は、既に測定したインバンド較正トーンの大きさ

$\tilde{\rho}_{in}$

とともに、下記の近似関係 (例示の第一次 H P F を想定) を介して I F フィルタコーナー周波数

\tilde{f}_c

を計算するために用いられる。

$$\left(\frac{\tilde{\rho}_{in}}{\tilde{\rho}_{calib}}\right)^2 = \frac{1 + \left(\frac{f_{calib}}{\tilde{f}_c}\right)^2}{\left(\frac{f_{calib}}{\tilde{f}_c}\right)^2}$$

10

上記式は、

$$(1/\tilde{f}_c)$$

における二次方程式であり、

$$\tilde{f}_c$$

を計算するために解かれ得る。

【 0 0 5 6 】

フィルタコーナー周波数

$$\tilde{f}_c$$

20

が計算された後、制御モジュール 2 2 8 は、

$$\tilde{r}_c = \left(\frac{1 - \frac{\tilde{\omega}_c}{2F_s}}{1 + \frac{\tilde{\omega}_c}{2F_s}} \right)$$

に従って、それぞれの

$$\tilde{\omega}_c = 2\pi\tilde{f}_c$$

30

に基づいて、各 I F 応答ミスマッチ補償フィルタに対する対応するデジタルフィルタ極

$$\tilde{r}_c$$

の値を計算する (8 0 8)。

【 0 0 5 7 】

図 9 は、図 7 のステップ 7 0 2 に従った、周波数オフセット及び周波数シフトパラメータの決定を図示するフローチャートである。初期的に、制御モジュール 2 2 8 は、少なくとも 1 つのチャープの生成を引き起こし、その少なくとも 1 つのチャープは送信チャネル 2 0 4 の 1 つによって送信される (9 0 0)。チャープバンド幅、スロープ等は、レーダシステムの特定の応用例、トレース長の予期される変動の範囲等の規準に基づいて選択され得る。

40

【 0 0 5 8 】

既知の反射器からの反射信号は、全ての受信チャネル 2 0 2 において受信され (9 0 2)、各受信チャネルにおいてデジタル校正信号が生成される (9 0 4)。制御モジュール 2 2 8 は、その後、デジタル校正信号に基づいて、周波数生成器 3 4 0、3 4 2、3 4 4、3 4 6 に対する周波数オフセット及び補償フィルタ 3 3 0、3 3 2、3 3 4、3 3 6 に対する周波数シフトパラメータを計算する (9 0 6)。幾つかの実施形態において、D F E 2 2 2 における周波数シフト及び I F 応答ミスマッチ補償フィルタはバイパスされ、デ

50

デジタル校正信号は制御モジュール 228 に直接供給される。幾つかの実施形態において、周波数シフト及び I F 応答ミスマッチ補償フィルタは、デジタル校正信号に対して影響を持たないようにプログラム（又はディセーブル）される。

【0059】

周波数オフセットを計算するために、受信チャンネル 202 の 1 つが基準受信チャンネルとして指定され、他の受信チャンネルにおける周波数生成器に対する周波数オフセットが、基準受信チャンネルに対して計算される。基準受信チャンネル及び各非基準受信チャンネル $R \times i$ におけるデジタル校正信号の周波数が計算される。即ち $f_{R \times i}$ が計算され、ここで、 i は特定のレシーバを示す。周波数は、デジタル校正信号に対して高速フーリエ変換（FFT）を実施すること、及び FFT ピンインデックスの観点からピークの位置を識別すること（必要である場合、ピンインデックスに対して分数部分を得るために、ピン位置間を内挿すること）等により計算され得る。周波数は、FFT 入力のサンプリングレート、FFT サイズ、及び（ピンインデックスとしての）ピークの位置が与えられると決定される。

【0060】

$R \times 1$ が基準受信チャンネルであると想定すると、基準受信チャンネルとのルーティング遅延ミスマッチを補償するために、他の受信チャンネル i の各々に適用される必要がある周波数補正は、 $f_{R \times 1}$ 、及び $f_{R \times i}$ の値に基づいて計算される。従って、基準受信チャンネル $R \times 1$ と非基準受信チャンネル $R \times i$ との間で必要とされる周波数シフトは $f_{R \times 1} - f_{R \times i}$ として計算される。

【0061】

その後、受信チャンネル $R \times i$ に対応する I F 応答ミスマッチ補償フィルタに対する周波数シフトパラメータ $f_{0,i}$ は、これらの受信チャンネルに対して決定された周波数オフセットに基づいて計算される。基準受信チャンネルに対し、補償フィルタは如何なる周波数シフトベースの（ $e^{-j\omega_0}$ ）変更も持たない。即ち、基準受信チャンネルに対して f_0 は 0 である。

【0062】

各非基準受信チャンネル $R \times i$ に対して、2 つのチャンネル間のルーティング遅延ミスマッチを補正するために、基準チャンネルからの I F 信号の周波数に対する、非基準受信チャンネルからの I F 信号の周波数におけるオフセットに対応する周波数シフト $f_{0,i}$ が適用される。具体的には、各非基準受信チャンネル $R \times i$ に対して、 $f_{0,i} = f_{R \times i} - f_{R \times 1}$ である。

基準受信チャンネル $R \times 1$ に周波数シフトは適用されない。従って、 $f_{0,1} = 0$ である。

$f_{0,1}$ の値は、 $f_{0,1} = 2 \left(f_{0,i} / f_s \right)$ によって計算され得る。

【0063】

図 10 は、図 7 のステップ 706 に従った位相オフセットの決定を図示するフローチャートである。初期的に、制御モジュール 228 は、少なくとも 1 つのチャープの生成を引き起こし、少なくとも 1 つのチャープは、送信チャンネル 204 の 1 つによって送信される（1000）。既知の反射器からの反射信号は、全ての受信チャンネル 202 において受信され（1002）、デジタル校正信号が、各受信チャンネルにおいて生成される（1004）。その後、制御モジュール 228 は、デジタル校正信号に基づいて、周波数生成器 340、342、344、346 に対する位相オフセットを計算する（1006）。この例において、制御モジュール 228 によって受信されたデジタル校正信号は、それぞれの周波数シフト及びデジタルミスマッチフィルタによって処理される。基準受信チャンネルに対する周波数シフトは、ディセーブルされ、バイパスされ、又は影響を持たないようにプログラムされ得る。

【0064】

基準受信チャンネル $R \times 1$ における及び各受信チャンネル $R \times i$ におけるデジタル校正信号の位相が計算される。即ち、 $f_{R \times i}$ が計算され、ここで、 i は特定のレシーバを示す。例えば、位相は、デジタル校正信号に対して高速フーリエ変換（FFT）を実施すること、及び、FFT ピンインデックスの観点からピークの位置を識別すること（必要であれば

、ピンインデックスに対する分数部分を得るために、ピン位置間を内挿すること)、及びピークの位相角を決定することによって計算され得る。

【0065】

基準受信チャンネルとのルーティング遅延ミスマッチを補償するために、非基準受信チャンネル i の各々に適用される必要がある位相補正は、 R_{X1} 、 R_{Xi} 、及び R_{Xi1} の値に基づいて計算される。如何なるルーティング遅延ミスマッチ誘導位相オフセットもない場合、周波数シフトが適用された後、信号の周波数が同じであることを考えると、 R_{Xi} は、既知の式を介して R_{X1} に関連付けられる。概して、 R_{X1} に対する R_{Xi} の関係は、下記の式を有する。

$$R_{Xi} = R_{X1} + R_{Xi1}$$
ここで、 R_{Xi1} は、較正反射器及びアンテナアレイの構造の既知の角度位置に対してアプリアリに既知である。従って、非基準受信チャンネルの各々に対する位相オフセットは、 $R_{X1} + R_{Xi1} - R_{Xi}$ として計算され得る。

【0066】

図7～図10の方法は、受信チャンネルにおけるアナログIFフィルタが、I及びQチャンネルにおいてマッチング応答を有するように較正されると想定している。上述したように、幾つかの実施形態において、IQフィルタミスマッチを除去するために、デジタルIQマッチングフィルタが用いられる。そのような実施形態において、図7～図10の方法は、デジタルIQマッチングフィルタ620、622、624、626に対するパラメータの決定、及びこれらのフィルタのプログラミングを含むように変更される。より具体的には、図7のステップ700は、デジタルIQマッチングフィルタに対するパラメータの決定を含み得、また、ステップ702の前に、これらのパラメータに従って、デジタルIQマッチングフィルタをプログラムすることを含み得る。また、図8のフローは、デジタルIQマッチングフィルタ620、622、624、626に対するパラメータの決定を含み得る。受信チャンネルのI及びQチャンネルにおけるIFフィルタの応答がマッチしない場合、図8のフローは、IQマッチングフィルタに対する必要とされるパラメータ値、及びゲインミスマッチ係数及びデジタル極の値を提供し得る。

【0067】

図11は、図1～図3のFMCWレーダーシステム等のFMCWレーダーシステムの受信チャンネルにおけるルーティング遅延ミスマッチ及びIFフィルタ応答ミスマッチのデジタル補償のための方法のフローチャートである。図示される方法は、レーダーチャープの各フレームに対して実施され得る。図示される方法は、周波数シフト及びデジタルIF応答ミスマッチ補償フィルタが適切にプログラムされていることを想定している。シフト及び補償フィルタに対するパラメータ値は、図7～図10の方法に従って自己較正を用いること等によって決定され得る。更に、FMCWレーダーシステムの図示される方法を、図1～図3のレーダーシステム100を参照して説明する。

【0068】

初期的に、制御モジュール228は、チャープのフレームに対する送信信号の生成(1102)を引き起こす。反射信号は、受信チャンネルの各々において受信され(1104)、デジタルIF信号が各受信チャンネルにおいて生成される(1106)。基準受信チャンネル以外の各受信チャンネルに対応する周波数シフトは、周波数シフトされたIF信号を生成するために、それぞれのデジタルIF信号に周波数シフトを適用する(1108)。図7～図10を参照して説明するように、受信チャンネルの1つが、他の受信チャンネルに対する周波数シフトパラメータを決定するためのベースとして用いられる基準受信チャンネルとして扱われ、従って、基準受信チャンネルにおいて生成されるデジタルIF信号に、周波数シフトは適用されない。

【0069】

各受信チャンネルに対応するデジタルIF応答ミスマッチ補償フィルタ構成要素は、周波数シフトされたIF信号を生成し、その後、それぞれの周波数シフトによって出力されたそれぞれのデジタルIF信号出力に補償フィルタを適用する(1110)。また、基準受

10

20

30

40

50

信チャンネルに対応するデジタルＩＦ応答ミスマッチ補償フィルタ構成要素は、それぞれのデジタルＩＦ信号に補償フィルタを適用する。その結果のデジタルＩＦ信号は、その後、更なる処理のために出力される（１１１２）。

【００７０】

図１１の方法は、受信チャンネルにおけるアナログＩＦフィルタが、Ｉ及びＱチャンネルにおいてマッチング応答を有するように較正されていると想定して説明してきた。上述したように、幾つかの実施形態において、ＩＱフィルタミスマッチを除去するためにデジタルＩＱマッチングフィルタが用いられる。従って、図１１の方法の幾つかの実施形態において、各受信チャンネルに対応するデジタルＩＱマッチングフィルタが、ステップ１１０８の周波数シフトの前に、それぞれのデジタルＩＦ信号に適用される。

10

【００７１】

その他の実施形態

レーダーシステムが車両における埋め込みレーダーシステムである実施形態を説明してきた。埋め込みレーダーシステムの他の応用例、例えば、監視及びセキュリティ応用例、工場又は倉庫でのロボット操作等、他の応用例に対する実施形態が可能である。

【００７２】

別の例において、デジタルベースバンドが各受信チャンネルに対して周波数生成器を含む実施形態を説明してきた。他の実施形態において、周波数生成は、必要とされる周波数シフト信号を複数のデジタルミキサに対して提供するように構成可能な１つ又は複数の周波数生成構成要素によって実施される。例えば、幾つかのそのような実施形態において、１つのそのような周波数生成構成要素が、必要とされる周波数シフト信号を全てのデジタルミキサに対して提供するために用いられ得る。

20

【００７３】

別の例において、レーダーシステムにおける単一のレーダートランシーバＩＣを想定して実施形態を説明してきた。他の実施形態において、レーダーシステムが複数のレーダートランシーバＩＣを含み、ルーティング遅延ミスマッチの説明したデジタル補償が、２つ又はそれ以上のレーダートランシーバＩＣにおける受信チャンネルにわたって実施される。

【００７４】

別の例において、デジタルＩＦ信号は、デジタル補償が適用される前に、デジタルベースバンドにおける１つ又は複数のデシメーションフィルタリング段を通過する。

30

【００７５】

別の例において、補償フィルタは、ローパスフィルタ（ＬＰＦ）のため、また、例えば、アナログベースバンドが複数のＨＰＦ及び／又はＬＰＦを含む例等、より複雑な転送機能のためである。

【００７６】

別の例において、ＩＱマッチングフィルタ、周波数シフト、及び／又は補償フィルタリングパラメータの決定が、レーダートランシーバＩＣ上の制御構成要素によって実施される実施形態を説明してきた。他の実施形態において、パラメータ決定は別のプロセッサによってオフチップで実施される。

【００７７】

40

別の例において、デジタルベースバンドが、各受信チャンネルに対する周波数シフト及びデジタルＩＦ応答ミスマッチ補償フィルタを含む実施形態を説明してきた。他の実施形態において、デジタルベースバンドは、基準受信チャンネルに対してそのような構成要素を含まない。基準受信チャンネルの応答が、全ての他のチャンネルに対する「所望の応答」である場合、基準受信チャンネルに対するＩＦ応答ミスマッチ補償フィルタは省かれ得る。

【００７８】

別の例において、ＩＦ応答ミスマッチ補償フィルタリングの前に、デジタル周波数シフトが実施される実施形態を説明してきた。他の実施形態において、デジタル周波数シフトとＩＦ応答ミスマッチ補償フィルタリングの順序は交換される。そのような実施形態において、補償フィルタが周波数シフトの前に適用されるとき、一貫して用いられるＨＰＦ例

50

に対して、フィルタは下記の形式を取る。

$$G'_{comp}(z) = \tilde{\gamma} \left(\frac{1 - \tilde{r}_c z^{-1}}{1 - r_1 z^{-1}} \right) \left(\frac{1 - e^{j\omega_0} z^{-1}}{1 - r_c e^{j\omega_0} z^{-1}} \right), \quad r_1 < 1$$

【 0 0 7 9 】

別の例において、D F E が周波数シフト及びデジタル I F 応答ミスマッチ補償フィルタ両方を含む実施形態を説明してきた。他の実施形態において、デジタル I F 応答ミスマッチ補償フィルタは、存在しないか又は使用されない。これは、例えば、受信チャンネルにわたるフィルタ応答が設計によって良好にマッチングされ、また、ルーティング遅延マッチングに対する要求された周波数シフトが、周波数オフセットに起因する I F フィルタ応答ミスマッチが無視し得るなほど十分に小さい実施形態等である。

10

【 0 0 8 0 】

別の例において、D F E が周波数シフト及びデジタル I F 応答ミスマッチ補償フィルタ両方を含む実施形態を説明してきた。他の実施形態において、周波数シフトは、存在しないか又は使用されない。これは、例えば、R F トレース長が良好にマッチングされるが、回路構成要素値の空間的な変動又はマルチ I C 構成におけるレーダー I C にわたる変動等に起因して、受信チャンネルの I F フィルタ応答がマッチしない実施形態等である。

【 0 0 8 1 】

別の例において、

20

\tilde{f}_c

が、測定された大きさ比率とフィルタカットオフとの間の近似関係に基づいて、直接計算される実施形態を説明してきた。他の実施形態において、

\tilde{f}_c

は、異なって決定される。例えば、反復的技法が用いられ得、反復的技法では、予期されるコーナー周波数に近い初期較正トーンが I F フィルタに供給され、各 I F フィルタに対して、その周波数でフィルタゲインが測定される。較正トーン周波数は、その後、「ウェルインバンド (well in-band)」の大きさと「現在の周波数での大きさ」の比率が徐々に 3 d B に近づくような方向に反復的に動かされる。

30

【 0 0 8 2 】

別の例において、S Y N T H によって出力された L O 信号が、送信チャンネルにおける P P A に、及び受信チャンネルにおけるミキサーに提供される実施形態を説明してきた。他の実施形態において、L O 分配ネットワークが用いられる。概して、L O 分配ネットワークは、L O 信号を、受信チャンネルのミキサー及び送信チャンネルのシフトに通信するセルのツリーである。例えば、セルは、P P A、又は周波数マルチプライヤ、又は周波数分割器等のワイヤ又はアンプであり得る。

【 0 0 8 3 】

別の例において、クロックマルチプライヤが用いられる実施形態を説明してきた。別の実施形態において、S Y N T H が、一層低い周波数ではなく L O 周波数で動作するので、マルチプライヤは必要ではない。

40

【 0 0 8 4 】

別の例において、送信信号生成回路要素が無線周波数合成器を含むことが想定される実施形態を説明してきた。他の実施形態において、この回路要素は、オープンループオシレータ (無線周波数オシレータ) と、デジタルアナログコンバータ (D A C) 又は他の適切な送信信号生成回路要素とを含む。

【 0 0 8 5 】

方法のステップは、本明細書では順次提示され、説明され得るが、図示され、明細書で説明されるステップの 1 つ又は複数が、同時に実施されてもよく、組み合わせられてもよく

50

、及び／又はステップが、図示される及び／又は明細書に説明される順とは異なる順に実施されてもよい。従って、実施形態は図示される及び／又は明細書に説明される特定の順に限定されない。

【 0 0 8 6 】

レーダーシステムにおける構成要素は、異なる名称で呼ばれ得、及び／又は説明された機能性から逸脱することなく、本明細書に示されない様式で組み合わせられ得る。また、本明細書において、用語「結合する」及びその派生語は、間接的、直接的、光学的、又はワイヤレス電氣的接続を意味する。例えば、第1のデバイスが第2のデバイスに結合する場合、その接続は、直接的な電氣的接続を介して、他のデバイス又は接続を介する間接的な電氣的接続を介して、光学的な電氣的接続を介して、及び／又は、ワイヤレス電氣的接続を介してなされ得る。

【 0 0 8 7 】

特許請求の範囲内で、説明された実施形態における変更が可能であり、他の実施形態が可能である。

10

【 図 1 】

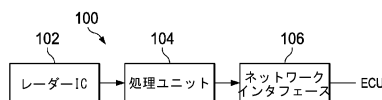


FIG. 1

【 図 2 】

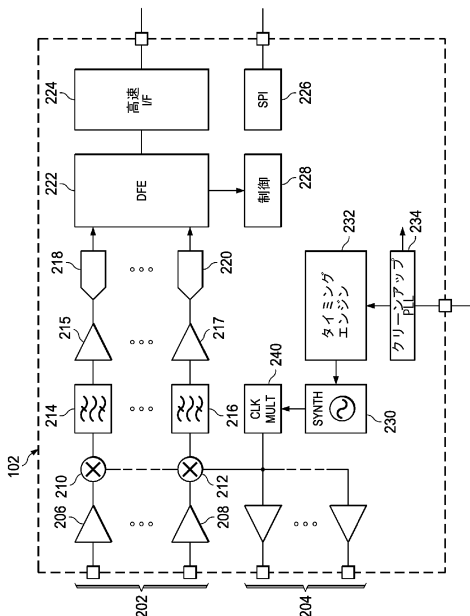


FIG. 2

【 図 3 】

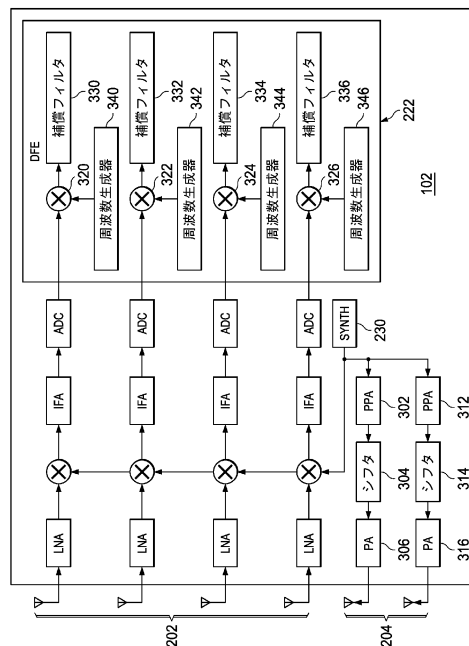


FIG. 3

【図 4】

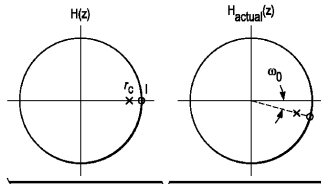


FIG. 4

【図 5 A】

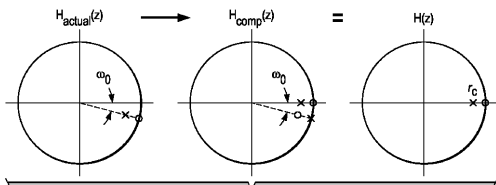


FIG. 5A

【図 5 B】

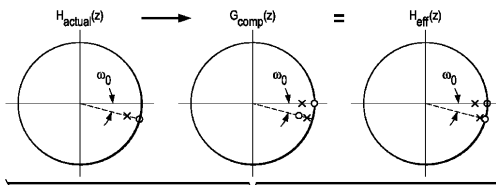


FIG. 5B

【図 6】

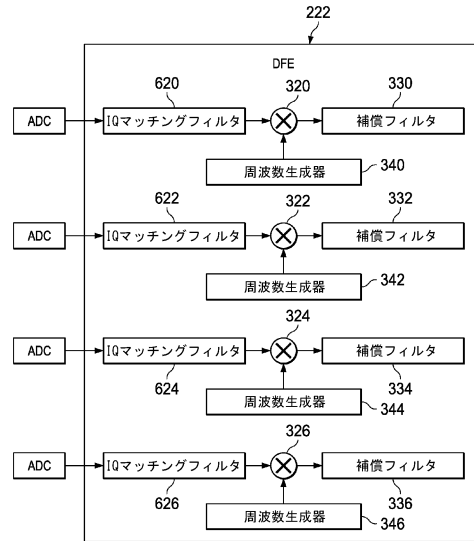


FIG. 6

【図 7】

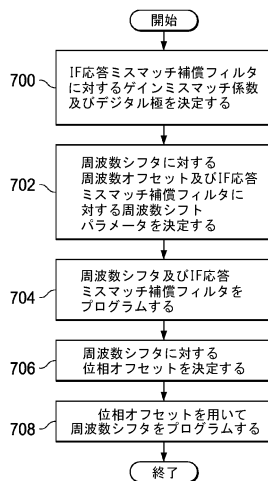


FIG. 7

【図 8】

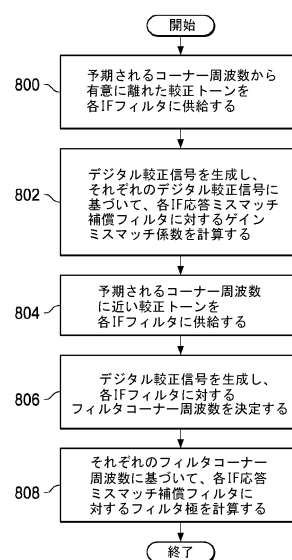


FIG. 8

【図 9】

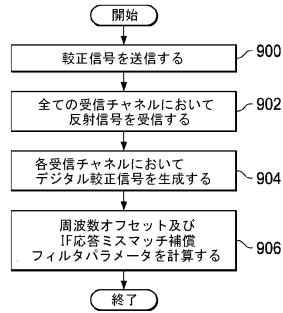


FIG. 9

【図 10】

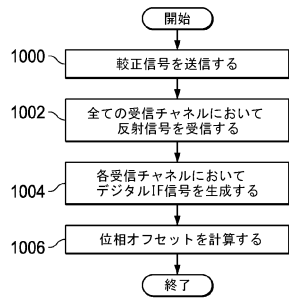


FIG. 10

【図 11】

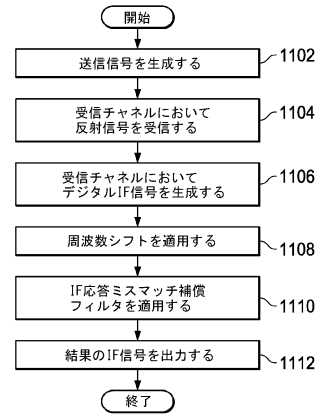


FIG. 11

フロントページの続き

(72)発明者 カーティック スブラジ
インド 560076 バンガロール, ビーティーエム セカンド ステージ, エイティーン
ス メイン 161

(72)発明者 カーティック ラマスブラマニアン
インド 560038 バンガロール, インディラナガール セカンド ステージ, フィフテ
ィーンズ クロス 82, シトラス コート 003

審査官 九鬼 一慶

(56)参考文献 国際公開第2005/069037(WO, A1)
米国特許第07782235(US, B1)
米国特許出願公開第2011/0022631(US, A1)

(58)調査した分野(Int.Cl., DB名)
G01S 7/00 - 7/42
G01S 13/00 - 13/95