



(12) 发明专利

(10) 授权公告号 CN 102160271 B

(45) 授权公告日 2013. 11. 20

(21) 申请号 200880131176. 3

(22) 申请日 2008. 09. 22

(85) PCT申请进入国家阶段日
2011. 03. 21(86) PCT申请的申请数据
PCT/JP2008/067129 2008. 09. 22(87) PCT申请的公布数据
W02010/032333 JA 2010. 03. 25(73) 专利权人 富士通株式会社
地址 日本神奈川县川崎市

(72) 发明人 板仓和彦

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉 黄纶伟

(51) Int. Cl.

H02M 3/155 (2006. 01)

(56) 对比文件

KR 2001-0054858 A, 2001. 07. 02,
CN 1976191 A, 2007. 06. 06,
CN 1294773 A, 2001. 05. 09,
US 2003/0020442 A1, 2003. 01. 30,
US 5847554 A, 1998. 12. 08,

审查员 梁雪峰

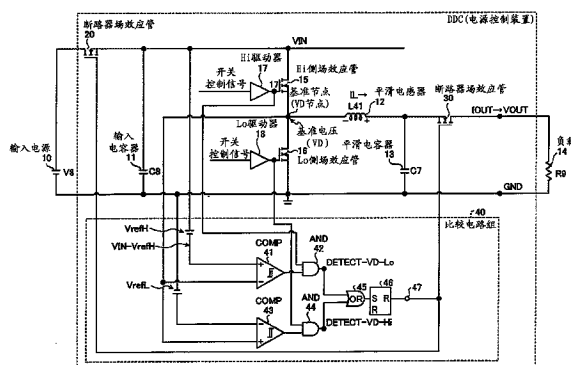
权利要求书2页 说明书15页 附图16页

(54) 发明名称

电源控制电路、电源装置以及电源控制装置的控制方法

(57) 摘要

本发明提供电源控制电路、电源装置、电源系统以及电源控制装置的控制方法。电源控制电路在“Lo Side FET”的短路故障时,检测“Hi Side FET”和“Lo Side FET”的中间电压即基准电压 VD,使用比较器 COMP 对阈值“VIN-VrefH”和 VD 进行比较。然后,如果基准电压 VD 小于阈值“VIN-VrefH”且开关控制信号 (Hi Dr) 接通,则电源控制电路判定为短路故障。同样,电源控制电路在“Hi Side FET”的短路故障时,检测“Hi Side FET”和“Lo Side FET”的基准电压 VD,使用比较器 COMP 对阈值“VrefL”和 VD 进行比较。然后,如果基准电压 VD 大于阈值“VrefL”且开关控制信号 (Lo Dr) 接通,则电源控制电路判定为短路故障。



1. 一种电源控制电路,其特征在于具有:

第1电流切断电路,其输入端子与输入电源的第1电极连接,根据输入到控制端子的切断控制信号,切断来自所述输入电源的电流;

第1开关电路,其输入端子与所述第1电流切断电路的输出端子连接,并且,该第1开关电路的输出端子与基准节点连接,根据输入到该第1开关电路的控制端子的第1开关控制信号,对向所述基准节点流出的电流或从所述基准节点流入的电流进行开关;

第2开关电路,其输入端子与所述基准节点连接,并且,该第2开关电路的输出端子与所述输入电源的第2电极连接,根据输入到该第2开关电路的控制端子的第2开关控制信号,对从所述基准节点流入的电流或向所述基准节点流出的电流进行开关;

第2电流切断电路,其输出端子与负载连接,根据输入到该第2电流切断电路的控制端子的所述切断控制信号,切断从所述基准节点流入的电流;以及

切断控制信号生成电路,其在对所述基准节点的电压与第1基准电压进行比较的结果为所述基准节点的电压低于所述第1基准电压的情况下,在所述第1开关控制信号接通时,或者,在对所述基准节点的电压与第2基准电压进行比较的结果为所述基准节点的电压高于所述第2基准电压的情况下,在所述第2开关控制信号接通时,输出所述切断控制信号。

2. 根据权利要求1所述的电源控制电路,其特征在于,

所述切断控制信号生成电路具有:

第1比较电路,其对所述基准节点的电压与所述第1基准电压进行比较;

第1逻辑积电路,其生成所述第1比较电路的输出与所述第1开关控制信号的逻辑积;

第2比较电路,其对所述基准节点的电压与所述第2基准电压进行比较;

第2逻辑积电路,其生成所述第2比较电路的输出与所述第2开关控制信号的逻辑积;

以及

逻辑和生成电路,其生成所述第1逻辑积电路的输出与所述第2逻辑积电路的输出的逻辑和。

3. 根据权利要求2所述的电源控制电路,其特征在于,

所述切断控制信号生成电路还具有保持电路,该保持电路保持所述逻辑和生成电路的输出,并输出所述切断控制信号。

4. 根据权利要求1~3中的任一项所述的电源控制电路,其特征在于,

所述第1基准电压高于所述第2基准电压。

5. 根据权利要求1~3中的任一项所述的电源控制电路,其特征在于,

所述第1开关控制信号和所述第2开关控制信号彼此排他地接通。

6. 根据权利要求1~3中的任一项所述的电源控制电路,其特征在于,

所述电源控制电路具有第1平滑电路,该第1平滑电路与所述第1电流切断电路的输出和所述输入电源的第2电极并联连接。

7. 根据权利要求1~3中的任一项所述的电源控制电路,其特征在于,

所述电源控制电路经由第2平滑电路,对从所述基准节点流入所述第2电流切断电路的输入端子的电流或从所述第2电流切断电路的输入端子向所述基准节点流出的电流进行平滑。

8. 一种电源装置,其特征在于具有:

输入电源；

第 1 电流切断电路，其输入端子与所述输入电源的第 1 电极连接，根据输入到控制端子的切断控制信号，切断来自所述输入电源的电流；

第 1 开关电路，其输入端子与所述第 1 电流切断电路的输出端子连接，并且，该第 1 开关电路的输出端子与基准节点连接，根据输入到该第 1 开关电路的控制端子的第 1 开关控制信号，对向所述基准节点流出的电流或从所述基准节点流入的电流进行开关；

第 2 开关电路，其输入端子与所述基准节点连接，并且，该第 2 开关电路的输出端子与所述输入电源的第 2 电极连接，根据输入到该第 2 开关电路的控制端子的第 2 开关控制信号，对从所述基准节点流入的电流或向所述基准节点流出的电流进行开关；

第 2 电流切断电路，其输出端子与负载连接，根据输入到该第 2 电流切断电路的控制端子的所述切断控制信号，切断从所述基准节点流入的电流；以及

切断控制信号生成电路，其在对所述基准节点的电压与第 1 基准电压进行比较的结果为所述基准节点的电压低于所述第 1 基准电压的情况下，在所述第 1 开关控制信号接通时，或者，在对所述基准节点的电压与第 2 基准电压进行比较的结果为所述基准节点的电压高于所述第 2 基准电压的情况下，在所述第 2 开关控制信号接通时，输出所述切断控制信号。

9. 一种电源控制装置的控制方法，其特征在于包括以下步骤：

第 1 电流切断电路根据输入到控制端子的切断控制信号，切断来自输入电源的电流的步骤，其中，所述第 1 电流切断电路的输入端子与所述输入电源的第 1 电极连接；

第 1 开关电路根据输入到该第 1 开关电路的控制端子的第 1 开关控制信号，对向基准节点流出的电流或从所述基准节点流入的电流进行开关的步骤，其中，所述第 1 开关电路的输入端子与所述第 1 电流切断电路的输出端子连接，并且，该第 1 开关电路的输出端子与所述基准节点连接；

第 2 开关电路根据输入到该第 2 开关电路的控制端子的第 2 开关控制信号，对从所述基准节点流入的电流或向所述基准节点流出的电流进行开关的步骤，其中，所述第 2 开关电路的输入端子与所述基准节点连接，并且，该第 2 开关电路的输出端子与所述输入电源的第 2 电极连接；

第 2 电流切断电路根据输入到该第 2 电流切断电路的控制端子的所述切断控制信号，切断从所述基准节点流入的电流的步骤，其中，所述第 2 电流切断电路的输出端子与负载连接；以及

切断控制信号生成步骤，在对所述基准节点的电压与第 1 基准电压进行比较的结果为所述基准节点的电压低于所述第 1 基准电压的情况下，在所述第 1 开关控制信号接通时，或者，在对所述基准节点的电压与第 2 基准电压进行比较的结果为所述基准节点的电压高于所述第 2 基准电压的情况下，在所述第 2 开关控制信号接通时，输出所述切断控制信号。

10. 根据权利要求 9 所述的电源控制装置的控制方法，其特征在于，

所述第 1 基准电压高于所述第 2 基准电压。

11. 根据权利要求 9 或 10 所述的电源控制装置的控制方法，其特征在于，

所述第 1 开关控制信号和所述第 2 开关控制信号彼此排他地接通。

电源控制电路、电源装置以及电源控制装置的控制方法

技术领域

[0001] 本发明涉及电源控制电路、电源装置、电源系统以及电源控制装置的控制方法。

背景技术

[0002] 以往,在以信息处理装置为首的各种电子设备等产品中利用的电源使用“Hi Side FET”或“Lo Side FET”等的整流 FET(电场效应晶体管:Field Effect Transistor)。

[0003] 具体举例时,如图 27 所示,利用具有输入电源、输入电容器、平滑电感器、平滑电容器、负载、Hi Side FET、Lo Side FET、逆变器的非绝缘方式 DC-DC 转换器降压电路(开关控制方式)等。该非绝缘方式 DC-DC 转换器降压电路通过从 Hi 驱动器或 Lo 驱动器输出的开关控制信号(Hi Dr 或 Lo Dr)对输入电流进行导通/切断,通过平滑电感器、平滑电容器、负载,对电压/电流进行平均化并输出。

[0004] 这里,输入电源是对上述非绝缘方式 DC-DC 转换器降压电路提供电力的电源,输入电容器是蓄积或释放由输入电源提供的电能的电容器。并且,平滑电感器是用于上述非绝缘方式 DC-DC 转换器降压电路内的噪声抑制、整流、平滑的电感器,平滑电容器是如下的电感器:在电压高时进行充电,在电压低时进行放电,从而使电压平滑,即具有减小电压变动(脉动电压)的作用。

[0005] 但是,在使用整流 FET 的电源(例如非绝缘方式 DC-DC 转换器降压电路等)中,在产生了整流 FET 等的短路的情况下,在电路整体中流过大电流,成为该电源和连接电源的设备(连接设备)的故障原因。

[0006] 因此,在产生了短路的情况下,作为保护电路整体的手法,利用图 28 所示的保护电路。在该保护电路中,使用电流感应电阻 Rsense1,在检测到从电源的输入侧流入的过剩电流的情况下,判定为“Hi Side FET”的短路故障,实施打开“Breaker FET1”从而断开故障部位的处理。同样,在保护电路中,使用电流感应电阻 Rsense2,在检测到从电源的输出侧流入的过剩电流的情况下,判定为“Lo Side FET”的短路故障,实施打开“Breaker FET2”从而断开故障部位的处理。

[0007] 并且,该保护电路检测在电流感应电阻 Rsense1 中产生的微小电压,利用放大器 AMP1 进行放大,使用比较器 COMP1 对在延迟电路 DELAY1 中实施了忽略临时峰值的滤波后的电压与基准电压进行比较。然后,如果实施滤波而得到的电压大于基准电压,则保护电路检测为“Hi Side FET”的短路故障。同样,保护电路检测在电流感应电阻 Rsense2 中产生的微小电压,利用放大器 AMP2 进行放大,使用比较器 COMP2 对在延迟电路 DELAY2 中实施了忽略临时峰值的滤波后的电压与基准电压进行比较,如果其结果为实施滤波而得到的电压大于基准电压,则检测到“Lo Side FET”的短路故障。

[0008] 专利文献 1:日本特开平 05-146049 号公报

[0009] 但是,上述现有技术存在无法准确地检测短路故障的课题。具体而言,在上述保护电路中,在输出电容器的电容较多的条件下接通电源的情况、或者负载从轻负载向重负载急剧变化的情况下,即使是正常状态,有时也产生过剩电流。并且,在输出中残存有电压的

条件下接通电源的情况、或者负载从重负载向轻负载急剧变化的情况下,即使是正常状态,有时也产生逆电流。但是,在现有的保护电路中,在产生了基于过剩电流的逆电流的情况下,无法判断是否产生了基于故障的逆电流,所以,将基于在上述正常状态下产生的过剩电流的逆电流也判断为故障。

[0010] 并且,在现有的保护电路中,使用比较器与基准电压进行比较,但是,需要为了防止误检测而使基准电压与原本希望检测的电压相比增大几 10%的方式来增大阈值极限、延迟电路 DELAY 实施滤波的时间。因此,检测故障、打开“Breaker FET”并断开故障部位所需的时间变长,电源的输入电压降低,进而,装置整体的电压也降低。即,可能由于短路故障波及而使装置整体停止。

[0011] 并且,在现有的保护电路中,在产生了阻抗故障的情况下,电流感应电阻 Rsense1 (或电流感应电阻 Rsense2) 电压效应非常小或不产生,所以,无法检测阻抗故障。其结果,存在引起发热烧损这样的课题。另外,阻抗故障表示 FEC 中的短路状态不完全而具有某个电阻值从而使 FET 故障的状态、换言之短路故障或开路故障的中间的中途半端的故障。

发明内容

[0012] 因此,本发明是为了解决上述现有技术的课题而完成的,其目的在于,提供能够准确地检测短路故障的电源控制电路、电源装置、电源系统以及电源控制装置的控制方法。

[0013] 为了解决上述课题并实现目的,本申请公开的电源控制电路的特征在于,该电源控制电路具有:第 1 电流切断电路,其输入端子与输入电源的第 1 电极连接,根据输入到控制端子的切断控制信号,切断来自所述输入电源的电流;第 1 开关电路,其输入端子与所述第 1 电流切断电路的输出端子连接,并且,输出端子与基准节点连接,根据输入到控制端子的第 1 开关控制信号,对向所述基准节点流出的电流或从所述基准节点流入的电流进行开关;第 2 开关电路,其输入端子与所述基准节点连接,并且,输出端子与所述输入电源的第 2 电极连接,根据输入到控制端子的第 2 开关控制信号,对从所述基准节点流入的电流或向所述基准节点流出的电流进行开关;第 2 电流切断电路,其输出端子与负载连接,根据输入到控制端子的所述切断控制信号,切断从所述基准节点流入的电流;以及切断控制信号生成电路,其在对所述基准节点的电压与第 1 基准电压进行比较的结果为所述基准节点的电压低于所述第 1 基准电压的情况下,在所述第 1 开关控制信号接通时,输出所述切断控制信号,或者,在对所述基准节点的电压与第 2 基准电压进行比较的结果为所述基准节点的电压高于所述第 2 基准电压的情况下,在所述第 2 开关控制信号接通时,输出所述切断控制信号。

[0014] 根据本申请公开的电源控制装置,能够准确地检测短路故障。

附图说明

[0015] 图 1 是示出包含实施例 1 的电源控制电路的 DDC 转换器的图。

[0016] 图 2 是示出实施例 1 的电源控制电路的结构框图。

[0017] 图 3 是例示了阈值 $V_{IN-VrefH}$ 的设定的想法的图。

[0018] 图 4 是例示了阈值 V_{refL} 的设定的想法的图。

- [0019] 图 5 是示出负载电流较大时的正常动作波形的图。
- [0020] 图 6 是示出负载电流较小时的正常动作波形的图。
- [0021] 图 7 是用于说明“Hi Side FET”的短路故障时的图。
- [0022] 图 8 是示出在负载电流较大时产生的“Hi Side FET”的短路故障时的动作波形的图。
- [0023] 图 9 是示出在负载电流较大时产生的“Hi Side FET”的 Low 阻抗故障时的动作波形的图。
- [0024] 图 10 是示出在负载电流较大时产生的“Hi Side FET”的 High 阻抗故障时的动作波形的图。
- [0025] 图 11 是示出在负载电流较大时产生的“Hi Side FET”的开路故障时的动作波形的图。
- [0026] 图 12 是示出在负载电流较小时产生的“Hi Side FET”的短路故障时的动作波形的图。
- [0027] 图 13 是示出在负载电流较小时产生的“Hi Side FET”的 Low 阻抗故障时的动作波形的图。
- [0028] 图 14 是示出在负载电流较小时产生的“Hi Side FET”的 High 阻抗故障时的动作波形的图。
- [0029] 图 15 是示出在负载电流较小时产生的“Hi Side FET”的开路故障时的动作波形的图。
- [0030] 图 16 是用于说明“Lo Side FET”的短路故障时的图。
- [0031] 图 17 是示出在负载电流较大时产生的“Lo Side FET”的短路故障时的动作波形的图。
- [0032] 图 18 是示出在负载电流较大时产生的“Lo Side FET”的 Low 阻抗故障时的动作波形的图。
- [0033] 图 19 是示出在负载电流较大时产生的“Lo Side FET”的 High 阻抗故障时的动作波形的图。
- [0034] 图 20 是示出在负载电流较大时产生的“Lo Side FET”的开路故障时的动作波形的图。
- [0035] 图 21 是示出在负载电流较小时产生的“Lo Side FET”的短路故障时的动作波形的图。
- [0036] 图 22 是示出在负载电流较小时产生的“Lo Side FET”的 Low 阻抗故障时的动作波形的图。
- [0037] 图 23 是示出在负载电流较小时产生的“Lo Side FET”的 High 阻抗故障时的动作波形的图。
- [0038] 图 24 是示出在负载电流较小时产生的“Lo Side FET”的开路故障时的动作波形的图。
- [0039] 图 25 是示出并联连接 n+1 台应用了本申请公开的电源控制电路的 DDC 的例子图。
- [0040] 图 26 是示出在并联连接 n+1 台应用了本申请公开的电源控制电路的 DDC 的结构

中产生了故障的例子的图。

[0041] 图 27 是示出现有技术中的 DC-DC 转换器的例子的图。

[0042] 图 28 是示出现有技术中的 DC-DC 转换器的短路保护结构的图。

[0043] 标号说明

[0044] 10 :输入电源 ;11 :输入电容器 ;12 :平滑电感器 ;13 :平滑电容器 ;14 :负载 ;15 : Hi Side FET ;16 :Lo Side FET ;17 :Hi 驱动器 ;18 :Lo 驱动器 ;20、30 :Breaker FET ;40 :比较电路组 ;41、43 :COMP ;42、44 :AND 电路 ;45 :OR 电路 ;46 :FF 电路 ;47 :逆变器。

具体实施方式

[0045] 下面,参照附图对本发明的电源控制电路、电源装置、电源系统以及电源控制装置的控制方法的实施例进行详细说明。

[0046] 实施例 1

[0047] [电源控制电路的概要]

[0048] 首先,使用图 1 对实施例 1 的电源控制电路的概要进行说明。图 1 是示出包含实施例 1 的电源控制电路的 DDC 转换器的图。

[0049] 如图 1 所示,该 DDC 转换器是通过 DC-DC 电压转换部将输入电压 VIN 转换为 VOUT(负载电流 IOUT)并输出的装置,是如下的 DC-DC 转换器(DC/DC Converter:直流-直流转换器)(例如开关方式的 DC-DC 转换器等):随着小型化的进展,实现了使用低电压化发展的 LSI 的信息处理装置、高功能化发展的便携电话等的移动设备以及电子设备的节电化和小型轻量化。

[0050] 而且,在 DC-DC 电压转换部连接有误差放大器即“Error AMP”和“PWM COMPARATOR”,该“Error AMP”始终对接地电位即基准电压 GND 与输出电压 VOUT 进行比较,同时放大该误差而对误差电压信号(Error Voltage)进行控制,该“PWM COMPARATOR”根据来自“Error AMP”的输出和来自振荡器的输出对脉宽进行调制。并且,具有“信号生成电路”,该“信号生成电路”根据从“PWM COMPARATOR”输出的脉宽,生成“Hi Dr(权利要求书所记载的“第 1 开关控制信号”)”和“Lo Dr(权利要求书所记载的“第 2 开关控制信号”)”。

[0051] 另外,上述“PWM COMPARATOR”、“Error AMP”、“信号生成电路”是一般的 DC-DC 转换器所具有的电路,所以,这里省略详细说明。并且,“DC”是指“Direct Current:直流”,“PWM COMPARATOR”是指“Pulse Width Modulation COMPARATOR”(脉宽调制比较器)。

[0052] 因此,本实施例公开的电源控制电路具有:与 DC-DC 电压转换部的输入侧连接的“Breaker FET:断路器场效应管”、与输出侧连接的“Breaker FET:断路器场效应管”、以及与各个 FET 连接的比较电路组,能够准确地检测短路故障。

[0053] 具体而言,实施例 1 的电源控制电路在“Lo Side FET”的短路故障时,检测“Hi Side FET”和“Lo Side FET”的基准电压 VD(权利要求书所记载的“基准节点的电压”),使用比较器(comparator)COMP 对阈值“VIN-VrefH”和 VD 进行比较。然后,如果基准电压 VD 小于阈值“VIN-VrefH”且开关控制信号(Hi Dr)接通,则电源控制电路判定为故障。

[0054] 同样,实施例 1 的电源控制电路在“Hi Side FET”的短路故障时,检测“Hi Side FET”和“Lo Side FET”的基准电压 VD,使用比较器 COMP 对阈值“VrefL”和 VD 进行比较。然后,如果基准电压 VD 大于阈值“VrefL”且开关控制信号(Lo Dr)接通,则电源控制电路

判定为故障。

[0055] 这样,实施例 1 的电源控制电路在短路故障的检测中使用比较器,由此,能够高精度且高速地检测短路故障。进而,在短路故障的判定中使用 AND 逻辑,由此,能够准确地判定短路故障而没有误检测。

[0056] [电源控制电路的结构]

[0057] 接着,使用图 2 对图 1 所示的电源控制电路的结构进行说明。图 2 是示出实施例 1 的电源控制电路的结构的框图。图 2 所示的电源控制电路是组装在 DDC 中的电路,是在非绝缘方式 DC-DC 转换器降压电路(参照图 27)中连接了“BreakerFET”20、“Breaker FET”30、比较电路组 40 的电路。

[0058] 如上所述,图 2 所示的电源控制电路中的非绝缘方式 DC-DC 转换器降压电路具有:输入电源 10、输入电容器 11、平滑电感器 12、平滑电容器 13、负载 14、“Hi Side FET”15、“Lo Side FET”16、Hi 驱动器 17、Lo 驱动器 18。而且,上述 DC-DC 转换器降压电路根据从 Hi 驱动器 17 或 Lo 驱动器 18 输出的开关控制信号(Hi Dr 或 Lo Dr),通过“Hi Side FET”15 或“Lo Side FET”16 对输入电流进行导通/切断,通过平滑电感器 12、平滑电容器 13、负载 14,对电压/电流进行平均化并输出。

[0059] 其中,输入电源 10 对上述非绝缘方式 DC-DC 转换器降压电路提供电力,输入电容器 11 是蓄积或释放由输入电源提供的电能的电容器。并且,平滑电感器 12 是用于上述非绝缘方式 DC-DC 转换器降压电路内的噪声抑制、整流、平滑的电感线圈,平滑电容器 13 是如下的电感线圈:在电压高时进行充电,在电压低时进行放电,从而使电压平滑,即具有减小电压变动(脉动电压)的作用。

[0060] 而且,“Hi Side FET”15 的输入端子与“Breaker FET”20 的输出端子连接,并且,输出端子与基准节点(VD 节点)连接,根据输入到控制端子的开关控制信号(Hi Dr),对向基准节点流出的电流或从基准节点流入的电流进行开关。

[0061] “Lo Side FET”16 的输入端子与基准节点(VD 节点)连接,并且,输出端子与输入电源 10 的第 2 电极连接,根据输入到控制端子的开关控制信号(Lo Dr),对从基准节点流入的电流或向基准节点流出的电流进行开关。

[0062] 另外,上述开关控制信号(Hi Dr)和开关控制信号(Lo Dr)可以被控制为彼此排他地接通。

[0063] “Breaker FET”20 是如下的电路:其输入端子与输入电源 10 的第 1 电极连接,根据从后述的逆变器 47 输入到控制端子的切断控制信号,切断来自输入电源的电流。“Breaker FET”30 是如下的电路:其输出端子与负载 14 连接,根据从逆变器 47 输入到控制端子的切断控制信号,切断从基准节点(VD 节点)流入的电流。

[0064] 比较电路组 40 是如下的电路:在对基准节点(VD 节点)的电压(VD)与阈值(VIN-VrefH)进行比较的结果为“VD”低于“VIN-VrefH”的情况下,在开关控制信号(Hi Dr)接通时,输出切断控制信号。并且,比较电路组 40 在对基准节点(VD 节点)的电压(VD)与阈值(VrefL)进行比较的结果为“VD”高于“VrefL”的情况下,在开关控制信号(Lo Dr)接通时,也输出切断控制信号。

[0065] 作为比较电路组 40 的电路结构,例如能够构成为具有:比较电路(COMP 41)、逻辑积电路(AND 电路 42)、比较电路(COMP 43)、逻辑积电路(AND 电路 44)、逻辑和电路(OR 电

路 45)、FF(触发器) 电路 46、逆变器 47。

[0066] 该比较电路 COMP 41 是对基准节点 (VD 节点) 与阈值“VIN-VrefH”进行比较的比较电路,AND 电路 42 是生成来自比较电路 COMP 41 的输出与开关控制信号 (Hi Dr) 的逻辑积的逻辑积电路。并且,比较电路 COMP 43 是对基准节点 (VD 节点) 与阈值“VrefL”进行比较的比较电路,AND 电路 44 是生成来自比较电路 COMP 43 的输出与开关控制信号 (Lo Dr) 的逻辑积的逻辑积电路。并且,OR 电路 45 是生成来自 AND 电路 42 的输出与来自 AND 电路 44 的输出的逻辑和的逻辑和电路,FF 电路 46 是保持来自 OR 电路 45 的输出并输出用于切断短路产生部位的切断控制信号的触发器 (FLIP-FLOP) 电路。

[0067] 在对 Set 输入施加了 OR 电路 45 的输出“Hi”的情况下,FF 电路 46 保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。(另外,再次接通电源装置时,为了使 FF 电路 46 返回初始状态,对 R 输入施加 Hi 来进行复位。)逆变器 47 在接受来自 FF 电路 46 的输出“Q = Hi”的情况下,使该输出反转,向“Breaker FET”20 和“Breaker FET”30 输出用于接通“Breaker FET”20 和“Breaker FET”30 的切断控制信号。另外,“Breaker FET”20 和“Breaker FET”30 接受来自逆变器 47 输出的切断控制信号时,打开该电路而从电源控制装置断开。

[0068] 另外,上述阈值“VIN-VrefH”对应于权利要求书所记载的“第 1 基准电压”,阈值“VrefL”对应于权利要求书所记载的“第 2 基准电压”,能够设定为“VIN-VrefH”高于“VrefL”。

[0069] 这里,使用图 3 和图 4 对阈值“VIN-VrefH”和“VrefL”的设定手法进行说明。另外,图 3 是例示了阈值 VIN-VrefH 的设定的想法的图,图 4 是例示了阈值 VrefL 的设定的想法的图。

[0070] 如图 3 所示,在设“Hi Side FET”的电压为“VQH”的情况下,“VrefH”成为“(VIN-VQH) × (R17/(R14+R17))”(略小于 VIN-VQH 的电压)。这里,减小 VrefH 调整电阻 R17 时,阈值极限增加。由此,将阈值“VIN-VrefH”设定为“(VIN-VQH) × α”。其中,VQH = $I_{dsQH} \times R_{dsQH}$ 、α 为考虑了偏差后的阈值极限系数即 1 以下(通常为 0.9 左右)。

[0071] 并且,如图 4 所示,在设“Lo Side FET”的电压为“VQL”的情况下,“VrefL”成为“(VQL) × (R13/(R10+R13)) × ((R11+R12)/(R11))”(略大于 VQL 的电压)。这里,增大 VrefL 调整电阻 R13 时,阈值极限增加。由此,将阈值“VrefL”设定为“VQL × β”。其中,VQL = $I_{dsQL} \times R_{dsQL}$ 、β 为考虑了偏差后的阈值极限系数即 1 以下(通常为 0.9 左右)。

[0072] 比较电路组 40 使用利用上述手法设定的阈值“VIN-VrefH”和“VrefL”以及基准节点的电压 (VD),设短路故障的判定条件为“开关控制信号 (Hi Dr) = Hi 且基准电压 (VD) < 阈值 (VIN-VrefH)”、“开关控制信号 (Lo Dr) = Hi 且基准电压 (VD) > 阈值 (VrefL)”。

[0073] 然后,电源控制电路在“Hi Side FET”15 的短路故障时,检测“Hi Side FET”15 和“Lo Side FET”16 的中间电压“VD”,利用比较电路 (COMP 43) 与电压“(GND+Bias) = VrefL”进行比较,如果中间电压“VD”较大,则取与开关控制信号 (Lo Dr) 的 AND 逻辑。其结果,如果为正逻辑,则对“Breaker FET”20 和“Breaker FET”30 进行断开控制。

[0074] 并且,电源控制电路在“Lo Side FET”16 的短路故障时,检测“Hi Side FET”15 和“Lo Side FET”16 的中间电压“VD”,利用比较电路 (COMP 41) 与电压“(Vi+Bias) = (VIN-VrefH)”进行比较,如果中间电压“VD”较小,则取与开关控制信号 (Lo Dr) 的 AND 逻辑。

辑。其结果,如果为正逻辑,则对“Breaker FET”20 和“Breaker FET”30 进行断开控制。

[0075] 这样,能够高精度且高速地检测短路故障,所以,能够准确地判定短路故障而没有误检测。并且,与现有方式相比,能够利用部件数量少的简单结构,确保电源的冗余性。

[0076] [电源控制电路的动作波形]

[0077] 接着,使用图 5 ~ 图 26 对实施例 1 的电源控制电路中的正常时的动作波形和故障时的动作波形进行说明。

[0078] 其中,图 5 ~ 图 26 所示的“ton”是“Hi Side FET”15 的导通时间,“toff”是“Lo Side FET”16 的导通时间,“tsw”是电压反馈控制的周期,“IOUT”是负载电流,“IL”是流过平滑电感器 12 的电流,“ILpp”是流过平滑电感器 12 的波纹电流。并且,“VQH”是“Hi Side FET”15 的导通时压降 ($V_{QH} = I_{dsQH} \times R_{dsQH}$),“VQL”是“Lo Side FET”16 的导通时压降 ($V_{QL} = I_{dsQL} \times R_{dsQL}$)。

[0079] (1. 正常时的动作波形)

[0080] 首先,使用图 5 和图 6 对实施例 1 的电源控制电路中的正常时的动作波形进行说明。图 5 是示出负载电流较大时的正常动作波形的图,图 6 是示出负载电流较小时的正常动作波形的图。另外,负载电流较大时是 ($I_{OUT} \geq (1/2) \times I_{Lpp}$) 时,负载电流较小时是 ($I_{OUT} < (1/2) \times I_{Lpp}$) 时。

[0081] 如图 5 和图 6 所示,在正常时对电压反馈进行控制,以使得“ $ton = (V_{OUT} + V_{QH}) \times t_{sw}$ ”、“ $toff = t_{sw} - ton$ ”。此时,基准电压 VD 成为“(ton 时) $VD = V_{IN} - V_{QH}$ ”、“(toff 时) $VD = -V_{QL}$ ”。并且,负载电流较小时 ($I_{OUT} < (1/2) \times I_{Lpp}$) 时存在逆流平滑电感器 12 的期间,所以,成为“ $VD = +V_{QL}$ ”。

[0082] (2. 故障时的动作波形)

[0083] 接着,对实施例 1 的电源控制电路中的故障时的动作波形进行说明。这里,分别对“负载电流较大时”或“负载电流较小时”的“Hi Side FET 的短路故障时”以及“负载电流较大时”或“负载电流较小时”的“Lo Side FET 的短路故障时”进行说明。

[0084] (2-1. Hi Side FET 的短路故障时)

[0085] 首先,使用图 7 对“Hi Side FET”15 的短路故障时的概要进行说明。图 7 是用于说明“Hi Side FET”的短路故障时的图。如图 7 所示,在“Hi Side FET”的短路故障时,设“Hi Side FET”的短路故障的阻抗为“ZQH”时,“Lo Side FET”的接通电阻“ R_{dsQL} ”与“ZQH”的 V_{IN} 分割为基准电压“VD”。即,成为“ $VD = (R_{dsQL} / (Z_{QH} + R_{dsQL})) \times V_{IN}$ ”。

[0086] (2-1-1. Hi Side FET 的短路故障时 (负载电流较大时))

[0087] 这里,对“负载电流较大时”在“Hi Side FET”中产生的“短路故障”、“Low 阻抗故障”、“High 阻抗故障”、“开路故障”进行说明。另外,“负载电流较大时”是“负载电流 (I_{OUT}) $\geq (1/2) \times$ 波纹电流 (I_{Lpp})”的状态。

[0088] (a. 短路故障)

[0089] 首先,使用图 8 对在负载电流较大时产生的“Hi Side FET”的短路故障进行说明。图 8 是示出在负载电流较大时产生的“Hi Side FET”的短路故障时的动作波形的图。这里所示的“短路故障”是短路故障时的阻抗“ZQH”为“0ohm”的故障。因此,在实施例 1 的电源控制电路中,能够近似为基准电压“VD”=“ V_{IN} ”,成为“开关控制信号 (Lo Dr) = Hi 且基准电压 (VD) > 阈值 (V_{refL})”,由此,判定为“Hi Side FET”短路故障。

[0090] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 43) 对基准电压“VD”和阈值“VrefL”进行比较的结果为“ $VD > VrefL$ ”,则设 COMP 43 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后,AND 电路 44 输出“Hi”,接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“ $Q = Hi$ ”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0091] (b. Low 阻抗故障)

[0092] 接着,使用图 9 对在负载电流较大时产生的“Hi Side FET”的 Low 阻抗故障进行说明。图 9 是示出在负载电流较大时产生的“Hi Side FET”的 Low 阻抗故障时的动作波形的图。这里所示的“Low 阻抗故障”是短路故障时的阻抗“ZQH”为接近“Hi Side FET”的接通电阻的值(例如几 mohm)的故障。因此,在实施例 1 的电源控制电路中,能够使基准电压“VD”近似为“ $(1/2) \times VIN \sim VIN$ ”,成为“开关控制信号 (Lo Dr) = Hi 且基准电压 (VD) > 阈值 (VrefL)”,由此,判定为“Hi Side FET”短路故障。

[0093] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 43) 对基准电压“VD”和阈值“VrefL”进行比较的结果为“ $VD > VrefL$ ”,则设 COMP 43 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后,AND 电路 44 输出“Hi”,接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“ $Q = Hi$ ”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0094] (c. High 阻抗故障)

[0095] 接着,使用图 10 对在负载电流较大时产生的“Hi Side FET”的 High 阻抗故障进行说明。图 10 是示出在负载电流较大时产生的“Hi Side FET”的 High 阻抗故障时的动作波形的图。这里所示的“High 阻抗故障”是短路故障时的阻抗“ZQH”为大于“Hi Side FET”的接通电阻的值(例如几十 mohm)的故障。因此,在实施例 1 的电源控制电路中,电压降低“ $1ds \times ZQH$ ”,由此,能够使基准电压“VD”近似为“ $0V \sim (VIN - (1ds \times ZQH))$ ”,成为“开关控制信号 (Hi Dr) = Hi 且基准电压 (VD) < 阈值 ($VIN - VrefH$)”,由此,判定为“Hi Side FET”短路故障。

[0096] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 41) 对基准电压“VD”和阈值“ $VIN - VrefH$ ”进行比较的结果为“ $VD < VIN - VrefH$ ”,则设 COMP 41 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“ $Q = Hi$ ”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0097] (d. 开路故障)

[0098] 接着,使用图 11 对在负载电流较大时产生的“Hi Side FET”的开路故障进行说明。图 11 是示出在负载电流较大时产生的“Hi Side FET”的开路故障时的动作波形的图。这里所示的“开路故障”是短路故障时的阻抗“ZQH”为几 ohm 以上的故障。因此,在实施例 1 的电源控制电路中,能够近似为“基准电压“VD” = 0V”,成为“开关控制信号 (Hi Dr) = Hi 且基准电压 (VD) < 阈值 (VIN-VrefH)”,由此,判定为“Hi Side FET”短路故障。

[0099] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 41) 对基准电压“VD”和阈值“VIN-VrefH”进行比较的结果为“VD < VIN-VrefH”,则设 COMP 41 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0100] (2-1-2. Hi Side FET 的短路故障时 (负载电流较小时))

[0101] 这里,对“负载电流较小时”在“Hi Side FET”中产生的“短路故障”、“Low 阻抗故障”、“High 阻抗故障”、“开路故障”进行说明。另外,“负载电流较小时”是“负载电流 (IOUT) < (1/2) × 波纹电流 (ILpp)”的状态。

[0102] (a. 短路故障)

[0103] 首先,使用图 12 对在负载电流较小时产生的“Hi Side FET”的短路故障进行说明。图 12 是示出在负载电流较小时产生的“Hi Side FET”的短路故障时的动作波形的图。这里所示的“短路故障”是短路故障时的阻抗“ZQH”为“0ohm”的故障。因此,在实施例 1 的电源控制电路中,能够近似为基准电压“VD” = “VIN”,成为“开关控制信号 (LoDr) = Hi 且基准电压 (VD) > 阈值 (VrefL)”,由此,判定为“Hi Side FET”短路故障。

[0104] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 43) 对基准电压“VD”和阈值“VrefL”进行比较的结果为“VD > VrefL”,则设 COMP 43 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后,AND 电路 44 输出“Hi”,接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0105] (b. Low 阻抗故障)

[0106] 接着,使用图 13 对在负载电流较小时产生的“Hi Side FET”的 Low 阻抗故障进行说明。图 13 是示出在负载电流较小时产生的“Hi Side FET”的 Low 阻抗故障时的动作波形的图。这里所示的“Low 阻抗故障”是短路故障时的阻抗“ZQH”为接近“Hi Side FET”的接通电阻的值 (例如几 mohm) 的故障。因此,在实施例 1 的电源控制电路中,能够使基准电压“VD”近似为“(1/2) × VIN ~ VIN”,成为“开关控制信号 (Lo Dr) = Hi 且基准电压 (VD) > 阈值 (VrefL)”,由此,判定为“Hi Side FET”短路故障。

[0107] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 43) 对基准电压“VD”和阈值“VrefL”进行比较的结果为“ $VD > V_{refL}$ ”,则设 COMP 43 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后,AND 电路 44 输出“Hi”,接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0108] (c. High 阻抗故障)

[0109] 接着,使用图 14 对在负载电流较小时产生的“Hi Side FET”的 High 阻抗故障进行说明。图 14 是示出在负载电流较小时产生的“Hi Side FET”的 High 阻抗故障时的动作波形的图。这里所示的“High 阻抗故障”是短路故障时的阻抗“ZQH”为大于“Hi Side FET”的接通电阻的值(例如几十 mohm)的故障。因此,在实施例 1 的电源控制电路中,电压降低“ $1ds \times ZQH$ ”,由此,能够使基准电压“VD”近似为“ $0V \sim (VIN - (1ds \times ZQH))$ ”,成为“开关控制信号 (Hi Dr) = Hi 且基准电压 (VD) < 阈值 (VIN-VrefH)”,由此,判定为“Hi Side FET”短路故障。

[0110] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 41) 对基准电压“VD”和阈值“VIN-VrefH”进行比较的结果为“ $VD < VIN - V_{refH}$ ”,则设 COMP 41 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0111] (d. 开路故障)

[0112] 接着,使用图 15 对在负载电流较小时产生的“Hi Side FET”的开路故障进行说明。图 15 是示出在负载电流较小时产生的“Hi Side FET”的开路故障时的动作波形的图。这里所示的“开路故障”是短路故障时的阻抗“ZQH”为几 ohm 以上的故障。因此,在实施例 1 的电源控制电路中,能够使基准电压“VD”近似为“0V”,成为“开关控制信号 (Hi Dr) = Hi 且基准电压 (VD) < 阈值 (VIN-VrefH)”,由此,判定为“Hi Side FET”短路故障。

[0113] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 41) 对基准电压“VD”和阈值“VIN-VrefH”进行比较的结果为“ $VD < VIN - V_{refH}$ ”,则设 COMP 41 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0114] (2-2. Lo Side FET 的短路故障时)

[0115] 接着,使用图 16 对“Lo Side FET”16 的短路故障时的概要进行说明。图 16 是用于说明“Lo Side FET”的短路故障时的图。如图 16 所示,在“Lo Side FET”的短路故障时,设“Lo Side FET”的短路故障的阻抗为“ZQL”时,“Hi Side FET”的接通电阻“RdsQH”与“ZQL”的 VIN 分割为基准电压“VD”。即,成为“ $VD = (ZQL) / (RdsQH + ZQL) \times VIN$ ”。

[0116] (2-2-1.Lo Side FET 的短路故障时(负载电流较大时))

[0117] 这里,对“负载电流较大时”在“Lo Side FET”中产生的“短路故障”、“Low 阻抗故障”、“High 阻抗故障”、“开路故障”进行说明。另外,“负载电流较大时”是“负载电流(IOUT) $\geq (1/2) \times$ 波纹电流(ILpp)”的状态。

[0118] (a. 短路故障)

[0119] 首先,使用图 17 对在负载电流较大时产生的“Lo Side FET”的短路故障进行说明。图 17 是示出在负载电流较大时产生的“Lo Side FET”的短路故障时的动作波形的图。这里所示的“短路故障”是短路故障时的阻抗“ZQH”为“0ohm”的故障。因此,在实施例 1 的电源控制电路中,能够近似为基准电压“VD”=“0V”,成为“开关控制信号(Hi Dr) = Hi 且基准电压(VD) < 阈值(VIN-VrefH)”,由此,判定为“Lo Side FET”短路故障。

[0120] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器(COMP 41)对基准电压“VD”和阈值“VIN-VrefH”进行比较的结果为“VD < VIN-VrefH”,则设 COMP 41 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0121] (b. Low 阻抗故障)

[0122] 接着,使用图 18 对在负载电流较大时产生的“Lo Side FET”的 Low 阻抗故障进行说明。图 18 是示出在负载电流较大时产生的“Lo Side FET”的 Low 阻抗故障时的动作波形的图。这里所示的“Low 阻抗故障”是短路故障时的阻抗“ZQH”为接近“Lo Side FET”的接通电阻的值(例如几 mohm)的故障。因此,在实施例 1 的电源控制电路中,能够使基准电压“VD”近似为“ $0V \sim (1/2) \times VIN$ ”,成为“开关控制信号(Hi Dr) = Hi 且基准电压(VD) < 阈值(VIN-VrefH)”,由此,判定为“Lo Side FET”短路故障。

[0123] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器(COMP 41)对基准电压“VD”和阈值“VIN-VrefH”进行比较的结果为“VD < VIN-VrefH”,则设 COMP 41 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0124] (c. High 阻抗故障)

[0125] 接着,使用图 19 对在负载电流较大时产生的“Lo Side FET”的 High 阻抗故障进

行说明。图 19 是示出在负载电流较大时产生的“Lo Side FET”的 High 阻抗故障时的动作波形的图。这里所示的“High 阻抗故障”是短路故障时的阻抗“ZQH”为大于“Lo Side FET”的接通电阻的值（例如几十 mohm）的故障。因此，在实施例 1 的电源控制电路中，能够使基准电压“VD”近似为“ $(I_{ds} \times ZQH) \sim 0V$ ”，成为“开关控制信号（Lo Dr）= Hi 且基准电压（VD）> 阈值（VrefL）”，由此，判定为“Lo Side FET”短路故障。

[0126] 具体而言，在实施例 1 的电源控制电路中，如果利用比较器（COMP 43）对基准电压“VD”和阈值“VrefL”进行比较的结果为“VD > VrefL”，则设 COMP 43 的输出为“Hi”。接着，在电源控制电路中，利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后，AND 电路 44 输出“Hi”，接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入，FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后，接受“Q = Hi”，利用逆变器 47 进行逻辑反转，断开“Breaker FET”20 和“Breaker FET”30。这样，实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30，断开故障部位进行保护。

[0127] （d. 开路故障）

[0128] 接着，使用图 20 对在负载电流较大时产生的“Lo Side FET”的开路故障进行说明。图 20 是示出在负载电流较大时产生的“Lo Side FET”的开路故障时的动作波形的图。这里所示的“开路故障”是短路故障时的阻抗“ZQH”为几 ohm 以上的故障。因此，在实施例 1 的电源控制电路中，能够使基准电压“VD”近似为“VIN”，成为“开关控制信号（Lo Dr）= Hi 且基准电压（VD）> 阈值（VrefL）”，由此，判定为“Lo Side FET”短路故障。

[0129] 具体而言，在实施例 1 的电源控制电路中，如果利用比较器（COMP 43）对基准电压“VD”和阈值“VrefL”进行比较的结果为“VD > VrefL”，则设 COMP 43 的输出为“Hi”。接着，在电源控制电路中，利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后，AND 电路 44 输出“Hi”，接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入，FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后，接受“Q = Hi”，利用逆变器 47 进行逻辑反转，断开“Breaker FET”20 和“Breaker FET”30。这样，实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30，断开故障部位进行保护。

[0130] （2-2-2. Lo Side FET 的短路故障时（负载电流较小时））

[0131] 这里，对“负载电流较小时”在“Lo Side FET”16 中产生的“短路故障”、“Low 阻抗故障”、“High 阻抗故障”、“开路故障”进行说明。另外，“负载电流较小时”是“负载电流（IOUT）< $(1/2) \times$ 波纹电流（ILpp）”的状态。

[0132] （a. 短路故障）

[0133] 首先，使用图 21 对在负载电流较小时产生的“Lo Side FET”的短路故障进行说明。图 21 是示出在负载电流较小时产生的“Lo Side FET”的短路故障时的动作波形的图。这里所示的“短路故障”是短路故障时的阻抗“ZQH”为“0ohm”的故障。因此，在实施例 1 的电源控制电路中，能够近似为基准电压“VD”=“0V”，成为“开关控制信号（Hi Dr）= Hi 且基准电压（VD）< 阈值（VIN-VrefH）”，由此，判定为“Lo Side FET”短路故障。

[0134] 具体而言，在实施例 1 的电源控制电路中，如果利用比较器（COMP 41）对基准电压“VD”和阈值“VIN-VrefH”进行比较的结果为“VD < VIN-VrefH”，则设 COMP 41 的输出为

“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0135] (b. Low 阻抗故障)

[0136] 接着,使用图 22 对在负载电流较小时产生的“Lo Side FET”的 Low 阻抗故障进行说明。图 22 是示出在负载电流较小时产生的“Lo Side FET”的 Low 阻抗故障时的动作波形的图。这里所示的“Low 阻抗故障”是短路故障时的阻抗“ZQH”为接近“Lo Side FET”的接通电阻的值(例如几 mohm)的故障。因此,在实施例 1 的电源控制电路中,能够使基准电压“VD”近似为“ $0V \sim (1/2) \times V_{IN}$ ”,成为“开关控制信号(Hi Dr) = Hi 且基准电压(VD) < 阈值($V_{IN} - V_{refH}$)”,由此,判定为“Lo Side FET”短路故障。

[0137] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器(COMP 41)对基准电压“VD”和阈值“ $V_{IN} - V_{refH}$ ”进行比较的结果为“ $VD < V_{IN} - V_{refH}$ ”,则设 COMP 41 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 42 接受 COMP 41 的输出“Hi”和开关控制信号“Hi Dr = Hi”后,AND 电路 42 输出“Hi”,接受到 AND 电路 42 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0138] (c. High 阻抗故障)

[0139] 接着,使用图 23 对在负载电流较小时产生的“Lo Side FET”的 High 阻抗故障进行说明。图 23 是示出在负载电流较小时产生的“Lo Side FET”的 High 阻抗故障时的动作波形的图。这里所示的“High 阻抗故障”是短路故障时的阻抗“ZQH”为大于“Lo Side FET”的接通电阻的值(例如几十 mohm)的故障。因此,在实施例 1 的电源控制电路中,能够使基准电压“VD”近似为“ $(I_{ds} \times ZQH) \sim 0V$ ”,成为“开关控制信号(Lo Dr) = Hi 且基准电压(VD) > 阈值(V_{refL})”,由此,判定为“Lo Side FET”短路故障。

[0140] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器(COMP 43)对基准电压“VD”和阈值“ V_{refL} ”进行比较的结果为“ $VD > V_{refL}$ ”,则设 COMP 43 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后,AND 电路 44 输出“Hi”,接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0141] (d. 开路故障)

[0142] 接着,使用图 24 对在负载电流较小时产生的“Lo Side FET”的开路故障进行说明。图 24 是示出在负载电流较小时产生的“Lo Side FET”的开路故障时的动作波形的图。这

里所示的“开路故障”是短路故障时的阻抗“ZQH”为几 ohm 以上的故障。因此,在实施例 1 的电源控制电路中,能够使基准电压“VD”近似为“VIN”,成为“开关控制信号 (Lo Dr) = Hi 且基准电压 (VD) > 阈值 (VrefL)”,由此,判定为“Lo Side FET”短路故障。

[0143] 具体而言,在实施例 1 的电源控制电路中,如果利用比较器 (COMP 43) 对基准电压“VD”和阈值“VrefL”进行比较的结果为“VD > VrefL”,则设 COMP 43 的输出为“Hi”。接着,在电源控制电路中,利用 AND 电路 44 接受 COMP 43 的输出“Hi”和开关控制信号“Lo Dr = Hi”后,AND 电路 44 输出“Hi”,接受到 AND 电路 44 的输出后的 OR 电路 45 输出“Hi”。OR 电路 45 的输出“Hi”被施加给 FF 电路 46 的 Set 输入,FF 电路 46 的输出“Q”保持 Hi 状态。该 Hi 状态持续到 FF 电路 46 被复位为止。然后,接受“Q = Hi”,利用逆变器 47 进行逻辑反转,断开“Breaker FET”20 和“Breaker FET”30。这样,实施例 1 的电源控制电路通过断开“Breaker FET”20 和“Breaker FET”30,断开故障部位进行保护。

[0144] [实施例 1 的效果]

[0145] 这样,根据实施例 1,能够准确地检测短路故障。例如,是对“Hi Side FET”15 和“Lo Side FET”16 之间的基准电压 (VD) 进行检测的方式,在故障判定中不使用电流,所以,即使在产生了正常的电源接通时的过剩电流或负载急剧变化时的逆电流的情况下,也能够防止误检测为 FET 短路故障的情况。并且,所取得的基准电压 (VD) 不是微小电压,进而,能够直接输入到比较器 COMP 41 或 COMP 43,其结果,不经由放大器 (AMP) 和延迟电路 (DELAY),立即判定短路故障,能够打开“Breaker FET”20 和“Breaker FET”30,所以,能够加快响应时间,能够抑制短路故障波及。

[0146] 并且,不是检测电流来进行故障判定的方式,而是检测基准电压 (VD) 来进行故障判定,所以,即使在阻抗故障时,也能够通过与开关控制信号之间的 AND 逻辑来进行检测。具体而言,检测“Hi Side FET”15 和“Lo Side FET”16 之间的基准电压 (VD),取与开关控制信号之间的 AND 逻辑,由此,在与原本期待的逻辑不匹配的情况下,检测为产生了故障。因此,即使在 VD 成为与原本不同的中途半端的电压的阻抗故障时,也能够逻辑上识别为异常,所以,检测为阻抗故障时,能够防止发热烧损。

[0147] 并且,检测“Hi Side FET”15 和“Lo Side FET”16 之间的基准电压 (VD) 来进行故障判定,所以,能够不需要电流感应电阻 (Rsense),能够防止使用电流感应电阻 (Rsense) 而产生的电力损失大幅恶化的情况。并且,在故障判定中不需要检测电流,所以,能够不需要电流感应电阻 (Rsense)、放大器 (AMP)、DELAY (峰值滤波器),所以,保护电路 (电源控制电路) 整体的部件数量减少,实现了装配面积和成本的改善。

[0148] 实施例 2

[0149] 此前说明了实施例 1,但是,本实施例除了上述实施例以外,还可以通过各种不同的形式来实施。因此,如下所示,分别区分为 (1) 并联结构、(2) 电路结构等来说明不同的实施例。

[0150] (1) 并联结构

[0151] 例如,在实施例 1 中,以应用了本申请公开的电源控制电路的一台 DDC 为例进行了说明,但是,如图 25 所示,还能够并联连接 n+1 台 (DDC0 ~ DDCn) 应用了本申请公开的电源控制电路的 DDC。通常,在并联连接一般的电源控制电路的情况下,如果一台故障,则输入电压和输出电压被引入到故障的 DDC 而降低,由此,产生装置整体的电源停止或负载停止。因

此,在并联连接 $n+1$ 台 (DDC0 ~ DDCn) 应用了本申请公开的电源控制电路的 DDC 的结构中,即使在一台 DDC 故障的情况下,如图 26 所示,也能够打开“Breaker FET”来断开故障部位,所以,能够防止一台的故障波及到其他 DDC 的情况。

[0152] 另外,图 25 是示出并联连接 $n+1$ 台应用了本申请公开的电源控制电路的 DDC 的例子的图,图 26 是示出在并联连接 $n+1$ 台应用了本申请公开的电源控制电路的 DDC 的结构中产生了故障的例子的图。

[0153] (2) 电路结构等

[0154] 并且,图示的各装置的结构要素是功能概念性的结构要素,物理上不一定如图示那样构成。即,各装置的分散 / 统合的具体形式不限于图示的形式,能够根据各种负载或使用状况等,以任意单位在功能上或物理上对其全部或一部分进行分散 / 统合来构成。例如,在图 2 的结构中,图示了如下的例子:在“Hi Side FET”15 和“Lo Side FET”16 中的任一方产生了短路故障的情况下,打开“Breaker FET”20 和“Breaker FET”30 双方来进行断开,但是,也可以打开“Breaker FET”20 和“Breaker FET”30 中的任一方来进行断开。

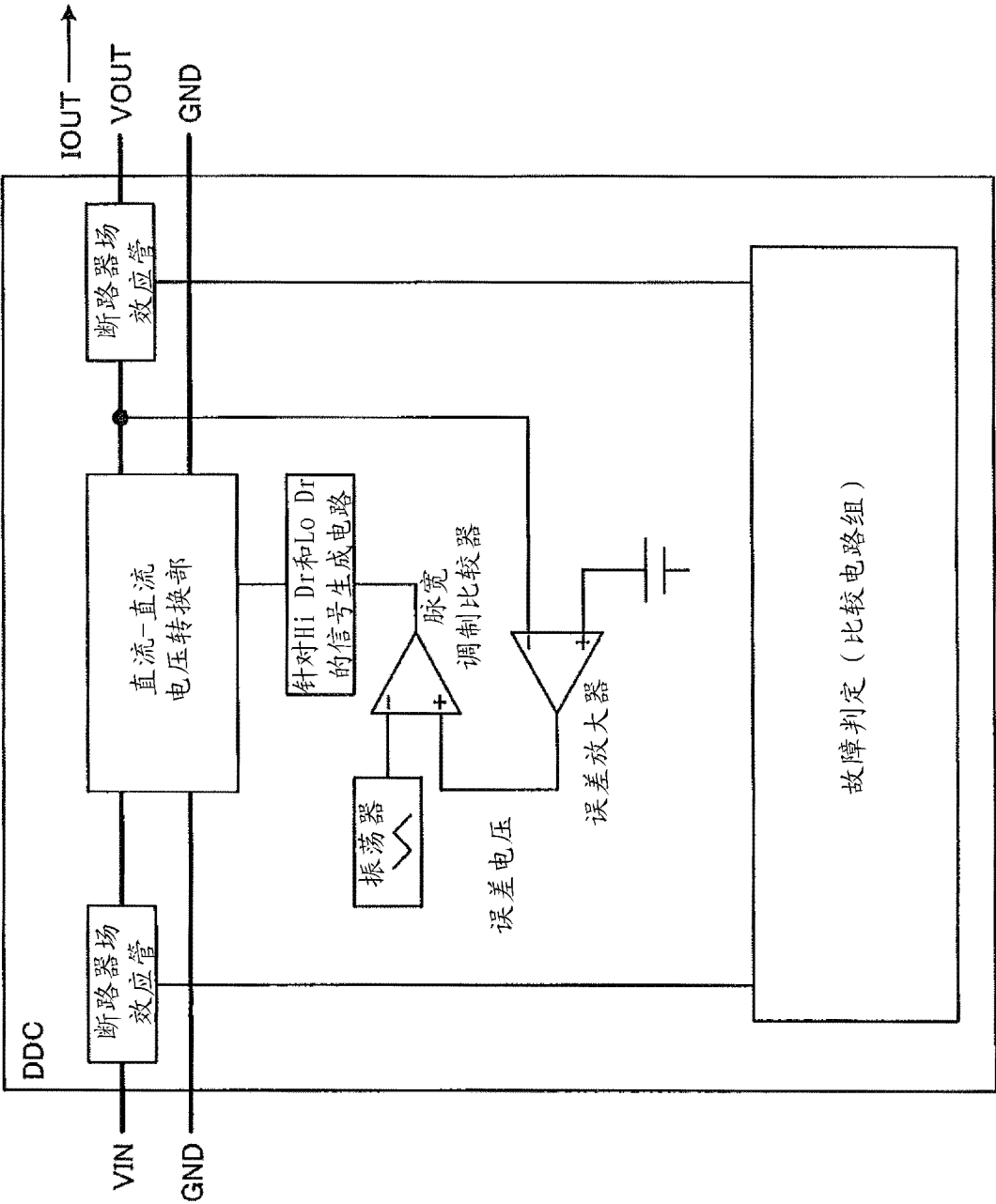


图 1

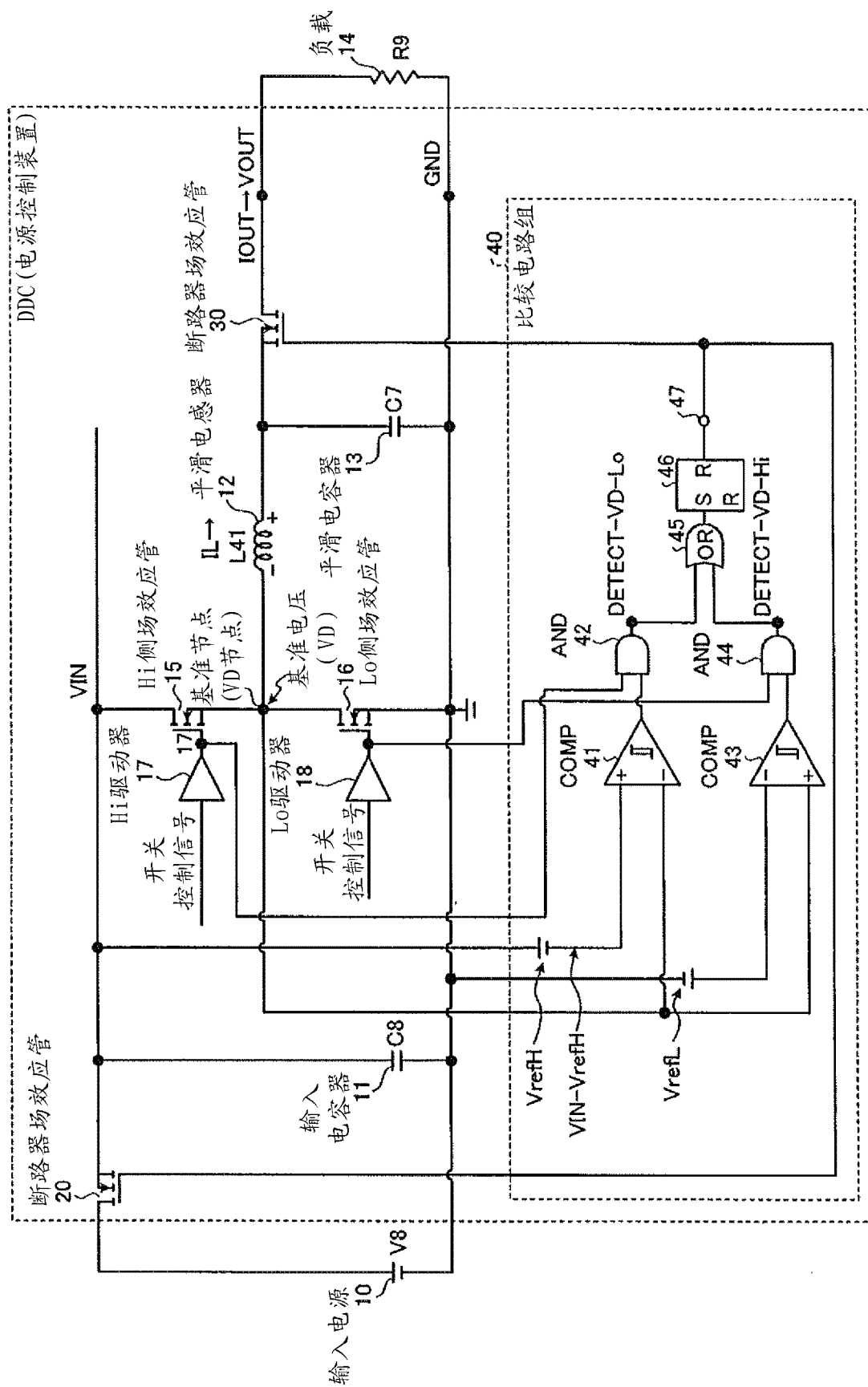


图 2

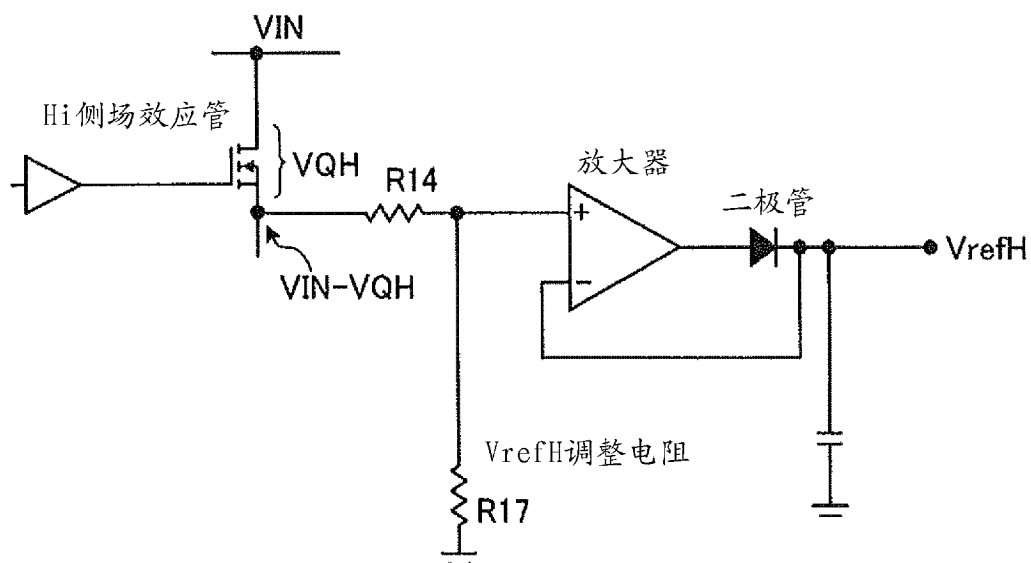


图 3

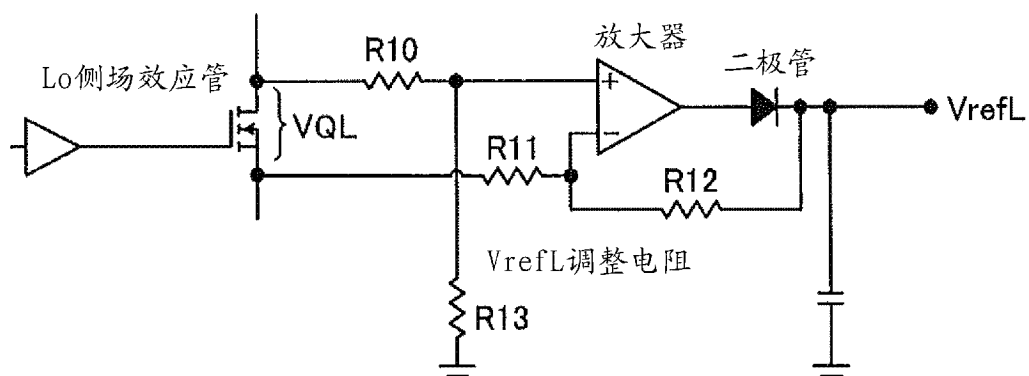


图 4

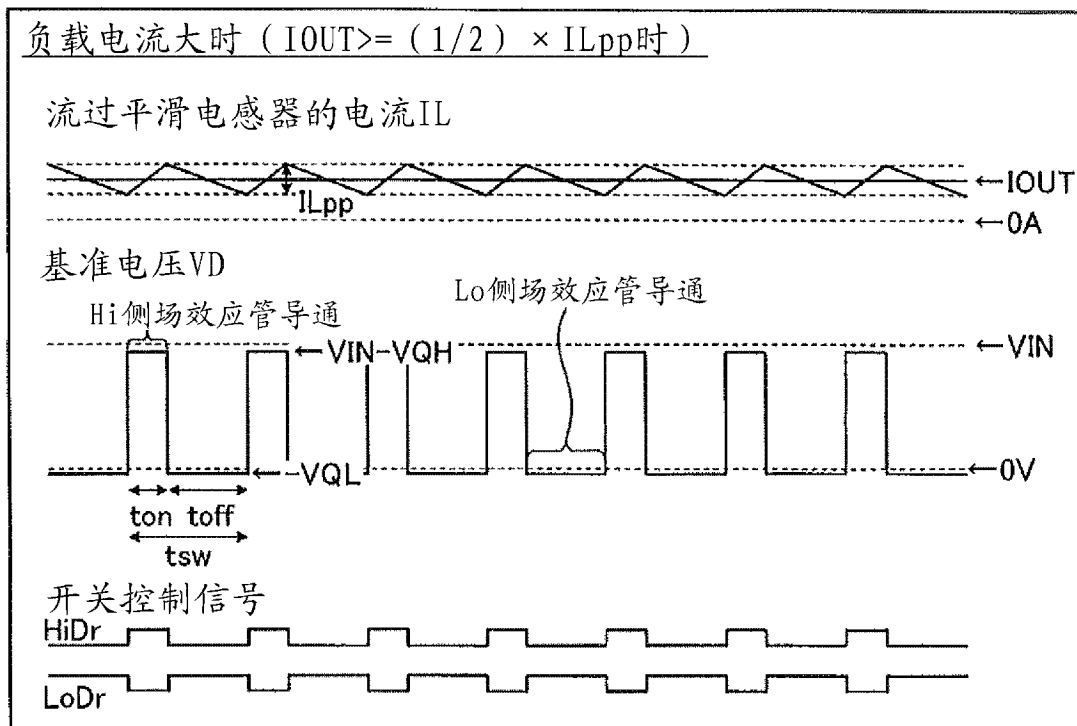


图 5

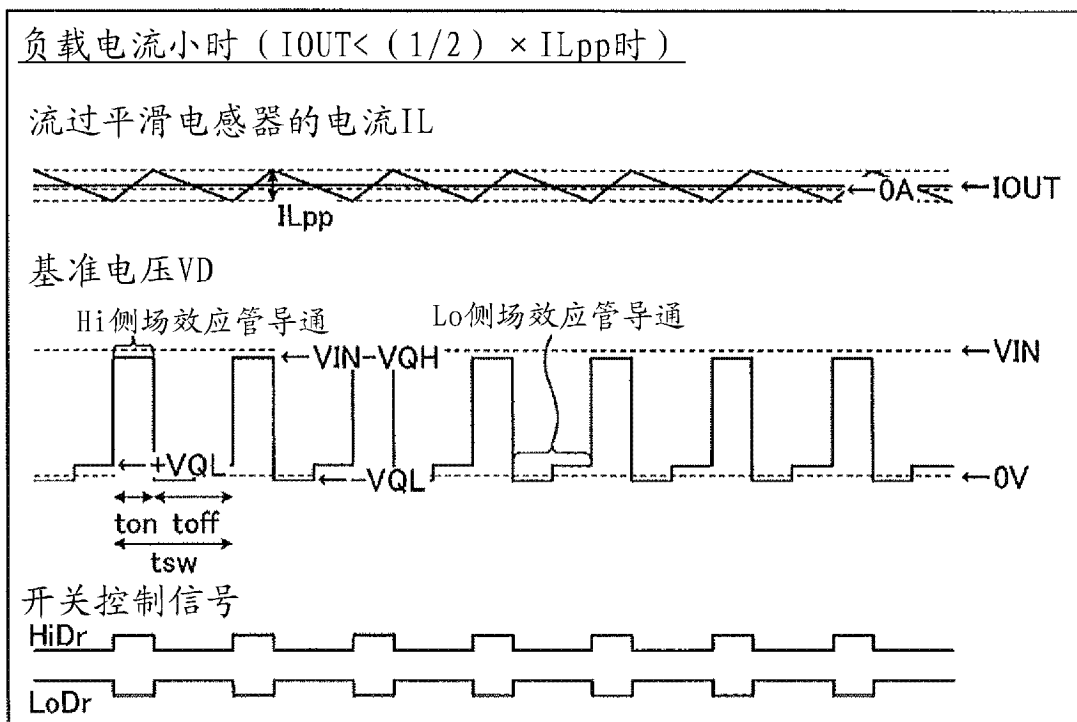


图 6

(低阻抗故障)

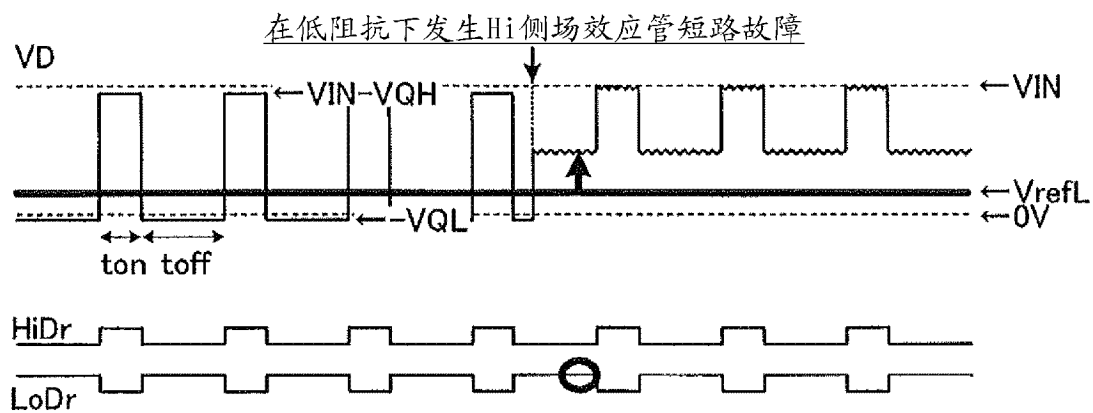


图 9

(高阻抗故障)

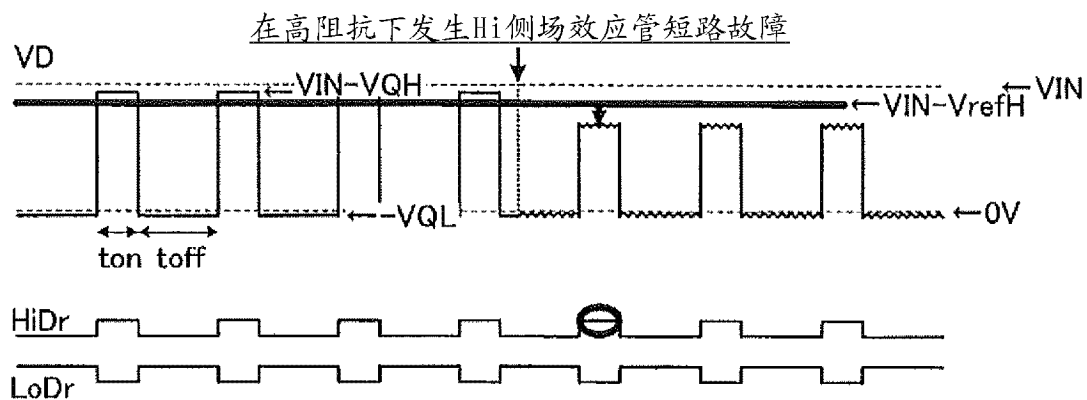


图 10

(开路故障)

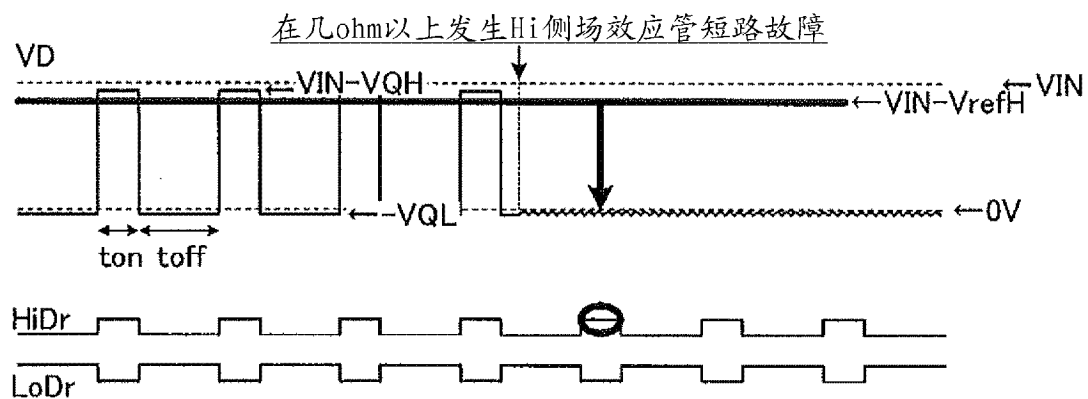


图 11

(短路故障)

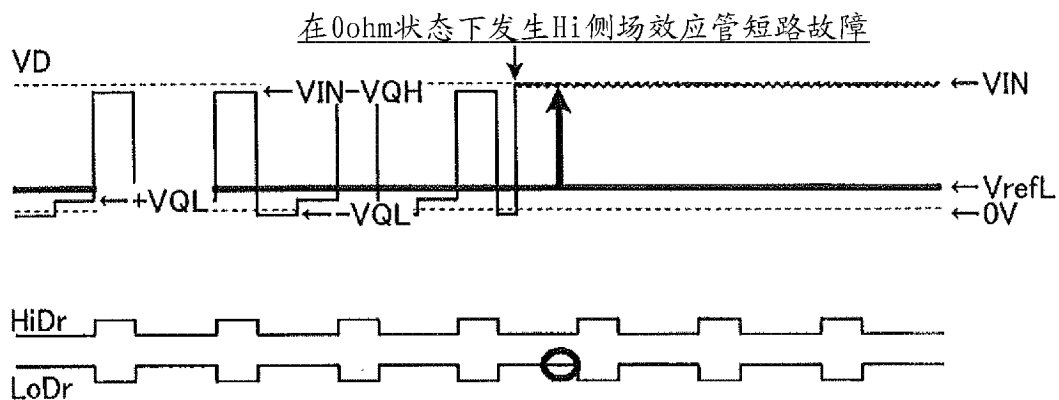


图 12

(低阻抗故障)

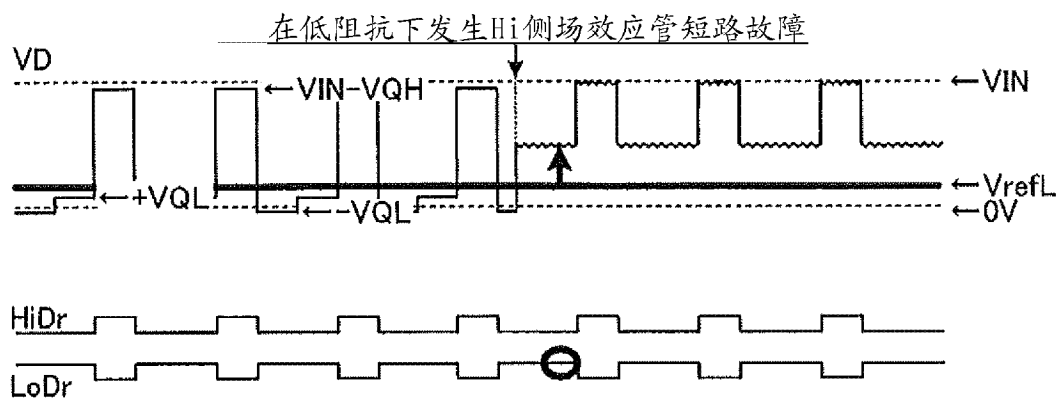


图 13

(高阻抗故障)

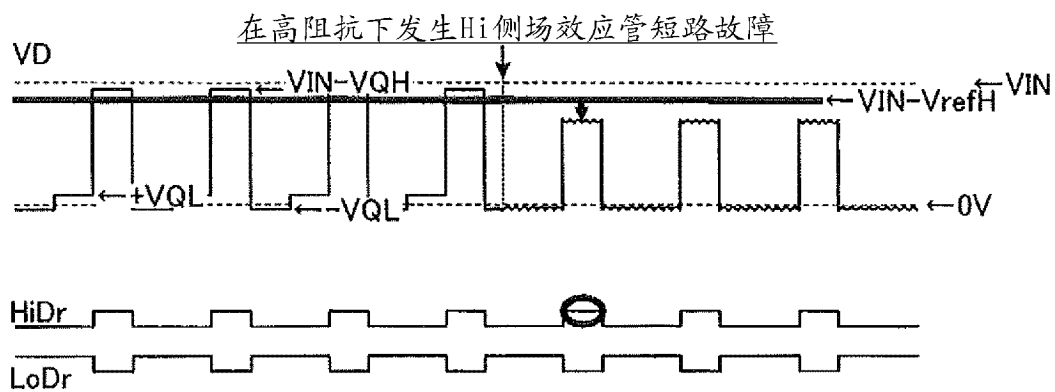


图 14

(开路故障)

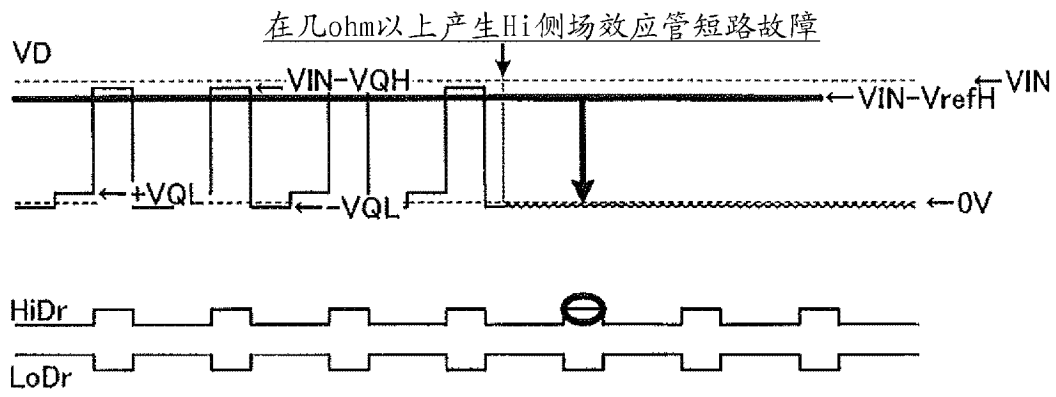


图 15

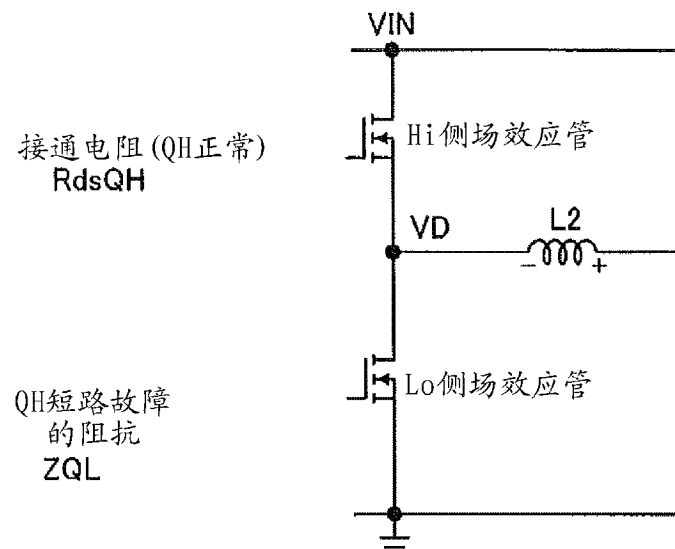


图 16

(短路故障)

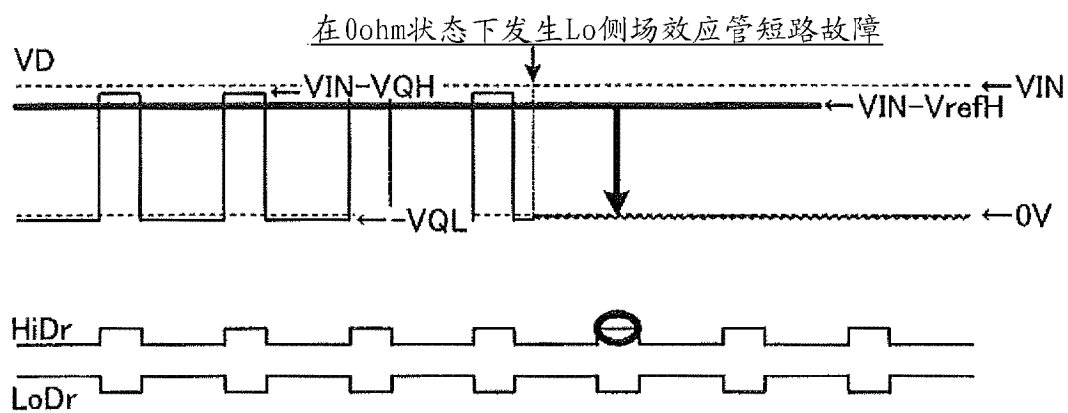


图 17

(低阻抗故障)

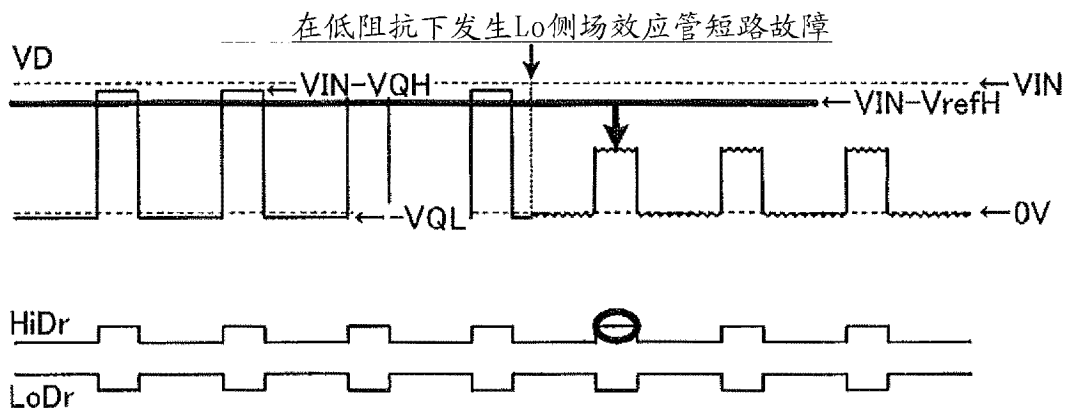


图 18

(高阻抗故障)

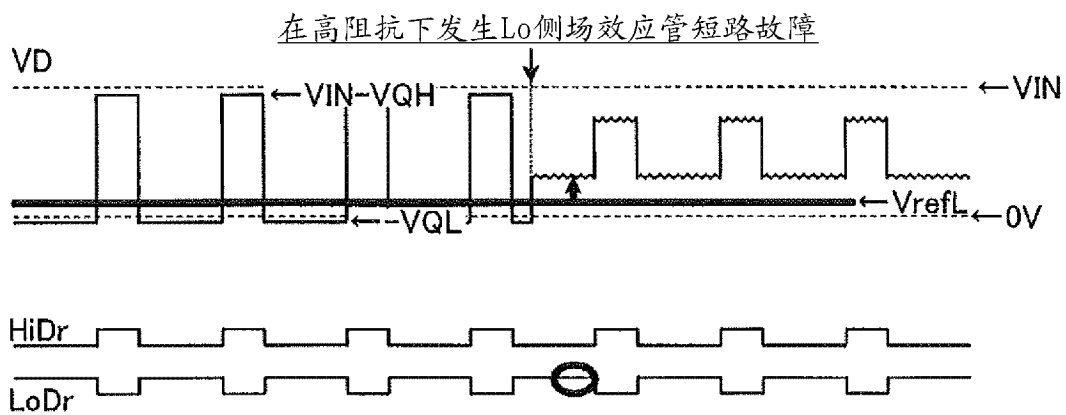


图 19

(开路故障)

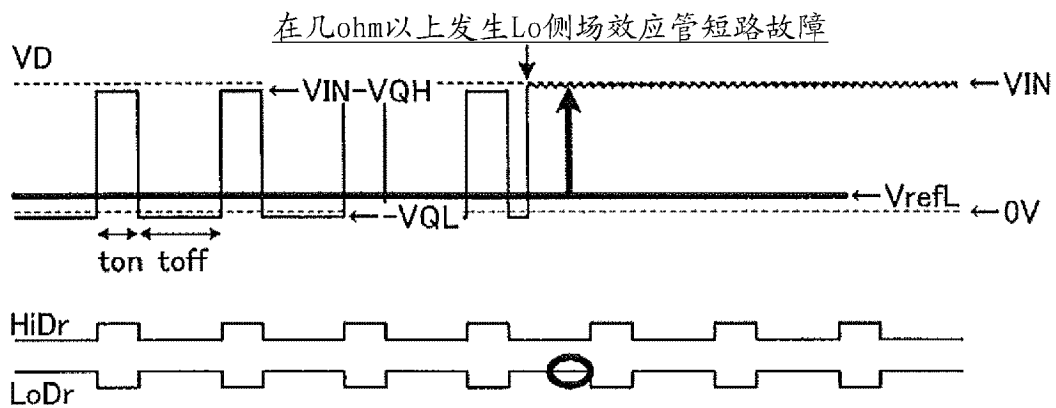


图 20

(短路故障)

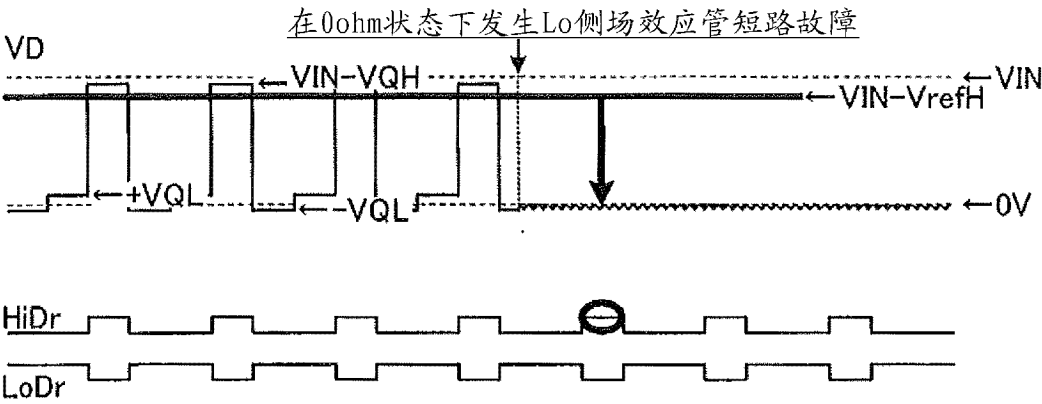


图 21

(低阻抗故障)

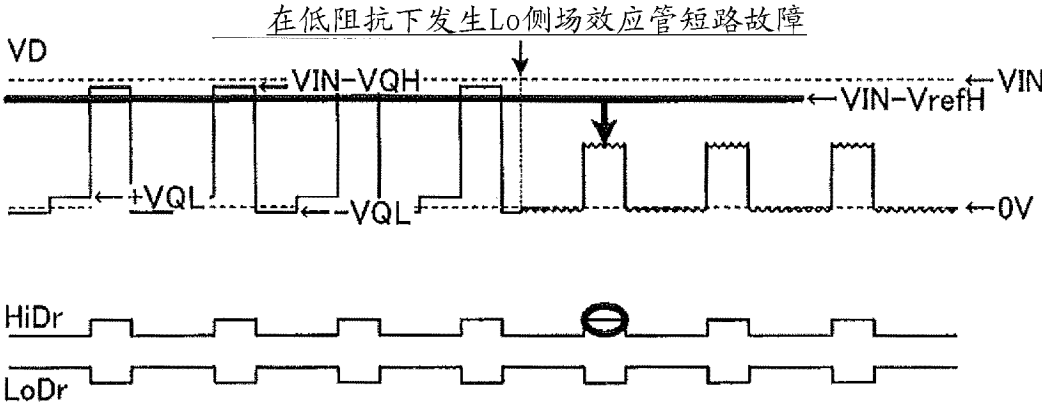


图 22

(高阻抗故障)

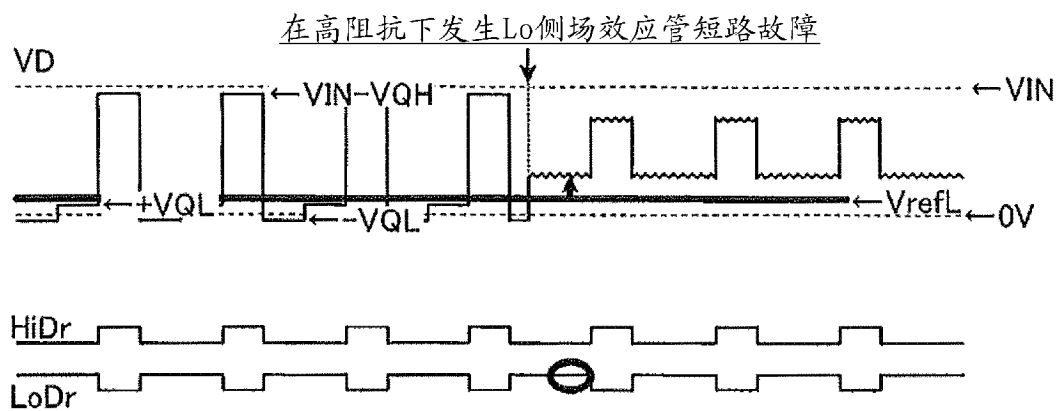


图 23

(开路故障)

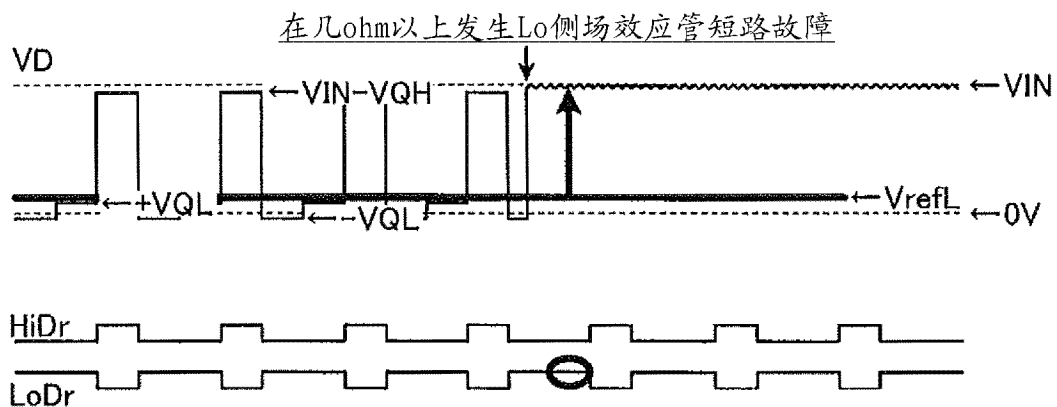


图 24

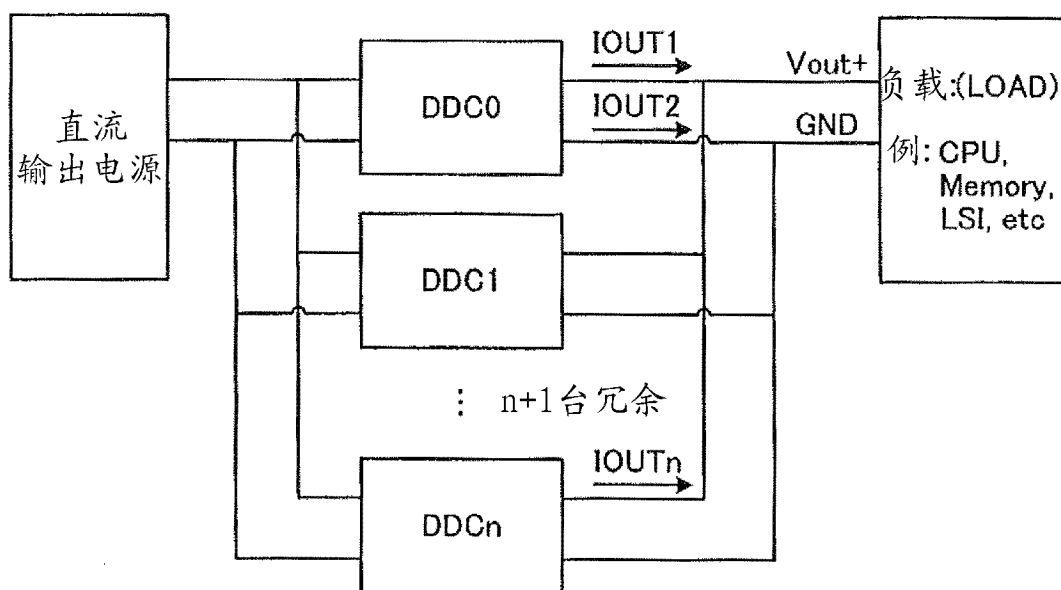


图 25

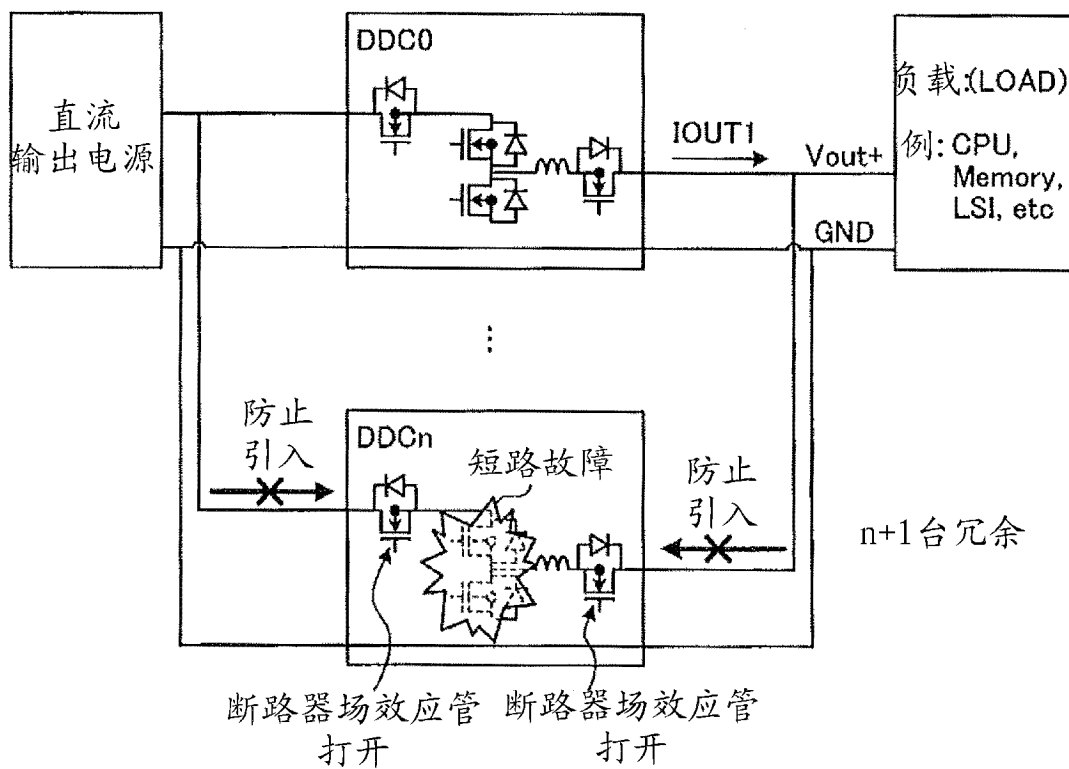


图 26

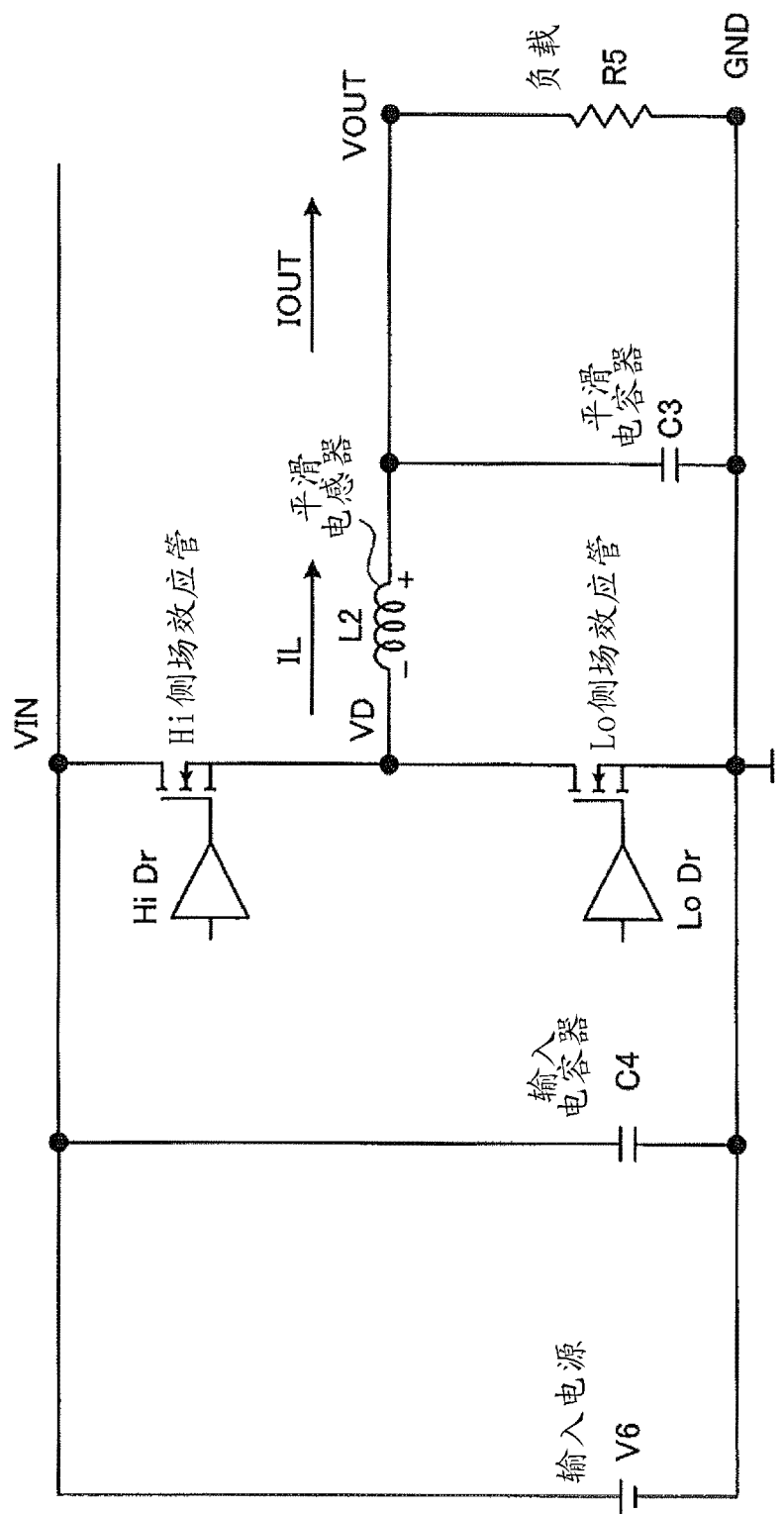


图 27

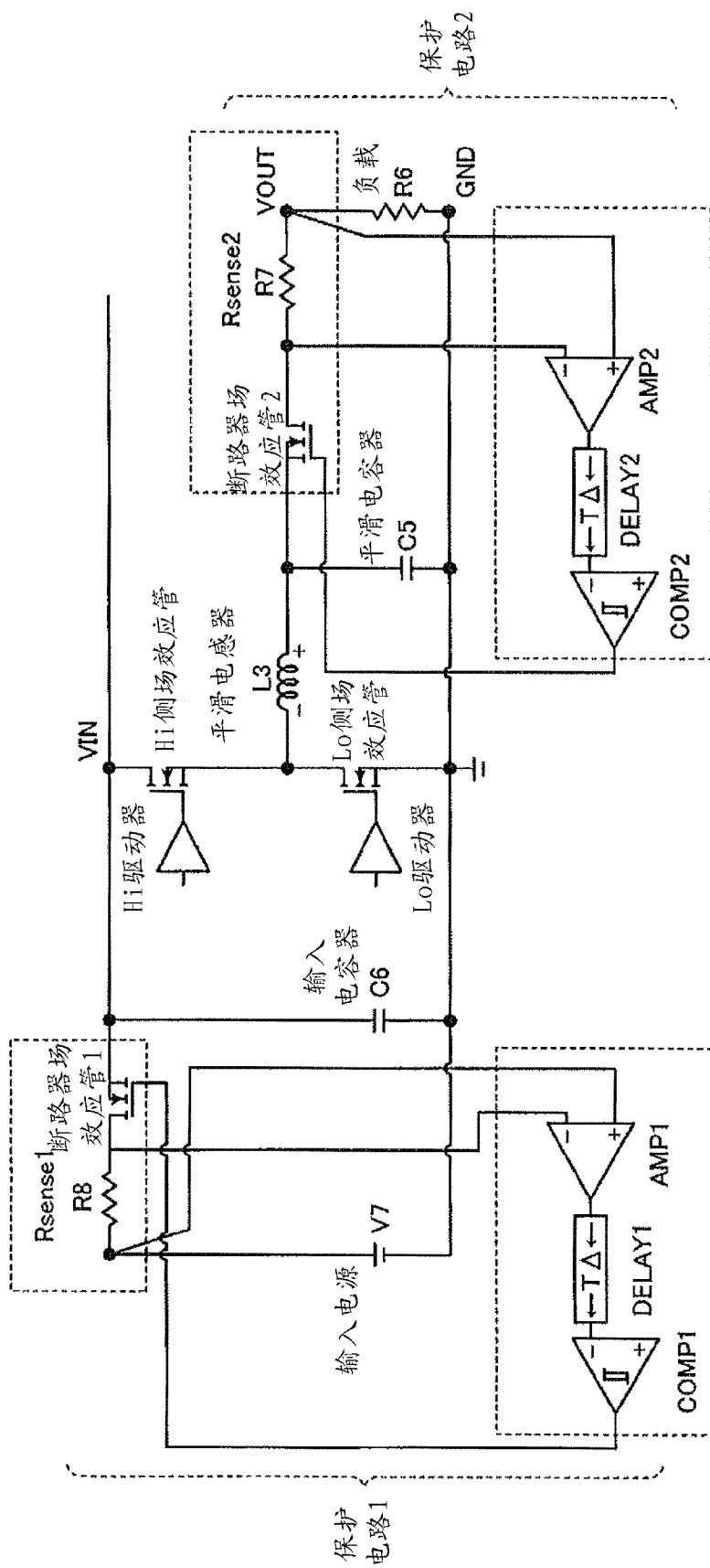


图 28