

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2017-502496

(P2017-502496A)

(43) 公表日 平成29年1月19日 (2017.1.19)

(51) Int. Cl.	F I	テーマコード (参考)
H01L 21/822 (2006.01)	H01L 27/04 C	5F033
H01L 27/04 (2006.01)	H01L 27/06 1O2A	5F038
H01L 21/8234 (2006.01)	H01L 21/90 C	5F048
H01L 27/06 (2006.01)		
H01L 21/768 (2006.01)		

審査請求 未請求 予備審査請求 有 (全 19 頁)

(21) 出願番号	特願2016-527204 (P2016-527204)	(71) 出願人	507364838 クアルコム、インコーポレイテッド アメリカ合衆国 カリフォルニア 921 21 サン ディエゴ モアハウス ドラ イブ 5775
(86) (22) 出願日	平成26年9月23日 (2014. 9. 23)	(74) 代理人	100108453 弁理士 村山 靖彦
(85) 翻訳文提出日	平成28年4月28日 (2016. 4. 28)	(74) 代理人	100163522 弁理士 黒田 晋平
(86) 国際出願番号	PCT/US2014/057017	(72) 発明者	ブルース・ソッキ・リー アメリカ合衆国・カリフォルニア・921 21-1714・サン・ディエゴ・モアハ ウス・ドライブ・5775
(87) 国際公開番号	W02015/076926		
(87) 国際公開日	平成27年5月28日 (2015. 5. 28)		
(31) 優先権主張番号	61/906, 834		
(32) 優先日	平成25年11月20日 (2013. 11. 20)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	14/264, 620		
(32) 優先日	平成26年4月29日 (2014. 4. 29)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 高密度線形キャパシタ

(57) 【要約】

キャパシタ構造を作製するための方法は、半導体基板上にポリシリコン構造を作製するステップを含む。本方法は、半導体基板上にM1 - 拡散 (MD) 配線を作製するステップをさらに含む。ポリシリコン構造はMD配線を備えたインターリーブ構成で配設される。本方法はまた、キャパシタ構造として、MD配線および/またはポリシリコン構造のインターリーブ構成を選択的に接続するステップを含む。

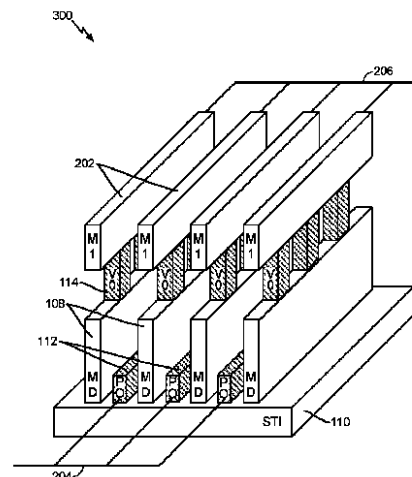


FIG. 3

【特許請求の範囲】**【請求項 1】**

キャパシタ構造を作製するための方法であって、
半導体基板上に複数のポリシリコン構造を作製するステップと、
前記半導体基板上に複数の M 1 - 拡散 (M D) 配線を作製するステップであって、前記複数のポリシリコン構造が前記複数の M D 配線を備えたインターリーブ構成で配設される、作製するステップと、
前記キャパシタ構造として、前記複数の M D 配線および / または前記複数のポリシリコン構造の前記インターリーブ構成を選択的に接続するステップと
を含む、方法。

10

【請求項 2】

前記複数のポリシリコン構造がフローティング電位にある、請求項 1 に記載の方法。

【請求項 3】

前記複数の M D 配線内の 1 つおきの配線が、前記キャパシタ構造の第 1 の端子として電氣的に結合される、請求項 2 に記載の方法。

【請求項 4】

前記複数の M D 配線が、前記キャパシタ構造の第 1 の端子として電氣的に結合され、前記複数のポリシリコン構造が、前記キャパシタ構造の第 2 の端子として電氣的に結合される、請求項 1 に記載の方法。

【請求項 5】

前記複数のポリシリコン構造および前記複数の M D 配線が、前記半導体基板のシャロートレンチ分離 (S T I) 領域上に直接存在する、請求項 1 に記載の方法。

20

【請求項 6】

前記キャパシタ構造を作製するのと並行して F i n F E T デバイスを作製するステップをさらに含む、請求項 1 に記載の方法。

【請求項 7】

前記複数のポリシリコン構造のサブセットがゲートコンタクトを含む、請求項 6 に記載の方法。

【請求項 8】

前記キャパシタ構造が、モバイル電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム (P C S) ユニット、ポータブルデータユニット、および / または固定位置データユニットに組み込まれる、請求項 1 に記載の方法。

30

【請求項 9】

半導体基板上の複数のポリシリコン構造と、
前記半導体基板上の複数の M 1 - 拡散 (M D) 配線であって、前記複数のポリシリコン構造が、前記複数の M D 配線を備えたインターリーブ構成で配設され、前記複数の M D 配線および / または前記複数のポリシリコン構造が、キャパシタ構造として前記インターリーブ構成で選択的に接続される、複数の M 1 - 拡散 (M D) 配線と
を含むキャパシタ構造。

40

【請求項 10】

前記 M D 配線がフローティング電位にある、請求項 9 に記載のキャパシタ構造。

【請求項 11】

前記ポリシリコン構造が前記キャパシタ構造のプレートである、請求項 9 に記載のキャパシタ構造。

【請求項 12】

前記複数の M D 配線内の 1 つおきの配線が、前記キャパシタ構造の第 1 の端子として電氣的に結合される、請求項 9 に記載のキャパシタ構造。

【請求項 13】

前記複数の M D 配線が、前記キャパシタ構造の第 1 の端子として電氣的に結合され、前

50

記複数のポリシリコン構造が、前記キャパシタ構造の第 2 の端子として電氣的に結合される、請求項 9 に記載のキャパシタ構造。

【請求項 14】

前記複数のポリシリコン構造および前記複数の M D 配線が、前記半導体基板のシャロートレンチ分離 (S T I) 領域上に直接存在する、請求項 9 に記載のキャパシタ構造。

【請求項 15】

F i n F E T デバイスをさらに含む、請求項 9 に記載のキャパシタ構造。

【請求項 16】

前記複数のポリシリコン構造のサブセットがゲートコンタクトを含む、請求項 9 に記載のキャパシタ構造。

10

【請求項 17】

モバイル電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム (P C S) ユニット、ポータブルデータユニット、および / または固定位置データユニットに組み込まれる、請求項 9 に記載のキャパシタ構造。

【請求項 18】

キャパシタ構造を作製するための方法であって、

半導体基板上に複数のポリシリコン構造を作製するためのステップと、

前記半導体基板上に複数の M 1 - 拡散 (M D) 配線を作製するためのステップであって、前記複数のポリシリコン構造が前記複数の M D 配線を備えたインターリーブ構成で配設される、作製するためのステップと、

20

前記キャパシタ構造として、前記複数の M D 配線および / または前記複数のポリシリコン構造の前記インターリーブ構成を選択的に接続するためのステップとを含む、方法。

【請求項 19】

前記キャパシタ構造が、モバイル電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム (P C S) ユニット、ポータブルデータユニット、および / または固定位置データユニットに組み込まれる、請求項 18 に記載の方法。

【請求項 20】

30

半導体基板上の複数のポリシリコン構造と、

前記半導体基板上の酸化物拡散領域に導電層を配線するための手段であって、前記複数のポリシリコン構造が、前記配線手段を備えたインターリーブ構成で配設され、前記複数のポリシリコン構造および / または前記配線手段が、キャパシタ構造として前記インターリーブ構成で選択的に接続される、配線するための手段と

を含むキャパシタ構造。

【請求項 21】

前記ポリシリコン構造がフローティング電位にある、請求項 20 に記載のキャパシタ構造。

【請求項 22】

40

前記ポリシリコン構造が前記キャパシタ構造のプレートである、請求項 20 に記載のキャパシタ構造。

【請求項 23】

1 つおきの配線手段が、前記キャパシタ構造の第 1 の端子として電氣的に結合される、請求項 20 に記載のキャパシタ構造。

【請求項 24】

モバイル電話、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、ナビゲーションデバイス、コンピュータ、ハンドヘルドパーソナル通信システム (P C S) ユニット、ポータブルデータユニット、および / または固定位置データユニットに組み込まれる、請求項 20 に記載のキャパシタ構造。

50

【発明の詳細な説明】

【技術分野】

【0001】

(関連出願の相互参照)

本開示は、その開示の全体が参照により本明細書に明示的に組み込まれている、2013年11月20日に出願した、「HIGH DENSITY LINEAR CAPACITOR」という名称の米国仮特許出願第61/906,834号の利益を主張するものである。

【0002】

本開示の態様は、半導体デバイスに関し、より詳細には、半導体構造内のキャパシタに関する。

10

【背景技術】

【0003】

混合信号/無線周波数(RF)回路内で、密度が増加した線形キャパシタは、領域を削減することが望ましい。回転金属酸化物金属(RTMOM: rotated metal-oxide-metal)およびフィンガー金属酸化物金属(FMOM: finger metal-oxide-metal)など、金属キャパシタを使用することが可能である。しかしながら、それらの密度は、非線形である金属酸化物半導体(MOS)キャパシタの密度よりもはるかに低い。

【発明の概要】

20

【課題を解決するための手段】

【0004】

キャパシタ構造を作製するための方法は、半導体基板上にポリシリコン構造を作製するステップを含む。本方法は、半導体基板上にM1-拡散(MD: M1 to diffusion)配線を作製するステップをさらに含む。ポリシリコン構造はMD配線を備えたインターリーブ構成で配設される。本方法はまた、キャパシタ構造として、MD配線および/またはポリシリコン構造のインターリーブ構成を選択的に接続するステップを含む。

【0005】

キャパシタ構造は、半導体基板上のポリシリコン構造を含む。本構造はまた、半導体基板上のM1-拡散(MD)配線を含む。ポリシリコン構造はMD配線を備えたインターリーブ構成で配設される。MD配線および/またはポリシリコン構造は、キャパシタ構造としてインターリーブ構成で選択的に接続される。

30

【0006】

キャパシタ構造は、半導体基板上のポリシリコン構造を含む。キャパシタ構造は、半導体基板上の酸化物拡散領域に導電層を配線するための手段を含む。ポリシリコン構造は、配線手段を備えたインターリーブ構成で配設される。ポリシリコン構造および/または配線手段は、キャパシタ構造としてインターリーブ構成で選択的に接続される。

【0007】

上記は、続く詳細な説明をよりよく理解することができるように、本開示の特徴および技術的利点について、かなり大まかに概説したものである。本開示のさらなる特徴および利点について、以下で説明する。本開示は、本開示と同じ目的を果たすための他の構造を修正または設計する基礎として容易に利用できることを、当業者には理解されたい。そのような等価な構造(construction)が、添付の特許請求の範囲に記載の本開示の教示から逸脱しないことも、当業者には理解されたい。本開示の特徴になると考えられる新規な特徴は、本開示の構成(organization)と動作方法の両方に関して、さらなる目的および利点とともに、以下の説明を添付の図と併せ検討することからよりよく理解されるであろう。しかしながら、図の各々は、例示および説明を目的として提供されているに過ぎず、本開示の制限を定めるものではないことを、明確に理解されたい。

40

【0008】

50

本開示のより完全な理解が得られるように、ここで、以下の説明を添付の図面と併せて参照する。

【図面の簡単な説明】

【0009】

【図1】本開示の一態様によるFinFET構造を示す図である。

【図2】本開示の一態様によるキャパシタ構造を示す図である。

【図3】本開示の別の態様によるキャパシタ構造を示す図である。

【図4】本開示の一態様によるキャパシタ構造を作製するための方法を示すプロセスフロー図である。

【図5】本開示の一構成が有利に採用され得る例示的なワイヤレス通信システムを示すブロック図である。 10

【図6】一構成による、半導体構成要素の回路設計、レイアウト設計、および論理設計に使用される設計用ワークステーションを示すブロック図である。

【発明を実施するための形態】

【0010】

添付の図面に関して以下に記載する詳細な説明は、様々な構成の説明として意図されており、本明細書で説明する概念が実践され得る構成のみを表すことは意図されていない。詳細な説明は、様々な概念の完全な理解を与える目的で特定の詳細を含む。しかしながら、これらの概念がこれらの具体的な詳細なしに実践され得ることが、当業者には明らかであろう。場合によっては、そのような概念を曖昧にすることを回避するために、よく知ら 20
れている構造および構成要素がブロック図の形態で示されている。本明細書の説明では、「および/または」という用語の使用は、「包含的論理和」を表すことを意図し、「または」という用語の使用は、「排他的論理和」を表すことを意図する。

【0011】

キャパシタは、電荷を蓄積するために集積回路内で使用される受動素子である。キャパシタは、プレート間の絶縁材料と導電性があるプレートまたは構造を使用して作られることが多い。所与のキャパシタ用の蓄積の量、すなわち、キャパシタンスは、それらのプレートおよび絶縁体を作るために使用される材料、プレートの面積、およびプレート間の間隔を条件とする。絶縁材料は誘電材料であることが多い。

【0012】 30

キャパシタは、半導体チップ上の広い領域を消費し得るが、これは多くの設計はチップの基板上にキャパシタを配置するためである。この手法は、大量の基板領域を占有し、これは、能動デバイスに利用可能な領域を削減する。別の手法は、垂直平行板(VPP)キャパシタとして知られている場合がある垂直構造を作成することである。VPPキャパシタ構造は、チップ上の材料層の積層によって作成され得る。しかしながら、これらの構造はあまり多くの電荷を蓄積しないという点で、VPP構造はより低い容量性ストレージ、またはより低い「密度」を有する。この配線およびビア層導電性トレースはサイズの点で非常に小さい。VPP構造における配線とビア層導電性トレースとの間の間隔は設計規則によって制限され、これは、結果として、そのような構造に関してある種の所望されるキャパシタンスを達成するために広い領域をもたらすことが多い。「垂直」として説明する 40
が、これらの構造は、基板の表面に対して実質的に直交する任意の方向、または半導体作製プロセスを使用して、基板に対して実質的に平行でない他の角度であり得る。

【0013】

半導体作製プロセスは、しばしば、3つの部分に分割される。すなわち、フロントエンドオブライン(FEOL: front end of line)、ミドルオブライン(MOL: middle of line)、およびバックエンドオブライン(BEOL: back end of line)である。フロントエンドオブラインプロセスは、ウエハ作成と、絶縁と、ウェル形成と、ゲートパターンニングと、スペーサと、ドーパント注入とを含む。ミドルオブラインプロセスは、ゲートおよび端子コンタクト形成を含む。しかしながら、ミドルオブラインプロセスのゲートおよび端子コンタクト形成は、特にリソ 50

グラフィターニングに関して、作製フローのますます困難な部分となっている。バックエンドオブラインプロセスは、F E O Lデバイスに結合するための配線および誘電体層を形成することを含む。これらの配線は、プラズマ強化化学蒸着（P E C V D）堆積層間絶縁（I L D）材料を使用してデュアルダマシンプロセスで作製され得る。

【 0 0 1 4 】

より最近では、現在、近代のマイクロプロセッサ内で配線されている大量のトランジスタにより、回路用の配線レベルの数はかなり増大した。数が増大したトランジスタをサポートするために増大された数の配線レベルは、ゲートおよび端子接触形成を実行するために、より複雑なミドルオブラインプロセスに関連する。

【 0 0 1 5 】

特に、リソグラフィの進歩は、集積回路チップ上のライン間隔を20ナノメートル未満に削減した。より多くのラインの電荷蓄積を同じ量の材料内に配置することができるため、これらの削減されたライン間隔の使用はキャパシタンスの利用可能な領域を増大する。さらに、ミドルオブライン配線構造の使用は、本開示の一態様で説明するように、改善されたキャパシタ構造を可能にする。

【 0 0 1 6 】

本明細書で説明するように、ミドルオブライン配線層は、第1の導電層（たとえば、金属1（M1））を集積回路の酸化物拡散（O D）層に接続するため、ならびに、M1を集積回路の能動デバイスに接続するための導電配線を指す場合がある。M1を集積回路のO D層に接続するためのミドルオブライン配線層は、「M D 1」および「M D 2」と呼ばれる場合があり、これらは、本明細書で、集合的に「M D 配線」と呼ばれる。M1を集積回路のポリシリコンゲートに接続するためのミドルオブライン配線層は、「M P」または「M P 配線」と呼ばれる場合がある。

【 0 0 1 7 】

本開示の一態様は、F i n F E T技術を使用して線形キャパシタを構築するための方法について説明する。一構成では、線形キャパシタのキャパシタンス密度は、M1 - 拡散（M D）配線とポリシリコン構造の両方を使用して増加される。本開示の一態様は、M D 配線間にフローティングポリシリコン構造を備えたM D - M Dキャパシタについて説明する。M D - M Dキャパシタは、R T M O M / F M O M構造よりも高い密度を有し、より高い電圧公差とQ値とをやはり有し得る。本開示の別の態様は、本開示のM D - M Dキャパシタよりもさらに高い密度を有し得るが、より低い電圧公差とより低いQ値とを有し得るM D - ポリシリコンキャパシタについて説明する。本開示のこれらの態様は、削減された（< 20ナノメートル）ライン間隔のためにより高い密度規格を満たしながら、レイアウト設計制約範囲内のM D 配線とポリシリコン構造とを利用する。

【 0 0 1 8 】

本開示では、ポリシリコンという用語は、H i - K誘電体金属ゲート、ならびに任意の他の導電性ゲートを含む、任意のタイプのゲート材料を記述することを目的とする。「ポリシリコン」は、ゲートを指すとき、説明を簡単にするために使用される。

【 0 0 1 9 】

図1は、本開示の一態様によるF i n F E T構造を示す。F i n F E T構造100は、基板102と酸化物拡散（O D）の活性領域104とを含む。基板上で、金属 - 拡散（M D）配線106は、O D 104上の第1の導電（たとえば、金属、ポリシリコン、または他の導電）層であり得る。加えて、シャロートレンチ分離（S T I）層110上のM D 配線108は、F i n F E T構造100の他の層内のエッチングエリアを介して堆積される。M D 配線106および108は、タングステン（W）、銅（Cu）、または他の導電材料であり得る。ポリシリコン構造（P O 1）112を、図1に示すように、S T I層110上に堆積させることも可能である。M D 配線106、108、およびポリシリコン構造112上の電圧を制御することによって、回路が制御される。ビアまたはコンタクト（V 0）114は、ポリシリコン構造112およびM D 配線106、108へのアクセスを可能にする。

10

20

30

40

50

【0020】

図2は、本開示の一態様によるキャパシタ構造200を示す。MD配線108は、STI層110上にあり、ポリシリコン構造112とインターリーブされる。第1の導電層202（たとえば、M1）は、ビア/コンタクトV0114を介してMD配線108に結合される。第1の導電層202は、キャパシタ端子204および206として1つおきの導電層接続を使用して結合され得るか、またはキャパシタ構造200を作成するために所望される任意の形で結合され得る。キャパシタ端子204および206は、キャパシタ構造200の端子である。

【0021】

MD配線108間のポリシリコン構造112は、MD配線108によって作成された「プレート」間の誘電材料として、追加の相対的な誘電率（K）を提供する。ポリシリコン構造112の電氣的にフローティング状態のポリシリコン構造をその間に備えたMD配線108間の効果的な間隔は、およそ30ナノメートルであり得る。この効果的な間隔は、従来のキャパシタのおよそ半分である。MD配線の重複高さは、およそ70ナノメートルであり得る。この構成では、キャパシタ構造200は、従来のMOMキャパシタのキャパシタンスのおよそ4倍を提供する。ビアV0114を介して第1の導電層202（たとえば、M1）に結合されたMD配線108は、公差を減少させ、キャパシタ構造200のQ値を増大させるのに役立つ。MD配線108（たとえば、「フィンガー」）間のポリシリコン構造112は、キャパシタ密度を増大させるのに役立ち、作製の間にポリシリコン密度規格を満たすのに役立つ。キャパシタ構造200を、従来のキャパシタなど、他のキャパシタで積層することも可能である。

【0022】

図3は、本開示の別の態様によるキャパシタ構造300を示す。MD配線108は、STI層110上にあり、図2に示すように、ポリシリコン構造112はMD配線108とインターリーブされる。第1の導電層202（たとえば、M1）は、ビア/コンタクトV0114を介してMD配線108に結合される。ポリシリコン構造112はキャパシタ端子204に結合される。ポリシリコン構造112は、キャパシタ構造の外部に存在し得るMP配線とビアとを介して第1の導電層202に（たとえば、端子導電層M1）に結合され得る。第1の導電層202は、キャパシタ構造200を作成するためにキャパシタ端子206に結合され得る。

【0023】

この構成では、ポリシリコン構造112は、このとき、MD配線108により近接し、減少した電圧公差を備えたキャパシタ構造300を形成する。減少した電圧公差が提供されるのは、キャパシタ端子204および206の間の誘導体が単位体積あたりより高い電場を受けるためである。しかしながら、キャパシタ構造300は、本開示の本態様では、所与のキャパシタンス用のエリアを削減させる。この効果的な間隔は、従来のキャパシタの間隔のおよそ1/4である。キャパシタ構造300を、従来のキャパシタで積層することも可能である。キャパシタ構造200および300の一側面に結合されるとして示されるが、キャパシタ端子204および206は、本開示の態様で言及される態様から逸脱せずに、キャパシタ構造200および300内の他の場所に結合されてもよい。

【0024】

図4は、本開示の一態様によるキャパシタ構造を作製するための方法400を示すプロセスフロー図である。ブロック402で、半導体基板上にポリシリコン構造を作製する。ポリシリコン構造は、たとえば、図2に示したポリシリコン構造112であり得る。ブロック404で、半導体基板上にMD配線を作製する。MD配線は、たとえば、図2に示したMD配線108であり得る。ポリシリコン構造は、図2に示したMD配線を備えたインターリーブ構成で配設され得る。ブロック406で、MD配線および/またはポリシリコン構造を、図2に示したキャパシタ構造としてインターリーブ構成で選択的に接続する。

【0025】

本開示のさらなる態様によれば、キャパシタ構造について説明する。一構成では、デバ

10

20

30

40

50

イスは半導体基板上のポリシリコン構造を含む。ポリシリコン構造は、図 2 に示したポリシリコン構造 112 であり得る。キャパシタ構造はまた、半導体基板上で M1 を酸化物拡散領域に配線するための手段を含む。一構成では、ポリシリコン構造は、配線手段を備えたインターリーブ構成で配設される。この構成では、ポリシリコン構造および / または配線手段は、キャパシタ構造としてインターリーブ構成で選択的に接続される。配線手段は、図 2 に示したような MD 配線 108 であり得る。別の態様では、前述の手段は、前述の手段によって具陳された機能を実行するように構成された任意の構成または任意の材料であり得る。

【0026】

図 5 は、本開示の一態様が有利に採用され得る例示的なワイヤレス通信システム 500 を示すブロック図である。説明のために、図 5 は、3 つの遠隔ユニット 520、530、および 550 と、2 つの基地局 540 とを示す。ワイヤレス通信システムは、より多くの遠隔ユニットおよび基地局を有し得ることを理解されよう。遠隔ユニット 520、530 および 550 は、IC デバイス 525A、525C および 525B を含み、これらは開示するキャパシタを含む。基地局、スイッチングデバイス、ネットワーク機器などの他のデバイスも、開示するキャパシタを含み得ることを認識されよう。図 5 は、基地局 540 から遠隔ユニット 520、530、および 550 への順方向リンク信号 580、ならびに遠隔ユニット 520、530、および 550 から基地局 540 への逆方向リンク信号 590 を示す。

【0027】

図 5 では、遠隔ユニット 520 はモバイル電話として示され、遠隔ユニット 530 はポータブルコンピュータとして示され、遠隔ユニット 550 は、ワイヤレスローカルループシステムにおける固定位置遠隔ユニットとして示されている。たとえば、遠隔ユニットは、モバイル電話、ハンドヘルドパーソナル通信システム (PCS) ユニット、携帯情報端末などのポータブルデータユニット、GPS 対応デバイス、ナビゲーションデバイス、セットトップボックス、音楽プレーヤ、ビデオプレーヤ、エンターテインメントユニット、検針機器などの固定位置データユニット、またはデータもしくはコンピュータ命令を記憶する、もしくは取り出す他のデバイス、あるいはそれらの組合せとすることができる。図 5 は本開示の態様による遠隔ユニットを示すが、本開示は、これらの示された例示的なユニットに限定されない。本開示の態様は、開示したキャパシタを含む多くのデバイスにおいて、適切に採用され得る。

【0028】

図 6 は、上記で開示したキャパシタなどの半導体構成要素の回路設計、レイアウト設計、および論理設計に使用される設計用ワークステーションを示すブロック図である。設計用ワークステーション 600 は、オペレーティングシステムソフトウェア、サポートファイル、および Cadence や OrCAD などの設計ソフトウェアを収容するハードディスク 601 を含む。設計用ワークステーション 600 はまた、回路 610 の設計または、キャパシタなどの半導体構成要素 612 の設計を容易にするために、ディスプレイ 602 を含む。記憶媒体 604 は、回路 610 または半導体構成要素 612 の設計を有形に記憶するために提供される。回路 610 または半導体構成要素 612 の設計は、GDSII または GERBER などのファイルフォーマットにおいて記憶媒体 604 に記憶され得る。記憶媒体 604 は、CD-ROM、DVD、ハードディスク、フラッシュメモリ、または他の適切なデバイスであり得る。さらに、設計用ワークステーション 600 は、記憶媒体 604 からの入力を受け入れるか、または記憶媒体 604 への出力を書き込むための駆動装置 603 を含む。

【0029】

記憶媒体 604 上に記録されるデータは、論理回路構成、フォトリソグラフィマスク用のパターンデータ、または電子ビームリソグラフィなどの連続描画ツール用のマスクパターンデータを指定することができる。データはさらに、論理シミュレーションに関連するタイミングダイアグラムまたはネット回路などの論理検証データをさらに含み得る。記憶

媒体 6 0 4 にデータを提供すると、半導体ウエハを設計するためのプロセス数を削減させることによって、回路 6 1 0 または半導体構成要素 6 1 2 の設計が容易になる。

【 0 0 3 0 】

本開示のさらなる態様によれば、キャパシタ構造を開示する。一構成では、キャパシタ構造は、半導体基板上に電荷を蓄積するための第 1 の手段を含む。第 1 の手段は、ポリシリコン構造 1 1 2 であり得る。キャパシタ構造はまた、半導体基板上に電荷を蓄積するための第 2 の手段を含む。第 2 の手段は、M D 配線 1 0 8 であり得る。別の態様では、前述の手段は、前述の手段によって具陳された機能を実行するように構成された任意のモジュールまたは任意の装置であり得る。

【 0 0 3 1 】

ファームウェアおよび / またはソフトウェアによる実装の場合、本明細書において説明した機能を実行するモジュール (たとえば手続き、関数など) を用いて、方法を実装することができる。本明細書において説明した方法を実装する際に、命令を有形に具現化する機械可読媒体を使用することができる。たとえば、ソフトウェアコードをメモリに記憶させ、プロセッサユニットによって実行することができる。メモリは、プロセッサユニット内またはプロセッサユニットの外部に実装されていてよい。本明細書では、「メモリ」という用語は、長期メモリ、短期メモリ、揮発性メモリ、不揮発性メモリ、または他のメモリのタイプを指し、特定のタイプのメモリもしくは特定の数のメモリ、またはメモリが格納される媒体のタイプに限定すべきではない。

【 0 0 3 2 】

機能は、ファームウェアおよび / またはソフトウェアとして実装する場合、1 つもしくは複数の命令またはコードとしてコンピュータ可読媒体上に記憶させることができる。例として、データ構造を符号化したコンピュータ可読媒体、およびコンピュータプログラムを符号化したコンピュータ可読媒体がある。コンピュータ可読媒体は、物理的なコンピュータ記憶媒体を含む。記憶媒体は、コンピュータがアクセスすることのできる利用可能な媒体とすることができる。限定ではなく、例として、そのようなコンピュータ可読媒体は、R A M、R O M、E E P R O M、C D - R O M もしくは他の光ディスクストレージ、磁気ディスクストレージもしくは他の磁気記憶デバイス、または、所望のプログラムコードを命令もしくはデータ構造の形で記憶するのに使用することができ、かつコンピュータによってアクセスされ得る他の媒体を含むことができ、本明細書で使用されるディスク (d i s k および d i s c) は、コンパクトディスク (d i s c) (C D)、レーザディスク (d i s c)、光ディスク (d i s c)、デジタル多用途ディスク (d i s c) (D V D)、フロッピーディスク (d i s k)、および B l u - r a y (登録商標) ディスク (d i s c) を含み、ディスク (d i s k) は通常、データを磁氣的に再生するが、ディスク (d i s c) はデータをレーザによって光学的に再生する。上記のものの組合せも、コンピュータ可読媒体の範囲内に含まれるべきである。

【 0 0 3 3 】

コンピュータ可読媒体におけるストレージに加えて、命令および / またはデータは、通信装置内に含まれる伝送媒体における信号として提供することができる。たとえば、通信装置は、命令およびデータを示す信号を有するトランシーバを含むことができる。命令およびデータは、1 つまたは複数のプロセッサに、特許請求の範囲において概説される機能を実装させるように構成される。

【 0 0 3 4 】

以上、本開示およびその利点について詳細に説明してきたが、添付の特許請求の範囲によって定められる本開示の技術から逸脱することなく、本明細書において様々な変更、置換、および改変を行えることを理解されたい。たとえば、「上」および「下」などの関係性の用語が、基板または電子デバイスに関して使用される。当然、基板または電子デバイスが反転した場合、上は下に、下は上になる。加えて、横向きの場合、上および下は、基板または電子デバイスの側面を指す場合がある。さらに、本出願の範囲は、本明細書で説明したプロセス、機械、製造、組成物、手段、方法、およびステップの特定の構成に限定

10

20

30

40

50

されることは意図されない。当業者が本開示から容易に諒解するように、本明細書で説明した対応する構成と実質的に同じ機能を実行するか、もしくは実質的に同じ結果を実現する、現存するもしくは今後開発されるプロセス、機械、製造、組成物、手段、方法、またはステップが、本開示に従って利用され得る。したがって、添付の特許請求の範囲は、そのようなプロセス、機械、製造、組成物、手段、方法、またはステップをそれらの範囲内に含むものとする。

【0035】

本明細書で本開示に関連して説明された様々な例示的論理ブロック、モジュール、回路、およびアルゴリズムステップが、電子ハードウェア、コンピュータソフトウェア、または両方の組合せとして実装され得ることを当業者ならさらに理解されよう。ハードウェアとソフトウェアのこの互換性を明確に示すために、様々な例示的構成要素、ブロック、モジュール、回路、およびステップが、上記ではその機能に関して一般的に説明された。そのような機能がハードウェアとして実装されるか、それともソフトウェアとして実装されるかは、特定の応用分野およびシステム全体に対して課される設計制限に依存する。当業者は、説明された機能を各々の特定の応用分野について様々な方式で実装し得るが、そのような実装判断は、本開示の範囲からの逸脱を引き起こすと解釈されるべきではない。

【0036】

本明細書の開示に関連して説明した様々な例示的論理ブロック、モジュール、および回路は、本明細書で説明した機能を実施するように設計された汎用プロセッサ、デジタル信号プロセッサ(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートアレイ(FPGA)もしくは他のプログラマブル論理デバイス、ディスクリートゲートもしくはトランジスタロジック、ディスクリートハードウェア構成要素、またはそれらの任意の組合せとともに実装あるいは実施され得る。汎用プロセッサはマイクロプロセッサでよいが、別の方法として、プロセッサは、任意の従来型プロセッサ、コントローラ、マイクロコントローラまたはステートマシンでよい。プロセッサはまた、コンピューティングデバイスの組合せ、たとえば、DSPとマイクロプロセッサとの組合せ、複数のマイクロプロセッサ、DSPコアと連携する1つもしくは複数のマイクロプロセッサ、または任意の他のそのような構成として実装され得る。

【0037】

本開示に関連して説明した方法またはアルゴリズムのステップは、ハードウェアで直接的に、プロセッサによって実行されるソフトウェアモジュールで、またはその2つの組合せで実施され得る。ソフトウェアモジュールは、RAM、フラッシュメモリ、ROM、EPROM、EEPROM、レジスタ、ハードディスク、リムーバブルディスク、CD-ROM、または当技術分野で知られている任意の他の形態の記憶媒体に常駐することができる。例示的記憶媒体がプロセッサに結合され、プロセッサが記憶媒体から情報を読み取ること、および記憶媒体に情報を書き込むことができるようにする。代替案では、記憶媒体は、プロセッサに一体とされ得る。プロセッサおよび記憶媒体は、ASIC内に存在し得る。ASICは、ユーザ端末内に存在し得る。代替として、プロセッサおよび記憶媒体は、ユーザ端末内にディスクリート構成要素として存在し得る。

【0038】

1つまたは複数の例示的設計では、説明される機能は、ハードウェア、ソフトウェア、ファームウェア、またはそれらの任意の組合せで実装され得る。ソフトウェアで実装される場合、機能は、コンピュータ可読記憶媒体上に1つもしくは複数の命令またはコードとして格納あるいは送信され得る。コンピュータ可読媒体は、コンピュータ記憶媒体と、コンピュータプログラムの1つの場所から別の場所への転送を容易にする任意の媒体を含む通信媒体との両方を含む。記憶媒体は、汎用または特殊用途コンピュータによってアクセスされ得る任意の使用可能な媒体であってもよい。限定ではなく例として、そのようなコンピュータ可読媒体は、RAM、ROM、EPROM、CD-ROM、もしくは他の光ディスクストレージ、磁気ディスクストレージもしくは他の磁気記憶デバイス、あるいは命令またはデータ構造の形態の規定のプログラムコード手段を搬送もしくは格納するため

に使用され得、汎用もしくは専用コンピュータ、または汎用もしくは専用プロセッサによってアクセスされ得る任意の他の媒体を含み得る。また、任意の接続が適切にコンピュータ可読媒体と呼ばれる。たとえば、ソフトウェアが、同軸ケーブル、光ファイバケーブル、ツイストペア、デジタル加入者線（「DSL」）、もしくは赤外線、無線、およびマイクロ波などのワイヤレス技術を使用してウェブサイト、サーバ、または他の遠隔ソースから送信される場合、同軸ケーブル、光ファイバケーブル、ツイストペア、DSL、または赤外線、無線、およびマイクロ波などのワイヤレス技術は、媒体の定義に含まれる。本明細書で使用する場合、ディスク（disk）およびディスク（disc）は、コンパクトディスク（disc）（CD）、レーザディスク（disc）、光ディスク（disc）、デジタル多用途ディスク（disc）（DVD）、フロッピーディスク（disk）およびBlu-ray（登録商標）ディスク（disc）を含み、ディスク（disk）は、通常、データを磁氣的に再生し、ディスク（disc）は、データをレーザで光学的に再生する。上記のものの組合せも、コンピュータ可読媒体の範囲内に含まれるべきである。

10

【0039】

本開示の前述の説明は、いかなる当業者も本開示を作製または使用できるようにするために提供される。本開示に対する様々な修正形態が当業者には容易に明らかとなり、本明細書で定義する一般原理は、本開示の趣旨または範囲から逸脱することなく、他の変形形態に適用され得る。したがって、本開示は、本明細書で説明する例および設計に限定されるものではなく、本明細書で開示する原理および新規の特徴に合致する最も広い範囲を与えられるべきである。

20

【符号の説明】

【0040】

- 100 FinFET構造
- 102 基板
- 104 活性領域
- 106 金属 - 拡散（MD）配線
- 108 MD配線
- 110 トレンチ分離（STI）層
- 112 ポリシリコン構造（PO1）
- 114 ビアまたはコンタクト（V0）、ビア / コンタクト
- 200 キャパシタ構造
- 202 第1の導電層
- 204 キャパシタターミナル
- 206 キャパシタターミナル
- 300 キャパシタ構造
- 400 方法
- 500 ワイヤレス通信システム
- 520 遠隔ユニット
- 525A ICデバイス
- 525B ICデバイス
- 525C ICデバイス
- 530 遠隔ユニット
- 540 基地局
- 550 遠隔ユニット
- 580 順方向リンク信号
- 590 逆方向リンク信号
- 600 設計用ワークステーション
- 601 ハードディスク
- 602 ディスプレイ

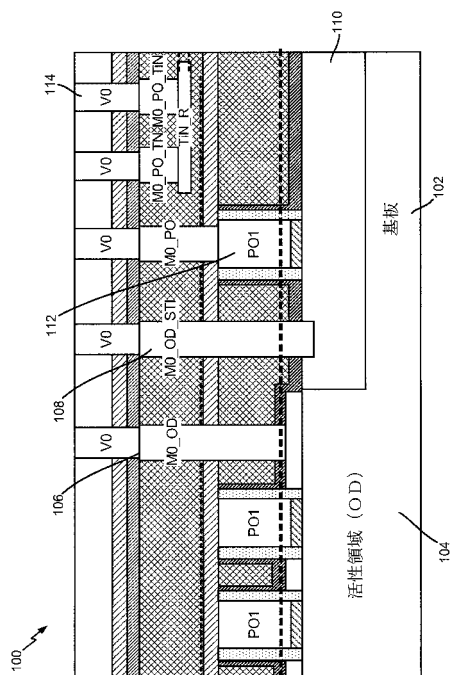
30

40

50

- 6 0 3 駆動装置
- 6 0 4 記憶媒体
- 6 1 0 回路
- 6 1 2 半導体構成要素

【図 1】



【図 2】

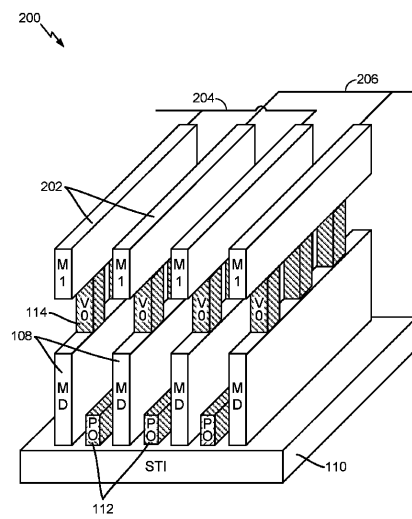


FIG. 2

【図 3】

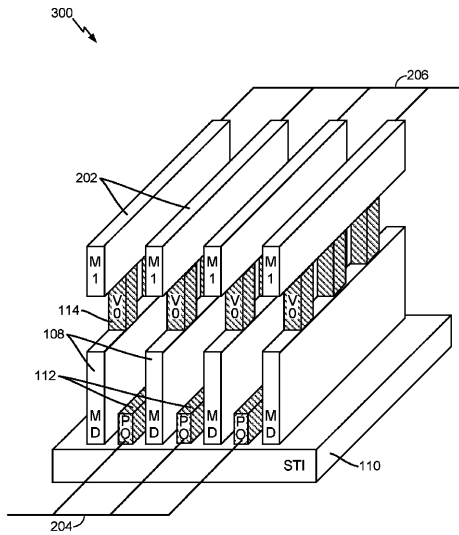
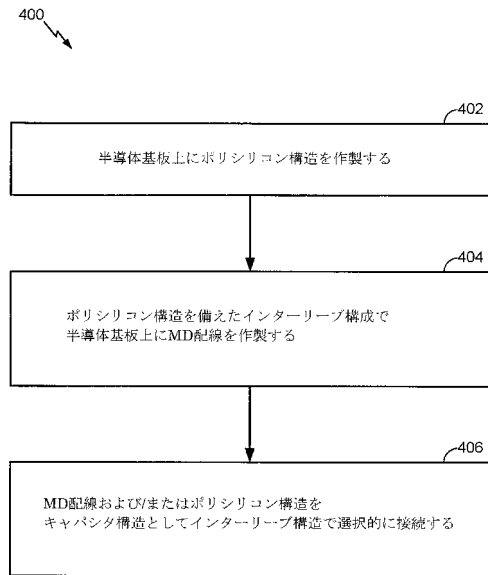


FIG. 3

【図 4】



【図 5】

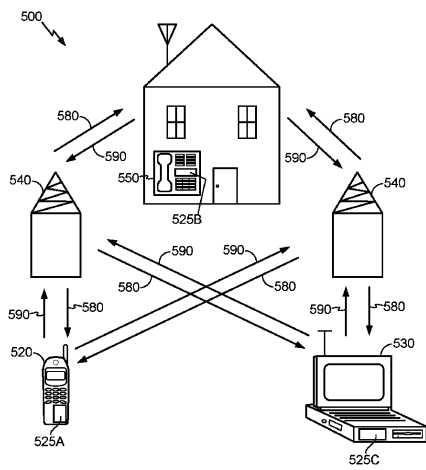


FIG. 5

【図 6】

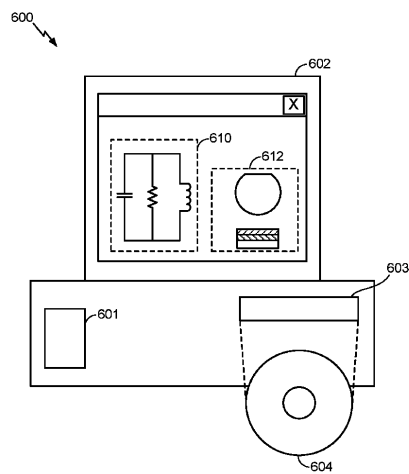


FIG. 6

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2014/057017

A. CLASSIFICATION OF SUBJECT MATTER INV. H01L49/02 H01L23/522 H01L27/07 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EP0-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2002/060333 A1 (TANAKA TOSHIMASA [JP] ET AL) 23 May 2002 (2002-05-23)	1,2,4, 8-11,13, 16-22,24
Y	paragraphs [0041] - [0047]; figures 5,6	6,15
A	-----	3,12,23
X	WO 2010/112971 A2 (FREESCALE SEMICONDUCTOR INC [US]; NEUGEBAUER KURT [DE]; ROTH ANDREAS []) 7 October 2010 (2010-10-07)	1,2,4, 8-11,13, 16-22,24
Y	page 5, line 18 - line 23; figures 3,4	6,15
A	----- -/--	3,12,23
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
8 April 2015		17/04/2015
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer
		Mosig, Karsten

3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US2014/057017

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:
2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

see additional sheet

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

International Application No. PCT/US2014/057017

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. claims: 1-4, 8-13, 16-24

Capacitor comprising interleaved polysilicon structures and diffusion contacts, characterised by the organisation of the capacitor

2. claims: 5, 14

Capacitor comprising interleaved polysilicon and contact structures, characterised by an underlying STI structure

3. claims: 6, 7, 15

Capacitor comprising interleaved polysilicon and diffusion contact structures, characterised by a FinFET structure

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2014/057017

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 747 307 B1 (VATHULYA VICKRAM [US] ET AL) 8 June 2004 (2004-06-08)	1-3, 8-10,12, 16-21, 23,24
Y	column 3, line 15 - column 4, line 33;	6,7,15
A	figures 2-4	4,11,13, 22
X	----- US 2007/181918 A1 (WADA OSAMU [JP] ET AL) 9 August 2007 (2007-08-09)	1,2,4, 8-11,13, 16-22,24
Y	paragraphs [0053] - [0055]; figures 5-7	6,15
A		3,12,23
Y	----- US 2010/078695 A1 (LAW OSCAR M K [TW] ET AL) 1 April 2010 (2010-04-01)	6,7,15
A	paragraphs [0023] - [0031]; figures 7A,7B,9	5,14
A	----- JP 2010 153905 A (RENESAS TECH CORP; RENESAS DESIGN KK) 8 July 2010 (2010-07-08)	5,14
	paragraphs [0015] - [0030]; figures 1,4	
A	----- US 2013/270620 A1 (HU CHIA-HSIN [TW] ET AL) 17 October 2013 (2013-10-17)	6,7,15
	the whole document	

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2014/057017

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2002060333 A1	23-05-2002	JP 2002217304 A	02-08-2002
		US 2002060333 A1	23-05-2002
		US 2004124498 A1	01-07-2004
		US 2007170519 A1	26-07-2007
		US 2009065839 A1	12-03-2009

WO 2010112971 A2	07-10-2010	US 2012039009 A1	16-02-2012
		WO 2010112971 A2	07-10-2010

US 6747307 B1	08-06-2004	CN 1393036 A	22-01-2003
		EP 1273041 A2	08-01-2003
		JP 2003529936 A	07-10-2003
		US 6747307 B1	08-06-2004
		WO 0175973 A2	11-10-2001

US 2007181918 A1	09-08-2007	JP 4908006 B2	04-04-2012
		JP 2007208101 A	16-08-2007
		US 2007181918 A1	09-08-2007

US 2010078695 A1	01-04-2010	CN 101714551 A	26-05-2010
		US 2010078695 A1	01-04-2010

JP 2010153905 A	08-07-2010	NONE	

US 2013270620 A1	17-10-2013	CN 103378153 A	30-10-2013
		KR 20130115062 A	21-10-2013
		SG 194272 A1	29-11-2013
		US 2013270620 A1	17-10-2013
		US 2014377928 A1	25-12-2014

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 セイフォラ・セイフォライ・バザルジャニ

アメリカ合衆国・カリフォルニア・9 2 1 2 1 - 1 7 1 4・サン・ディエゴ・モアハウス・ドライブ・5 7 7 5

(72)発明者 リアン・ダイ

アメリカ合衆国・カリフォルニア・9 2 1 2 1 - 1 7 1 4・サン・ディエゴ・モアハウス・ドライブ・5 7 7 5

Fターム(参考) 5F033 HH04 HH11 HH19 JJ04 JJ11 JJ19 KK01 KK04 UU04 VV01
VV10 XX03
5F038 AC03 AC05 AC14 EZ09 EZ20
5F048 AA01 AB03 AC01 AC10 BA01 BB05 BB09 BD06 BF03 BF07
BF15 BF16 BG13